

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4119820号
(P4119820)

(45) 発行日 平成20年7月16日(2008.7.16)

(24) 登録日 平成20年5月2日(2008.5.2)

(51) Int.Cl. F I
 H O 1 L 21/205 (2006.01) H O 1 L 21/205
 C 2 3 C 16/509 (2006.01) C 2 3 C 16/509
 H O 1 L 31/04 (2006.01) H O 1 L 31/04 V

請求項の数 6 (全 15 頁)

(21) 出願番号 特願2003-384524 (P2003-384524)
 (22) 出願日 平成15年11月14日(2003.11.14)
 (65) 公開番号 特開2005-150317 (P2005-150317A)
 (43) 公開日 平成17年6月9日(2005.6.9)
 審査請求日 平成18年3月20日(2006.3.20)

(出願人による申告) 国等の委託研究の成果に係る特許出願(平成14年度新エネルギー・産業技術総合開発機構太陽光発電技術研究開発 先進太陽電池技術研究開発委託研究、産業活力再生特別措置法第30条の適用を受けるもの)

(73) 特許権者 000006208
 三菱重工業株式会社
 東京都港区港南二丁目16番5号
 (74) 代理人 100102864
 弁理士 工藤 実
 (74) 代理人 100117617
 弁理士 中尾 圭策
 (72) 発明者 山口 賢剛
 長崎県長崎市深堀町五丁目717番1号
 三菱重工業株式会社長崎研究所内
 審査官 田代 吉成

最終頁に続く

(54) 【発明の名称】 プラズマCVD装置および光電変換装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

複数の溝を備え、高周波電圧が印加される第一電極と、
 前記第一電極に対向するように配置された、基板を保持するための第二電極とを具備し、
 前記複数の溝は、前記第一電極を貫通する複数の貫通溝と、前記第一電極を貫通せず前記基板に対向する複数の非貫通溝とを含み、

前記第一電極は、ガスを前記複数の非貫通溝に供給するガス供給機構を備え、
 前記複数の貫通溝の各々の幅は、前記基板と前記第一電極の間の距離以下である
 プラズマCVD装置。

【請求項2】

請求項1において、
 前記複数の貫通溝と前記複数の非貫通溝は交互に配置されている
 プラズマCVD装置。

【請求項3】

請求項1又は2において、
 前記複数の溝の幅は等しい
 プラズマCVD装置。

【請求項4】

請求項1乃至3のいずれか一項において、

前記複数の溝はそれぞれ平行に形成されている
 プラズマCVD装置。

【請求項5】

反応容器と、

複数の溝を備え、高周波電圧が印加される第一電極と、

前記第一電極に対向するように配置された、基板を保持するための第二電極と

を具備し、

前記複数の溝は、前記第一電極を貫通する複数の貫通溝と、前記第一電極を貫通せず前記基板に対向する複数の非貫通溝とを含み、

前記第一電極は、反応ガスを前記複数の非貫通溝に供給するガス供給機構を備えるプラズマCVD装置を用いる光電変換装置の製造方法であって、

(a) 前記第一電極と前記基板の距離が前記複数の貫通溝の各々の幅以上になるように、前記第二電極上に基板を配置するステップと、

(b) 前記ガス供給機構から前記複数の非貫通溝を通して前記反応ガスを前記反応容器に供給するステップと、

(c) 高周波電圧を印加して前記第一電極と前記基板の間の領域にプラズマを発生させるステップと、

(d) 前記基板に膜を生成するステップとを具備する
 光電変換装置の製造方法。

【請求項6】

請求項5において、

前記複数の貫通溝と前記複数の非貫通溝は交互に配置され、

(e) 前記反応ガスを前記複数の貫通溝を通して排気するステップを更に具備する
 光電変換装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プラズマCVD (Chemical Vapour Deposition) 装置と、それを用いた微結晶シリコン、及びアモルファスシリコンの高速・高品質製膜方法に関する。

【背景技術】

【0002】

太陽電池などの光電交換装置の製造において、半導体層の製膜は重要な技術課題の一つである。例えば、タンデム太陽電池の製造工程においては、アモルファスシリコン層と微結晶シリコン層の製膜工程が含まれる。太陽電池パネルの面積の増大に伴う製膜の高速化・低コスト化、および、特に微結晶シリコン層の製膜工程における生成膜の高品質化は重要な技術課題である。アモルファスシリコンや微結晶シリコンなどの半導体の製膜に用いられる装置として、プラズマCVD装置が知られている。プラズマCVD装置内の放電電極として、例えばラダー電極が知られている。ラダー電極は、高周波電圧の制御、また電界分布の均一化において優れた特性を有している。

【0003】

図1Aは、ラダー電極を備える従来のプラズマCVD装置の一例を示す概略図である。プラズマCVD装置1は、反応容器2と、高周波電源7と、反応容器2に収容され高周波電源7と接続されたラダー電極(放電電極)3を有する。ラダー電極3に対向するように接地電極4が配置されており、半導体膜が蒸着される被処理体としての基板5は、その接地電極4上に保持される。接地電極4は、基板5を加熱するためのヒータ6を内蔵している。ガス供給管8およびガス排気管9は、反応容器2の所定の場所に設置されている。反応ガス10は、ガス供給源(図示されていない)からガス供給管8を通して反応容器2に導入される。反応ガス10としては、シラン(SiH₄)ガスが例示される。図示されていない真空ポンプは、ガス排気管9を通してガスを排気し、反応容器2内の圧力を調整す

10

20

30

40

50

る。

【0004】

図1Bは、図1A中のAから見たラダー電極3の構造を示す概略図である。複数の縦方向電極棒12と一对の横方向電極棒13とが梯子状に組み立てられ、ラダー電極3が構成されている。図1Aに示すように、縦方向電極棒12の断面は円形であり、その直径として6mmが例示される。隣接する縦方向電極棒12間の距離 p として7mmが例示される。隣接する縦方向電極棒12の中心間の距離 q （ピッチ）として13mmが例示される。

【0005】

図1Aにおいて、ラダー電極3と基板5の間の距離 d は、例えば13mmと設定される。ガス供給管8からシランガスが反応ガス10として反応容器2に導入される。高周波電源7を用いラダー電極3に高周波電圧を印加することによって、ラダー電極3と基板5の間の領域にプラズマ11が生成される。このように、気相の反応ガス10が活性化されることにより、基板5表面に所望の半導体膜、例えばアモルファスシリコン膜が生成される。このようなラダー電極型プラズマCVD装置は特許文献1に記載されている。

10

【0006】

また、特許文献2において、薄膜を高速に均一に製膜することを目的としたプラズマCVD装置が開示されている。そのプラズマCVD装置は、ホロカソードタイプの放電電極を備えている。その放電電極は複数のガス吹き出し穴を備えており、その穴を通して非処理体である基板表面に向けてガスが供給される。

【0007】

大面積の基板に高速に膜を生成する手段として、入力電力を大きくすることが考えられる。この場合、過剰なエネルギーをもったイオンによる生成膜へのイオンダメージ、基板温度の上昇、電極の熱変形などの原因により、均一で高品質な膜を生成することが困難である。イオンダメージなどによる影響をなくし、均一で高速な膜を生成する技術が望まれる。

20

【0008】

大面積の基板に高速に膜（アモルファスシリコンや微結晶シリコン）を生成する他の手段として、放電電極と被処理体である基板との間の距離（以下、ギャップと参照される）を小さくすることが考えられる。特に、微結晶シリコンの製膜の場合、反応ガスの結晶化率はギャップに依存する。ギャップが大きいほど反応ガスからの原子状水素到達量の低下により結晶化率は下がり、アモルファス化する割合が増加する。製膜時のギャップとして、5～10mmが例示される。

30

【0009】

図2は、図1AにおけるプラズマCVD装置において、ラダー電極3と基板5のギャップ d を例えば5mmに設定した場合の、プラズマ11の発生の様子を表す概念図である。この場合、プラズマ11は、ラダー電極3と基板5との間に均一に分布せず、ラダー電極3の電極棒に対応した領域に偏って生成される。つまり、電極棒間の領域におけるプラズマは相対的に希薄になる。これは、ギャップ d が小さくなるにつれて、ラダー電極3のサイズが無視できなくなり、場所によって結晶化率が異なってくることに起因する。この結果、製膜工程が終了した基盤5の表面には、ラダー電極3のピッチ（図2中の距離 q ）に対応したムラが生じる。このムラが、製造されたモジュールの特性低下の原因となる。

40

【0010】

大面積太陽電池の製造工程において、均一で高品質な微結晶シリコン膜やアモルファスシリコン膜を高速に生成することが求められている。

【0011】

【特許文献1】特許2989279号公報

【特許文献2】特開2001-155997号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

50

本発明の課題は、大面積の基板に高品質な膜を均一に生成することができるプラズマCVD装置、および光電変換装置の製造方法を提供することにある。

【0013】

本発明の他の課題は、大面積の基板に高品質な膜を高速に生成することができるプラズマCVD装置、および光電変換装置の製造方法を提供することにある。

【0014】

本発明の更に他の課題は、大面積の基板に膜を低パワーで生成し、生成膜へのイオンダメージを低減することができるプラズマCVD装置、および光電変換装置の製造方法を提供することにある。

【課題を解決するための手段】

【0015】

以下に、発明を実施するための最良の形態で使用される番号・符号を用いて、課題を解決するための手段を説明する。これらの番号・符号は、特許請求の範囲の記載と発明を実施するための最良の形態との対応関係を明らかにするために括弧付きで付加されたものである。これらの番号・符号を、特許請求の範囲に記載されている発明の技術的範囲の解釈に用いてはならない。

【0016】

本発明によるプラズマCVD装置(1)は、高周波電源(7)と接続される第一電極(20)と、第一電極(20)に対向するように配置された第二電極(4)とを具備する。第一電極(20)は複数の溝(21、23)を備える。被処理体である基板(5)は第一電極(20)に対向するように第二電極(4)により保持される。複数の溝(21、23)の各々の幅は、基板(5)と第一電極(20)の間の距離以下である。

【0017】

本発明によるプラズマCVD装置(1)において、複数の溝は、第一電極(20)を貫通する複数の貫通溝(21)を含んでもよい。

【0018】

本発明によるプラズマCVD装置(1)において、複数の溝は、第一電極(22)を貫通しない複数の非貫通溝(23)を含んでもよい。複数の非貫通溝(23)は、基板(5)に対向するように形成される。この時、通気孔(24)が第一電極(22)を貫通するように第一電極(22)に形成されてもよい。

【0019】

本発明によるプラズマCVD装置(1)において、複数の溝は、第一電極(25)を貫通する複数の貫通溝(21)と、第一電極(25)を貫通しない複数の非貫通溝(23)を含んでもよい。複数の非貫通溝(23)は、基板(5)に対向するように形成される。第一電極(26)は、ガス(10)を非貫通溝(23)に供給するガス供給機構(27)を具備してもよい。また、複数の貫通溝(21)と複数の非貫通溝(23)は、交互に配置されてもよい。

【0020】

本発明のプラズマCVD装置(1)において、複数の溝(21、23)の各々の幅は、第一電極(20、22、25、26)近傍に形成されるプラズマシースの厚みの2倍以上である。複数の溝(21、23)の幅は、略等しくてもよい。複数の溝(21、23)は、それぞれ略平行に形成されてもよい。

【0021】

本発明による光電変換装置の製造方法によれば、プラズマCVD装置(1)は、反応容器(2)と、反応容器(2)に反応ガス(10)を供給するガス供給機構(8)とを備える。反応容器(2)は、第一電極(20)と、第一電極(20)に対向するように配置された第二電極(4)とを備える。第一電極(20)は複数の溝(21、23)を備える。

本発明による光電変換装置の製造方法は、(a)第一電極(20)と第二電極(4)の間に、第一電極(20)への距離が複数の溝(21、23)の各々の幅以上になるように、基板(5)を配置するステップと、(b)ガス供給機構(8)を用い反応ガス(10)

10

20

30

40

50

を反応容器(2)に供給するステップと、(c)反応ガスを用い第一電極(20)と基板(5)の間の領域にプラズマ(11)を発生させるステップと、(d)プラズマ(11)を用い基板(5)に膜を生成するステップを具備する。

【0022】

本発明による光電変換装置の製造方法において、プラズマCVD装置(1)中の複数の溝は、第一電極(20)を貫通する複数の貫通溝(21)を含んでもよい。

【0023】

本発明による光電変換装置の製造方法において、プラズマCVD装置(1)中の複数の溝は、第一電極(22)を貫通しない複数の非貫通溝(23)を含んでもよい。複数の非貫通溝(23)は基板(5)に対向している。

10

【0024】

本発明による光電変換装置の製造方法の上記(c)発生させるステップにおいて、複数の溝(21、23)の各々の幅が、第一電極(20、22、25、26)近傍に形成されるプラズマシースの厚さの2倍以上になるように、プラズマ(11)が制御されてもよい。

【0025】

本発明による光電変換装置の製造方法によれば、プラズマCVD装置(1)において、ガス供給機構(27)は第一電極(26)に設けられてもよい。この時、上記(b)供給するステップにおいて、反応ガス(10)は、ガス供給機構(27)により複数の非貫通溝(23)の内部に供給されてもよい。また、複数の貫通溝(21)と複数の非貫通溝(23)は交互に配置されてもよい。この時、本発明による光電変換装置の製造方法は、(e)ガスを複数の貫通溝(21)を通して排気するステップを更に具備してもよい。

20

【発明の効果】

【0026】

本発明のプラズマCVD装置、および光電変換装置の製造方法によれば、大面積の基板に高品質な膜を均一に生成することができる。

【0027】

本発明のプラズマCVD装置、および光電変換装置の製造方法によれば、大面積の基板に高品質な膜を高速に生成することができる。

【0028】

本発明のプラズマCVD装置、および光電変換装置の製造方法によれば、大面積の基板に膜を低パワーで生成し、生成膜へのイオンダメージを低減することができる。

30

【発明を実施するための最良の形態】

【0029】

添付図面を参照して、本発明によるプラズマCVD装置について説明する。

【0030】

(第一の実施の形態)

図3Aは、本発明の第一の実施の形態に係るプラズマCVD装置を表す概略図である。尚、図3Aにおいて、図1A中の構成と同様の構成には同じ符号が付されている。

【0031】

プラズマCVD装置1は、反応容器2と、高周波電源7と、反応容器2に収容され高周波電源7と接続された放電電極20を有する。放電電極20に対向するように接地電極4が配置されており、半導体膜が蒸着される被処理体としての基板5は、その接地電極4上に保持される。接地電極4は接地されている。また、接地電極4は、基板5を加熱するためのヒータ6を内蔵している。ガス供給管8およびガス排気管9は、反応容器2の所定の場所に設置されている。反応ガス10は、ガス供給源(図示されていない)からガス供給管8を通して反応容器2に導入される。図示されていない真空ポンプはガス排気管9を通してガスを排気し、反応容器2内の圧力を調整する。

40

【0032】

図3Bは、図3A中のAから見た放電電極20の構造を示す概略図である。本発明の第

50

一の実施の形態において、放電電極20には複数の溝部が設けられている。この場合、図3Aに示すように、その複数の溝部は、放電電極20を貫通する複数の貫通溝21を含む構成となっている。複数の貫通溝21の幅は全て等しくてもよい。その複数の貫通溝21の幅をpとする。複数の貫通溝21は、互いに略平行であり、ほぼ等間隔を以て放電電極20に形成されてもよい。放電電極20は、高周波電源7に接続されている。ここで、高周波電源7から放電電極20への給電部は一箇所とは限らない。

【0033】

図4は、図3A中の破線円30で指示された領域の拡大図である。放電電極20のピッチqとしては、従来例と同じく13mmが例示される。高品質な膜を高速製膜するために、放電電極20と基板5との間の距離d(ギャップ)は小さく設定され、そのギャップdとして5mmが例示される。この時、本発明の特徴として、貫通溝21の幅pは、ギャップd以下に設定されている。貫通溝21の幅pとして4mmが例示される。このような貫通溝21は、例えば、平らな電極板の所定の場所を打ち抜く、または削ることによって形成される。

10

【0034】

プラズマ中の導体にポテンシャルが与えられた時、導体周辺にシースが形成される。図4において、そのシースの厚みをsとする。貫通溝21の幅pがシースの厚みsの2倍以上であれば、図4に示すように、貫通溝21に対応する領域に高密度のプラズマが発生する(ホロープラズマ)。貫通溝21の幅pが大きすぎるとプラズマの閉じ込めができなくなるので、幅pはシースの厚みsの2倍程度でよい。ガス圧や高周波電圧周波数などの条件によって異なるが、シースの厚みsとして1mmが例示される。この場合、貫通溝21の幅pは2mm以上に設定される。

20

【0035】

このような構成のプラズマCVD装置1を用いて、基板5にシリコン膜を生成する方法について説明する。まず、基板5と放電電極20のギャップdが、貫通溝21の幅p以上になるように、放電電極20と接地電極4の間に基板5を配置する。基板5は、接地電極4の上に置かれてもよいし、接地電極4により保持されてもよい。次に、反応ガス10がガス供給管8から反応容器2に導入される。反応ガス10として、シラン(SiH₄)ガスと水素(H₂)ガスの混合ガスが例示される。SiH₄ガスとH₂ガスの割合は、1:15から1:50程度である。また、反応容器2内の圧力として、133Paから800Paの範囲が例示される。反応容器2に導入された反応ガス10は、貫通溝21を通り放電電極20と基板5の間の領域に流入する。

30

【0036】

高周波電源7を用い、放電電極20に高周波電圧を印可することによって、放電電極20と基板5との間にプラズマ11が発生する。ここで、貫通溝21の幅pが、放電電極20近傍に形成されるシースの厚さsの2倍以上になるように、プラズマ11が制御されてもよい。高周波電力として、0.1W/cm²から2.0W/cm²が例示される。反応ガス10が活性化されることにより、基板5表面に所望の半導体膜、例えば微結晶シリコン膜が生成される。例えば、0.3W/cm²の高周波電力を用いた場合、3.0nm/sの微結晶シリコンの製膜速度が得られる。その後、ガス類は横方向に流れ、ガス排気管9を通り、外部へ排気される。

40

【0037】

本発明の第一の実施の形態によれば、貫通溝21の幅pは、放電電極20と基板5とのギャップd以下になるように形成されている。従って、プラズマ分布の局所的な不均一が緩和される。つまり、高結晶化率や高速製膜を達成するためにギャップを小さくした場合でも、プラズマが偏って発生することはなく均一に分布するという効果が得られる。言い換えれば、本実施の形態により、高品質で均一な膜を基板上に高速に生成することができる。

【0038】

また、貫通溝21の角部には強い電界が生じ、貫通溝21直上には高密度のプラズマが

50

形成される。更に、貫通溝 2 1 の幅 p がシースの厚み s の 2 倍以上であれば、図 4 に示すように、貫通溝 2 1 に対応する領域に高密度のプラズマが発生する。これら副次的な効果も、放電電極 2 0 の貫通溝 2 1 に対応した領域での結晶化率の低下を抑え、均一な膜を基板 5 上に高速に生成することに寄与する。

【 0 0 3 9 】

これらのことにより、従来のプラズマ C V D 装置に対するパワーと同じパワーの入力にて、ガス分解効率および製膜速度が 2 0 ~ 3 0 % 向上する。低パワーにて高速で製膜できることから、過剰なエネルギーをもったイオンによる生成膜へのイオンダメージ、基板温度の上昇、電極の熱変形などの原因による膜質の劣化を防ぐことができる。

【 0 0 4 0 】

さらに、図 1 B に示したような複数の縦方向電極棒 1 2 と一対の横方向電極棒 1 3 を組合せて構成された従来のラダー電極 3 の場合、縦方向電極棒 1 2 の間隔 (図 2 中の距離 p) が例えば 5 mm 以下になるようにラダー電極 3 を形成するのは非常に困難である。しかしながら、本発明の第一の実施の形態によれば、例えば平らな電極板の所定の場所を打ち抜くなどの方法によって、狭い幅の貫通溝 2 1 を放電電極 2 0 に容易に形成することが可能である。また、図 3 A 及び 3 B に示したように、複数の貫通溝 2 1 は、略平行にほぼ同じ間隔 (ピッチ q) をおいて放電電極 2 0 に形成されており、それゆえ放電電極 2 0 はスリット状の構造をしている。従って、図 1 B に示したような従来のラダー電極の持つ特徴、すなわち高周波電圧制御性および電界分布均一性が失われることはない。

【 0 0 4 1 】

なお、図 3 A 及び図 4 に示した例によれば、放電電極 2 0 の断面は、長方形が間隔 p をおいて一列に配置された外見をしている。しかしながら、放電電極 2 0 の断面はこれに限られるものではない。本発明の第一の実施の形態に係る変形例を図 5 A 及び図 5 B に示す。図 5 A 及び図 5 B は、図 4 に対応しており、図 3 A における破線円 3 0 で指示された領域の拡大図である。図 5 A に示すように、放電電極 2 0 の断面は、円形が間隔 p をおいて一列に配置された外見をしていてもよい。また、図 5 B に示すように、放電電極 2 0 の断面は、角が丸くなった長方形が間隔 p をおいて一列に配置された外見をしていてもよい。これらの場合においても、貫通溝 2 1 の幅 p はギャップ d 以下となるように形成される。

【 0 0 4 2 】

(第二の実施の形態)

図 6 A は、本発明の第二の実施の形態に係るプラズマ C V D 装置を表す概略図である。尚、図 6 A において、図 3 A 中の構成と同様の構成には同じ符号が付されている。第二の実施の形態に係るプラズマ C V D 装置は、放電電極の構造において第一の実施の形態のものと異なる。第一の実施の形態におけるプラズマ C V D 装置と同一の構成についての説明はここでは省かれる。

【 0 0 4 3 】

第二の実施の形態において、放電電極 2 2 には複数の溝部が設けられている。この場合、図 6 A に示すように、その複数の溝部は、放電電極 2 2 を貫通しない複数の非貫通溝 2 3 を含む構成となっている。図 6 B は、図 6 A 中の A から見た放電電極 2 2 の構造を示す概略図である。複数の非貫通溝 2 3 の幅は全て等しくてもよい。複数の非貫通溝 2 3 は、互いに略平行であり、ほぼ等間隔をおいて放電電極 2 2 に形成されてもよい。このような非貫通溝 2 3 は、例えば、平らな電極板の所定の場所を打ち抜く、または削ることによって形成される。また、放電電極 2 2 は、複数の通気孔 2 4 を備えていてもよい。この複数の通気孔 2 4 は、放電電極 2 2 を貫通している (図 6 A 中の点線参照) 。放電電極 2 2 は、高周波電源 7 に接続されている。ここで、高周波電源 7 から放電電極 2 2 への給電部は一箇所とは限らない。

【 0 0 4 4 】

図 7 は、図 6 A 中の破線円 3 1 で指示された領域の拡大図である。非貫通溝 2 3 の幅および深さを、それぞれ w および h とする。第一の実施の形態の場合と同じく、プラズマ中の導体にポテンシャルが与えられた時、導体周辺にシースが形成される。図 7 において、

10

20

30

40

50

そのシースの厚みを s とする。非貫通溝 23 の幅 w がシースの厚み s の 2 倍以上であれば、図 7 に示すように、非貫通溝 23 に対応した領域に高密度のプラズマが発生する（ホロープラズマ）。非貫通溝 23 の幅 w が大きすぎるとプラズマの閉じ込めができなくなるので、幅 w はシースの厚み s の 2 倍程度でもよい。

【0045】

ガス圧や高周波電源周波数などの条件によって異なるが、シースの厚み s として 1 mm が例示される。この時、非貫通溝 23 の幅は 2 mm 以上が例示される。この時、非貫通溝 23 の深さ h が、非貫通溝 23 の幅 w の 2 倍程度以上であれば、第一の実施の形態における効果と同様な効果が十分得られる。非貫通溝 23 の深さ h として 4 mm が例示される。

【0046】

このような構成のプラズマ CVD 装置 1 を用いて、基板 5 にシリコン膜を生成する方法は、第一の実施の形態における方法と同様である。ガス供給管 8 から反応容器 2 に導入された反応ガス 10 は、通気孔 24 を通り、放電電極 22 と被処理体である基板 5 の間の領域に流入する。放電電極 22 に、高周波電源 7 によって高周波電圧が印加されると、プラズマ 11 が放電電極 22 と基板 5 の間に発生する。その後、ガス類は横方向に流れ、ガス排気管 9 を通り、外部に排気される。

【0047】

本発明の第二の実施の形態によれば、放電電極 22 と基板 5 のギャップ d に依存するプラズマ不均一が解消される。すなわち、本実施の形態において、放電電極 22 が備える溝が非貫通溝 23 であっても、高品質で均一な膜を基板 5 上に高速に生成することができる。また、第一の実施の形態の場合と同じく、低パワーにて高速で製膜できることから、過剰なエネルギーをもったイオンによる生成膜へのイオンダメージ、基板温度の上昇、電極の熱変形などの原因による膜質の劣化を防ぐことができる。

【0048】

(第三の実施の形態)

図 8 A は、本発明の第三の実施の形態に係るプラズマ CVD 装置を表す概略図である。尚、図 8 A において、図 3 A および図 6 A 中の構成と同様の構成には同じ符号が付されている。第三の実施の形態に係るプラズマ CVD 装置において、放電電極の構造は、第一の実施の形態のもの第二の実施の形態のものとを組合せた構造となっている。その他の同一の構成についての説明はここでは省かれる。

【0049】

第三の実施の形態において、放電電極 25 には複数の溝部が設けられている。この場合、図 8 A に示すように、その複数の溝部は、放電電極 25 を貫通する複数の貫通溝 21 と、放電電極 25 を貫通しない複数の非貫通溝 23 を含む構成となっている。図 8 B は、図 8 A 中の A から見た放電電極 25 の構造を示す概略図である。複数の貫通溝 21 と複数の非貫通溝 23 の幅は全て等しくてもよい。複数の貫通溝 21 と複数の非貫通溝 23 は互いに略平行であり、ほぼ等間隔を置いて放電電極 25 に形成されてもよい。図 8 B に示すように、複数の貫通溝 21 と複数の非貫通溝 23 は交互に形成されてもよい。このような貫通溝 21 および非貫通溝 23 は、例えば、平らな電極板の所定の場所を打ち抜く、または削ることによって形成される。放電電極 25 は高周波電源 7 に接続されている。ここで、高周波電源 7 から放電電極 25 への給電部は一箇所とは限らない。

【0050】

第一の実施の形態における場合と同じく、貫通溝 21 の幅 p は、放電電極 25 と基板 5 との間のギャップ d 以下に設定されている。高速製膜や高品質製膜の目的のために、ギャップ d は例えば 5 mm に設定される。この時、貫通溝 21 の幅 p は 5 mm 以下に設定される。また、第二の実施の形態における場合と同じく、非貫通溝 23 の幅 w は、放電電極 25 近傍に発生するシース（図示せず）の厚み s の 2 倍以上である必要がある。非貫通溝 23 の幅 w として、2 mm 程度が例示される。よって、貫通溝 21 の幅 p および非貫通溝 23 の幅 w の範囲として、2 mm 以上 5 mm 以下程度が例示される。貫通溝 21 の幅 p と非貫通溝 23 の幅 w は、同じであってもよいし異なってもよい。非貫通溝 23 の深さ h

10

20

30

40

50

は、非貫通溝 2 3 の幅 w の 2 倍程度以上であればよい。

【 0 0 5 1 】

このような構成のプラズマ C V D 装置 1 を用いて、基板 5 にシリコン膜を生成する方法は、第一の実施の形態における方法と同様である。ガス供給管 8 から反応容器 2 に導入された反応ガス 1 0 は、貫通溝 2 1 を通り、放電電極 2 5 と被処理体である基板 5 の間の領域に流入する。放電電極 2 5 に、高周波電源 7 によって高周波電圧が印加されると、プラズマ 1 1 が放電電極 2 5 と基板 5 の間に発生する。その後、ガス類は横方向に流れ、ガス排気管 9 を通り、外部に排気される。

【 0 0 5 2 】

本発明の第三の実施の形態によれば、第一及び第二の実施の形態における効果の両方が得られる。すなわち、貫通溝 2 1 の幅 p がギャップ d 以下になるように形成されていることにより、プラズマ分布の局所的な不均一が緩和される。また、複数の貫通溝 2 1 および複数の非貫通溝 2 3 に対応する領域で高密度のプラズマが発生することでも、プラズマ分布の局所的な不均一が緩和される。よって、本実施の形態に係るプラズマ C V D 装置によって、高品質で均一な膜を基板上に高速に生成することができる。

【 0 0 5 3 】

また、第一の実施の形態の場合と同じく、低パワーにて高速で製膜できることから、過剰なエネルギーをもったイオンによる生成膜へのイオンダメージ、基板温度の上昇、電極の熱変形などの原因による膜質の劣化を防ぐことができる。更に、図 8 A 及び 8 B に示したように、複数の貫通溝 2 1 が、略平行にほぼ同じ間隔をおいて放電電極 2 5 に形成されている場合、図 1 B に示したような従来のラダー電極の持つ高周波電圧に対する特性が保持される。

【 0 0 5 4 】

(第四の実施の形態)

図 9 A は、本発明の第四の実施の形態に係るプラズマ C V D 装置を表す概略図である。尚、図 9 A において、図 8 A 中の構成と同様の構成には同じ符号が付されている。第四の実施の形態に係るプラズマ C V D 装置は、反応ガス供給部の構造において第三の実施の形態のものとは異なる。同一の構成についての説明はここでは省かれる。

【 0 0 5 5 】

第四の実施の形態において、放電電極 2 6 は、第三の実施の形態における放電電極 2 5 と類似した構造をしている。すなわち、放電電極 2 6 は、放電電極 2 6 を貫通する複数の貫通溝 2 1 と、放電電極 2 6 を貫通しない複数の非貫通溝 2 3 を含む構成となっている。図 9 B は、図 9 A 中の A から見た放電電極 2 6 の構造を示す概略図である。複数の貫通溝 2 1 と複数の非貫通溝 2 3 の幅は全て等しくてもよい。複数の貫通溝 2 1 と複数の非貫通溝 2 3 は互いに略平行であり、ほぼ等間隔をおいて放電電極 2 6 に形成されてもよい。図 9 b に示すように、複数の貫通溝 2 1 と複数の非貫通溝 2 3 は交互に形成されてもよい。放電電極 2 6 は高周波電源 7 に接続されている。ここで、高周波電源 7 から放電電極 2 6 への給電部は一箇所とは限らない。

【 0 0 5 6 】

上記の構造に加え、第四の実施の形態において、放電電極 2 6 は、ガス供給孔 2 7 を更に備える。そのガス供給孔 2 7 は、反応ガス 1 0 を非貫通溝 2 3 の領域に供給できるように設けられている。図 9 A および図 9 B においては、非貫通溝 2 3 の底部に複数のガス供給孔 2 7 が所定の間隔を隔てて設けられている。前述の第一から第三の実施の形態において、反応容器 2 の所定の位置に設けられたガス供給管 8 は、本実施の形態においては存在しない。

【 0 0 5 7 】

第一の実施の形態における場合と同じく、貫通溝 2 1 の幅 p は、放電電極 2 6 と基板 5 との間のギャップ d 以下に設定されている。高速製膜や高品質製膜の目的のために、ギャップ d は例えば 5 mm に設定される。この時、貫通溝 2 1 の幅 p は 5 mm 以下に設定される。また、第二の実施の形態における場合と同じく、非貫通溝 2 3 の幅 w は、放電電極 2

10

20

30

40

50

6近傍に発生するシース(図示せず)の厚み s の2倍以上である必要がある。非貫通溝23の幅 w として、2mm程度が例示される。よって、貫通溝21の幅 p と非貫通溝23の幅 w の範囲として、2mm以上5mm以下程度が例示される。貫通溝21の幅 p と非貫通溝23の幅 w は、同じであってもよいし異なってもよい。非貫通溝23の深さ h は、非貫通溝23の幅 w の2倍程度以上であればよい。

【0058】

このような構成のプラズマCVD装置1を用いた製膜工程において、反応ガス10は、ガス供給孔27を通して、非貫通溝23内部へ供給される。その後、反応ガス10は、放電電極26と基板5の間の領域に流入する。放電電極26に、高周波電源7によって高周波電圧が印加されると、プラズマ11が放電電極26と基板5の間に発生する。本実施の形態において、ガス類は貫通溝21を通りぬけて、基板5から離れる方向へ流出することができる。そのガス類は、反応容器2の所定の位置に設けられたガス排気管9を通して外部に排気される。

10

【0059】

基板に高速に半導体層を製膜するために、反応ガスの供給量を増加させることが考えられる。しかしながら、基板の面積が大きく(例えば1m角の基板)、且つ基板と放電電極とのギャップが小さい(例えば5mm)場合においては、放電電極周辺への反応ガスの供給が不均一になる傾向にある。本発明の第四の実施の形態によれば、反応ガス10が非貫通溝23に対して供給され、ガス類が隣接する貫通溝21より排気されることから、ガス類の流れの均一性が増す効果、および、ガス分解効率が向上する効果が得られる。

20

【0060】

また、本実施の形態によれば、第三の実施の形態における効果と同様の効果が得られる。すなわち、貫通溝21の幅 p がギャップ d 以下になるように形成されていることにより、プラズマ分布の局所的な不均一が緩和される。また、複数の貫通溝21および複数の非貫通溝23に対応する領域で高密度のプラズマが発生することでも、プラズマ分布の局所的な不均一が緩和される。よって、本実施の形態に係るプラズマCVD装置によって、高品質で均一な膜を基板上に高速に生成することができる。

【0061】

また、第三の実施の形態の場合と同じく、低パワーにて高速で製膜できることから、過剰なエネルギーをもったイオンによる生成膜へのイオンダメージ、基板温度の上昇、電極の熱変形などの原因による膜質の劣化を防ぐことができる。更に、図9A及び9Bに示したように、複数の貫通溝21が、略平行にほぼ同じ間隔を置いて放電電極26に形成されている場合、図1Bに示したような従来のラダー電極の持つ高周波電圧に対する特性が保持される。

30

【図面の簡単な説明】

【0062】

【図1A】図1Aは、ラダー電極を備える従来のプラズマCVD装置の構成を示す概略図である。

【図1B】図1Bは、図1Aにおけるラダー電極の構造を示す平面図である。

【図2】図2は、ラダー電極を備える従来のプラズマCVD装置の構成を示す概略図である。

40

【図3A】図3Aは、本発明の第一の実施の形態に係るプラズマCVD装置の構成を示す概略図である。

【図3B】図3Bは、本発明の第一の実施の形態に係るプラズマCVD装置の放電電極の構造を示す平面図である。

【図4】図4は、図3A中の破線円で指示された領域の拡大図である。

【図5A】図5Aは、本発明の第一の実施の形態に係る放電電極の他の例を示す図である。

【図5B】図5Bは、本発明の第一の実施の形態に係る放電電極の更に他の例を示す図である。

50

【図 6 A】図 6 A は、本発明の第二の実施の形態に係るプラズマ C V D 装置の構成を示す概略図である。

【図 6 B】図 6 B は、本発明の第二の実施の形態に係るプラズマ C V D 装置の放電電極の構造を示す平面図である。

【図 7】図 7 は、図 6 A 中の破線円で指示された領域の拡大図である。

【図 8 A】図 8 A は、本発明の第三の実施の形態に係るプラズマ C V D 装置の構成を示す概略図である。

【図 8 B】図 8 B は、本発明の第三の実施の形態に係るプラズマ C V D 装置の放電電極の構造を示す平面図である。

【図 9 A】図 9 A は、本発明の第三の実施の形態に係るプラズマ C V D 装置の構成を示す概略図である。

10

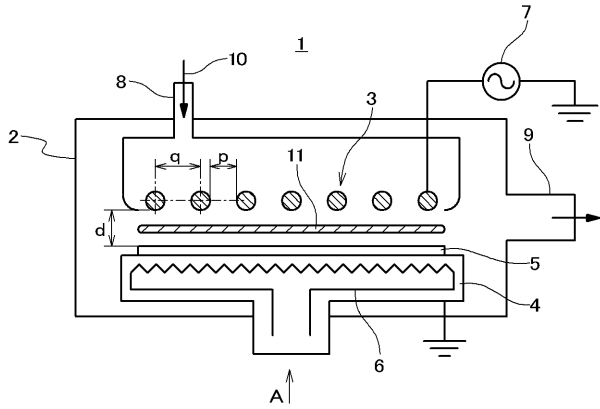
【図 9 B】図 9 B は、本発明の第三の実施の形態に係るプラズマ C V D 装置の放電電極の構造を示す平面図である。

【符号の説明】

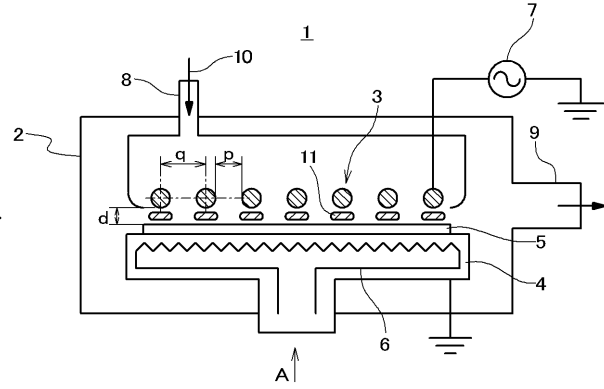
【 0 0 6 3 】

- | | | |
|-------------|---------------|----|
| 1 | プラズマ C V D 装置 | |
| 2 | 反応容器 | |
| 4 | 接地電極 | |
| 5 | 基板 | |
| 6 | ヒータ | 20 |
| 7 | 高周波電源 | |
| 8 | ガス供給管 | |
| 9 | ガス排気管 | |
| 10 | 反応ガス | |
| 11 | プラズマ | |
| 20、22、25、26 | 放電電極 | |
| 21 | 貫通溝 | |
| 23 | 非貫通溝 | |
| 24 | 通気孔 | |
| 27 | ガス供給孔 | 30 |

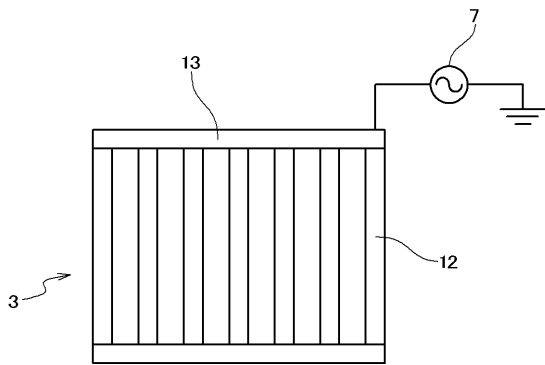
【図1A】



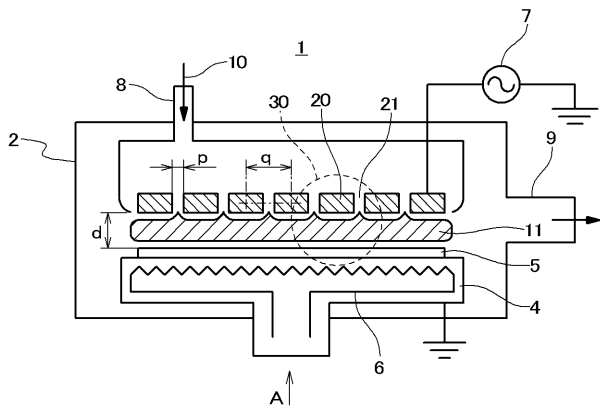
【図2】



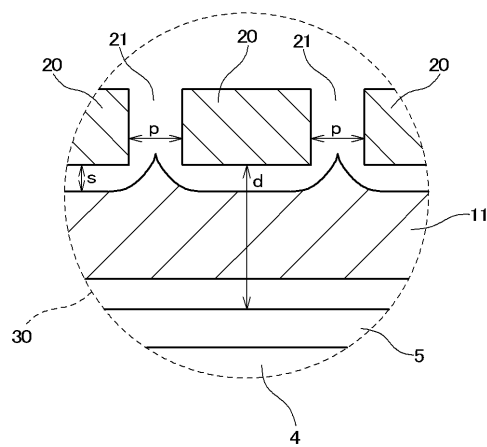
【図1B】



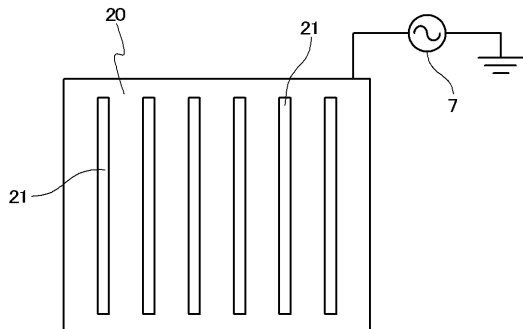
【図3A】



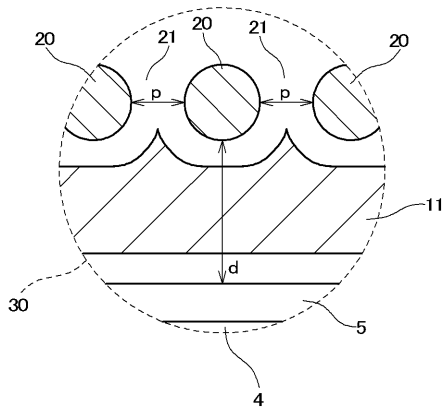
【図4】



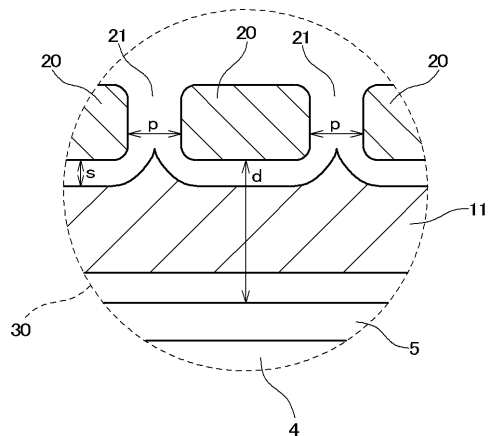
【図3B】



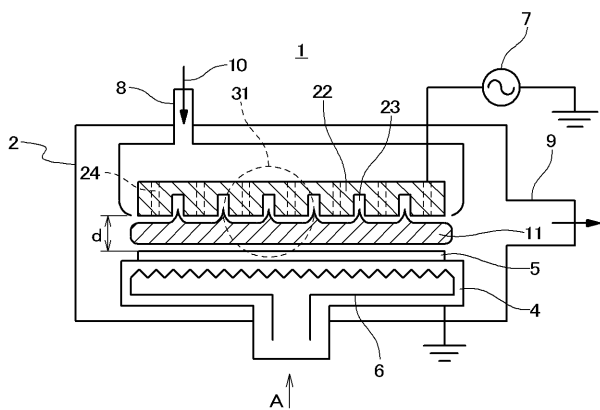
【 図 5 A 】



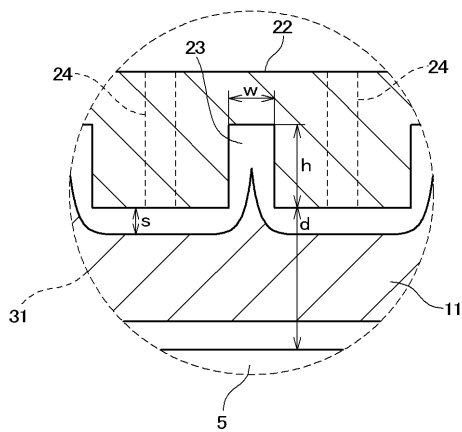
【 図 5 B 】



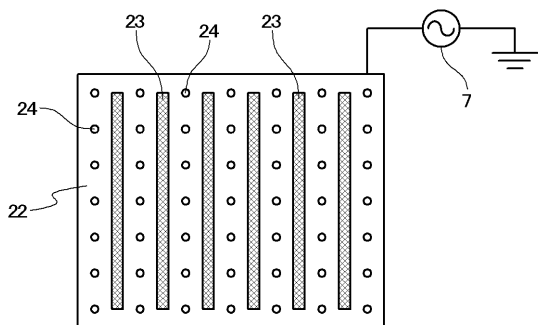
【 図 6 A 】



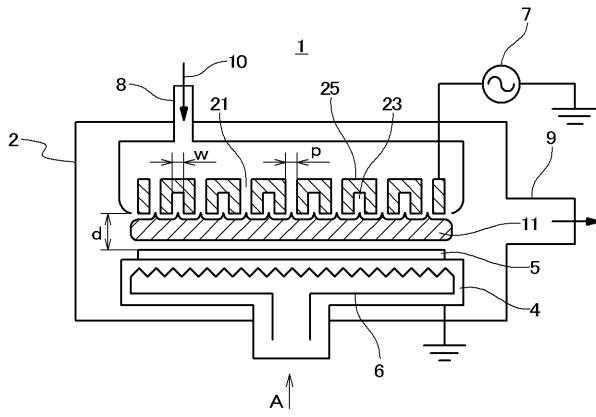
【 図 7 】



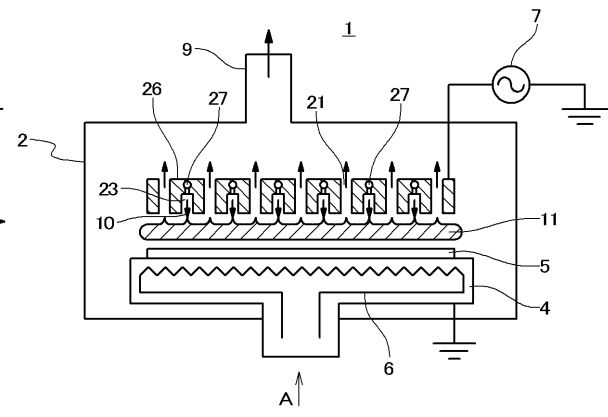
【 図 6 B 】



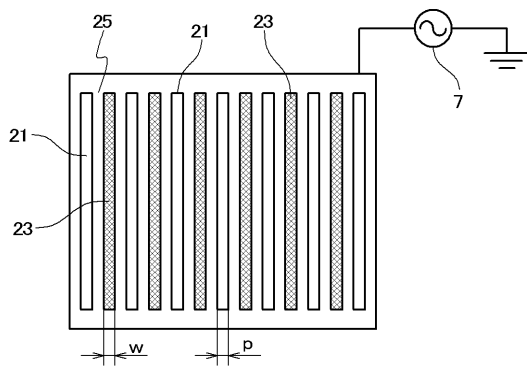
【図 8 A】



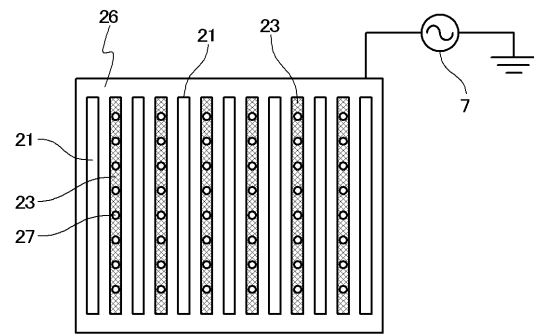
【図 9 A】



【図 8 B】



【図 9 B】



フロントページの続き

- (56)参考文献 特開平09 - 022798 (JP, A)
特開平06 - 291056 (JP, A)
特開2001 - 271168 (JP, A)
特開2002 - 237459 (JP, A)
特開2002 - 064064 (JP, A)
特開2003 - 188106 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/205
C23C 16/509
H01L 31/04