

(12) 发明专利申请

(10) 申请公布号 CN 102135675 A

(43) 申请公布日 2011. 07. 27

(21) 申请号 201110006022. 5

(22) 申请日 2011. 01. 07

(30) 优先权数据

10-2010-0001979 2010. 01. 08 KR

(71) 申请人 三星移动显示器株式会社

地址 韩国京畿道龙仁市

(72) 发明人 任董坝 金敏佑

(74) 专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 韩明星 李娜娜

(51) Int. Cl.

G02F 1/133(2006. 01)

G02F 1/1333(2006. 01)

G02F 1/1335(2006. 01)

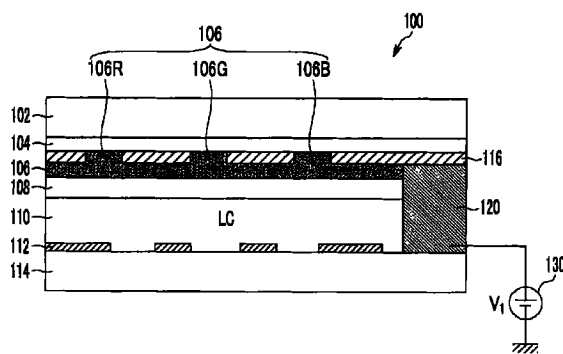
权利要求书 1 页 说明书 6 页 附图 3 页

(54) 发明名称

液晶显示面板及其制造方法

(57) 摘要

本发明公开了一种液晶显示面板及其制造方法。所述液晶显示面板包括：第一基底，具有位于第一基底的一个表面上的导电层；滤色器层，包括形成在所述导电层上的多个滤色器；导电光屏蔽层，形成所述多个滤色器之间；第二基底，具有形成在所述第二基底的一个表面上的像素阵列；液晶层，填充在导电光屏蔽层和像素阵列之间，其中，导电层与像素阵列电学不连接。由于向形成在第一基底的前表面上的导电层施加的电压，可以防止导电层和像素阵列之间的液晶层的液晶分子垂直取向，因此提高了液晶效率。



1. 一种液晶显示面板,所述液晶显示面板包括:  
第一基底,包括位于第一基底的一个表面上的导电层;  
滤色器层,包括位于所述导电层上的多个滤色器;  
导电光屏蔽层,位于所述多个滤色器之间;  
第二基底,包括设置在所述第二基底的一个表面上的像素阵列;  
液晶层,位于导电光屏蔽层和像素阵列之间,  
其中,导电光屏蔽层与像素阵列电学不连接。
2. 根据权利要求1所述的液晶显示面板,其中,像素阵列包括薄膜晶体管、像素电极和共电极。
3. 根据权利要求1所述的液晶显示面板,所述液晶显示面板还包括:  
保护层,设置在滤色器层的一部分上。
4. 根据权利要求1所述的液晶显示面板,其中,向所述导电层施加电压,施加到所述导电层的电压与施加到像素阵列的电压之间的差小于液晶层的阈值电压。
5. 根据权利要求1所述的液晶显示面板,其中,所述导电光屏蔽层包含铬。
6. 根据权利要求1所述的液晶显示面板,其中,所述导电层不具有图案。
7. 根据权利要求1所述的液晶显示面板,为了向第一基底的所述导电层施加电压,在第二基底上设置电压施加导线,并且所述电压施加导线与像素阵列的导线电学不连接。
8. 根据权利要求7所述的液晶显示面板,其中,在第一基底和第二基底之间设置导电连接部分,所述导电连接部分将所述电压施加导线和所述导电层电连接。
9. 根据权利要求8所述的液晶显示面板,其中,所述导电连接部分包含密封材料。
10. 一种用于形成液晶显示面板的方法,所述方法包括以下步骤:  
提供第一基底,在所述第一基底的前表面上具有导电层;  
提供第二基底,在第二基底上形成有电压施加导线,以向第一基底的所述导电层施加电压;  
将第一基底和第二基底附在一起;  
将第一基底的所述导电层和第二基底的所述电压施加导线电连接;  
在第一基底和第二基底之间形成液晶层;  
向第一基底的所述导电层施加电压。
11. 根据权利要求10所述的方法,其中,提供第一基底的步骤包括:  
在第一基底的前表面上形成所述导电层;  
在所述导电层的一部分上形成导电光屏蔽层;  
在所述光屏蔽层上形成滤色器层。
12. 根据权利要求10所述的方法,其中,将第一基底的所述导电层和第二基底的所述电压施加导线电连接的步骤包括在第一基底和第二基底之间形成导电连接部分。
13. 根据权利要求10所述的方法,其中,提供第二基底的步骤包括在第二基底上形成像素阵列。
14. 根据权利要求13所述的方法,其中,所述像素阵列形成为与所述导电层电学不连接。
15. 根据权利要求13所述的方法,其中,施加到所述导电层的电压与施加到所述像素阵列的电压之间的差小于液晶层的阈值电压。

## 液晶显示面板及其制造方法

### 技术领域

[0001] 本发明涉及一种液晶显示面板及其制造方法。

### 背景技术

[0002] 通常,液晶显示器(LCD)通过根据视频信号调节以矩阵形式布置在液晶显示面板上的液晶盒的透射率,对应于液晶显示面板上的视频信号来显示图像。为此,LCD包括液晶显示面板和驱动电路,液晶显示面板包括以有源矩阵形式布置的液晶盒,驱动电路用于驱动液晶显示面板。

[0003] LCD根据用于驱动液晶分子的电场的方向分为利用垂直场的扭曲向列(TN)模式LCD和利用水平场(或平面场)的平面切换(IPS)模式LCD。

[0004] 在TN模式LCD中,通过设置为在上基底上彼此面对的像素电极和共电极之间形成的垂直场来驱动液晶显示面板的液晶分子,TN模式LCD的优点在于开口率大,而缺点在于视角小。

[0005] 在IPS模式LCD中,通过设置为在下基底上彼此平行的像素电极和共电极之间的水平场来驱动液晶显示面板的液晶分子,IPS模式LCD的优点在于视角大,而缺点在于开口率小。

[0006] 同时,在TN模式LCD中,液晶显示面板的液晶分子通过滤色器阵列基底和薄膜晶体管(TFT)阵列基底之间的垂直场来驱动,从而在滤色器阵列基底和TFT阵列基底之间形成等电势回路,因此与IPS模式LCD相比,即使产生少量的静电,也可容易地放电。

[0007] 相比较而言,在IPS模式LCD中,因为液晶显示面板的液晶分子通过水平场来驱动,所以滤色器阵列基底是电隔离的,从而难以放静电。为了努力解决产生静电的问题,在IPS模式LCD中,在液晶面板的滤色器阵列基底的后表面上形成透明金属层,从而向外部放静电。

[0008] 然而,在现有技术的LCD中,因为透明金属层形成在液晶显示面板的外侧,所以问题在于不能执行为了使液晶显示面板变薄的蚀刻工艺。

[0009] 即,通常,在形成液晶显示面板之后,通过湿蚀刻工艺部分地蚀刻上基底和下基底,从而减小液晶显示面板的厚度。然而,在这种情况下,当在液晶显示面板的外侧形成透明金属层时,不能执行使液晶显示面板变薄的包括采用蚀刻溶液的浸入工艺的工艺。

[0010] 在该背景部分中公开的以上信息仅是为了提高对本发明背景的理解,因此,它可以包含对于本领域普通技术人员来说不构成在本国已知的现有技术的信息。

### 发明内容

[0011] 本发明致力于提供一种具有基本上去除了由于静电导致的垂直场的优点的液晶显示面板。

[0012] 本发明还致力于提供一种具有简化了制造工艺从而提高了产率并降低了成本的优点的液晶显示面板。

[0013] 本发明的示例性实施例提供了一种液晶显示面板,所述液晶显示面板包括:第一基底,具有位于第一基底的一个表面上的导电层;滤色器层,包括形成在所述导电层上的多个滤色器;导电光屏蔽层,形成在所述多个滤色器之间;第二基底,具有形成在所述第二基底的一个表面上的像素阵列;液晶层,填充在导电光屏蔽层和像素阵列之间,其中,导电层与像素阵列电学不连接。

[0014] 像素阵列可以包括薄膜晶体管(TFT)、像素电极和共电极。

[0015] 所述液晶显示面板还可以包括位于滤色器层的下部分上的保护层。

[0016] 可以向所述导电层施加一定的电压,施加到所述导电层的电压与施加到像素阵列的电压之间的差可以小于不允许液晶层的液晶分子垂直取向的阈值电压。所述导电光屏蔽层可以包含铬(Cr)成分。

[0017] 所述导电层可以具有图案或者可以不具有图案。

[0018] 为了向第一基底的所述导电层施加电压,可以在第二基底上设置电压施加导线,并且所述电压施加导线可以与像素阵列的导线电学不连接。

[0019] 可以在第一基底和第二基底之间设置导电连接部分,以将所述电压施加导线和所述导电层电连接。

[0020] 所述导电连接部分可以包含密封部分。

[0021] 本发明的又一实施例提供了一种用于形成液晶显示面板的方法,所述方法包括以下步骤:提供第一基底,在所述第一基底的前表面上具有导电层;提供第二基底,在第二基底上形成有电压施加导线,以向第一基底的所述导电层施加电压;将第一基底和第二基底附在一起;将第一基底的所述导电层和第二基底的所述电压施加导线电连接;在第一基底和第二基底之间形成液晶层;向第一基底的所述导电层施加电压。

[0022] 提供第一基底的步骤可以包括:在第一基底的前表面上形成所述导电层;在所述导电层的上部分处形成金属黑色矩阵;在金属黑色矩阵上形成滤色器。

[0023] 将第一基底的所述导电层和第二基底的所述电压施加导线电连接的步骤可以包括在第一基底和第二基底之间形成导电连接部分。

[0024] 提供第二基底的步骤可以包括在第二基底上形成像素阵列。

[0025] 所述像素阵列可以形成为与所述导电层电学不连接。

[0026] 施加到所述导电层的电压与施加到所述像素阵列的电压之间的差可以小于不允许液晶层的液晶分子垂直取向的阈值电压。

[0027] 根据本发明的示例性实施例,因为导电层形成在第一基底的前表面上,以去除静电,所以可以采用简单结构防止液晶显示面板的静电。

[0028] 根据本发明的示例性实施例,因为向形成在第一基底的前表面上的导电层施加一定的电压,所以可以防止所述导电层和像素阵列之间的液晶层的液晶分子垂直取向,因此提高了液晶效率。

[0029] 在根据本发明示例性实施例的形成液晶显示面板的方法中,因为省略了现有技术中的在第一基底的后表面上形成导电层并且将导电层从外部接地的这种工艺,所以液晶显示面板的制造工艺可以被简化,并且提高了产率,从而使生产成本下降。

## 附图说明

[0030] 图 1 是根据本发明示例性实施例的液晶显示面板的剖视图。

[0031] 图 2 是示出根据本发明示例性实施例的液晶显示面板的第二基底上的导线结构的俯视平面图。

[0032] 图 3 是示出根据本发明示例性实施例的液晶显示面板中的 ITO 和像素阵列之间形成的电压差的剖视图。

[0033] 图 4 是示出根据本发明示例性实施例的制造液晶显示面板的工艺的流程图。

## 具体实施方式

[0034] 在下文中,将参照附图来更充分地描述本发明,在附图中示出了本发明的示例性实施例。在描述本发明的过程中,将主要描述为了理解本发明的技术构思所需要的构造,并且将省略与本发明的构思相脱离的构造的描述。然而,本发明所属领域的技术人员应该理解本发明构思的技术范围。如本领域技术人员将认识到的,在所有不脱离本发明的精神或范围的情况下,可以以各种不同方式修改所描述的实施例。附图和描述部分被视为在本质上是示出性的,而不是限制性的。相同的标号在整个说明书中表示相同的元件。

[0035] 图 1 是根据本发明示例性实施例的液晶显示面板的剖视图,图 2 是示出根据本发明示例性实施例的液晶显示面板的第二基底上的导线结构的俯视平面图。图 3 示出了根据施加到第二基底的像素阵列和第一基底的导电层的电压而水平或垂直取向的液晶层的液晶分子的状态。

[0036] 参照图 1 和图 2,根据本发明示例性实施例的液晶显示面板 100 包括:第一基底 102、导电层 104、滤色器层 106、导电光屏蔽层 116、液晶层 110、导电连接部分 120 和第二基底 114。

[0037] 导电层 104 形成在第一基底 102 的一个表面上。在这种情况下,根据本示例性实施例,第一基底 102 的形成有导电层 104 的一个表面面对第二基底 114,在本示例性实施例中,上述一个表面将被定义为第一基底 102 的前表面。

[0038] 导电层 104 没有图案。

[0039] 当导电层 104 形成在第一基底 102 的一个表面上时,导电层 104 可以由例如具有良好的透光率的氧化铟锡 (ITO) 或氧化铟锌 (IZO) 的透明导电金属制成,或者可以由透明导电树脂制成。这里,透明导电树脂可以由 ITO 粉末和丙烯酰基材料 (acryl)、环氧树脂等的混合物制成。根据本发明的示例性实施例,导电层 104 形成在液晶显示面板的内部,以防静电。

[0040] 导电光屏蔽层 (或黑色矩阵) 116 用来吸收外部光以及防止光泄露,从而增加对比度。根据本发明的示例性实施例,导电光屏蔽层 116 形成为包括金属材料,在这种情况下,金属材料可以包括铬 (Cr)。

[0041] 在根据本示例性实施例的液晶显示面板中,因为设置在第一基底 102 的前表面上的导电层 104 通过设置在导电层 104 和导电连接部分 120 之间的光屏蔽层 116 与形成在第二基底 114 上的电压施加导线 118 和导电连接部分 120 电连接,从而从设置在第一基底 102 的前表面上的导电层 104 将电荷放电,期望光屏蔽层 116 具有导电性。

[0042] 导电光屏蔽层 116 在第一基底的导电层的上部上以一定间隔形成,从而导电光屏蔽层 116 与第二基底 114 的像素阵列区域、栅极线和数据线叠置。此外,导电光屏蔽层 116

划分形成在导电光屏蔽层 116 上的红色滤色器层 106R、绿色滤色器层 106G 和蓝色滤色器层 106B。

[0043] 红色滤色器层 106R、绿色滤色器层 106G 和蓝色滤色器层 106B 形成为交替地布置在导电光屏蔽层 116 之间。这种滤色器层 106 可以由感光有机材料制成。

[0044] 同时,为了通过去除由于存在滤色器层 106 而产生的台阶来提高平滑性,可以选择性地形成保护层 108。

[0045] 包括像素电极和透明共电极的像素阵列 112 形成在第二基底 114 的一个表面上。

[0046] 尽管未示出,但是每个像素区域通过在像素阵列 112 中形成为彼此交叉的栅极线和数据线来限定。

[0047] 开关元件设置在栅极线和数据线的每个交叉点处。像素阵列的像素电极和透明共电极分开地设置,使得像素电极和共电极叠置一定的面积,绝缘层设置在像素电极和透明共电极之间,并且像素电极和透明共电极形成在像素区域内,从而通过向液晶层 (LC) 110 施加电压来调节透光率。

[0048] 在本发明的示例性实施例中,构造为从某一电压源向像素阵列 112 施加参考电压  $V_2$ 。在这种情况下,参考电压可以为大约 5V。

[0049] 导电连接部分 120 形成在第一基底 102 和第二基底 114 之间。

[0050] 更详细地讲,在第一基底 102 侧,导电连接部分 120 经过导电光屏蔽层 116 与导电层 104 电连接,并且在第二基底 114 侧,导电连接部分 120 与向形成在第一基底 102 上的导电层 104 施加电压的电压施加导线 118 电连接。

[0051] 同时,根据本发明的示例性实施例,导电连接部分 120 可以由密封材料制成。

[0052] 因此,在根据本示例性实施例的液晶显示面板 100 中,当从第一基底 102 的后表面,即,上表面产生静电时,正 (+) 电荷布置在第一基底 102 的上表面上,负 (-) 电荷布置在位于第一基底 102 的前表面上的导电层 104 上,然后形成在导电层 104 上的负 (-) 电荷通过导电连接部分 120 从第一基底 102 的下部向外放电。因此,可以防止从液晶显示面板的表面产生静电。

[0053] 结果,在根据本示例性实施例的液晶显示面板 100 中,可以消除第一基底 102 上形成的静电,而没有在第一基底 102 的后表面上额外地形成用于外部接地的导电层 104。

[0054] 同时,参照图 2,根据本发明的示例性实施例,向位于第一基底 102 的前表面上的导电层 104 提供电压的电压施加导线 118 形成在第二基底 114 上,使得电压施加导线 118 与第二基底 114 上的像素阵列 112 的驱动导线 119 电学不连接。

[0055] 此外,构造为来自某一电压源 130 的电压  $V_1$  被提供到第一基底 102 的导电层 104,导电层 104 与像素阵列 112 的驱动导线 119 电学不连接。

[0056] 因此,在根据本发明示例性实施例的液晶显示面板 100 中,电压  $V_1$  被提供到形成在第一基底 102 上的导电层 104,电压  $V_2$  被提供到第二基底 114 的像素阵列 112。

[0057] 因此,参照图 3,在导电层 104 和第二基底 114 的像素阵列 112 之间形成电压差  $V_2 - V_1$ 。例如,施加到导电层 104 的电压  $V_1$  是 1.5V,施加到像素阵列 112 的电压  $V_2$  是 5V,形成在液晶层 110 处的电场的电压差是 3.5V。如果电场中的电压差足够大,使得液晶层 110 的液晶分子 111 垂直取向,则液晶层 110 的液晶分子 111 将垂直取向为图 3 中的虚线表示的液晶分子 111'。如果液晶分子 111 以这样的方式垂直取向,则透射率下降,从而劣化液晶层

110 的效率。

[0058] 因此,在本示例性实施例中,优选地,导电层 104 和像素阵列 112 之间产生的电压差  $V_2 - V_1$  足够大,以当在图 3 中观察时,在液晶层 110 处形成垂直方向的垂直场,但是在不允许液晶分子垂直取向的范围内。因此,因为导电层 104 和像素阵列 112 之间的电压差在这种合适的范围内,所以可以提高液晶显示面板 100 的液晶效率。

[0059] 更详细地,下面的表 1 示出了本发明的申请人所作试验的结果。如表 1 中所指出的,与现有技术的包括形成在第一基底的后表面上的导电层 (ITO) 的液晶显示面板相比,当导电层形成在第一基底的前表面上但仅接地时,在 L64(当亮度为白色)的情况下,液晶效率为 57.32%、该效率低于当导电层形成在后表面上时的 60.88% 的液晶效率。比较而言,在本发明的示例性实施例中,当导电层形成在前表面上并且施加 1.5V 时,液晶效率是 60.44%,这与导电层形成在后表面上的情况类似。

[0060] (表 1)

[0061]

	正常 (后表面ITO)	前ITO结构 (GND)	前ITO (1.5V)
液晶效率(LO)	0%	0%	0%
液晶效率L32	18.78%	18.6%	18.84%
液晶效率L64	60.88%	57.32%	60.44%

[0062] 即,在根据本发明示例性实施例的液晶显示面板 100 中,向导电层 104 施加一定电压,使得当液晶层 110 的液晶分子 111 由于形成在第一基底 102 的前表面上的导电层 104 和形成在第二基底 114 上的像素阵列 112 之间的电压差而垂直取向时液晶效率不劣化,在这种情况下,导电层 104 和像素阵列 112 之间的电压差不超过阈值电压,即,不超过为了使液晶分子 111 垂直取向而施加到液晶层 110 的电场所需要的最小电压,从而防止液晶显示面板 100 的液晶效率劣化。

[0063] 现在将描述如上所述构造的液晶显示面板 100 的形成方法。

[0064] 图 4 是示出根据本发明示例性实施例的制造液晶显示面板的工艺流程图。

[0065] 参照图 4,首先,提供第一基底 (S301),并且通过例如溅射等沉积工艺在第一基底的前表面上用透明金属材料形成导电层 (S302)。

[0066] 透明金属材料可以包括氧化铟锡 (ITO)、氧化锡 (TO)、氧化铟锌 (IZO)、氧化铟锡锌 (ITZO) 等。

[0067] 接下来,在导电层上形成包括例如铬 (Cr) 的金属材料的导电光屏蔽层 (S303)。在这种情况下,可以通过在第一基底上沉积氧化铬 ( $CrO_x$ ) 膜并且随后对其执行光致抗蚀和蚀刻工艺来形成导电光屏蔽层。

[0068] 接着,在第一基底上采用形成在第一基底上的导电光屏蔽层来沉积红色树脂,对

红色树脂执行利用掩模的光刻工艺、蚀刻工艺，并且执行用于硬化的烘焙工艺，以将红色树脂图案化来形成红色滤色器 (R)。此后，按照相同的方式，在其上形成有红色滤色器 (R) 的上基底 102 上形成绿色滤色器和蓝色滤色器，以形成 RGB 滤色器层 (S304)。

[0069] 然后，在其上形成有 RGB 滤色器的第一基底的整个表面上沉积保护材料，以形成保护层。

[0070] 通过与提供第一基底的工艺分开执行的工艺提供第二基底 (S305)。此时，包括薄膜晶体管 (TFT)、栅极线、数据线、共电极、像素电极等的薄膜图案形成在第二基底的一部分处 (即，显示区)。

[0071] 此时，在形成第二基底的薄膜图案的工艺中，形成向第一基底的导电层施加电压的导线图案 (S306)。在这种情况下，该导线图案与像素阵列的导线电学不连接，驱动电压施加到像素阵列的导线。

[0072] 此后，将第一基底和第二基底附在一起 (S307)。将第一基底和第二基底附在一起的工艺包括沿着第一基底和第二基底的周围形成密封层的工艺，从而使液晶层形成在第一基底和第二基底之间。

[0073] 在这种情况下，在将第一基底和第二基底附在一起的工艺中，第一基底的导电层和第二基底的电压施加导线电连接 (S308)。为此，在第一基底和第二基底之间形成导电连接部分。

[0074] 接下来，在第一基底和第二基底之间注入液晶，以形成液晶层 (S309)。

[0075] 在完成液晶层的形成之后，向导电层施加与施加到像素阵列的电压  $V_2$  不同的特定电压  $V_1$  (S310)。在这种情况下，用于驱动液晶显示面板的驱动源可以用作向导电层施加电压的电压源。

[0076] 在这种情况下，如上所述，关于从电压源向导电层施加的电压，施加到导电层的电压与施加到像素阵列的电压之间的电压差被调节为小于不允许液晶层的液晶分子垂直取向的阈值电压。

[0077] 根据本示例性实施例的液晶显示面板的构造可以应用于边缘场开关 (FFS) 模式和面线切换 (PLS) 模式以及平面切换 (IPS) 模式。

[0078] 尽管已经结合目前被认为是实际的示例性实施例描述了本发明，但是应该理解，本发明不限于公开的实施例，而是相反，本发明意图覆盖包含在权利要求的精神和范围内的各种修改和等同布置。

[0079] < 标号的描述 >

[0080]	100 液晶显示面板	102 第一基底
[0081]	104 导电层	106 滤色器
[0082]	108 保护层	110 液晶层
[0083]	111 液晶分子	112 像素阵列
[0084]	114 第二基底	116 黑色矩阵
[0085]	118 ITO 电压施加导线	119 像素阵列导线
[0086]	120 导电连接部分	130 ITO 电压源。



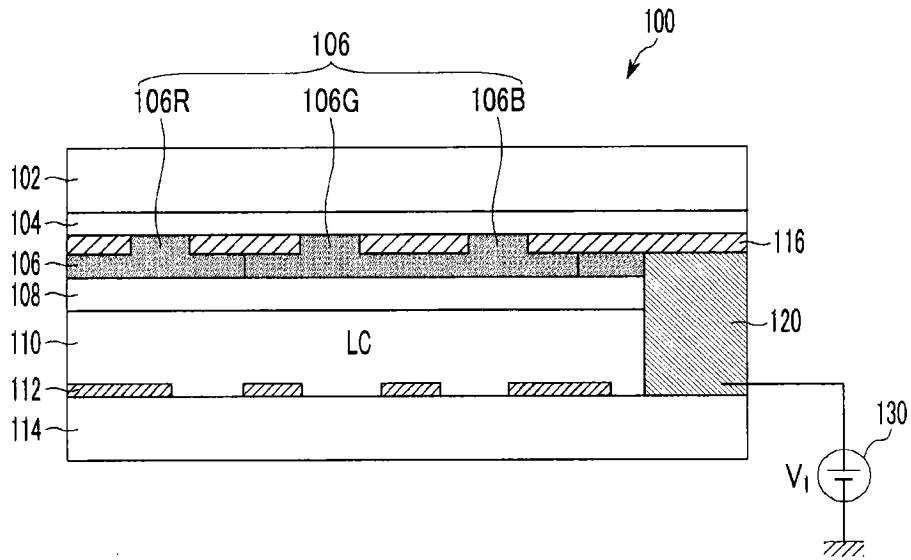


图 1

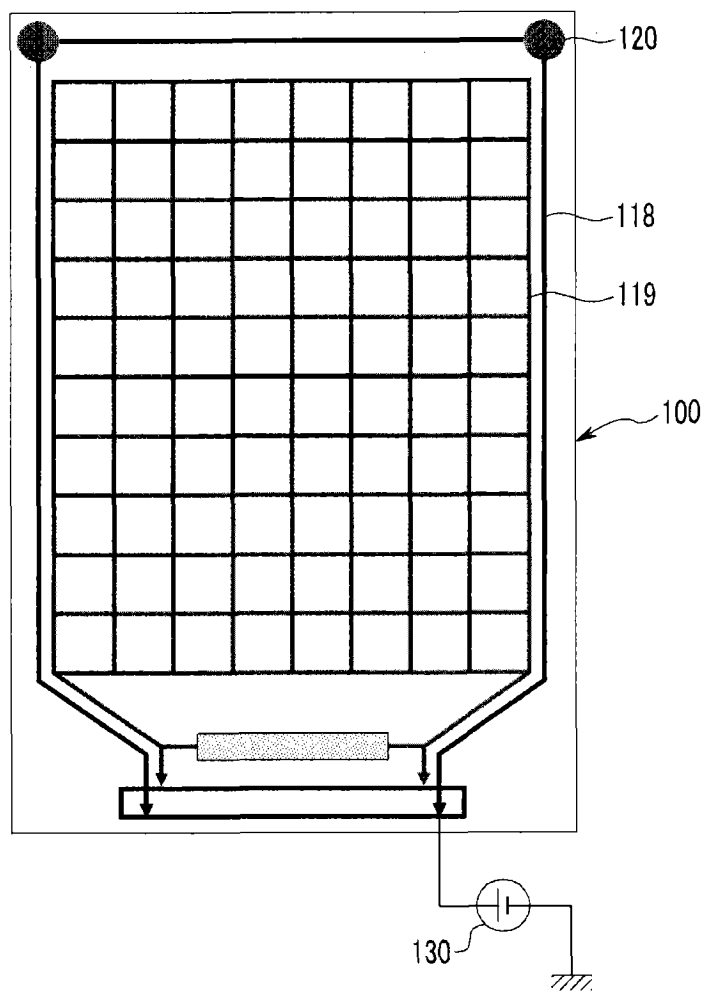


图 2

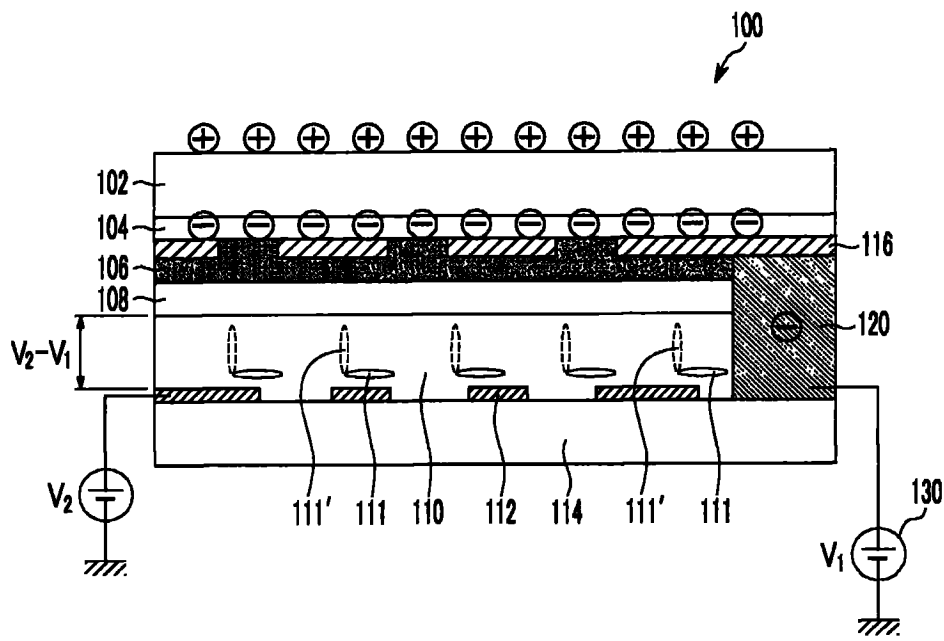


图 3

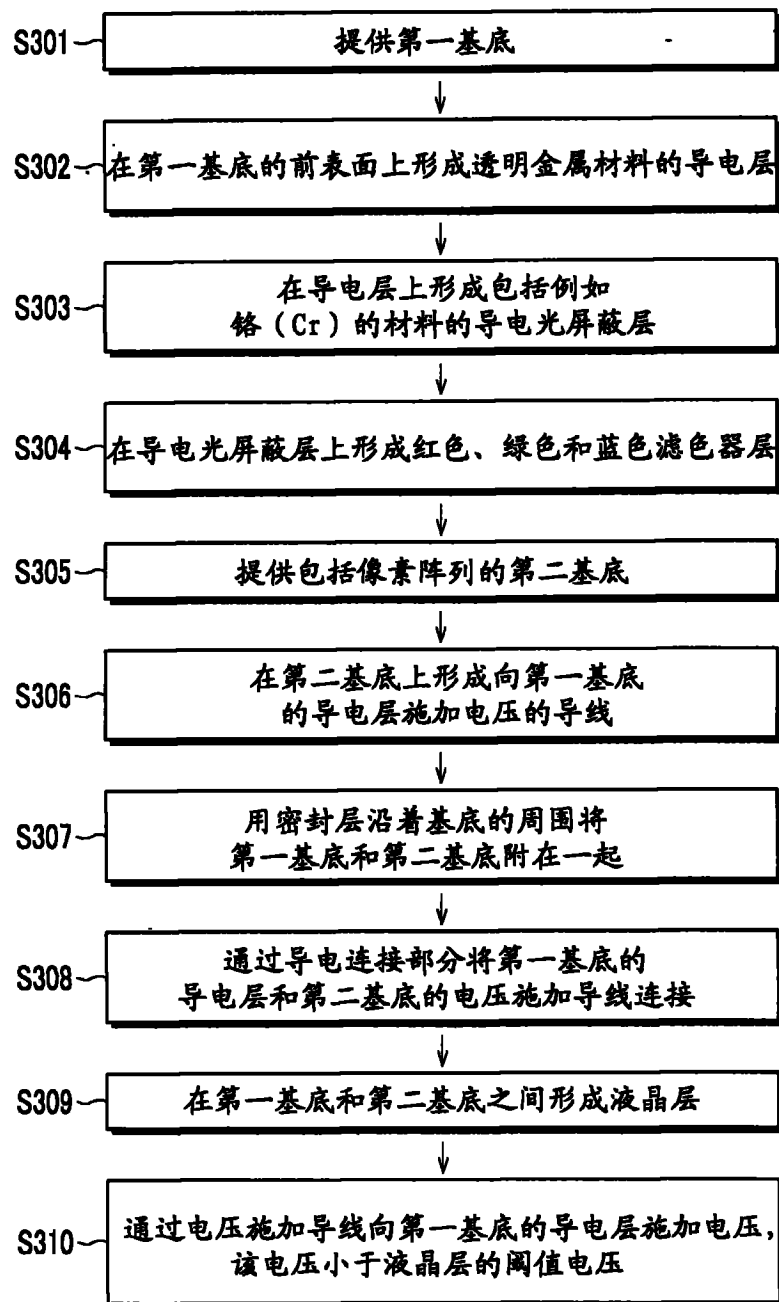


图 4