

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-165845  
(P2014-165845A)

(43) 公開日 平成26年9月8日(2014.9.8)

(51) Int.Cl.  
H04N 5/378 (2011.01)

F I  
H04N 5/335 780

テーマコード (参考)  
5C024

審査請求 未請求 請求項の数 17 O L (全 52 頁)

(21) 出願番号 特願2013-37543 (P2013-37543)  
(22) 出願日 平成25年2月27日 (2013.2.27)

(71) 出願人 000002185  
ソニー株式会社  
東京都港区港南1丁目7番1号  
(74) 代理人 100082131  
弁理士 稲本 義雄  
(74) 代理人 100121131  
弁理士 西川 孝  
(72) 発明者 山形 優輝  
神奈川県横浜市保土ヶ谷区神戸町134番  
地 ソニーLSIデザイン株式会社内  
(72) 発明者 松本 静徳  
神奈川県横浜市保土ヶ谷区神戸町134番  
地 ソニーLSIデザイン株式会社内  
Fターム(参考) 5C024 CX06 CX12 HX18 HX23 HX24  
HX29 HX32

(54) 【発明の名称】 電子機器、制御方法、及び、イメージセンサ

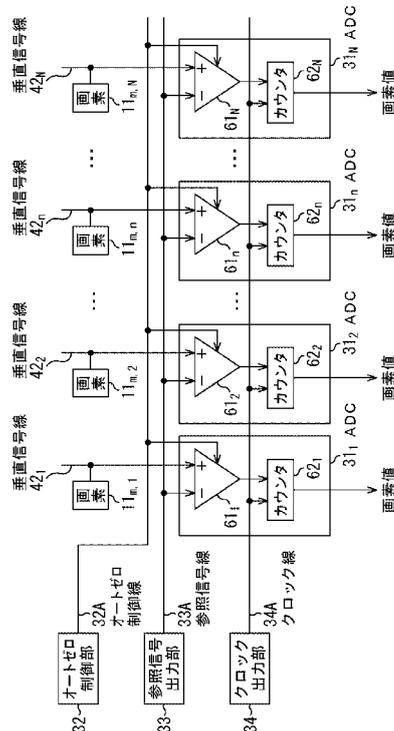
(57) 【要約】

【課題】容易に、画質の低下を防止する。

【解決手段】コンパレータは、画素から出力される電気信号と、レベルが変化する参照信号とを比較し、カウンタは、その比較結果に基づいて、電気信号と参照信号とが一致するまでの、参照信号の変化に要する時間をカウントすることにより、電気信号のAD変換結果を求める。この場合に、コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、コンパレータを設定するオートゼロ処理が、画素がリセットされているリセット期間中に完了するように行われる。本技術は、例えば、画像を撮像するイメージセンサ等に適用できる。

【選択図】 図4

図4



**【特許請求の範囲】****【請求項 1】**

レベルが変化する参照信号を出力する参照信号出力部と、  
光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、  
前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと、  
前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように制御するオートゼロ制御部と  
を備える電子機器。

10

**【請求項 2】**

前記参照信号出力部は、前記電気信号との比較が開始されるときの前記参照信号のレベルである開始レベルを低下するようにオフセットさせる  
請求項 1 に記載の電子機器。

**【請求項 3】**

前記参照信号出力部は、前記参照信号の傾きに基づいて、前記開始レベルのオフセット量を設定する  
請求項 2 に記載の電子機器。

20

**【請求項 4】**

前記参照信号出力部は、前記参照信号の傾きが急峻なほど、前記開始レベルのオフセット量を小に設定する  
請求項 3 に記載の電子機器。

**【請求項 5】**

前記参照信号出力部は、前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果の、所定値に対する偏差が小さくなるように、前記開始レベルのオフセット量を調整する  
請求項 2 に記載の電子機器。

**【請求項 6】**

前記所定値は、前記リセットレベルのAD変換結果を得るための、前記参照信号のレベルが変化する期間であるP相の midpoint に対応する値である  
請求項 5 に記載の電子機器。

30

**【請求項 7】**

前記参照信号出力部は、前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果を得るための、前記参照信号のレベルが変化する期間であるP相の長さを設定する  
請求項 2 に記載の電子機器。

**【請求項 8】**

前記参照信号出力部は、前記参照信号の傾きに基づいて、前記P相の長さを設定する  
請求項 7 に記載の電子機器。

40

**【請求項 9】**

前記参照信号出力部は、前記参照信号の傾きが急峻なほど、前記P相の長さを小に設定する  
請求項 8 に記載の電子機器。

**【請求項 10】**

前記参照信号出力部は、  
前記リセットレベルのAD変換結果の、所定値に対する偏差が小さくなるように、前記開始レベルのオフセット量を調整し、  
前記リセットレベルのAD変換結果の、所定値に対する偏差が小さくなった場合に、前

50

記P相の長さを調整する

請求項 7 に記載の電子機器。

【請求項 1 1】

前記参照信号出力部は、前記画素がリセットされているときの前記電気信号と、前記画素がリセットされた直後の前記電気信号との差に対応する電圧だけ、前記開始レベルをオフセットさせる

請求項 2 に記載の電子機器。

【請求項 1 2】

前記オートゼロ制御部は、前記オートゼロ処理を、前記リセット期間中に完了するか、又は、前記リセット期間経過後に完了するかを選択し、前記オートゼロ処理を制御する

請求項 2 に記載の電子機器。

【請求項 1 3】

前記オートゼロ制御部は、前記オートゼロ処理を、前記リセット期間中に完了するか、又は、前記リセット期間経過後に完了するかを、前記参照信号の傾きに基づいて選択する

請求項 1 2 に記載の電子機器。

【請求項 1 4】

前記オートゼロ制御部は、前記参照信号の傾きが急峻である場合に、前記オートゼロ処理を、前記リセット期間中に完了することを選択し、前記参照信号の傾きが急峻でない場合に、前記オートゼロ処理を、前記リセット期間経過後に完了することを選択する

請求項 1 3 に記載の電子機器。

【請求項 1 5】

前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果と、前記光電変換素子に蓄積された電荷に対応する前記電気信号である信号レベルのAD変換結果との差を、前記画素の画素値として出力する出力部をさらに備える

請求項 2 に記載の電子機器。

【請求項 1 6】

レベルが変化する参照信号を出力する参照信号出力部と、

光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、

前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと

を備える電子機器の前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように行う

ステップを含む制御方法。

【請求項 1 7】

レベルが変化する参照信号を出力する参照信号出力部と、

光電変換を行う光電変換素子を有し、電気信号を出力する画素と、

前記画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、

前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと、

前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように制御するオートゼロ制御部と

を備えるイメージセンサ。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

## 【 0 0 0 1 】

本技術は、電子機器、制御方法、及び、イメージセンサに関し、特に、例えば、容易に、画質の低下を防止することができるようにする電子機器、制御方法、及び、イメージセンサに関する。

## 【 背景技術 】

## 【 0 0 0 2 】

画像を撮像する固体撮像装置としては、例えば、CCD(Charge Coupled Device)イメージセンサやCMOS(Complementary Metal Oxide Semiconductor)イメージセンサがあり、近年、小型化等の要請から、CMOSイメージセンサが注目されている。

## 【 0 0 0 3 】

CMOSイメージセンサは、光電変換を行うPD(Photo diode)等の光電変換素子を有する画素が出力するアナログの電気信号をAD(Analog to Digital)変換するADC(AD Converter) (AD変換器)を有する。

## 【 0 0 0 4 】

CMOSイメージセンサのADCとしては、例えば、コンパレータとカウンタとを有し、所定の参照信号と画素が出力する電気信号とを比較することにより、電気信号のAD変換を行う、いわば参照信号比較型のADCがある。

## 【 0 0 0 5 】

参照信号比較型のADCでは、コンパレータにおいて、ランプ(ramp)信号等の一定の傾きでレベルが変化する参照信号と画素が出力する電気信号とが比較され、カウンタにおいて、参照信号と電気信号とのレベルが一致するまでの、参照信号のレベルの変化に要する時間がカウントされることにより、画素が出力する電気信号がAD変換される。

## 【 0 0 0 6 】

以上のように、カウンタにおいて、参照信号と電気信号とのレベルが一致するまでの、参照信号のレベルの変化に要する時間をカウントすることにより行われるAD変換は、積分型AD変換とも呼ばれる。

## 【 0 0 0 7 】

ところで、イメージセンサでは、画素をリセットした直後の電気信号であるリセットレベルのAD変換結果と、リセット後に、画素のPDに蓄積される電荷に対応する電気信号である信号レベルのAD変換結果との差分を求めるCDS(Correlated Double Sampling)が行われ、そのCDSの結果得られる差分が、画素値として出力される。

## 【 0 0 0 8 】

CDSによれば、画素ごとや、イメージセンサのカラムごとの回路によって異なる(ばらつく)ノイズが抑制され、画質の向上を図ることができる。

## 【 0 0 0 9 】

しかしながら、イメージセンサにおいて、CDSが行われる場合、例えば、太陽等の高輝度の被写体を撮像したときに、いわゆる太陽黒点が生じ、画質が劣化することがある。

## 【 0 0 1 0 】

すなわち、イメージセンサにおいて、高輝度の被写体を撮像する場合には、画素のリセット後、すぐに、画素のPDが飽和し、PDから電荷があふれ出すブルーミングが生じる。

## 【 0 0 1 1 】

ブルーミングが生じると、画素において、FD(Floating Diffusion)に、PDからあふれ出た電荷が蓄積され、画素のリセットレベルが、適切な輝度の被写体を撮像する場合のリセットレベル(以下、通常のリセットレベルともいう)よりも大きく低下し、例えば、PDが飽和しているときの信号レベル(以下、飽和レベルともいう)、又は、飽和レベルに近いレベルになる。

## 【 0 0 1 2 】

さらに、高輝度の被写体の撮像時には、信号レベルも、飽和レベル、又は、飽和レベルに近いレベルになる。

## 【 0 0 1 3 】

10

20

30

40

50

したがって、高輝度の被写体の撮像時においては、リセットレベルと信号レベルとは、いずれも、(ほぼ)飽和レベルになるため、それらのリセットレベルと信号レベルとの差分を求めるCDSを行うと、そのCDSの結果得られる画素値としての差分は、非常に小さな値になる。

【0014】

以上のように、高輝度の被写体の撮像時においては、CDSの結果得られる画素値は、小さな値となるため、被写体の輝度の高い部分の画素が、黒く沈むような画像が得られる。この、黒く沈むような画素の部分が、太陽黒点と呼ばれる。

【0015】

かかる太陽黒点が生じることによる画質の低下を防止する技術として、例えば、特許文献1には、ADCのコンパレータの出力と、カウンタへの入力との間に、カウンタのカウント動作を制御する制御手段を設ける技術が提案されている。

10

【先行技術文献】

【特許文献】

【0016】

【特許文献1】特開2012-010055号公報

【発明の概要】

【発明が解決しようとする課題】

【0017】

最近では、イメージセンサの多画素化とともに、小型化が進み、ADCに、特別な回路を追加することなく、容易に、太陽黒点による画質の低下を防止することができる技術の提案が要請されている。

20

【0018】

本技術は、このような状況に鑑みてなされたものであり、容易に、画質の低下を防止することができるようにするものである。

【課題を解決するための手段】

【0019】

本技術の電子機器、又は、イメージセンサは、レベルが変化する参照信号を出力する参照信号出力部と、光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと、前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように制御するオートゼロ制御部とを備える電子機器、又は、イメージセンサである。

30

【0020】

本技術の制御方法は、レベルが変化する参照信号を出力する参照信号出力部と、光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタとを備える電子機器の前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように行うステップを含む制御方法である。

40

【0021】

以上のような本技術の電子機器、イメージセンサ、及び、制御方法においては、コンパレータにおいて、光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力

50

される前記電気信号と、前記参照信号出力部から出力される、レベルが変化する前記参照信号とが比較され、前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値が、前記電気信号のAD変換結果として求められる。この場合において、前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理が、前記画素がリセットされているリセット期間中に完了するように行われる。

【0022】

なお、イメージセンサは、独立した装置であっても良いし、1つの装置を構成している内部ブロックであっても良い。

10

【発明の効果】

【0023】

本技術によれば、容易に、画質の低下を防止することができる。

【図面の簡単な説明】

【0024】

【図1】本技術を適用したデジタルカメラの一実施の形態の構成例を示すブロック図である。

【図2】イメージセンサ2の構成例を示すブロック図である。

【図3】画素 $1_{m, n}$ の構成例を示す回路図である。

【図4】ADC $3_{1_n}$ の構成例を示すブロック図である。

20

【図5】コンパレータ $6_{1_n}$ の構成例を示す回路図である。

【図6】信号線電圧と参照信号との例を示す波形図である。

【図7】極めて高輝度の被写体が撮像される場合の信号線電圧と参照信号電圧との例を示す波形図である。

【図8】信号線電圧がクランプされる場合の信号線電圧と参照信号電圧との例を示す波形図である。

【図9】弱光量太陽黒点が生じる場合の信号線電圧と参照信号電圧との例を示す波形図である。

【図10】黒点回避モードのイメージセンサ2の信号線電圧と参照信号電圧との例を示す波形図である。

30

【図11】オートゼロモードが黒点回避モードである場合の、信号線電圧と参照信号との位置関係の例を示す波形図である。

【図12】黒点回避モードで行われるP相オフセットを説明する図である。

【図13】通常モードの開始オフセットのオフセット量を、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【図14】黒点回避モードのP相オフセットのオフセット量を、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【図15】センサゲインに基づいて設定されるP相の長さを説明する図である。

【図16】センサゲインに基づいて設定されるP相オフセット量とP相の長さを説明する図である。

40

【図17】P相クロス点が、P相スロープの中心付近の位置になるように、P相オフセット量を調整する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【図18】P相オフセット量の調整の処理を説明するフローチャートである。

【図19】黒点回避モードにおいて、P相の長さを短縮する調整を行う場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【図20】P相オフセット量の調整と、P相の長さの短縮の処理を説明するフローチャートである。

【図21】P相オフセット量の調整と、P相の長さの短縮とを、交互に繰り返し行う場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【図22】P相オフセット量の調整と、P相の長さの短縮とを繰り返し行う処理を説明する

50

フローチャートである。

【図 2 3】オートゼロモードが通常モードである場合と黒点回避モードである場合とのそれぞれの場合の参照信号の例を示す波形図である。

【図 2 4】オートゼロモードの具体的な選択の方法の例を説明するための参照信号の例を示す波形図である。

【図 2 5】オートゼロモードの選択の処理を説明するフローチャートである。

【図 2 6】本技術を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

【発明を実施するための形態】

【0025】

[本技術を適用したデジタルカメラの一実施の形態]

【0026】

図 1 は、本技術を適用したデジタルカメラの一実施の形態の構成例を示すブロック図である。

【0027】

なお、デジタルカメラは、静止画、及び、動画のいずれも撮像することができる。

【0028】

図 1 において、デジタルカメラは、光学系 1、イメージセンサ 2、メモリ 3、信号処理部 4、出力部 5、及び、制御部 6 を有する。

【0029】

光学系 1 は、例えば、図示せぬズームレンズや、フォーカスレンズ、絞り等を有し、外部からの光を、イメージセンサ 2 に入射させる。

【0030】

イメージセンサ 2 は、例えば、CMOS イメージセンサであり、光学系 1 からの入射光を受光し、光電変換を行って、光学系 1 からの入射光に対応する画像データを出力する。

【0031】

メモリ 3 は、イメージセンサ 2 が出力する画像データを一時記憶する。

【0032】

信号処理部 4 は、メモリ 3 に記憶された画像データを用いた信号処理としての、例えば、ノイズの除去や、ホワイトバランスの調整等の処理を行い、出力部 5 に供給する。

【0033】

出力部 5 は、信号処理部 4 からの画像データを出力する。

【0034】

すなわち、出力部 5 は、例えば、液晶等で構成されるディスプレイ（図示せず）を有し、信号処理部 4 からの画像データに対応する画像を、いわゆるスルー画として表示する。

【0035】

また、出力部 5 は、例えば、半導体メモリや、磁気ディスク、光ディスク等の記録媒体を駆動するドライバ（図示せず）を有し、信号処理部 4 からの画像データを記録媒体に記録する。

【0036】

制御部 6 は、ユーザの操作等に従い、デジタルカメラを構成する各ブロックを制御する。

【0037】

以上のように構成されるデジタルカメラでは、イメージセンサ 2 が、光学系 1 からの入射光を受光し、その入射光に応じて、画像データを出力する。

【0038】

イメージセンサ 2 が出力する画像データは、メモリ 3 に供給されて記憶される。メモリ 3 に記憶された画像データについては、信号処理部 4 による信号処理が施され、その結果得られる画像データは、出力部 5 に供給されて出力される。

【0039】

10

20

30

40

50

[ イメージセンサ 2 の構成例 ]

【 0 0 4 0 】

図 2 は、図 1 のイメージセンサ 2 の構成例を示すブロック図である。

【 0 0 4 1 】

図 2 において、イメージセンサ 2 は、画素アレイ 1 0、制御部 2 0、画素駆動部 2 1、列並列AD変換部 2 2、及び、出力部 2 3 を有する。

【 0 0 4 2 】

画素アレイ 1 0 は、撮像を行う撮像素子としての、 $M \times N$ 個 ( $M$ 及び $N$ は、1以上の整数) の画素  $1 1_{1,1}$ ,  $1 1_{1,2}$ ,  $\dots$ ,  $1 1_{1,N}$ ,  $1 1_{2,1}$ ,  $1 1_{2,2}$ ,  $\dots$ ,  $1 1_{2,N}$ ,  $\dots$ ,  $1 1_{M,1}$ ,  $1 1_{M,2}$ ,  $\dots$ ,  $1 1_{M,N}$  を有する。

10

【 0 0 4 3 】

$M \times N$ 個の画素  $1 1_{1,1}$  ないし  $1 1_{M,N}$  は、2次元平面上に、 $M$ 行 $N$ 列の行列 (格子) 状に配置されている。

【 0 0 4 4 】

画素アレイ 1 0 の、(上から)  $m$ 行目 ( $m=1,2,\dots,M$ ) の行方向 (横方向) に並ぶ  $N$ 個の画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  には、行方向に延びる画素制御線  $4 1_m$  が接続されている。

【 0 0 4 5 】

また、(左から)  $n$ 列目 ( $n=1,2,\dots,N$ ) の列方向 (縦方向) に並ぶ  $M$ 個の画素  $1 1_{1,n}$  ないし  $1 1_{M,n}$  には、列方向に延びる垂直信号線  $4 2_n$  が接続されている。

20

【 0 0 4 6 】

画素  $1 1_{m,n}$  は、そこに入射する光 (入射光) の光電変換を行う。さらに、画素  $1 1_{m,n}$  は、光電変換によって得られる電荷に対応する電圧 (電気信号) を、画素駆動部 2 1 からの、画素制御線  $4 1_m$  を介しての制御に従い、電流源  $4 3_n$  が接続された垂直信号線  $4 2_n$  上に出力する。

【 0 0 4 7 】

なお、画素  $1 1_{m,n}$  は、例えば、ベイヤ配列等の色フィルタ (図示せず) を介して入射する所定の色の光の光電変換を行うことができる。

【 0 0 4 8 】

制御部 2 0 は、画素駆動部 2 1 や、列並列AD変換部 2 2 (を構成するオートゼロ制御部 3 2 や、参照信号出力部 3 3 等)、その他の必要なブロックを、所定のロジック等に従って制御する。

30

【 0 0 4 9 】

画素駆動部 2 1 は、制御部 2 0 の制御に従い、画素制御線  $4 1_m$  を介して、その画素制御線  $4 1_m$  に接続されている画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  を制御 (駆動) する。

【 0 0 5 0 】

列並列AD変換部 2 2 は、一行に並ぶ画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  それぞれと、垂直信号線  $4 2_1$  ないし  $4 2_N$  を介して接続されており、したがって、画素  $1 1_{m,n}$  が垂直信号線  $4 2_n$  上に出力する電圧 (以下、信号線電圧ともいう) は、列並列AD変換部 2 2 に供給される。

40

【 0 0 5 1 】

列並列AD変換部 2 2 は、一行に並ぶ画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  それぞれから、垂直信号線  $4 2_1$  ないし  $4 2_N$  を介して供給される信号線電圧のAD変換を、並列で行い、その結果得られるデジタルデータを、画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  の画素値 (画素データ) として、出力部 2 3 に供給する。

【 0 0 5 2 】

ここで、列並列AD変換部 2 2 は、一行に並ぶ  $N$ 個の画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  すべての電気信号のAD変換を、並列で行う他、その  $N$ 個の画素  $1 1_{m,1}$  ないし  $1 1_{m,N}$  のうちの、 $N$ 個未満の1個以上の画素の電気信号のAD変換を、並列で行うことができる。

【 0 0 5 3 】

50

但し、以下では、説明を簡単にするため、列並列AD変換部 2 2 は、一行に並ぶN個の画素  $1 1_m, 1$  ないし  $1 1_m, N$  すべての信号線電圧のAD変換を、並列で行うこととする。

【0054】

列並列AD変換部 2 2 は、一行に並ぶN個の画素  $1 1_m, 1$  ないし  $1 1_m, N$  すべての信号線電圧のAD変換を、並列で行うために、N個のADC(Analog to Digital Converter)  $3 1_1$  ないし  $3 1_N$  を有する。

【0055】

さらに、列並列AD変換部 2 2 は、オートゼロ制御部 3 2、参照信号出力部 3 3、及び、クロック出力部 3 4 を有する。

【0056】

オートゼロ制御部 3 2 は、ADC  $3 1_n$  が有する、後述するコンパレータ  $6 1_n$  のオートゼロ処理を制御するための信号であるオートゼロパルスを、オートゼロ制御線  $3 2 A$  を介して、ADC  $3 1_1$  ないし  $3 1_N$  に供給(出力)する。

【0057】

参照信号出力部 3 3 は、例えば、ランプ(ramp)信号のような一定の傾きで、所定の初期値から所定の最終値までレベルが変化する期間を有する参照信号を、参照信号線  $3 3 A$  を介して、ADC  $3 1_1$  ないし  $3 1_N$  に供給(出力)する。

【0058】

クロック出力部 3 4 は、所定の周波数のクロックを、クロック線  $3 4 A$  を介して、ADC  $3 1_1$  ないし  $3 1_N$  に供給(出力)する。

【0059】

ADC  $3 1_n$  は、垂直信号線  $4 1_n$  に接続されており、したがって、ADC  $3 1_n$  には、画素  $1 1_m, n$  が垂直信号線  $4 1_n$  上に出力する信号線電圧(電気信号)が供給される。

【0060】

ADC  $3 1_n$  は、画素  $1 1_m, n$  が出力する信号線電圧のAD変換を、参照信号出力部 3 3 からの参照信号、及び、クロック出力部 3 4 からのクロックを用いて行い、さらに、CDSを行って、画素値としてのデジタルデータを求める。

【0061】

ここで、ADC  $3 1_n$  は、画素  $1 1_m, n$  の信号線電圧と、参照信号出力部 3 3 からの参照信号とを比較し、画素  $1 1_m, n$  の信号線電圧と参照信号とのレベルが一致するまでの(信号線電圧と参照信号との大小関係が逆転するまでの)、参照信号のレベルの変化に要する時間をカウントすることにより、画素  $1 1_m, n$  の信号線電圧のAD変換を行う。

【0062】

ADC  $3 1_n$  において、画素  $1 1_m, n$  の信号線電圧と参照信号とのレベルが一致するまでの、参照信号のレベルの変化に要する時間のカウントは、クロック出力部 3 4 からのクロックをカウントすることにより行われる。

【0063】

また、N個のADC  $3 1_1$  ないし  $3 1_N$  には、画素アレイ 1 0 の第1行ないし第M行の各行のN個の画素  $1 1_m, 1$  ないし  $1 1_m, N$  の信号線電圧が、例えば、第1行から順次供給され、その信号線電圧のAD変換、及び、CDSが、行単位で行われる。

【0064】

出力部 2 3 は、画素値を読み出す列nを選択し、その列nのADC  $3 1_n$  から、そのADC  $3 1_n$  で求められた画素  $1 1_m, n$  の画素値を読み出し、外部(本実施の形態では、メモリ 3 (図1))に出力する。

【0065】

なお、ここでは、ADC  $3 1_n$  において、AD変換の他、CDSを行うこととしたが、ADC  $3 1_n$  では、AD変換のみを行い、CDSは、出力部 2 3 で行うことが可能である。

【0066】

[画素  $1 1_m, n$  の構成例]

【0067】

10

20

30

40

50

図3は、図2の画素1 1<sub>m</sub>, nの構成例を示す回路図である。

【0068】

図3において、画素1 1<sub>m</sub>, nは、PD5 1、並びに、4個のNMOS(negative channel MOS)のFET(Field Effect Transistor)、5 2、5 4、5 5、及び、5 6を有する。

【0069】

また、画素1 1<sub>m</sub>, nにおいては、FET5 2のドレイン、FET5 4のソース、及び、FET5 5のゲートが接続されており、その接続点には、電荷を電圧に変換するためのFD(Floating Diffusion)(容量)5 3が形成されている。

【0070】

PD5 1は、光電変換を行う光電変換素子の一例であり、入射光を受光して、その入射光に対応する電荷を蓄積することにより、光電変換を行う。 10

【0071】

PD5 1のアノードはグラウンド(ground)に接続され(接地され)、PD5 1のカソードは、FET5 2のソースに接続されている。

【0072】

FET5 2は、PD5 1に蓄積された電荷を、PD5 1からFD5 3に転送するためのFETであり、以下、転送Tr5 2ともいう。

【0073】

転送Tr5 2のソースは、PD5 1のカソードに接続され、転送Tr5 2のドレインは、FD5 3を介して、FET5 4のソースに接続されている。 20

【0074】

また、転送Tr5 2のゲートは、画素制御線4 1<sub>m</sub>に接続されており、転送Tr5 2のゲートには、画素制御線4 1<sub>m</sub>を介して、転送パルスTRGが供給される。

【0075】

ここで、画素駆動部2 1(図2)が、画素制御線4 1<sub>m</sub>を介して、画素1 1<sub>m</sub>, nを駆動(制御)するために、画素制御線4 1<sub>m</sub>に流す制御信号には、転送パルスTRGの他、後述するリセットパルスRST、及び、選択パルスSELがある。

【0076】

FD5 3は、転送Tr5 2のドレイン、FET5 4のソース、及び、FET5 5のゲートの接続点に形成された、コンデンサの如く電荷を電圧に変換する領域である。 30

【0077】

FET5 4は、FD5 3に蓄積された電荷(電圧(電位))をリセットするためのFETであり、以下、リセットTr5 4ともいう。

【0078】

リセットTr5 4のドレインは、電源Vddに接続されている。

【0079】

また、リセットTr5 4のゲートは、画素制御線4 1<sub>m</sub>に接続されており、リセットTr5 4のゲートには、画素制御線4 1<sub>m</sub>を介して、リセットパルスRSTが供給される。

【0080】

FET5 5は、FD5 3の電圧を増幅するためのFETであり、以下、増幅Tr5 5ともいう。 40

【0081】

増幅Tr5 5のゲートは、FD5 3に接続され、増幅Tr5 5のドレインは、電源Vddに接続されている。また、増幅Tr5 5のソースは、FET5 6のドレインに接続されている。

【0082】

FET5 6は、垂直信号線4 2<sub>n</sub>への電気信号(電圧)の出力を選択するためのFETであり、以下、選択Tr5 6ともいう。

【0083】

選択Tr5 6のソースは、垂直信号線4 2<sub>n</sub>に接続されている。

【0084】

また、選択Tr5 6のゲートは、画素制御線4 1<sub>m</sub>に接続されており、選択Tr5 6のゲー 50

トには、画素制御線 4 1<sub>m</sub> を介して、選択パルスSELが供給される。

【0085】

ここで、増幅Tr 5 5、選択Tr 5 6、及び、選択Tr 5 6のソースに接続されている垂直信号線 4 2<sub>n</sub> に接続されている電流源 4 3<sub>n</sub> (図 2) によって、ソースフォロアの回路が構成されており、したがって、FD 5 3は、ソースフォロアの回路を介して、垂直信号線 4 2<sub>n</sub> に接続されている。

【0086】

なお、画素 1 1<sub>m, n</sub> は、選択Tr 5 6なしで構成することができる。

【0087】

また、画素 1 1<sub>m, n</sub> の構成としては、FD 5 3ないし選択Tr 5 6を、複数のPD 5 1及び転送Tr 5 2で共有する共有画素の構成を採用することができる。

【0088】

以上のように構成される画素 1 1<sub>m, n</sub> では、PD 5 1は、そこに入射する光を受光し、光電変換を行うことにより、受光した入射光の光量に応じた電荷の蓄積を開始する。なお、ここでは、説明を簡単にするために、選択パルスSELはHレベルになっており、選択Tr 5 6はオン状態であることとする。

【0089】

PD 5 1での電荷の蓄積が開始されてから、所定の時間(露光時間)が経過すると、画素駆動部 2 1 (図 2) は、転送パルスTRGを、一時的に、(L(Low)レベルから)H(High)レベルにする。

【0090】

転送パルスTRGが一時的にHレベルになることにより、転送Tr 5 2は、一時的に、オン状態になる。

【0091】

転送Tr 5 2がオン状態になると、PD 5 1に蓄積された電荷は、転送Tr 5 2を介して、FD 5 3に転送されて蓄積される。

【0092】

画素駆動部 2 1は、転送パルスTRGを一時的にHレベルにする前に、リセットパルスRSTを、一時的に、Hレベルにし、これにより、リセットTr 5 4を、一時的に、オン状態にする。

【0093】

リセットTr 5 4がオン状態になることにより、FD 5 3は、リセットTr 5 4を介して、電源Vddに接続され、FD 5 3にある電荷は、リセットTr 5 4を介して、電源Vddに掃き出されてリセットされる。

【0094】

ここで、以上のように、FD 5 3が、電源Vddに接続され、FD 5 3にある電荷がリセットされることが、画素 1 1<sub>m, n</sub> のリセットである。

【0095】

FD 5 3の電荷のリセット後、画素駆動部 2 1は、上述のように、転送パルスTRGを、一時的に、Hレベルにし、これにより、転送Tr 5 2は、一時的に、オン状態になる。

【0096】

転送Tr 5 2がオン状態になることにより、PD 5 1に蓄積された電荷は、転送Tr 5 2を介して、リセット後のFD 5 3に転送されて蓄積される。

【0097】

FD 5 3に蓄積された電荷に対応する電圧(電位)は、増幅Tr 5 5及び選択Tr 5 6を介して、信号線電圧として、垂直信号線 4 2<sub>n</sub> 上に出力される。

【0098】

垂直信号線 4 2<sub>n</sub> に接続されているADC 3 1<sub>n</sub> (図 2) では、画素 1 1<sub>m, n</sub> のリセットが行われた直後の信号線電圧であるリセットレベルがAD変換される。

【0099】

10

20

30

40

50

さらに、ADC 3 1<sub>n</sub>では、転送Tr 5 2が一時的にオン状態になった後の信号線電圧（PD 5 1に蓄積され、FD 5 3に転送された電荷に対応する電圧）である信号レベル（リセットレベルと、画素値となるレベルとを含む）がAD変換される。

【0100】

そして、ADC 3 1<sub>n</sub>では、リセットレベルのAD変換結果（以下、リセットレベルAD値ともいう）と、信号レベルのAD変換結果（以下、信号レベルAD値ともいう）との差分を、画素値として求めるCDSが行われる。

【0101】

[ADC 3 1<sub>n</sub>の構成例]

【0102】

図4は、図2のADC 3 1<sub>n</sub>の構成例を示すブロック図である。

【0103】

ADC 3 1<sub>n</sub>は、コンパレータ6 1<sub>n</sub>、及び、カウンタ6 2<sub>n</sub>を有し、参照信号比較型のAD変換、及び、CDSを行う。

【0104】

コンパレータ6 1<sub>n</sub>の2つの入力端子のうち一方の入力端子としての反転入力端子(-)には、参照信号出力部3 3からの参照信号、及び、画素1 1<sub>m, n</sub>の信号線電圧（リセットレベル、信号レベル）のうち一方である、例えば、参照信号が供給される。コンパレータ6 1<sub>n</sub>の2つの入力端子のうち他方の入力端子としての非反転入力端子(+)には、参照信号出力部3 3からの参照信号、及び、画素1 1<sub>m, n</sub>の信号線電圧のうち他方である、例えば、信号線電圧が供給される。

【0105】

コンパレータ6 1<sub>n</sub>は、反転入力端子に供給される参照信号と、非反転入力端子に供給される信号線電圧とを比較し、その比較結果を出力する。

【0106】

すなわち、コンパレータ6 1<sub>n</sub>は、反転入力端子に供給される参照信号が、非反転入力端子に供給される信号線電圧よりも大である場合、H及びLレベルのうち一方である、例えば、Hレベルを出力する。

【0107】

また、コンパレータ6 1<sub>n</sub>は、非反転入力端子に供給される信号線電圧が、反転入力端子に供給される参照信号の電圧よりも大である場合、H及びLレベルのうち他方であるLレベルを出力する。

【0108】

なお、コンパレータ6 1<sub>n</sub>には、オートゼロ制御部3 2から、オートゼロ制御線3 2 Aを介して、オートゼロパルスが供給される。コンパレータ6 1<sub>n</sub>では、オートゼロ制御部3 2からのオートゼロパルスに従って、オートゼロ処理が行われる。

【0109】

ここで、オートゼロ処理では、コンパレータ6 1<sub>n</sub>において、そのコンパレータ6 1<sub>n</sub>に現に与えられている2つの入力信号、すなわち、コンパレータ6 1<sub>n</sub>の反転入力端子に現に供給されている信号と、非反転入力端子に現に供給されている信号とが一致している旨の比較結果が得られるように、コンパレータ6 1<sub>n</sub>が設定される。

【0110】

カウンタ6 2<sub>n</sub>には、コンパレータ6 1<sub>n</sub>の出力と、クロック出力部3 4からのクロックとが供給される。

【0111】

カウンタ6 2<sub>n</sub>は、参照信号出力部3 3からコンパレータ6 1<sub>n</sub>に供給される参照信号（のレベル）が変化を開始するタイミングで、クロック出力部3 4からのクロックのカウントを開始し、コンパレータ6 1<sub>n</sub>の出力が、例えば、HレベルからLレベルになると、すなわち、コンパレータ6 1<sub>n</sub>の反転入力端子に供給される参照信号と、非反転入力端子に供給される信号線電圧とのレベルが等しくなると（正確には、参照信号と信号線電圧との

10

20

30

40

50

大小関係が逆転すると)、クロック出力部34からのクロックのカウントを終了する。

【0112】

そして、カウンタ62<sub>n</sub>は、クロックのカウント値を、コンパレータ61<sub>n</sub>の非反転入力端子に供給される信号線電圧のAD変換結果として出力する。

【0113】

ここで、参照信号出力部33は、参照信号として、例えば、所定の初期値から所定の最終値まで、一定の割合で小さくなっていくスロープ(スロープ状の波形)を有する信号を出力する。

【0114】

この場合、カウンタ62<sub>n</sub>では、スロープの開始から、参照信号が、コンパレータ61<sub>n</sub>の非反転入力端子に供給される信号線電圧に変化するまでの時間がカウントされ、そのカウントにより得られるカウント値が、コンパレータ61<sub>n</sub>の非反転入力端子に供給される信号線電圧のAD変換結果とされる。

10

【0115】

ADC31<sub>n</sub>は、画素11<sub>m, n</sub>からコンパレータ61<sub>n</sub>の非反転入力端子に供給される信号線電圧としてのリセットレベル、及び、信号レベルのAD変換結果を得る。そして、ADC31<sub>n</sub>は、信号レベルのAD変換結果(信号レベルAD値)と、リセットレベルのAD変換結果(リセットレベルAD値)との差分を求めるCDSを行い、その結果得られる差分を、画素11<sub>m, n</sub>の画素値として出力する。

【0116】

なお、ADC31<sub>n</sub>において、CDSは、信号レベルAD値とリセットレベルAD値との差分を求める演算を実際に行うことにより行う他、例えば、カウンタ62<sub>n</sub>でのクロックのカウントを制御することにより行うことができる。

20

【0117】

すなわち、カウンタ62<sub>n</sub>において、リセットレベルについては、例えば、カウント値を、1ずつデクリメントしながら、クロックをカウントし、信号レベルについては、リセットレベルについてのクロックのカウント値を初期値として、カウント値を、リセットレベルの場合とは逆に、1ずつインクリメントしながら、クロックをカウントすることにより、リセットレベル、及び、信号レベルのAD変換を行いつつ、信号レベル(のAD変換結果)とリセットレベル(のAD変換結果)との差分を求めるCDSを行うことができる。

30

【0118】

また、本実施の形態では、参照信号として、一定の割合で小さくなっていくスロープを有するランプ信号を採用するが、参照信号としては、その他、例えば、一定の割合で大きくなっていくスロープを有するランプ信号等を採用することができる。

【0119】

[コンパレータ61<sub>n</sub>の構成例]

【0120】

図5は、図4のコンパレータ61<sub>n</sub>の構成例を示す回路図である。

【0121】

図5において、コンパレータ61<sub>n</sub>は、FET71, FET72, FET73, FET74, FET75, FET76、コンデンサ77、コンデンサ78、及び、電流源79を有する。

40

【0122】

FET71、及び、FET72は、NMOS(Negative Channel MOS)のFETであり、それぞれのソースどうしが接続されている。さらに、FET71及びFET72のソースどうしの接続点は、一端が接地されている電流源79の他端に接続されている。FET71及びFET72は、いわゆる差動対を構成している。

【0123】

FET71のゲートは、コンデンサ77を介して、コンパレータ61<sub>n</sub>の反転入力端子IN1に接続され、FET72のゲートは、コンデンサ78を介して、コンパレータ61<sub>n</sub>の非反転入力端子IN2に接続されている。

50

## 【0124】

コンパレータ61<sub>n</sub>は、以上のように、FET71、及び、FET72で構成される差動対を入力段に有する。

## 【0125】

FET73及びFET74は、PMOS(Positive Channel MOS)のFETであり、それぞれのゲートどうしが接続されている。

## 【0126】

また、FET73及びFET74のソースは、電源V<sub>dd</sub>に接続され、FET73及びFET74のゲートどうしの接続点は、FET73のドレインに接続されており、したがって、FET73及びFET74は、カレントミラーを構成している。

10

## 【0127】

カレントミラーを構成するFET73及びFET74のうちの、FET73のドレインは、FET71のドレインに接続され、FET74のドレインは、FET72のドレインに接続されている。

## 【0128】

そして、FET72及びFET74のドレインどうしの接続点は、コンパレータ61<sub>n</sub>の出力端子OUT<sub>n</sub>に接続されている。

## 【0129】

なお、FET72及びFET74のドレインどうしの接続点と、出力端子OUT<sub>n</sub>との間には、コンパレータ61<sub>n</sub>から所望の出力を行うためのアンプ(バッファ)等の回路が設けられるが、ここでは、その回路の図示は、省略してある。

20

## 【0130】

FET75及びFET76は、PMOSのFETであり、FET75のドレインは、FET71のドレインに接続され、FET75のソースは、FET71のゲートに接続されている。また、FET75のゲートは、オートゼロ制御線32Aに接続されており、したがって、FET75のゲートには、オートゼロパルスが供給される。

## 【0131】

FET76のドレインは、FET72のドレインに接続され、FET76のソースは、FET72のゲートに接続されている。また、FET76のゲートは、オートゼロ制御線32Aに接続されており、したがって、FET76のゲートには、オートゼロパルスが供給される。

30

## 【0132】

コンデンサ77の一端は、FET71のゲートとFET75のソースとの接続点に接続され、コンデンサ77の他端は、反転入力端子IN1に接続されている。

## 【0133】

コンデンサ78の一端は、FET72のゲートとFET76のソースとの接続点に接続され、コンデンサ78の他端は、非反転入力端子IN2に接続されている。

## 【0134】

以上のように構成されるコンパレータ61<sub>n</sub>では、FET71(のドレインからソース)には、FET71のゲート電圧に対応する電流 $i_1$ が流れ、FET72(のドレインからソース)には、FET72のゲート電圧に対応する電流 $i_2$ が流れる。

40

## 【0135】

また、カレントミラーを構成するFET73及びFET74(のドレインからソース)には、同一の電流が流れる(FET74には、FET73に流れるのと同じの電流が流れる)。

## 【0136】

したがって、反転入力端子IN1からコンデンサ77を介してFET71のゲートに印加される電圧(FET71のゲート電圧)が、非反転入力端子IN2からコンデンサ78を介してFET72のゲートに印加される電圧(FET72のゲート電圧)よりも大である場合には、FET71に流れる電流 $i_1$ が、FET72に流れる電流 $i_2$ よりも大になる。

## 【0137】

この場合、電源V<sub>dd</sub>から、FET74を介して流れる電流の一部である電流 $i_3 (= i_1 - i_2)$ が、出力端子OUT側に流れるので、出力端子OUTは、Hレベルになる。

50

## 【 0 1 3 8 】

一方、非反転入力端子IN2からコンデンサ78を介してFET72のゲートに印加される電圧（FET72のゲート電圧）が、反転入力端子IN1からコンデンサ77を介してFET71のゲートに印加される電圧（FET71のゲート電圧）よりも大である場合には、FET72に流れる電流 $i_2$ が、FET71に流れる電流 $i_1$ よりも大になる。

## 【 0 1 3 9 】

この場合、出力端子OUT側からFET72に、電流 $i_3$ が流れ込む（引き込まれる）ので、出力端子OUTは、Lレベルになる。

## 【 0 1 4 0 】

FET75及び76のゲートには、オートゼロパルスが供給される。

10

## 【 0 1 4 1 】

オートゼロパルスは、一時的に、HレベルからLレベルになるパルスであり、したがって、オートゼロパルスによれば、FET75及び76は、一時的に、オン状態になる。

## 【 0 1 4 2 】

FET75及び76がオン状態になると、FET71のゲートとドレインとが接続されるとともに、FET72のゲートとドレインとが接続され、FET71及び72のゲート電圧は、同一になる。

## 【 0 1 4 3 】

したがって、オートゼロパルスがLレベルになったとき、反転入力端子IN1からコンデンサ77を介してFET71のゲートに印加される電圧（FET71のゲート電圧）と、非反転入力端子IN2からコンデンサ78を介してFET72のゲートに印加される電圧（FET72のゲート電圧）とが一致するように、コンデンサ77及び78には、電荷が蓄積される。

20

## 【 0 1 4 4 】

そして、オートゼロパルスがHレベルになると、FET71のゲートとドレインとの接続が切断されるとともに、FET72のゲートとドレインとの接続が切断される。そして、コンデンサ77及び78では、オートゼロパルスがLレベルになったときに蓄積された電荷が維持される。

## 【 0 1 4 5 】

その結果、コンパレータ61<sub>n</sub>は、オートゼロパルスがLレベルになっていたときに（オートゼロパルスが立ち上がるときに）コンパレータ61<sub>n</sub>に与えられていた2つの入力信号、すなわち、コンパレータ61<sub>n</sub>の反転入力端子に供給されている信号と、非反転入力端子に供給されている信号とが一致している旨の比較結果が得られるように設定される。

30

## 【 0 1 4 6 】

以上のようなコンパレータ61<sub>n</sub>の設定が行われるのが、オートゼロ処理である。

## 【 0 1 4 7 】

オートゼロ処理によれば、コンパレータ61<sub>n</sub>において、オートゼロ処理時に、コンパレータ61<sub>n</sub>の反転入力端子に与えられていた電圧と、非反転入力端子に与えられていた電圧とが一致しているということを基準として、反転入力端子に与えられる電圧と、非反転入力端子に与えられる電圧との大小関係を判定することができる。

40

## 【 0 1 4 8 】

[ 通常モード ]

## 【 0 1 4 9 】

図6は、オートゼロモードが通常モードである場合の、イメージセンサ2（図2）の動作を説明する図である。

## 【 0 1 5 0 】

ここで、図2のイメージセンサ2では、ADC31<sub>n</sub>が有するコンパレータ61<sub>n</sub>（図5）のオートゼロ処理を行うモード（オートゼロモード）として、通常モードと黒点回避モードとがある。

## 【 0 1 5 1 】

50

そこで、まず、オートゼロモードが通常モードである場合の、イメージセンサ2の動作を説明する。

【0152】

図6は、イメージセンサ2において、画素 $11_m, n$ から、垂直信号線 $42_n$ を介して、ADC $31_n$ のコンパレータ $61_n$ の非反転入力端子(+)に供給される電気信号である信号線電圧と、参照信号出力部32から、参照信号線 $33_A$ を介して、ADC $31_n$ のコンパレータ $61_n$ の反転入力端子(-)に供給される参照信号の電圧(参照信号電圧)との例を示す波形図である。

【0153】

なお、図6では、信号線電圧、及び、参照信号電圧とともに、転送Tr52(図3)(のゲート)に与えられる転送パルスTRG、リセットTr54に与えられるリセットパルスRST、並びに、オートゼロ制御部32からコンパレータ $61_n$ (図5)のFET75及び76に与えられるオートゼロパルスを図示してある。

10

【0154】

また、図6において、信号線電圧は、(垂直信号線 $42_n$ 上の電圧そのものではなく、)コンパレータ $61_n$ (図5)のFET71のゲートに印加される電圧を示しており、参照信号電圧は、(参照信号線 $34_A$ 上の電圧そのものではなく、)コンパレータ $61_n$ のFET72のゲートに印加される電圧を示している。後述する図においても、同様である。

【0155】

イメージセンサ2では、リセットパルスRSTが一時的にHレベルにされ、これにより、画素 $11_m, n$ がリセットされる。

20

【0156】

画素 $11_m, n$ のリセットでは、図3で説明したように、FD53が、リセットTr54を介して、電源Vddに接続され、FD53にある電荷がリセットされるため、画素 $11_m, n$ が出力する信号線電圧、すなわち、画素 $11_m, n$ において、FD53から、増幅Tr55及び選択Tr56を介して、垂直信号線 $42_n$ 上に出力される電圧は上昇し、時刻 $t_1$ において、電源Vddに対応する電圧となる。

【0157】

信号線電圧は、FD53が電源Vddに接続されている間、電源Vddに対応する電圧を維持し、その後、時刻 $t_2$ において、リセットパルスRSTがLレベルになると、画素 $11_m, n$ 内の多少の電荷の移動によって、FD53に、僅かな電荷が入り込み、その結果、信号線電圧は、僅かに降下する。

30

【0158】

図6では、リセットパルスRSTがLレベルになった時刻 $t_2$ から、その後の時刻 $t_3$ にかけて、画素 $11_m, n$ 内で生じる電荷の移動によって、信号線電圧が、僅かに降下している。

【0159】

ここで、以上のように、画素 $11_m, n$ のリセット後に生じる信号線電圧の降下を、以下、リセットフィードスルーともいう。

【0160】

通常モードでは、画素 $11_m, n$ のリセット後(又は、リセット中)に、オートゼロ制御部32において、オートゼロパルスがLレベルにされ、これにより、コンパレータ $61_n$ (図4)のオートゼロ処理が開始される。

40

【0161】

図6では、リセットフィードスルーが生じた後の時刻 $t_4$ に、オートゼロパルスがHレベルからLレベルにされ、コンパレータ $61_n$ のオートゼロ処理が開始している。そして、その後、時刻 $t_5$ において、オートゼロパルスがLレベルからHレベルにされることにより、コンパレータ $61_n$ のオートゼロ処理が終了(完了)している。

【0162】

かかるオートゼロ処理によれば、オートゼロパルスの立ち上がりエッジのタイミングである時刻 $t_5$ に、コンパレータ $61_n$ に与えられている信号線電圧と参照信号とが一致して

50

いるということを基準として、信号線電圧と参照信号との大小関係を判定（比較）することができるように、コンパレータ 6 1<sub>n</sub> が設定される。

【0163】

通常モードでは、図 6 に示すように、オートゼロ処理は、画素 1 1<sub>m, n</sub> のリセット後に完了するように行われる。

【0164】

したがって、通常モードでは、（一般に、）画素 1 1<sub>m, n</sub> のリセット中の信号線電圧から、リセットフィードスルーだけ下降した電圧と参照信号とが一致しているということを基準として、信号線電圧と参照信号との大小関係を判定することができるように、コンパレータ 6 1<sub>n</sub> が設定される。

10

【0165】

その結果、通常モードでは、参照信号（の波形）が、（一般に、）画素 1 1<sub>m, n</sub> のリセット中の信号線電圧から、リセットフィードスルーだけ下降した電圧を、いわば基準とする位置に配置される。

【0166】

参照信号出力部 3 3（図 4）は、オートゼロ処理が完了（終了）した後の時刻  $t_6$  に、参照信号を、所定の電圧だけ上昇させる。

【0167】

ここで、通常モードにおいて、オートゼロ処理が終了した後の時刻  $t_6$  に、参照信号を、所定の電圧だけ上昇させることを、以下、開始オフセットともいう。

20

【0168】

また、参照信号出力部 3 3 は、信号線電圧の AD 変換のために、参照信号電圧を、一定の割合で小さくしていくが、この、参照信号電圧が、一定の割合で小さくなっていく参照信号の部分、スロープともいう。

【0169】

通常モードでは、参照信号出力部 3 3 は、時刻  $t_6$  において、参照信号を、スロープの方向（参照信号電圧が変化していく方向）とは逆方向に、所定の電圧だけオフセットさせる開始オフセットを行う。

【0170】

その後、参照信号出力部 3 3 は、時刻  $t_7$  から時刻  $t_9$  までの期間、参照信号電圧を、一定の割合で小さくしていく（下降させていく）。

30

【0171】

したがって、時刻  $t_7$  から時刻  $t_9$  までの期間の参照信号は、スロープを形成している。

【0172】

時刻  $t_7$  から時刻  $t_9$  までの期間の参照信号のスロープは、信号線電圧のうちのリセットレベル（画素 1 1<sub>m, n</sub> のリセット直後の信号線電圧（画素 1 1<sub>m, n</sub> がリセットされ、リセットフィードスルーによる電圧の降下が生じた後の信号線電圧））を AD 変換するためのスロープであり、以下、このスロープの期間（時刻  $t_7$  から時刻  $t_9$  までの期間）を、P (Preset) 相ともいう。また、P 相のスロープを、P 相スロープともいう。

40

【0173】

ここで、コンパレータ 6 1<sub>n</sub> は、画素 1 1<sub>m, n</sub> のリセット後のオートゼロ処理によって、そのオートゼロ処理時の信号線電圧と参照信号とが一致するように設定されるので、オートゼロ処理が終了した後の時刻  $t_6$  に、参照信号が、所定の電圧だけ上昇されることにより、参照信号電圧は、信号線電圧（リセットレベル）より大になる。したがって、コンパレータ 6 1<sub>n</sub> は、P 相の開始時刻  $t_7$  では、参照信号が、信号線電圧より大である旨の比較結果を出力する。

【0174】

ADC 3 1<sub>n</sub>（図 4）のカウンタ 6 2<sub>n</sub> は、P 相スロープの開始時刻  $t_7$  から、クロックのカウントを開始する。

【0175】

50

P相において、参照信号電圧は小さくなっており、図6では、P相の時刻 $t_8$ において、参照信号とリセットレベルとしての信号線電圧とが一致し、参照信号とリセットレベルとの大小関係が、P相の開始時から逆転する。

【0176】

その結果、コンパレータ61<sub>n</sub>が出力する比較結果は、P相の開始時から逆転し、コンパレータ61<sub>n</sub>は、リセットレベルとしての信号線電圧が、参照信号よりも大である旨の比較結果の出力を開始する。

【0177】

コンパレータ61<sub>n</sub>が出力する比較結果が逆転すると、ADC31<sub>n</sub>(図4)のカウンタ62<sub>n</sub>は、クロックのカウントを終了し、そのときのカウンタ62<sub>n</sub>のカウント値が、リセットレベルのAD変換結果(リセットレベルAD値)となる。

10

【0178】

ここで、P相において、コンパレータ61<sub>n</sub>が出力する比較結果が逆転する場合には、図6に示すように、リセットレベルとしての信号線電圧と、参照信号(電圧)とがクロスする。

【0179】

したがって、P相において、リセットレベルとしての信号線電圧と、参照信号(P相スロープ)とがクロスする場合には、コンパレータ61<sub>n</sub>が出力する比較結果が逆転し、リセットレベルのAD変換結果(リセットレベルAD値)を得ることができる。

【0180】

一方、P相において、リセットレベルとしての信号線電圧と、参照信号(P相スロープ)とがクロスしない場合には、コンパレータ61<sub>n</sub>が出力する比較結果が逆転せず、リセットレベルのAD変換結果(リセットレベルAD値)を得ることができない。

20

【0181】

P相の終了後、イメージセンサ2では、時刻 $t_{10}$ から $t_{11}$ までの間、転送パルスTRGがLレベルからHレベルにされ、その結果、画素11<sub>m, n</sub>(図3)において、光電変換によってPD51に蓄積された電荷が、転送Tr52を介して、FD53に転送される。

【0182】

PD51からFD53に電荷が転送されることにより、そのFD53に蓄積された電荷に対応する電圧である信号線電圧は下降し、時刻 $t_{11}$ において、転送パルスTRGがHレベルからLレベルになると、PD51からFD53への電荷の転送が終了して、信号線電圧は、FD53に蓄積された電荷に対応する信号レベルとなる。

30

【0183】

また、P相の終了後、参照信号出力部33(図4)は、参照信号電圧を、例えば、P相の開始時と同一の電圧に上昇させ、その後の時刻 $t_{12}$ から時刻 $t_{14}$ までの期間、参照信号電圧を、P相の場合と同一の変化の割合で小さくしていく(下降させていく)。

【0184】

したがって、時刻 $t_{12}$ から時刻 $t_{14}$ までの期間の参照信号は、時刻 $t_7$ から時刻 $t_9$ までの期間の参照信号と同様に、スロープを形成している。

【0185】

時刻 $t_{12}$ から時刻 $t_{14}$ までの期間の参照信号のスロープは、信号線電圧のうちの信号レベル(画素11<sub>m, n</sub>(図3)において、PD51からFD53への電荷の転送が行われた直後の信号線電圧)をAD変換するためのスロープであり、以下、このスロープの期間(時刻 $t_{12}$ から時刻 $t_{14}$ までの期間)を、D(Data)相ともいう。また、D相のスロープを、D相スロープともいう。

40

【0186】

ここで、D相の開始時刻 $t_{12}$ では、P相の開始時刻 $t_7$ の場合と同様に、参照信号電圧は、信号線電圧(信号レベル)より大になる。したがって、コンパレータ61<sub>n</sub>は、D相の開始時刻 $t_{12}$ では、参照信号が、信号線電圧より大である旨の比較結果を出力する。

【0187】

50

ADC 3 1<sub>n</sub> (図 4) のカウンタ 6 2<sub>n</sub> は、D相スロープの開始時刻  $t_{12}$  から、クロックのカウンタを開始する。

【0188】

D相において、参照信号電圧は小さくなっており、図 6 では、D相の時刻  $t_{13}$  において、参照信号と信号レベルとしての信号線電圧とが一致し、参照信号と信号レベルとの大小関係が、D相の開始時から逆転する。

【0189】

その結果、コンパレータ 6 1<sub>n</sub> が出力する比較結果も、D相の開始時から逆転し、コンパレータ 6 1<sub>n</sub> は、信号レベルとしての信号線電圧が、参照信号よりも大である旨の比較結果の出力を開始する。

【0190】

コンパレータ 6 1<sub>n</sub> が出力する比較結果が逆転すると、ADC 3 1<sub>n</sub> (図 4) のカウンタ 6 2<sub>n</sub> は、クロックのカウンタを終了し、そのときのカウンタ 6 2<sub>n</sub> のカウンタ値が、信号レベルのAD変換結果 (信号レベルAD値) となる。

【0191】

ここで、D相において、コンパレータ 6 1<sub>n</sub> が出力する比較結果が逆転する場合には、図 6 に示すように、信号レベルとしての信号線電圧と、参照信号 (電圧) とがクロスする。

【0192】

したがって、D相において、信号レベルとしての信号線電圧と、参照信号 (D相スロープ) とがクロスする場合には、コンパレータ 6 1<sub>n</sub> が出力する比較結果が逆転し、信号レベルのAD変換結果 (信号レベルAD値) を得ることができる。

【0193】

一方、D相において、信号レベルとしての信号線電圧と、参照信号 (D相スロープ) とがクロスしない場合には、コンパレータ 6 1<sub>n</sub> が出力する比較結果が逆転せず、信号レベルのAD変換結果 (信号レベルAD値) を得ることができない。

【0194】

以上のようにして、P相でリセットレベルAD値が求められるとともに、D相で信号レベルAD値が求められると、イメージセンサ 2 では、リセットレベルAD値と信号レベルAD値との差分を求めるCDSが行われ、そのCDSの結果得られる差分が、画素値として出力される。

【0195】

イメージセンサ 2 では、図 6 で説明したようにして、画素値が、列並列に (1行ごとに) 得られるが、例えば、前述したように、太陽等の高輝度の被写体を撮像したときに、通常モードでは、太陽黒点が生じ、画質が劣化することがある。

【0196】

図 7 は、通常モードのイメージセンサ 2 において、極めて高輝度の被写体が撮像される場合の信号線電圧と参照信号電圧との例を示す波形図である。

【0197】

なお、図 7 では、図 6 と同様に、信号線電圧、及び、参照信号電圧とともに、転送パルス TRG、リセットパルス RST、並びに、オートゼロパルスを図示してある。

【0198】

イメージセンサ 2 において、極めて高輝度の被写体を撮像する場合には、画素 1 1<sub>m, n</sub> (図 3) のリセット後、すぐに、画素 1 1<sub>m, n</sub> の PD 5 1 が飽和し、PD 5 1 から電荷があふれ出すブルーミングが生じる。

【0199】

ブルーミングが生じると、画素 1 1<sub>m, n</sub> (図 3) において、FD 5 3 に、PD 5 1 からあふれ出た電荷が蓄積され、画素 1 1<sub>m, n</sub> の信号線電圧が、適切な輝度の被写体を撮像する場合に生じる、図 6 で説明したリセットフィードスルーによる電圧降下よりも極めて大きく降下する。その結果、画素 1 1<sub>m, n</sub> の信号線電圧は、図 7 に示すように、画素 1 1<sub>m, n</sub> のリセットの完了後、急峻に降下して、PD 5 1 が飽和しているときの信号レベル (

10

20

30

40

50

飽和レベル)程度になる。

【0200】

また、極めて高輝度の被写体の撮像時には、信号レベルとしての信号線電圧は、飽和レベルになる。

【0201】

通常モードでは、図6で説明したように、オートゼロ処理は、画素 $11_m, n$ のリセット後に完了するように行われるため、極めて高輝度の被写体を撮像する場合には、通常モードのオートゼロ処理では、飽和レベル程度にまで降下した信号線電圧と参照信号とが一致するように(コンパレータ $61_n$ において、飽和レベル程度にまで降下した信号線電圧と、そのときに参照信号出力部 $33$ が出力している参照信号とが一致しているということ  
10  
を基準として、信号線電圧と参照信号との大小関係を判定することができるように)、コンパレータ $61_n$ が設定される。

【0202】

以上のように、飽和レベル程度にまで降下した信号線電圧と参照信号とが一致するように、コンパレータ $61_n$ が設定されるため、すなわち、参照信号(の波形)が、信号線電圧と同様に、飽和レベル程度にまで下がった位置に配置されるため、P相において、(ほぼ)飽和レベルのリセットレベルとしての信号線電圧と、参照信号(P相スロープ)とはクロスする。したがって、リセットレベルのAD変換結果(リセットレベルAD値)を得ることができる。  
20

【0203】

また、D相においても、飽和レベルの信号レベルとしての信号線電圧と、飽和レベル程度にまで下がった位置の参照信号(P相スロープ)とはクロスし、信号レベルのAD変換結果(信号レベルAD値)を得ることができる。

【0204】

そして、リセットレベル及び信号レベルは、いずれも、飽和レベル程度であり、そのリセットレベル及び信号レベルそれぞれのAD変換結果であるリセットレベルAD値及び信号レベルAD値は、同程度の値となる。

【0205】

その結果、それらのリセットレベルAD値と信号レベルAD値との差分を求めるCDSを行うと、そのCDSによって得られる画素値としての差分は、非常に小さな値になる。  
30

【0206】

以上のように、CDSによって得られる画素値は、非常に小さな値となって、太陽黒点として現れる。

【0207】

以上のような太陽黒点が生じることを防止する方法としては、P相外しが生じた場合に、CDSを行わずに(又は、CDSによって得られる差分に代えて)、画素値の最大値(以下、画素最大値ともいう)を、画素値として採用(出力)することを前提として、オートゼロ処理が行われる期間(オートゼロパルスがLレベルになっている期間)を含む所定の期間において、信号線電圧が極端に小さく(低く)ならないように、垂直信号線 $42_n$ 上の信号線電圧を、所定の電圧にクランプする方法がある。  
40

【0208】

ここで、P相外しとは、P相において、リセットレベルとしての信号線電圧と、参照信号(P相スロープ)とがクロスしないことを意味する。

【0209】

図8は、以上のように、P相外しが生じた場合に、画素最大値を、画素値として採用することを前提として、信号線電圧が極端に小さくならないように、信号線電圧(垂直信号線 $42_n$ )をクランプすることにより、太陽黒点が生じることを防止する方法を説明する図である。

【0210】

すなわち、図8は、信号線電圧がクランプされる場合において、通常モードのイメージ  
50

センサ2で、極めて高輝度の被写体が撮像されるときに信号線電圧と参照信号電圧との例を示す波形図である。

【0211】

なお、図8では、信号線電圧、及び、参照信号電圧とともに、転送パルスTRG、リセットパルスRST、オートゼロパルス、並びに、信号線電圧がクランプされるタイミングを図示してある。

【0212】

図8において、信号線電圧は、オートゼロ処理が行われる期間を含む所定の期間において、所定の電圧より下降しないように、所定の電圧にクランプされる。なお、クランプを行う回路は、強光量太陽黒点が生じる場合のように、信号線電圧が、所定の電圧より低い電圧に下降しようとした場合に動作する回路構成になっている。したがって、信号線電圧が所定の電圧より低い電圧に下降しない場合、すなわち、例えば、適切な光量の被写体の撮像が行われる場合には、信号線電圧は、強光量太陽黒点が生じる場合のように、所定の電圧より低い電圧に下降しないので、信号線電圧は、クランプされない。

10

【0213】

イメージセンサ2において、極めて高輝度の被写体を撮像する場合には、図7で説明したように、ブルーミングが生じることに起因して、画素 $11_m, n$ の信号線電圧が、画素 $11_m, n$ のリセットの完了後、急峻に降下し、所定の電圧より低い電圧になろうとする。そのため、信号線電圧は、図8に示すように、所定の電圧にクランプされる。

【0214】

信号線電圧がクランプされるのは、オートゼロ処理が行われる期間を含む所定の期間であるため、オートゼロ処理が完了するタイミングでは、信号線電圧は所定の電圧にクランプされており、その結果、オートゼロ処理では、所定の電圧にクランプされている信号線電圧と参照信号とが一致するように、コンパレータ $61_n$ が設定される。

20

【0215】

その後、信号線電圧のクランプが停止される。信号線電圧のクランプが停止されると、図7で説明したように、信号線電圧は、ブルーミングに起因して降下し、PD51が飽和しているときの信号レベル（飽和レベル）程度になる。

【0216】

以上のように信号線電圧がクランプされ、オートゼロ処理において、所定の電圧にクランプされている信号線電圧と参照信号とが一致するように、コンパレータ $61_n$ が設定されるため、参照信号電圧（の波形）は、飽和レベルの信号線電圧よりもかなり上部（電圧の高い位置）に位置するように配置される（参照信号電圧（の波形）が、飽和レベルの信号線電圧より十分大になる）。

30

【0217】

したがって、信号線電圧と参照信号（P相スロープ）とがクロスしないP相外しが生じ、この場合、ADC $31_n$ は、画素値として、画素最大値を出力する。これにより、図7で説明したように、画素値が、小さな値となって、太陽黒点が現れることを防止することができる。

【0218】

ここで、イメージセンサ2において、P相外しが生じたかどうかは、ADC $31_n$ （図4）が有するカウンタ $62_n$ のカウント値に基づいて認識することができる。

40

【0219】

すなわち、カウンタ $62_n$ が、P相スロープの始点から終点までの間（P相）のクロックをカウントしたときのカウント値を、規定カウント値ということとすると、リセットレベルのAD変換結果（リセットレベルAD値）となるカウンタ $62_n$ のカウント値が、規定カウント値よりも大である場合に、P相外しが生じたことを認識することができる。

【0220】

また、P相の後（又は、D相の後）のコンパレータ $61_n$ の出力を参照し、そのコンパレータ $61_n$ の出力が、P相の開始時から反転したか否かによって、P相外しが生じたかどうか

50

かを認識することができる。

【0221】

なお、カウンタ62<sub>n</sub>のカウント値が、規定カウント値以内であっても、例えば、適切な輝度の被写体の撮像時に得られるリセットレベルAD値よりも十分に大きな値以上になっている場合には、P相外しが生じたこととみなして、ADC31<sub>n</sub>において、画素最大値を、画素値として出力することができる。

【0222】

また、信号線電圧のクランプは、例えば、垂直信号線42<sub>n</sub>(図2)を、ソースフォロアの回路の負荷として接続することにより行うことができる。

【0223】

さらに、D相において、信号レベルとしての信号線電圧と、参照信号(D相スロープ)とがクロスしないことを、D相外しということとすると、イメージセンサ2では、D相外しが生じた場合には、P相外しが生じた場合と同様に、ADC31<sub>n</sub>において、画素最大値を、画素値として出力することができる。

【0224】

ところで、太陽黒点は、被写体の輝度(光量)の程度によって、2種類の太陽黒点に分けることができる。

【0225】

1種類目の太陽黒点は、極めて高輝度の被写体(光量が極めて強い被写体)を撮像する場合に、図7で説明したように、画素11<sub>m, n</sub>のリセット後に、信号線電圧が急峻に低下することに起因して生じる太陽黒点であり、以下、強光量太陽黒点ともいう。

【0226】

2種類目の太陽黒点は、強光量太陽黒点が生じるほどの輝度ではないが、それでも、輝度が高い被写体(光量強い被写体)を撮像する場合に生じる太陽黒点であり、以下、弱光量太陽黒点ともいう。

【0227】

図9は、通常モードのイメージセンサ2において、弱光量太陽黒点が生じる場合の信号線電圧と参照信号電圧との例を示す波形図である。

【0228】

なお、図9では、図6と同様に、信号線電圧、及び、参照信号電圧とともに、転送パルスTRG、リセットパルスRST、並びに、オートゼロパルスを図示してある。

【0229】

イメージセンサ2において、強光量太陽黒点が生じるほどの輝度ではないが、それでも、適切な輝度の範囲を超える高輝度の被写体を撮像する場合、画素11<sub>m, n</sub>(図3)のPD51が飽和し、PD51から電荷があふれ出すブルーミングが生じる。

【0230】

この場合も、強光量太陽黒点が生じる場合と同様に、ブルーミングに起因して、FD53に、PD51からあふれ出た電荷が蓄積され、画素11<sub>m, n</sub>の信号線電圧が低下する。

【0231】

但し、高輝度の被写体の輝度が、強光量太陽黒点が生じるほどの輝度ではない場合には、PD51からは、いわば緩やかに、電荷があふれ出るため、FD53には、電荷が徐々に流れ込む。

【0232】

そのため、画素11<sub>m, n</sub>のリセットが行われた後、信号線電圧は、強光量太陽黒点が生じる場合のように、急峻に低下せずに、緩やかに低下する。

【0233】

以上のように、画素11<sub>m, n</sub>のリセットが行われた後、信号線電圧は、緩やかに低下するため、画素11<sub>m, n</sub>のリセット後に完了するように行われるオートゼロ処理では、画素11<sub>m, n</sub>のリセット時の信号線電圧から、リセットフィードスルーによる電圧降下分だけ低下した電圧程度の信号線電圧と参照信号とが一致するように、コンパレータ61

10

20

30

40

50

$n$  が設定される。

【0234】

この場合、画素  $1 \ 1 \ m, \ n$  のリセット（以下、単に、画素リセットともいう）が行われ、オートゼロ処理が完了した後の信号線電圧が、図7や図8に示した強光量太陽黒点が生じるときのように急峻に低下するときには、P相外しが生じ、太陽黒点が生じることを防止することができる。

【0235】

しかしながら、弱光量太陽黒点が生じる場合には、信号線電圧が、緩やかに低下する。この場合、図9に示すように、P相において、信号線電圧が緩やかに低下する途中で、その信号線電圧と、参照信号（P相スロープ）とがクロスすることがある。

10

【0236】

P相において、信号線電圧と参照信号とがクロスする場合には、ADC  $3 \ 1 \ n$ （図4）において、P相の開始から、信号線電圧と参照信号とがクロスまでのカウンタ  $6 \ 2 \ n$  のカウント値が、リセットレベルとしての信号線電圧のAD変換結果（リセットレベルAD値）として求められる。

【0237】

ここで、高輝度の被写体を撮像することに起因して、図9に示すように、画素リセット後の信号線電圧が、緩やかに低下する場合には、本来のリセットレベルは、画素  $1 \ 1 \ m, \ n$  のリセット時の信号線電圧から、リセットフィードスルーによる電圧降下分だけ低下した電圧程度であるべきである。

20

【0238】

しかしながら、P相においてAD変換されるリセットレベルは、ブルーミングにより、画素  $1 \ 1 \ m, \ n$  のFD53に流れ込んだ電荷の分だけ低下するため、リセットレベルのAD変換結果は、本来のリセットレベルの他、ブルーミングにより、画素  $1 \ 1 \ m, \ n$  のFD53に流れ込んだ電荷の分を誤差として含む値となり、本来のリセットレベルのAD変換結果よりも、誤差の分だけ大きくなる。

【0239】

以上のように、高輝度の被写体を撮像する場合には、リセットレベルのAD変換結果（リセットレベルAD値）は、ブルーミングに起因する誤差の分だけ大になるため、そのような誤差を含むリセットレベルAD値を用いて行われるCDSによって得られる画素値は、ブルーミングに起因する誤差の分だけ小さくなり、強光量太陽黒点よりも黒沈みの程度が弱い太陽黒点である弱光量太陽黒点として現れる。

30

【0240】

なお、高輝度の被写体を撮像する場合には、D相において、ほぼ飽和レベルの信号レベルとしての信号線電圧と、参照信号（D相スロープ）とがクロスし、信号レベルのAD変換結果（信号レベルAD値）が求められる。

【0241】

また、高輝度の被写体を撮像する場合には、画素リセット後の信号線電圧は、強光量太陽黒点が生じる場合のように、急峻に低下せずに、緩やかに低下するため、参照信号（P相スロープ）とクロスするときの信号線電圧（リセットレベルとなる信号線電圧）は、飽和レベルにまで低下せず、そのため、リセットレベルと、飽和レベルの信号レベルとは、強光量太陽黒点が生じる場合よりも大きな差が生じる。

40

【0242】

すなわち、高輝度の被写体を撮像する場合には、強光量太陽黒点が生じる場合に比較して、CDSにより得られる差分が、ある程度大きな値になる。その結果、高輝度の被写体を撮像する場合に生じる弱光量太陽黒点は、強光量太陽黒点よりも黒沈みの程度が弱い太陽黒点となる。

【0243】

弱光量太陽黒点については、画素リセット後の信号線電圧は、強光量太陽黒点が生じる場合のように、急峻に低下せずに、緩やかに低下するため、図8で説明したように、信号

50

線電圧を一時的にクランプしても、参照信号電圧（の波形）は、飽和レベルの信号線電圧よりもかなり上部に位置するようにはならない（信号線電圧（の波形）と参照信号（の波形）との位置関係が、P相において、参照信号電圧と信号線電圧とがクロスしないようにならない）。

【0244】

そのため、信号線電圧と参照信号（P相スロープ）とがクロスし、P相外しが生じないことがある。したがって、図8で説明したように、信号線電圧をクランプしていても、弱光量太陽黒点が現れることを防止することが困難なことがある。

【0245】

通常モードにおいて、弱光量太陽黒点が現れることを防止する方法としては、例えば、弱光量太陽黒点が生じるときの、画素リセット後の信号線電圧の傾き具合や、参照信号のP相スロープの傾き具合に基づいて、P相スロープの長さ（P相の長さ）や、図3で説明した開始オフセットの大きさ（オフセット量）を調整することにより、信号線電圧と参照信号との位置関係を、P相において、参照信号電圧と信号線電圧とがクロスしないようにする方法が考えられる。

10

【0246】

この場合、P相外しが生じるので、ADC 3 1<sub>n</sub>では、画素最大値が、画素値として出力される。したがって、弱光量太陽黒点が現れることを防止することができる。

【0247】

ところで、近年、イメージセンサ2の多画素化が進んでおり、イメージセンサ2から出力する画像のフレームレートを維持するために、画素 1 1<sub>m, n</sub>が出力する信号線電圧のAD変換の高速化が要請されている。

20

【0248】

イメージセンサ2が有するADC 3 1<sub>n</sub>は、参照信号比較型のADCであり、参照信号のP相スロープ（及びD相スロープ）、つまり、P相（及びD相）の長さを短縮することにより、AD変換の高速化を計ることができる。

【0249】

P相の長さを短縮する方法としては、例えば、P相スロープの傾きを急峻にする方法がある。

【0250】

しかしながら、P相スロープの傾きを急峻にした場合には、弱光量太陽黒点が生じる場合に、画素リセット後に緩やかに低下する信号線電圧と、傾きが急峻になったP相スロープとがクロスしやすくなり、P相外しが生じなくなると、弱光量太陽黒点が生じることを防止することが困難になる。

30

【0251】

そこで、傾きを急峻にしたP相スロープの長さを選択的に短縮することや、図6で説明した開始オフセットの大きさを大にすることにより、P相において、参照信号電圧と信号線電圧とがクロスしないようにして、P相外しを生じさせる方法が考えられる。

【0252】

しかしながら、この場合、太陽黒点が生じない、適切な輝度の被写体が撮像されるときに、P相外しが生じるリスクが大になる。

40

【0253】

適切な輝度の被写体が撮像されるときに、P相外しが生じると、そのP相外しが生じた画素 1 1<sub>m, n</sub>については、画素最大値が画素値として出力され、画質が劣化することになるため、P相外しが生じるリスクは、できるだけ抑える必要がある。そのため、傾きを急峻にしたP相スロープの長さを選択的に短縮する場合の、その短縮の程度や、図6で説明した開始オフセットの大きさを大にする場合の、その大にする程度には、制約がある。

【0254】

通常モードでは、P相スロープの傾きを急峻にするほど、太陽黒点が生じるときに、P相外しを生じさせることと、適切な輝度の被写体が撮像されるときに、P相外しを生じさせ

50

ないこととを両立させる参照信号の波形を設定することが難しい。

【0255】

そこで、図2のイメージセンサ2では、ADC31<sub>n</sub>が有するコンパレータ61<sub>n</sub>(図5)のオートゼロ処理を行うオートゼロモードとして、太陽黒点が、強光量太陽黒点であるが、又は、弱光量太陽黒点であるかを問わず、容易に、太陽黒点を回避することができる黒点回避モードが用意されている。

【0256】

[黒点回避モード]

【0257】

図10は、オートゼロモードが黒点回避モードである場合の、イメージセンサ2(図2)の動作を説明する図である。

10

【0258】

すなわち、図10は、黒点回避モードのイメージセンサ2の信号線電圧と参照信号電圧との例を示す波形図である。

【0259】

なお、図10では、図6の場合と同様に、信号線電圧、及び、参照信号電圧とともに、転送パルスTRG、リセットパルスRST、並びに、オートゼロパルスを図示してある。

【0260】

通常モードでは、図6で説明したように、画素リセット後に、オートゼロ処理が完了するように行われるが、黒点回避モードでは、画素リセットの期間中に、オートゼロ処理が完了するように行われる点で、黒点回避モードは、通常モードと異なる。

20

【0261】

すなわち、黒点回避モードでは、リセットパルスRSTが一時的にHレベルにされ、これにより、画素11<sub>m</sub>,<sub>n</sub>がリセットされている間に、オートゼロ処理が開始されて終了される。

【0262】

そのため、黒点回避モードでは、オートゼロ制御部32は、リセットパルスRSTがHレベルになっている間に、オートゼロパルスをHレベルからLレベルにし、かつ、LレベルからHレベルにする。

【0263】

オートゼロ処理によれば、上述したように、オートゼロパルスが立ち上がるときに、コンパレータ61<sub>n</sub>に与えられている信号線電圧と参照信号とが一致しているということに基づいて、信号線電圧と参照信号との大小関係を判定(比較)することができるように、コンパレータ61<sub>n</sub>が設定される。

30

【0264】

そして、黒点回避モードでは、オートゼロ処理は、画素リセットの期間中に完了するように行われる。

【0265】

画素リセットの期間では、図3で説明したように、FD53が、リセットTr54を介して、電源Vddに接続され、FD53にある電荷がリセットされるため、画素11<sub>m</sub>,<sub>n</sub>が出力する信号線電圧、すなわち、画素11<sub>m</sub>,<sub>n</sub>において、FD53から、増幅Tr55及び選択Tr56を介して、垂直信号線42<sub>n</sub>上に出力される電圧は上昇し、電源Vddに対応する電圧になる。

40

【0266】

いま、この、画素リセットの期間の信号線電圧を、画素リセット中レベルということとすると、黒点回避モードでは、オートゼロ処理は、画素リセットの期間中に完了するように行われるので、画素リセット中レベル(画素11<sub>m</sub>,<sub>n</sub>のリセット中の信号線電圧)と参照信号とが一致しているということに基づいて、信号線電圧と参照信号との大小関係を判定することができるように、コンパレータ61<sub>n</sub>が設定される。

【0267】

50

その後、黒点回避モードでは、参照信号出力部 33 (図 4) が、例えば、通常モードの場合と同様に、オートゼロ処理が終了した後の時刻に、参照信号を、所定の電圧だけ上昇させる開始オフセットを行い、以下、通常モードの場合と同様にして、イメージセンサ 2 において、リセットレベル及び信号レベルの AD 変換、及び、CDS が行われ、画素値が求められる。

【0268】

以上のように、黒点回避モードでは、オートゼロ処理が、画素リセットの期間中に終了 (完了) するように行われるので、オートゼロ処理が、画素リセット後に終了する通常モード (図 6) の場合に比較して、参照信号 (の波形) が、太陽黒点が生じるような高輝度の被写体の撮影時であるか、又は、適切な輝度の被写体の撮影時であるかにかかわらず、常に、画素リセット中レベルを、いわば基準とする位置に配置される。

10

【0269】

したがって、強光量太陽黒点が生じるような高輝度の被写体の撮像が行われる場合に、図 7 で説明したように、参照信号が、飽和レベル程度にまで下がった位置に配置されないため、P 相外しや D 相外しが生じ、強光量太陽黒点が見れることを防止することができる。

【0270】

また、通常モードでは、図 6 で説明したように、参照信号 (の波形) が、画素リセット中レベルからリセットフィードスルーだけ下降した電圧を基準とする位置に配置されるが、黒点回避モードでは、参照信号が、画素リセット中レベルを基準とする位置に配置される。

20

【0271】

したがって、黒点回避モードでは、参照信号が、通常モードの場合よりも、リセットフィードスルーだけ上部に位置するため、弱光量太陽黒点が生じるような高輝度の被写体の撮像が行われる場合、すなわち、画素リセット後に、信号線電圧が緩やかに下降する場合には、P 相外しや D 相外しが生じやすくなり、弱光量太陽黒点が見れることを防止することができる。

【0272】

なお、図 10 の黒点回避モードでは、画素リセットの期間中に、オートゼロ処理が開始されて終了されることとしたが、黒点回避モードでは、オートゼロ処理が、画素リセットの期間中に完了するように行われれば良いので、オートゼロ処理は、必ずしも、画素リセットの期間中に開始される必要はない。

30

【0273】

すなわち、黒点回避モードでは、オートゼロ処理は、画素リセットがされる前か、又は、画素リセットの期間中に開始され、画素リセットの期間中に終了されれば良い。

【0274】

したがって、黒点回避モードでは、オートゼロ制御部 32 は、リセットパルス RST が H レベルになる前、又は、H レベルになっている間に、オートゼロパルスを H レベルから L レベルにし、かつ、リセットパルス RST が H レベルになっている間に、オートゼロパルスを L レベルから H レベルにする。

40

【0275】

図 11 は、オートゼロモードが黒点回避モードである場合の、信号線電圧 (の波形) と参照信号 (の波形) との位置関係の例を示す波形図である。

【0276】

図 11 A は、黒点回避モードで、信号レベルが飽和レベルとなる被写体が撮像される場合の、信号線電圧と参照信号とを示している。

【0277】

図 11 A では、P 相においては、リセットレベルとしての信号線電圧と参照信号 (P 相スロープ) とがクロスしているが、D 相においては、信号レベルが大である (低い) ため、信号レベルとしての信号線電圧と (D 相スロープ) とがクロスしておらず、D 相外しが生じている。

50

## 【0278】

すなわち、D相では、ADC 3 1<sub>n</sub> (図4) が有するカウンタ 6 2<sub>n</sub> が、カウント値の最大値までカウントし、画素値の最大値 (画素最大値) 以上のカウント値を出力する。この場合、ADC 3 1<sub>n</sub> は、例えば、カウント値を、画素最大値にクリップし、その画素最大値を、画素値として出力する。

## 【0279】

図11Bは、黒点回避モードで、弱光量太陽黒点が生じる程度の高輝度の被写体が撮像される場合の、信号線電圧と参照信号とを示している。

## 【0280】

弱光量太陽黒点が生じる程度の高輝度の被写体が撮像される場合、通常モードでは、参照信号 (の波形) が、画素リセット中レベルからリセットフィードスルーだけ下降した電圧を基準とする位置に配置されるため、P相において緩やかに低下する信号線電圧と参照信号 (P相スロープ) とがクロスすることがあり、その場合、P相外しが生じず、弱光量太陽黒点が見ることがある。

10

## 【0281】

一方、黒点回避モードでは、参照信号 (の波形) が、画素リセット中レベルを基準とする、通常モードの場合よりも上部の位置に配置されるため、P相において信号線電圧が緩やかに低下し、D相において信号線電圧が飽和レベルになる、弱光量太陽黒点が生じるような高輝度の被写体の撮像時には、P相外しやD相外しが生じ、弱光量太陽黒点が見ることが防止することができる。

20

## 【0282】

図11Cは、黒点回避モードで、強光量太陽黒点が生じる程度の高輝度の被写体が撮像される場合の、信号線電圧と参照信号とを示している。

## 【0283】

強光量太陽黒点が生じる程度の高輝度の被写体が撮像される場合、通常モードでは、図7で説明したように、参照信号が、飽和レベル程度にまで下がった下部の位置 (電圧の低い位置) に配置されるため、P相外しやD相外しが生じず、強光量太陽黒点が見られる。

## 【0284】

一方、黒点回避モードでは、参照信号 (の波形) が、常に、画素リセット中レベルを基準とする位置に配置される。

30

## 【0285】

画素リセット中レベルは、イメージセンサ2で撮像する被写体の輝度 (イメージセンサ2に入射する光量) によらずほぼ一定であり、したがって、適切な輝度の被写体が撮像される場合と、太陽黒点が生じる程度の高輝度の被写体が撮像される場合とで、参照信号 (の波形) がずれることはない。

## 【0286】

すなわち、参照信号は、太陽黒点が生じる程度の高輝度の被写体が撮像される場合であっても、適切な輝度の被写体が撮像される場合と同一の位置に配置され、通常モードの場合のように、下部の位置に配置されることはない。

## 【0287】

したがって、黒点回避モードでは、強光量太陽黒点が生じる程度の高輝度の被写体の撮像時には、P相外しやD相外しが生じ、強光量太陽黒点が見ることが防止することができる。

40

## 【0288】

以上のように、黒点回避モードでは、画素リセット期間中に、オートゼロ処理を終了 (完了) するだけで、参照信号 (の波形) が、常に、画素リセット中レベルを基準とする位置に配置されるので、容易に、強光量太陽黒点や弱光量太陽黒点が見れる (生じる) のを防止し、画質が低下することを防止することができる。

## 【0289】

[P相オフセット]

50

## 【0290】

図12は、黒点回避モードで行われるP相オフセットを説明する図である。

## 【0291】

通常モードでは、図6で説明したように、一般に、参照信号（の波形）が、画素リセット中レベル（画素リセットの期間中の信号線電圧）から、リセットフィードスルーだけ下降した電圧を基準とする位置に配置される。

## 【0292】

一般に、画素リセット中レベルから、リセットフィードスルーだけ下降した電圧は、（ほぼ）リセットレベルになるため、その電圧を、参照信号のP相スロープが開始するときの開始レベル（リセットレベルとしての信号線電圧との比較が開始されるとき参照信号のレベル）とすると、リセットレベルとしての信号線電圧と参照信号（P相スロープ）とがクロスしないおそれがある。

10

## 【0293】

そこで、通常モードでは、図6で説明したように、参照信号出力部33（図4）は、オートゼロ処理の終了後に、参照信号を、所定の電圧だけ上昇させる開始オフセットを行う。

## 【0294】

開始オフセットによれば、P相スロープの開始レベルが上昇するので（P相スロープが上部に配置されるので）、リセットレベルとしての信号線電圧と一定の割合で小さくなる右下がりのP相スロープ（参照信号）とがクロスしやすくなる。

20

## 【0295】

ところで、黒点回避モードでは、参照信号（の波形）は、画素リセット中レベルを基準とする位置に配置されるので、画素リセット中レベルからリセットフィードスルーだけ下降した電圧を基準とする位置に配置される通常モードの参照信号よりも、画素フィードスルーによる電圧降下分だけ、上部に配置される。

## 【0296】

したがって、黒点回避モードの参照信号は、通常モードの参照信号よりも上部に位置するので、黒点回避モードにおいて、通常モードの場合と同様に、オートゼロ処理の終了後に、参照信号を、所定の電圧だけ上昇させる開始オフセットを行うと、P相スロープは、通常モードの場合に比較して、画素フィードスルーによる電圧降下分だけ、上部に配置される。

30

## 【0297】

P相スロープが上部に配置されると、適切な輝度の被写体が撮像される場合に、P相外しが生じやすくなり、信号レベルが飽和レベルでない場合に、P相外しが生じると、画素最大値が画素値として出力されるため、画質が劣化する。

## 【0298】

ここで、P相において、信号線電圧と参照信号（P相スロープ）とがクロスする、いわば、クロスのしやすさ（P相外しが生じるしにくさ）を、P相マージンということとすると、黒点回避モードにおいて、適切な輝度の被写体が撮像される場合には、十分なP相マージンを確保する必要がある。

40

## 【0299】

P相スロープが上部に配置される場合に、十分なP相マージンを確保する方法としては、例えば、P相スロープの終点を延長することにより、P相スロープを、比較的下部の位置（低い電圧の位置）にまで配置する方法がある。

## 【0300】

しかしながら、P相スロープの終点を延長し、P相スロープの長さを長くする場合には、P相の長さも長くなる。そして、P相の長さが長くなる場合には、信号線電圧のAD変換に要する時間が大になり、AD変換の高速化の要請に反することになる。

## 【0301】

そこで、黒点回避モードでは、参照信号出力部33（図4）は、開始レベルを上昇させ

50

る開始オフセットを行わずに、P相オフセットを行うことができる。

【0302】

P相オフセットは、P相の開始レベルを、オートゼロ処理時のレベル、すなわち、画素リセット中レベルから、参照信号のレベルが低下していく方向にオフセットさせる処理である。

【0303】

P相オフセットでは、参照信号の変化の方向によらず（スロープが右下がりであるか、右上がりであるかによらず）、図12に示すように、P相スロープの開始レベルが、下部にオフセットされる。本実施の形態では、P相スロープは、右下がりであるが、P相オフセットでは、そのような右下がりのP相スロープの開始レベルが、通常モードの開始オフセットの場合とは逆方向にオフセットされる。

10

【0304】

ここで、図12は、オートゼロモードが黒点回避モードであり、P相オフセットが行われる場合の、信号線電圧（の波形）と参照信号（の波形）との例を示している。

【0305】

以上のように、P相オフセットでは、図12に示すように、P相スロープの開始レベルが、下部にオフセットされる。

【0306】

なお、参照信号が、上部の方向（電圧が高い方向）に変化する場合、すなわち、スロープが右上がりである場合であっても、P相オフセットでは、P相の開始レベルが、下部にオフセットされる。但し、スロープが右上がりである場合には、スロープが右下がりである場合よりも、より多くのオフセット量だけ、P相の開始レベルが、下部にオフセットされる。

20

【0307】

P相オフセットにおいて、P相の開始レベルをオフセットするオフセット量（以下、P相オフセット量ともいう）としては、例えば、画素リセット中レベル（画素  $1\ 1_{m, n}$  がリセットされているときの信号線電圧）と、画素リセット後の信号線電圧（画素  $1\ 1_{m, n}$  がリセットされた直後の信号線電圧）との差、すなわち、リセットフィードスルーによる電圧降下に対応する電圧（例えば、あらかじめ求めた、リセットフィードスルーによる電圧降下の代表値（平均値等）に比例する電圧等）を採用することができ、これにより、黒点回避モードにおいて、P相スロープを、通常モードで適切な輝度の被写体が撮像される場合と同様の位置に配置することが可能になる。

30

【0308】

以上のように、黒点回避モードにおいて、P相オフセットを行うことにより、P相スロープを、通常モードで適切な輝度の被写体が撮像される場合と同様の位置に配置することで、黒点回避モードにおいて、P相の長さを長くせずに、適切な輝度の被写体の撮影時に、十分なP相マージンを確保することができ、通常モードの場合と同程度の時間で、信号線電圧のAD変換を行うことができる。

【0309】

したがって、AD変換に要する時間を大とすることなく、太陽黒点（強光量太陽黒点や弱光量太陽黒点）の防止と、十分なP相マージンの確保とを実現することができる。

40

【0310】

[通常モードの開始オフセットのオフセット量と、黒点回避モードのP相オフセットのオフセット量の設定]

【0311】

通常モードの開始オフセットのオフセット量と、黒点回避モードのP相オフセットのオフセット量とは、固定の値に設定することができる。また、通常モードの開始オフセットのオフセット量と、黒点回避モードのP相オフセットのオフセット量とは、その他、例えば、センサゲインに基づいて設定することができる。

【0312】

50

図13と図14とは、センサゲインに基づいて設定される、通常モードの開始オフセットのオフセット量と、黒点回避モードのP相オフセットのオフセット量とを説明する図である。

【0313】

ここで、センサゲインとは、イメージセンサ2において、イメージセンサ2に入射する光量の変化に対する画素値の変化量（光量の変化が、画素値に影響する度合い）を表し、参照信号のスロープ（P相スロープ、D相スロープ）の傾きに相当する。

【0314】

参照信号のスロープの傾きが急峻であるほど、ある電位差を、ADC31<sub>n</sub>のカウンタ62<sub>n</sub>がカウントするのに要する時間が短くなるため、センサゲイン、すなわち、光量の変化が、画素値に影響する度合いは、小さくなる。

【0315】

一方、参照信号のスロープの傾きが緩やかであるほど、センサゲインは、大になる。

【0316】

なお、センサゲインは、制御部20（図2）において、例えば、ユーザの操作や、被写体の輝度等に基づいて設定される。

【0317】

センサゲインが、被写体の輝度等に基づいて設定される場合、暗い被写体の撮像時には、センサゲインは、高い値に設定され、参照信号出力部33（図4）は、P相スロープ（及びD相スロープ）の傾きを緩やかな傾きに設定し、そのような緩やかな傾きの参照信号を出力する。また、明るい被写体の撮像時には、センサゲインは、低い値に設定され、参照信号出力部33（図4）は、P相スロープの傾きを急峻な傾きに設定し、そのような急峻な傾きの参照信号を出力する。

【0318】

また、センサゲインは、その他、例えば、被写体のコントラストに基づいて設定することができる。

【0319】

センサゲインが、被写体のコントラストに基づいて設定される場合、コントラストが低いときには（被写体の最も明るい部分と暗い部分との差が小さいときには）、センサゲインは、高い値に設定される。また、コントラストが高いときには（被写体の最も明るい部分と暗い部分との差が大きいときには）、センサゲインは、低い値に設定される。

【0320】

図13は、通常モードの開始オフセットのオフセット量を、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【0321】

センサゲインが高い場合、P相スロープ（及びD相スロープ）の傾きは、緩やかな傾きに設定される。

【0322】

いま、P相スロープが、急峻な傾きから緩やかな傾きに設定される前と後とで、信号線電圧（の波形）、及び、P相の長さに変化がないとすると、P相スロープが緩やかな傾きに設定された後では、その設定前（P相スロープの傾きが急峻な場合）と比較して、P相スロープと信号線電圧（リセットレベル）とがクロスする点（以下、P相クロス点ともいう）が、後ろに移動する（時間的に後になる）。

【0323】

P相クロス点が後ろに移動すると、適切な輝度の被写体の撮像時のP相マージンが低下する。適切な輝度の被写体の撮像時のP相マージンを十分に確保するためには、P相クロス点は、例えば、P相スロープの中心（P相の midpoint におけるP相スロープの位置）付近に位置することが望ましい。

【0324】

そこで、通常モードでは、参照信号出力部33（図4）は、センサゲインに基づいて、

10

20

30

40

50

P相クロス点が、P相スロープの中心付近の位置になるように、開始オフセットのオフセット量を設定する。

【0325】

すなわち、センサゲインが高ゲインであり、図13において実線で示すように、参照信号のP相スロープの傾きが緩やかな場合、参照信号出力部33は、高ゲインのセンサゲインに基づいて、P相クロス点が、P相スロープの中心付近の位置になるように、小さなオフセット量 $pofH1$ を、開始オフセットのオフセット量として設定し、開始オフセットを行う。

【0326】

また、センサゲインが低ゲインであり、図13において点線で示すように、参照信号のP相スロープの傾きが急峻な場合、参照信号出力部33は、低ゲインのセンサゲインに基づいて、P相クロス点が、P相スロープの中心付近の位置になるように、大きなオフセット量 $pofL1$ を、開始オフセットのオフセット量として設定し、開始オフセットを行う。

10

【0327】

なお、各センサゲインに対して、P相クロス点が、P相スロープの中心付近の位置になるような開始オフセットのオフセット量（例えば、上述のオフセット量 $pofL1$ や $pofH1$ ）は、シミュレーション等によって、あらかじめ求めておき、イメージセンサ2に、あらかじめ設定することができる。

【0328】

開始オフセットでは、P相スロープの開始レベルを上昇させるオフセットが行われるので、センサゲインが低くなるほど、すなわち、P相スロープの傾きが急峻になるほど、P相クロス点が、P相スロープの中心付近の位置になるように、開始オフセットのオフセット量は大になる。

20

【0329】

図14は、黒点回避モードのP相オフセットのオフセット量（P相オフセット量）を、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【0330】

黒点回避モードでも、図13の通常モードの場合と同様に、参照信号出力部33（図4）は、センサゲインに基づいて、P相クロス点が、P相スロープの中心付近の位置になるように、P相オフセットのオフセット量を設定する。

30

【0331】

ここで、本実施の形態では、右下がりのP相スロープの参照信号を採用する。右下がりのP相スロープの参照信号については、P相オフセットでは、開始オフセットの場合とは逆に、P相スロープの開始レベルを下降させるオフセットが行われるので、センサゲインが低くなるほど、すなわち、P相スロープの傾きが急峻になるほど、P相クロス点が、P相スロープの中心付近の位置になるように、P相オフセットのオフセット量は、開始オフセットの場合とは逆に、小になる。

【0332】

かかるP相オフセットのオフセット量（P相オフセット量）は、例えば、通常モードの開始オフセットのオフセット量を用いて求めることができる。

40

【0333】

例えば、いま、ある低ゲイン $gL$ のセンサゲインに対して設定される開始オフセットのオフセット量が、図13に示した大きなオフセット量 $pofL1$ であり、ある高ゲイン $gH$ のセンサゲインに対して設定される開始オフセットのオフセット量が、図13に示した小さなオフセット量 $pofH1$ であるとする。

【0334】

また、適切な輝度の被写体を撮影した場合の、リセットフィードスルーによる電圧降下の代表的な値（例えば、平均値等）が、電圧 $pofC$ であるとする。ここで、電圧 $pofC$ は、センサゲインによらない固定値である。

50

## 【 0 3 3 5 】

この場合、センサゲインが高ゲイン $g_H$ であり、図 1 4 において実線で示すように、参照信号のP相スロープの傾きが緩やかなときには、参照信号出力部 3 3 は、高ゲイン $g_H$ のセンサゲインに対して、通常モードの開始オフセットのオフセット量として設定される小さいオフセット量 $pofH1$  (図 1 3 ) を用い、オフセット量 $pofH2 = pofC - pofH1$ を、P相オフセット量として求め、P相オフセットを行うことができる。

## 【 0 3 3 6 】

オフセット量 $pofH1$ は、小さいオフセット量であるため、P相オフセット量としてのオフセット量 $pofH2 = pofC - pofH1$ は、後述するオフセット量 $pofL2$ よりも大きなオフセット量となる。

10

## 【 0 3 3 7 】

一方、センサゲインが低ゲイン $g_L$ であり、図 1 4 において点線で示すように、参照信号のP相スロープの傾きが急峻なときには、参照信号出力部 3 3 は、低ゲイン $g_L$ のセンサゲインに対して、通常モードの開始オフセットのオフセット量として設定される大きなオフセット量 $pofL1$  (図 1 3 ) を用い、オフセット量 $pofL2 = pofC - pofL1$ を、P相オフセット量として求め、P相オフセットを行うことができる。

## 【 0 3 3 8 】

オフセット量 $pofL1$ は、大きなオフセット量であるため、P相オフセット量としてのオフセット量 $pofL2 = pofC - pofL1$ は、上述のオフセット量 $pofH2$ よりも小さなオフセット量となる。

20

## 【 0 3 3 9 】

以上のように、黒点回避モードにおいて、センサゲインに基づいて、P相オフセット量を設定することにより、センサゲインによらず、P相クロス点が、P相スロープの中心付近に位置するようになり、その結果、センサゲインによらず、適切な輝度の被写体の撮像時のP相マージンを十分に確保することができる (適切な輝度の被写体の撮像時に、P相外しが生じることを防止することができる)。

## 【 0 3 4 0 】

[ 黒点回避モードのP相の長さの設定 ]

## 【 0 3 4 1 】

黒点回避モードにおいて、P相の長さは、固定の長さに設定することができる。また、黒点回避モードにおいて、P相の長さは、その他、例えば、センサゲインに基づいて設定することができる。

30

## 【 0 3 4 2 】

図 1 5 は、黒点回避モードにおいて、P相の長さを、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

## 【 0 3 4 3 】

なお、図 1 5 では、説明を簡単にするため、センサゲインによらず、P相オフセット量が、オフセット量 $pofconst$ に固定されている。

## 【 0 3 4 4 】

センサゲインが高ゲインである場合、P相スロープの傾きが緩やかになり、センサゲインが低ゲインである場合、P相スロープの傾きが急峻になる。

40

## 【 0 3 4 5 】

したがって、P相の長さが固定されている場合、センサゲインが高ゲインになって、P相スロープの傾きが緩やかになるほど、そのP相スロープの始点の電圧と終点の電圧との差が小さくなる。

## 【 0 3 4 6 】

特に、図 1 5 に示したように、P相オフセット量が固定されている場合、センサゲインが高ゲインにされ、P相スロープの傾きが緩やかにされたときには、P相の長さが固定であると、P相スロープの終期 (終点) が短縮されることになり、適切な輝度の被写体の撮像時に、P相外しが生じやすくなる。

50

## 【0347】

そこで、参照信号出力部33では、P相の長さを（P相スロープの長さでもある）、センサゲインに基づいて設定することができる。

## 【0348】

すなわち、例えば、P相オフセット量が、オフセット量pofconstに固定されている場合に、適切な輝度の被写体の撮像時に、十分なP相マージンを確保するための、P相スロープの始点から終点までの間の電位差が、電圧R1であるとする、参照信号出力部33は、センサゲインに対して、P相スロープの始点から終点までの間の電位差が、電圧R1になるように、P相の長さを設定することができる。

## 【0349】

この場合、センサゲインが高く、図15において実線で示すように、P相スロープの傾きが緩やかであるときには、P相の長さは、大きな値lenH1に設定される（長く設定される）。

## 【0350】

また、センサゲインが低く、図15において点線で示すように、P相スロープの傾きが急峻であるときには、P相の長さは、小さな値lenL1に設定される（短く設定される）。

## 【0351】

以上のように、センサゲイン（P相スロープの傾き）に基づいて、P相の長さを設定することにより、適切な輝度の被写体の撮像時のP相マージンを、十分に確保することができる。

## 【0352】

なお、P相の長さが短く設定される場合（小さな値lenL1に設定される場合）には、P相の長さが長く設定される場合（大きな値lenH1に設定される場合）に比較して、AD変換に要する時間の短縮を図ることができ、さらに、低消費電力化を図ることができる。

## 【0353】

[黒点回避モードのP相オフセット量及びP相の長さの設定]

## 【0354】

図14では、黒点回避モードにおいて、P相オフセット量を、センサゲインに基づいて設定し、図15では、黒点回避モードにおいて、P相の長さを、センサゲインに基づいて設定することとしたが、黒点回避モードでは、P相オフセット量とP相の長さについて、その両方を、センサゲインに基づいて設定することができる。

## 【0355】

図16は、黒点回避モードにおいて、P相オフセット量とP相の長さを、センサゲインに基づいて設定する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

## 【0356】

図16では、図14で説明した場合と同様にして、センサゲイン（P相スロープの傾き）に基づき、P相オフセット量が、小さなオフセット量pofL1、又は、大きなオフセット量pofH1に設定される。

## 【0357】

さらに、図16では、図15で説明した場合と同様にして、センサゲインに基づき、P相の長さが、小さな値lenL1、又は、大きな値lenH1に設定される。

## 【0358】

なお、図16において、オフセット量pofL1及びpofH1、並びに、P相の長さlenL1及びlenH1は、図14並びに図15それぞれの場合と一致している必要はない。図16で用いられるオフセット量pofL1及びpofH1、並びに、P相の長さlenL1及びlenH1については、例えば、P相クロス点が、P相スロープの中心付近に位置するような値が、シミュレーション等によって求められる。

## 【0359】

また、図16では、P相の長さが値lenL1である場合と、値lenH1である場合とで、P相スロープの始点から終点までの間の電位差が異なるが、すなわち、P相の長さが値lenH1であ

10

20

30

40

50

る場合（センサゲインが高ゲインである場合）の方が、P相の長さが値  $lenL1$  である場合（センサゲインが低ゲインである場合）よりも、P相スロープの始点から終点までの間の電位差が小さいが、P相スロープの始点から終点までの間の電位差が小さくても、P相クロス点が、P相スロープの中心付近に位置する場合には、適切な輝度の被写体の撮影時のP相マージンを確保することができる。

【0360】

[ P相オフセット量の調整 ]

【0361】

図14では、センサゲインごとに、P相クロス点が、P相スロープの中心付近の位置になるようなP相オフセット量を、あらかじめ求めておき、センサゲインに基づいて、P相オフセット量を設定することとしたが、イメージセンサ2としてのICチップの個体差や、さらには、温度その他の駆動条件等によって、P相オフセット量を、あらかじめ求められたオフセット量（図14のオフセット量  $pofL2$  や  $pofH2$  ）に設定しても、P相クロス点が、P相スロープの中心付近の位置からはずれることがあり得る。

10

【0362】

P相クロス点が、P相スロープの中心付近の位置からはずれると、P相マージンが低下する。

【0363】

そこで、黒点回避モードでは、P相クロス点が、P相スロープの中心付近の位置になるように、P相オフセット量を、適応的に調整することができる。

20

【0364】

図17は、P相クロス点が、P相スロープの中心付近の位置になるように、P相オフセット量を調整する場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【0365】

参照信号出力部33（図4）は、ADC31<sub>n</sub>で得られるリセットレベルAD値の代表値であるリセットレベル代表値を求めるとともに、参照信号の代表値である参照信号代表値（所定値）を求める。

【0366】

ここで、リセットレベル代表値としては、例えば、1行又は複数行の画素  $11_{m,n}$  のリセットレベルAD値の平均値や、1フレーム又は複数フレームの画素  $11_{m,n}$  のリセットレベルAD値の平均値、過去の複数のフレームにわたる同一位置の画素  $11_{m,n}$  のリセットレベルAD値の平均値等を採用することができる。

30

【0367】

また、1行又は複数行の画素  $11_{m,n}$  のリセットレベルAD値の平均値は、1行又は複数行ごとに求めることができる。1フレーム又は複数フレームの画素  $11_{m,n}$  のリセットレベルAD値の平均値は、1フレーム又は複数フレームごとに求めることができる。過去の複数のフレームにわたる同一位置の画素  $11_{m,n}$  のリセットレベルAD値の平均値は、1画素ごとや複数画素ごと、1行又は複数行ごと、あるいは、1フレーム又は複数フレームごとに求めることができる。

【0368】

すなわち、リセットレベル代表値を求める周期は、特に限定されるものではない。

40

【0369】

参照信号代表値とは、例えば、最新の参照信号のP相スロープ上の所定の点に対するAD値（所定の点がP相クロス点である場合に得られるAD変換結果（カウンタ62<sub>n</sub>のカウンタ値））であり、所定の点としては、例えば、P相スロープの midpoint（P相の midpoint に対応するP相スロープ上の点）を採用することができる。

【0370】

この場合、P相スロープの midpoint に対するAD値（カウンタ62<sub>n</sub>のカウンタ値）が、参照信号代表値となる。

【0371】

50

参照信号出力部 33 は、リセットレベル代表値と参照信号代表値（所定値）とを求めると、リセットレベル代表値の、参照信号代表値に対する偏差（以下、代表値偏差ともいう）が小さくなるように、P相オフセット量を調整し、その後のP相オフセットでは、調整後のP相オフセット量だけ、P相スロープの開始レベルをオフセットさせる。

【0372】

したがって、参照信号出力部 33 では、P相において、リセットレベルとしての信号線電圧と参照信号とがクロスするP相クロス点（図 17 において三角印で示す）が、P相スロープの midpoint（図 17 において丸印で示す）に一致するように、P相オフセット量を調整するフィードバック制御が行われる。

【0373】

かかるP相オフセット量の調整によれば、P相クロス点が、P相スロープの midpoint 付近の位置になるように、P相オフセットが行われるため、イメージセンサ 2 としての IC チップの個体差等によらず、P相マージンを十分に確保することができる。

【0374】

なお、P相オフセット量の調整は、図 14 で説明したP相オフセット量となるオフセット量  $pofL2$  や  $pofH2$  を変更することにより、いわば直接的に行う他、オフセット量  $pofL2$  や  $pofH2$  を求めるのに用いられる電圧  $pofC$ （図 14）を変更することにより、いわば間接的に行うことができる。

【0375】

図 18 は、参照信号出力部 33 が行う、上述のようなP相オフセット量の調整の処理を説明するフローチャートである。

【0376】

ステップ S 11 において、参照信号出力部 33 は、最新の参照信号から、参照信号代表値を求め、処理は、ステップ S 12 に進む。

【0377】

ステップ S 12 では、参照信号出力部 33 は、リセットレベル代表値を求め、処理は、ステップ S 13 に進む。

【0378】

ステップ S 13 では、参照信号出力部 33 は、リセットレベル代表値が、参照信号代表値と一致しているかどうか（一致しているとみなすことができるかどうか）を判定する。

【0379】

ステップ S 13 において、リセットレベル代表値が、参照信号代表値と一致している（とみなすことができる）と判定された場合、すなわち、リセットレベル代表値と最新の参照信号のP相スロープとがクロスするP相クロス点が、P相スロープの midpoint 付近に位置している場合、処理は、ステップ S 11 に戻る。

【0380】

すなわち、P相クロス点が、P相スロープの midpoint 付近に位置している場合、P相オフセット量は、調整されず（調整する必要がなく）、現状の値が維持される。

【0381】

また、ステップ S 13 において、リセットレベル代表値が、参照信号代表値と一致していないと判定された場合、すなわち、リセットレベル代表値と最新の参照信号のP相スロープとがクロスするP相クロス点が、P相スロープの midpoint 付近に位置していない場合、処理は、ステップ S 14 に進み、参照信号出力部 33 は、リセットレベル代表値が、参照信号代表値よりも大であるかどうかを判定する。

【0382】

ステップ S 14 において、リセットレベル代表値が、参照信号代表値よりも大であると判定された場合、すなわち、P相クロス点が、P相スロープの midpoint 付近よりも下部の点（P相スロープの終点に近い点）である場合、処理は、ステップ S 15 に進み、参照信号出力部 33 は、次の参照信号の出力時のP相オフセット量を、所定の電圧だけ増加するように調整して、処理は、ステップ S 11 に戻る。

10

20

30

40

50

## 【0383】

この場合、次の参照信号の出力時のP相オフセット量が増加するので、その参照信号（次の参照信号）のP相スロープは、P相オフセット量が増加される前に比較して、下部の位置に配置される。

## 【0384】

一方、ステップS14において、リセットレベル代表値が、参照信号代表値よりも大でないと判定された場合、すなわち、P相クロス点が、P相スロープの midpoint 付近よりも上部の点（P相スロープの始点に近い点）である場合、処理は、ステップS16に進み、参照信号出力部33は、次の参照信号の出力時のP相オフセット量を、所定の電圧だけ減少するように調整して、処理は、ステップS11に戻る。

10

## 【0385】

この場合、次の参照信号の出力時のP相オフセット量が減少するので、その参照信号（次の参照信号）のP相スロープは、P相オフセット量が減少される前に比較して、上部の位置に配置される。

## 【0386】

なお、図18では、ステップS14において、リセットレベル代表値と、参照信号代表値との大小関係を判定し、その大小関係に基づいて、所定の電圧だけ、P相オフセット量を増加又は減少させるように、P相オフセット量を調整することとしたが、P相オフセット量は、その他、例えば、リセットレベル代表値と参照信号代表値との差に基づいて、その差に対応する電圧だけ調整することができる。

20

## 【0387】

[ P相の長さの短縮 ]

## 【0388】

図19は、黒点回避モードにおいて、P相の長さを短縮する調整を行う場合の、信号線電圧と参照信号電圧との例を示す波形図である。

## 【0389】

図17及び図18で説明したP相オフセット量の調整によれば、P相クロス点が、P相スロープの midpoint 付近の位置になるため、P相マージンを十分に確保することができる。

## 【0390】

このように、P相オフセット量の調整が行われ、P相クロス点が、P相スロープの midpoint 付近の位置になった場合には、P相マージンが十分に確保されるため、P相スロープの終点を、手前側（時間的に前）に移動して、P相の長さを、多少短縮する調整を行っても、適切な輝度の被写体の撮像時に、P相外しは生じない。

30

## 【0391】

そこで、図19に示すように、P相クロス点が、P相スロープの midpoint 付近の位置になるように、P相オフセット量が、適切なオフセット量  $pofAJ$  に調整された場合には、参照信号出力部33は、P相オフセット量が、適切なオフセット量  $pofAJ$  に調整された直後の参照信号（図19において点線で示す）のP相スロープの終点を、手前側に移動して、P相の長さを短縮する調整を行い、図19において実線で示す、P相の長さが短縮された参照信号を出力することができる。

40

## 【0392】

以上のように、P相オフセット量の調整後に、P相の長さを短縮する調整を行うことにより、適切な輝度の被写体の撮像時に、P相外しが生じることを防止しつつ、AD変換に要する時間の短縮を図り、さらに、低消費電力化を図ることができる。

## 【0393】

図20は、参照信号出力部33が行う、上述のようなP相オフセット量の調整と、P相の長さの短縮の処理を説明するフローチャートである。

## 【0394】

図20では、ステップS21ないしS26において、図18のステップS11ないしS16の場合とそれぞれ同様の処理が行われ、これにより、P相クロス点が、P相スロープの

50

中点付近の位置になるように、P相オフセット量が、適切なオフセット量pofAJに調整される。

【0395】

そして、ステップS23において、リセットレベル代表値が、参照信号代表値と一致していると判定された場合、すなわち、P相クロス点が、P相スローブの中点に一致している（とみなすことができる）場合、処理は、ステップS27に進み、参照信号出力部33は、P相オフセット量が、適切なオフセット量pofAJに調整された直後の参照信号のP相スローブの終点を、手前側に移動することにより、P相の長さを短縮する調整を行って、処理は、ステップS28に進む。

【0396】

ここで、参照信号出力部33は、P相の長さを短縮する調整を行った後は、そのP相の長さが短縮された参照信号を出力する。

【0397】

なお、ステップS27では、例えば、あらかじめ定められた固定の長さ（時間）だけ、P相の長さを短縮することができる。また、ステップS27では、センサゲインごとに、P相の長さを短縮する長さを定めておき、P相の長さを短縮するときのセンサゲインに対して定められた長さだけ、P相の長さを短縮することができる。

【0398】

ステップS28では、参照信号出力部33は、リセットレベル代表値を求め、処理は、ステップS29に進む。

【0399】

ステップS29では、参照信号出力部33は、参照信号出力部33は、リセットレベル代表値が、参照信号代表値と一致しているかどうか（一致しているとみなすことができるかどうか）を判定する。

【0400】

ここで、ステップS29において、リセットレベル代表値と一致しているかどうかの判定の対象となるのは、最新の参照信号の参照信号代表値ではなく、P相の長さを短縮する調整を行う直前の参照信号（P相オフセット量が、適切なオフセット量pofAJに調整された直後の参照信号）の参照信号代表値である。

【0401】

ステップS29において、リセットレベル代表値が、参照信号代表値と一致している（とみなすことができる）と判定された場合、処理は、ステップS28に戻る。

【0402】

この場合、P相の長さが短縮された参照信号の出力が続行される。

【0403】

一方、ステップS29において、リセットレベル代表値が、参照信号代表値と一致していないと判定された場合、処理は、ステップS30に進み、参照信号出力部33は、参照信号のP相の長さを、デフォルト値に戻し、すなわち、例えば、あらかじめ定められた固定値や、図15で説明したように、センサゲインに基づく長さに設定し、処理は、ステップS21に戻る。

【0404】

図19及び図20では、P相クロス点が、P相スローブの中点付近に位置するように、P相オフセット量の調整を行い、その後、P相の長さを短縮する調整を行うこととしたが、P相オフセット量の調整と、P相の長さの短縮とは、適宜、交互に繰り返し行うことができる。

【0405】

図21は、P相オフセット量の調整と、P相の長さの短縮とを、交互に繰り返し行う場合の、信号線電圧と参照信号電圧との例を示す波形図である。

【0406】

図19及び図20では、P相クロス点が、P相スローブの中点付近の位置になるように、

10

20

30

40

50

P相オフセット量を、適切なオフセット量pofAJに調整した後の参照信号のP相スロープの終点を、手前側に移動して、P相の長さを短縮する調整を行った。

【0407】

図21では、さらに、P相の長さを短縮する調整を行った後の参照信号（図21において点線で示す）について、P相オフセット量を、P相クロス点が、P相スロープの midpoint 付近の位置になるように調整し、その後、P相の長さを短縮する調整を行うことを繰り返す。

【0408】

図21に示す実線は、P相オフセット量を、適切なオフセット量pofAJに調整し、さらに、P相の長さを短縮する調整を行った後の参照信号（図21において点線で示す）について、再度、P相オフセット量を、P相クロス点が、P相スロープの midpoint 付近の位置になるように、適切なオフセット量pofnewAJに調整した参照信号（の波形）を示している。

10

【0409】

以上のように、P相のオフセット量の調整と、P相の長さを短縮する調整とを繰り返すことにより、適切な輝度の被写体の撮像時に、P相外れが生じることを防止しつつ、AD変換に要する時間のさらなる短縮化と、さらなる低消費電力化とを図ることができる。

【0410】

図22は、上述のようなP相オフセット量の調整と、P相の長さの短縮とを繰り返し行う処理を説明するフローチャートである。

【0411】

図22では、ステップS41ないしS46において、図18のステップS11ないしS16の場合とそれぞれ同様の処理が行われ、これにより、P相クロス点が、P相スロープの midpoint 付近の位置になるように、P相オフセット量が、適切なオフセット量pofAJに調整される。

20

【0412】

そして、ステップS43において、リセットレベル代表値が、参照信号代表値と一致していると判定された場合、すなわち、P相クロス点が、P相スロープの midpoint に一致している（とみなすことができる）場合、処理は、ステップS47に進み、参照信号出力部33は、現在のP相の長さが、あらかじめ求められたP相の長さの制限値より大であるかどうかを判定する。

【0413】

ここで、P相の長さの制限値とは、P相クロス点が、P相スロープの midpoint に一致している場合（P相クロス点が、P相スロープの midpoint 付近に位置している場合）において、適切な輝度の被写体の撮像時に、P相外れが生じない（蓋然性が極めて高い）P相の長さの最小値である。

30

【0414】

P相の長さの制限値は、例えば、シミュレーション等によって、あらかじめ求められ、イメージセンサ2に設定される。なお、P相の長さの制限値は、例えば、センサゲイン（P相スロープの傾き）ごとに求めることができ、この場合、ステップS47の判定の処理では、現在のセンサゲインに対するP相の長さの制限値が用いられる。

【0415】

ステップS47において、P相の長さが制限値より大でないと判定された場合、すなわち、P相の長さが十分に短くなっている場合、処理は、ステップS48をスキップして、ステップS41に戻る。

40

【0416】

また、ステップS47において、P相の長さが制限値より大であると判定された場合、すなわち、P相の長さを短縮しても、適切な輝度の被写体の撮像時に、P相外れが生じない（蓋然性が極めて高い）場合、処理は、ステップS48に進み、参照信号出力部33は、図20のステップS27と同様に、P相オフセット量が、適切なオフセット量pofAJに調整された直後の参照信号のP相スロープの終点を、手前側に移動することにより、P相の長さを短縮する調整を行って、処理は、ステップS41に戻る。

50

## 【0417】

[オートゼロモードの選択]

## 【0418】

図23は、オートゼロモードが通常モードである場合と黒点回避モードである場合とのそれぞれの場合の参照信号の例を示す波形図である。

## 【0419】

通常モードでは、図6で説明したように、オートゼロ処理は、画素リセット後に完了するように行われる。

## 【0420】

したがって、通常モードでは、図23において点線で示すように、画素リセット中レベル（画素リセット中の信号線電圧）から、画素リセット後に生じるリセットフィードスルーによる電圧降下分だけ降下した電圧を基準とする位置に、参照信号（の波形）が配置される。

10

## 【0421】

一方、黒点回避モードでは、図10で説明したように、オートゼロ処理は、画素リセットの期間中に完了するように行われる。

## 【0422】

したがって、黒点回避モードでは、図23において実線で示すように、画素リセット中レベルを基準とする位置に、参照信号（の波形）が配置される。

## 【0423】

20

ところで、オートゼロ処理では、コンパレータ61<sub>n</sub>（図5）のFET75及び76がオン状態にされ、その後、オフ状態にされる。

## 【0424】

FET75及び76がオン状態にされることにより、反転入力端子IN1からコンデンサ77を介してFET71のゲートに印加される電圧（FET71のゲート電圧）と、非反転入力端子IN2からコンデンサ78を介してFET72のゲートに印加される電圧（FET72のゲート電圧）とが一致するように、コンデンサ77及び78には、電荷が蓄積される。

## 【0425】

そして、FET75及び76がオフ状態にされることにより、コンデンサ77及び78では、FET75及び76がオン状態になったときに蓄積された電荷が維持される。

30

## 【0426】

その結果、コンパレータ61<sub>n</sub>は、FET75及び76がオン状態のときに（オフ状態になる直前に）コンパレータ61<sub>n</sub>に与えられている2つの入力信号、すなわち、コンパレータ61<sub>n</sub>の反転入力端子に供給されている参照信号と、非反転入力端子に供給されている信号線電圧とが一致している旨の比較結果が得られるように設定される。

## 【0427】

以上のようなオートゼロ処理において、FET75及び76がオン状態からオフ状態になったときに生じる、コンデンサ77及び78に対する僅かな電荷の移動等に起因して、参照信号（の波形）の位置が、上述した、画素リセット中レベルからリセットフィードスルーによる電圧降下分だけ降下した電圧を基準とする位置や、画素リセット中レベルを基準とする位置から、多少ずれる（参照信号の位置が上下にずれる）ことがある。この参照信号の位置のずれには、ばらつきがあり、このばらつきを、コンパレータばらつきともいう。

40

## 【0428】

また、画素リセット後に生じるリセットフィードスルーによる電圧降下は、一定値ではなく、やはり、ばらつきがある。リセットフィードスルーによる電圧降下のばらつきを、リセットフィードスルーばらつきともいう。

## 【0429】

通常モード及び黒点回避モードのいずれでも、信号線電圧と参照信号との位置関係は、コンパレータばらつきの影響を受ける。

50

## 【0430】

但し、通常モードでは、画素リセット中レベルからリセットフィードスルーによる電圧降下分だけ降下した電圧を基準とする位置に、参照信号が配置されるため、リセットフィードスルーばらつきがあっても、参照信号の位置は、そのリセットフィードスルーばらつきに従い、信号線電圧の位置とともにずれるので、信号線電圧と参照信号との位置関係は、リセットフィードスルーばらつきの影響を受けない。

## 【0431】

しかしながら、黒点回避モードでは、リセットフィードスルーによる電圧降下に影響を受けない画素リセット中レベルを基準とする位置に、参照信号が配置されるため、リセットフィードスルーばらつきによって信号線電圧の位置がずれると、信号線電圧と参照信号との位置関係は変化する。したがって、黒点回避モードでは、信号線電圧と参照信号との位置関係は、リセットフィードスルーばらつきの影響を受ける。

10

## 【0432】

以上のように、通常モードでは、信号線電圧と参照信号との位置関係は、コンパレータばらつきの影響を受けるが、リセットフィードスルーばらつきの影響を受けない。

## 【0433】

一方、黒点回避モードでは、信号線電圧と参照信号との位置関係は、コンパレータばらつきと、リセットフィードスルーばらつきとの両方の影響を受ける。

## 【0434】

したがって、黒点回避モードでは、通常モードとの比較では、リセットフィードスルーばらつきの影響を受ける分だけ、信号線電圧と参照信号との位置関係の変動が大になる。

20

## 【0435】

そのため、黒点回避モードにおいて、適切な輝度の被写体を撮像する場合に、通常モードと同程度のP相マージンを確保するためには、特に、センサゲインが高ゲインであるときには（P相スロープが緩やかであるときには）、リセットフィードスルーばらつきの影響を受ける分だけ、通常モード時よりも、P相スロープの長さ（ひいては、P相の長さ）を長くする必要がある。

## 【0436】

しなしながら、P相の長さを長くすると、信号線電圧のAD変換に要する時間が大になり、さらに、消費電力が増加する。

30

## 【0437】

そこで、イメージセンサ2では、通常モードと黒点回避モードとを、適応的に選択することができる。

## 【0438】

すなわち、イメージセンサ2において、オートゼロ制御部32（図4）は、例えば、ユーザの操作等に従い、オートゼロモードとして、通常モード又は黒点回避モードを選択することができる。

## 【0439】

また、例えば、通常モードでは、太陽黒点が生じる可能性が低く、かつ、黒点回避モードでは、リセットフィードスルーばらつきの影響によって、P相外しが生じる可能性がある程度大きい場合には、オートゼロ制御部32は、オートゼロモードとして、通常モードを選択することができる。

40

## 【0440】

さらに、例えば、通常モードでは、太陽黒点が生じる可能性が高い場合には、オートゼロ制御部32は、オートゼロモードとして、黒点回避モードを選択することができる。

## 【0441】

図24は、オートゼロモードの具体的な選択の方法の例を説明するための参照信号の例を示す波形図である。

## 【0442】

オートゼロ制御部32（図4）は、例えば、センサゲイン（P相スロープの傾き）と、

50

あらかじめ定められたセンサゲインの閾値（ゲイン閾値）とを比較し、その比較結果に基づいて、通常モード又は黒点回避モードを選択することができる。

【0443】

すなわち、センサゲインが、ゲイン閾値より大きく、高ゲインである場合、すなわち、P相スロープの傾きが緩やかで、P相外しが比較的生じやすい場合、オートゼロ制御部32は、オートゼロモードとして、通常モードを選択することができる。

【0444】

この場合、参照信号出力部33は、図24において点線で示すように、画素リセット中レベルからリセットフィードスルーによる電圧降下分だけ降下した電圧を基準とする位置に配置される参照信号を出力する。

10

【0445】

一方、センサゲインが、ゲイン閾値より小さくなく、低ゲインである場合、すなわち、P相スロープの傾きが急峻で、P相外しが比較的生じにくい場合、オートゼロ制御部32は、オートゼロモードとして、黒点回避モードを選択することができる。

【0446】

この場合、参照信号出力部33は、図24において実線で示すように、画素リセット中レベルを基準とする位置に配置される参照信号を出力する。

【0447】

図25は、オートゼロ制御部32が行う、オートゼロモードの選択の処理を説明するフローチャートである。

20

【0448】

ステップS61において、オートゼロ制御部32は、現在のセンサゲイン（P相スロープの傾き）を、参照信号出力部33から取得し、処理は、ステップS62に進む。

【0449】

ステップS62では、オートゼロ制御部32は、センサゲインが、あらかじめ定められたゲイン閾値より大であるかどうかを判定する。

【0450】

ステップS62において、センサゲインが、ゲイン閾値より大であると判定された場合、すなわち、P相スロープの傾きが緩やかである場合、処理は、ステップS63に進み、オートゼロ制御部32は、オートゼロモードとして、通常モードを選択し、処理は、ステップS61に戻る。

30

【0451】

また、ステップS62において、センサゲインが、ゲイン閾値より大でないとして判定された場合、すなわち、P相スロープの傾きが急峻である場合、処理は、ステップS64に進み、オートゼロ制御部32は、オートゼロモードとして、黒点回避モードを選択し、処理は、ステップS61に戻る。

【0452】

ここで、太陽黒点が生じるような高輝度の被写体の撮像時に、P相外しやD相外し（によって、画素値として、画素最大値が出力され、太陽黒点が補正されること）が生じる生じやすさを、太陽黒点補正マージンということとする。

40

【0453】

センサゲインが低ゲインである場合（P相スロープの傾きが急峻である場合）、太陽黒点補正マージンは、相対的に小さく、適切な輝度の被写体の撮像時のP相マージンは、相対的に大きい。

【0454】

また、センサゲインが高ゲインである場合（P相スロープの傾きが緩やかである場合）、太陽黒点補正マージンは、相対的に大きく、適切な輝度の被写体の撮像時のP相マージンは、相対的に小さい。

【0455】

一方、通常モードでは、太陽黒点補正マージンは、相対的に小さく、適切な輝度の被写

50

体の撮像時のP相マージンは、相対的に大きい。

【0456】

また、太陽黒点モードでは、太陽黒点補正マージンは、相対的に大きく、適切な輝度の被写体の撮像時のP相マージンは、相対的に小さくなることがある。

【0457】

そこで、センサゲインが低ゲインであり、太陽黒点補正マージンが相対的に小さく、適切な輝度の被写体の撮像時のP相マージンが相対的に大きい場合には、オートゼロ制御部32は、太陽黒点補正マージンが相対的に大きく、適切な輝度の被写体の撮像時のP相マージンが相対的に小さくなることのある黒点回避モードを選択することができる。

【0458】

また、センサゲインが高ゲインであり、太陽黒点補正マージンが相対的に大きく、適切な輝度の被写体の撮像時のP相マージンが相対的に小さい場合には、オートゼロ制御部32は、太陽黒点補正マージンが相対的に小さく、適切な輝度の被写体の撮像時のP相マージンが相対的に大きい通常モードを選択することができる。

【0459】

以上により、太陽黒点補正マージンと、適切な輝度の被写体の撮像時のP相マージンとの両方を、十分に確保することができる。

【0460】

以上のように、黒点回避モードでは、オートゼロ処理が、画素リセットの期間中に完了するように行われ、その結果、参照信号は、画素リセット後の信号線電圧の変動に影響されず、画素リセット中レベルを基準とする上部の位置に配置される。

【0461】

したがって、画素リセット後に信号線電圧が低下することにより、通常モードでは、参照信号が、下部の位置に配置されることによって生じる太陽黒点が現れることを防止することができる。

【0462】

また、黒点回避モードにおいて、参照信号を下部の方向に、リセットフィードスルーによる電圧降下に対応する電圧だけオフセットさせるP相オフセットを行うことにより、P相の長さを長くせずに、適切な輝度の被写体の撮像時のP相マージンを確保することができる。

【0463】

さらに、オートゼロモードとして、通常モードと黒点回避モードとを、適応的に選択することで、太陽黒点補正マージンと、適切な輝度の被写体の撮像時のP相マージンとの両方を、十分に確保することができる。

【0464】

なお、本実施の形態では、オートゼロモードとして、通常モードと黒点回避モードとを設けることとしたが、オートゼロモードとしては、黒点回避モードだけを設ける（通常モードを設けない）ことができる。

【0465】

[本技術を適用したコンピュータの説明]

【0466】

次に、上述した一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、マイクロコンピュータ等のコンピュータ（CPUやDSP等のプロセッサ）にインストールされる。

【0467】

そこで、図26は、上述した一連の処理を実行するプログラムがインストールされるコンピュータの一実施の形態の構成例を示している。

【0468】

プログラムは、コンピュータに内蔵されている記録媒体としてのハードディスク105

10

20

30

40

50

やROM 1 0 3 に予め記録しておくことができる。

【 0 4 6 9 】

あるいはまた、プログラムは、リムーバブル記録媒体 1 1 1 に格納（記録）しておくことができる。このようなリムーバブル記録媒体 1 1 1 は、いわゆるパッケージソフトウェアとして提供することができる。ここで、リムーバブル記録媒体 1 1 1 としては、例えば、フレキシブルディスク、CD-ROM(Compact Disc Read Only Memory)、MO(Magneto Optical)ディスク、DVD(Digital Versatile Disc)、磁気ディスク、半導体メモリ等がある。

【 0 4 7 0 】

なお、プログラムは、上述したようなリムーバブル記録媒体 1 1 1 からコンピュータにインストールする他、通信網や放送網を介して、コンピュータにダウンロードし、内蔵するハードディスク 1 0 5 にインストールすることができる。すなわち、プログラムは、例えば、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN(Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送することができる。

【 0 4 7 1 】

コンピュータは、CPU(Central Processing Unit) 1 0 2 を内蔵しており、CPU 1 0 2 には、バス 1 0 1 を介して、入出力インタフェース 1 1 0 が接続されている。

【 0 4 7 2 】

CPU 1 0 2 は、入出力インタフェース 1 1 0 を介して、ユーザによって、入力部 1 0 7 が操作等されることにより指令が入力されると、それに従って、ROM(Read Only Memory) 1 0 3 に格納されているプログラムを実行する。あるいは、CPU 1 0 2 は、ハードディスク 1 0 5 に格納されたプログラムを、RAM(Random Access Memory) 1 0 4 にロードして実行する。

【 0 4 7 3 】

これにより、CPU 1 0 2 は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行う。そして、CPU 1 0 2 は、その処理結果を、必要に応じて、例えば、入出力インタフェース 1 1 0 を介して、出力部 1 0 6 から出力、あるいは、通信部 1 0 8 から送信、さらには、ハードディスク 1 0 5 に記録等させる。

【 0 4 7 4 】

なお、入力部 1 0 7 は、キーボードや、マウス、マイク等で構成される。また、出力部 1 0 6 は、LCD(Liquid Crystal Display)やスピーカ等で構成される。

【 0 4 7 5 】

ここで、本明細書において、コンピュータがプログラムに従って行う処理は、必ずしもフローチャートとして記載された順序に沿って時系列に行われる必要はない。すなわち、コンピュータがプログラムに従って行う処理は、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含む。

【 0 4 7 6 】

なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

【 0 4 7 7 】

すなわち、本技術は、デジタルカメラの他、イメージセンサを搭載して画像を撮像する機能を有する携帯端末その他のあらゆる電子機器に適用可能である。

【 0 4 7 8 】

なお、本技術は、以下のような構成をとることができる。

【 0 4 7 9 】

< 1 >

レベルが変化する参照信号を出力する参照信号出力部と、

光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、

10

20

30

40

50

前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと、前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように制御するオートゼロ制御部とを備える電子機器。

< 2 >

前記参照信号出力部は、前記電気信号との比較が開始されるときの前記参照信号のレベルである開始レベルを低下するようにオフセットさせる

10

< 1 > に記載の電子機器。

< 3 >

前記参照信号出力部は、前記参照信号の傾きに基づいて、前記開始レベルのオフセット量を設定する

< 2 > に記載の電子機器。

< 4 >

前記参照信号出力部は、前記参照信号の傾きが急峻なほど、前記開始レベルのオフセット量を小に設定する

< 3 > に記載の電子機器。

< 5 >

20

前記参照信号出力部は、前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果の、所定値に対する偏差が小さくなるように、前記開始レベルのオフセット量を調整する

< 2 > ないし < 4 > のいずれかに記載の電子機器。

< 6 >

前記所定値は、前記リセットレベルのAD変換結果を得るための、前記参照信号のレベルが変化する期間であるP相の midpoint に対応する値である

< 5 > に記載の電子機器。

< 7 >

前記参照信号出力部は、前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果を得るための、前記参照信号のレベルが変化する期間であるP相の長さを設定する

30

< 2 > に記載の電子機器。

< 8 >

前記参照信号出力部は、前記参照信号の傾きに基づいて、前記P相の長さを設定する

< 7 > に記載の電子機器。

< 9 >

前記参照信号出力部は、前記参照信号の傾きが急峻なほど、前記P相の長さを小に設定する

< 8 > に記載の電子機器。

40

< 10 >

前記参照信号出力部は、

前記リセットレベルのAD変換結果の、所定値に対する偏差が小さくなるように、前記開始レベルのオフセット量を調整し、

前記リセットレベルのAD変換結果の、所定値に対する偏差が小さくなった場合に、前記P相の長さを調整する

< 7 > ないし < 9 > のいずれかに記載の電子機器。

< 11 >

前記参照信号出力部は、前記画素がリセットされているときの前記電気信号と、前記画素がリセットされた直後の前記電気信号との差に対応する電圧だけ、前記開始レベルをオ

50

フセットさせる

< 2 > に記載の電子機器。

< 1 2 >

前記オートゼロ制御部は、前記オートゼロ処理を、前記リセット期間中に完了するか、又は、前記リセット期間経過後に完了するかを選択し、前記オートゼロ処理を制御する

< 1 > ないし < 9 > のいずれかに記載の電子機器。

< 1 3 >

前記オートゼロ制御部は、前記オートゼロ処理を、前記リセット期間中に完了するか、又は、前記リセット期間経過後に完了するかを、前記参照信号の傾きに基づいて選択する

< 1 2 > に記載の電子機器。

< 1 4 >

前記オートゼロ制御部は、前記参照信号の傾きが急峻である場合に、前記オートゼロ処理を、前記リセット期間中に完了することを選択し、前記参照信号の傾きが急峻でない場合に、前記オートゼロ処理を、前記リセット期間経過後に完了することを選択する

< 1 3 > に記載の電子機器。

< 1 5 >

前記画素がリセットされた直後の前記電気信号であるリセットレベルのAD変換結果と、前記光電変換素子に蓄積された電荷に対応する前記電気信号である信号レベルのAD変換結果との差を、前記画素の画素値として出力する出力部をさらに備える

< 1 > ないし < 1 4 > のいずれかに記載の電子機器。

< 1 6 >

レベルが変化する参照信号を出力する参照信号出力部と、

光電変換を行う光電変換素子を有し、電気信号を出力する画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、

前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと

を備える電子機器の前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように行う

ステップを含む制御方法。

< 1 7 >

レベルが変化する参照信号を出力する参照信号出力部と、

光電変換を行う光電変換素子を有し、電気信号を出力する画素と、

前記画素から出力される前記電気信号と、前記参照信号出力部から出力される前記参照信号とを比較するコンパレータと、

前記電気信号と前記参照信号との比較結果に基づいて、前記電気信号と前記参照信号とが一致するまでの、前記参照信号の変化に要する時間をカウントすることにより得られるカウント値を、前記電気信号のAD(Analog Digital)変換結果として求めるカウンタと、

前記コンパレータに与えられている2つの入力信号が一致している旨の比較結果が得られるように、前記コンパレータを設定するオートゼロ処理を、前記画素がリセットされているリセット期間中に完了するように制御するオートゼロ制御部と

を備えるイメージセンサ。

【符号の説明】

【0480】

1 光学系, 2 イメージセンサ, 3 メモリ, 4 信号処理部, 5 出力部, 6 制御部, 10 画素アレイ, 11<sub>1</sub>, 1<sub>1</sub> ないし 11<sub>M</sub>, 1<sub>N</sub> 画素, 20 制御部, 21 画素駆動部, 22 列並列AD変換部, 31<sub>1</sub> ないし 31<sub>N</sub> ADC, 32 オートゼロ制御部, 32A オートゼロ制御線, 33 参照信号出力部, 33A 参照信号線, 34 クロック出力部, 34A クロック線, 41<sub>1</sub> ないし

10

20

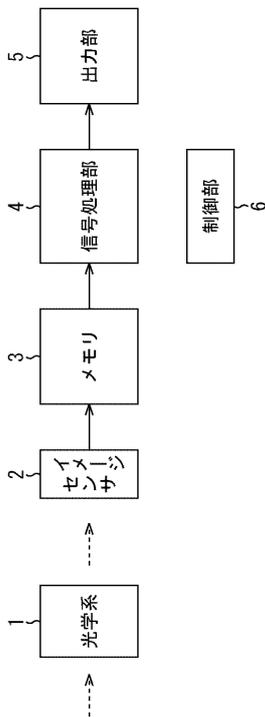
30

40

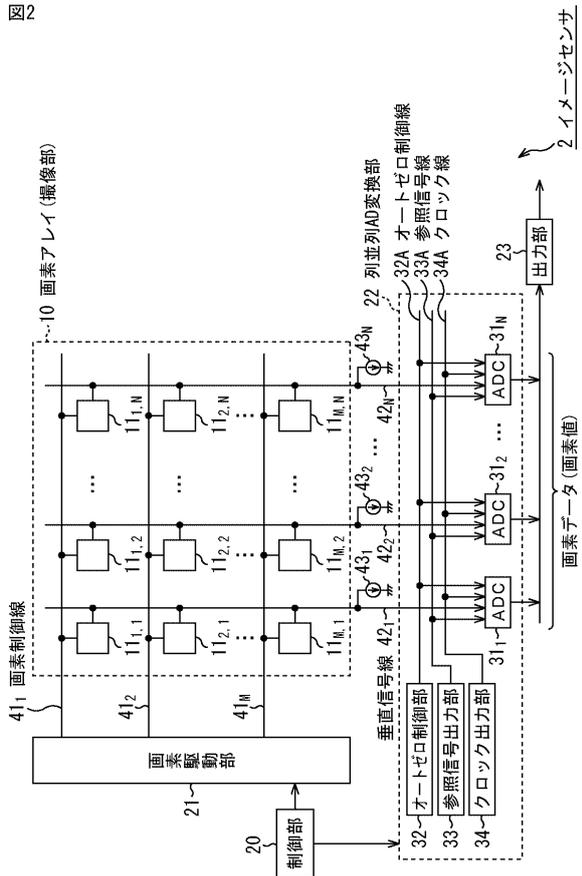
50

4 1<sub>M</sub> 画素制御線, 4 2<sub>1</sub>ないし4 2<sub>N</sub> 垂直信号線, 4 3<sub>1</sub>ないし4 3<sub>N</sub> 電流源, 5 1 PD, 5 2 転送Tr, 5 3 FD, 5 4 リセットTr, 5 5 増幅Tr, 5 6 選択Tr, 6 1<sub>1</sub>ないし6 1<sub>N</sub> コンパレータ, 6 2<sub>1</sub>ないし6 2<sub>N</sub> カウンタ, 7 1ないし7 6 FET, 7 7, 7 8 コンデンサ, 7 9 電流源, 1 0 1 バス, 1 0 2 CPU, 1 0 3 ROM, 1 0 4 RAM, 1 0 5 ハードディスク, 1 0 6 出力部, 1 0 7 入力部, 1 0 8 通信部, 1 0 9 ドライブ, 1 1 0 入出力インタフェース, 1 1 1 リムーバブル記録媒体

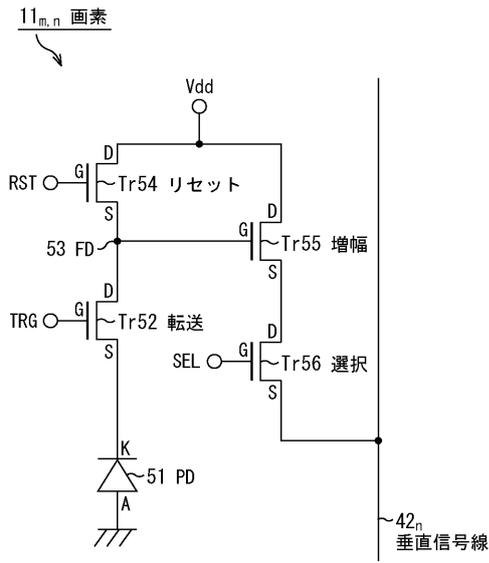
【 図 1 】  
図1



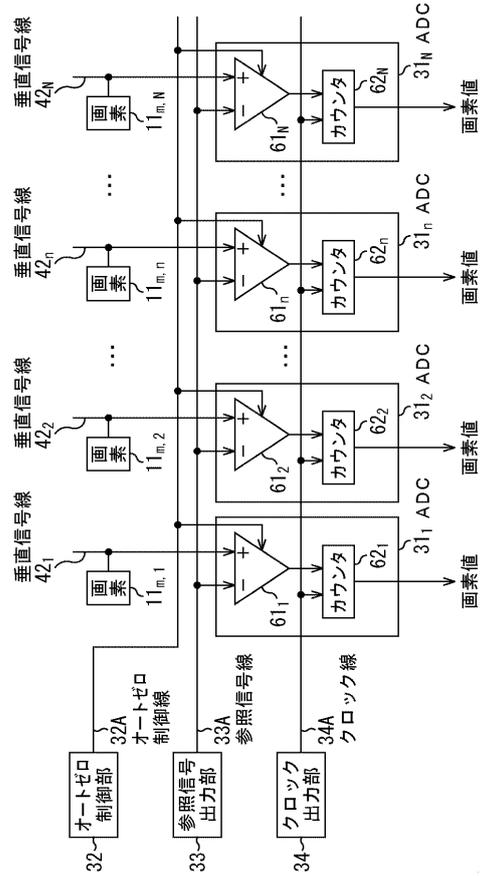
【 図 2 】  
図2



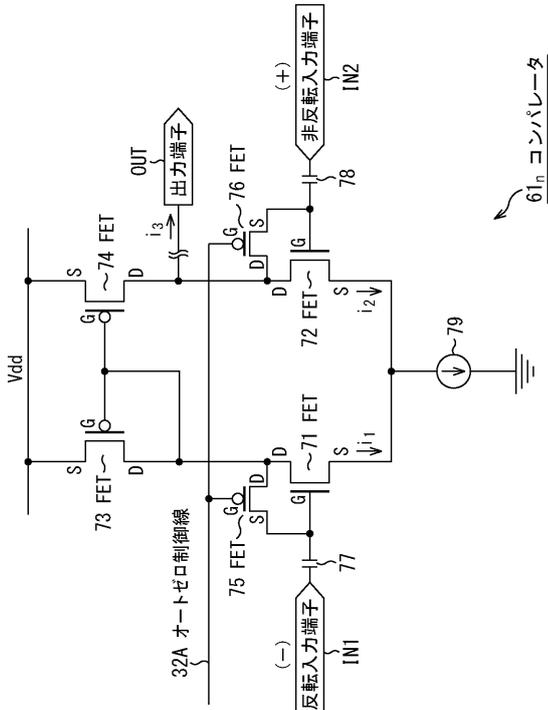
【図3】  
図3



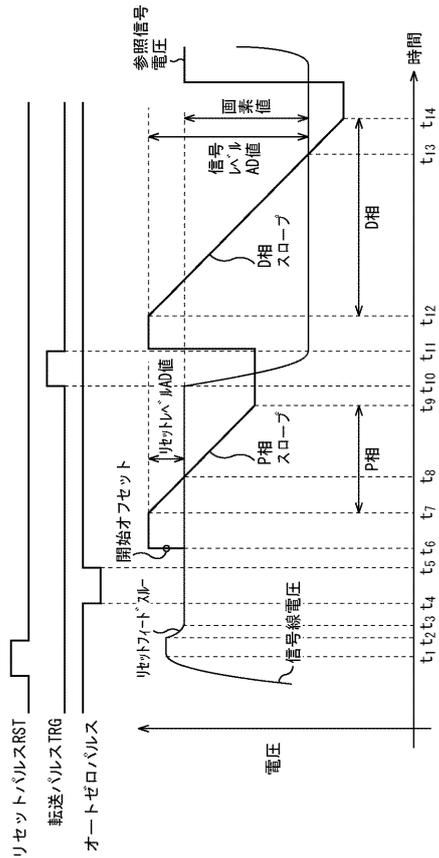
【図4】  
図4



【図5】  
図5

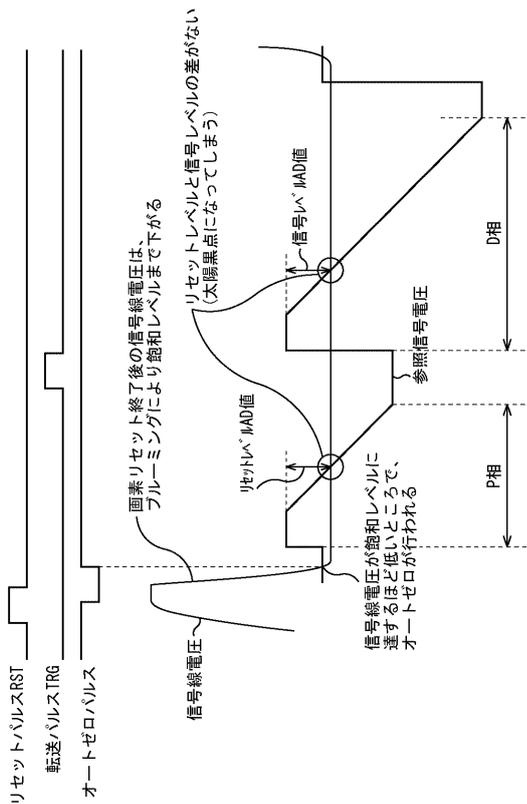


【図6】  
図6



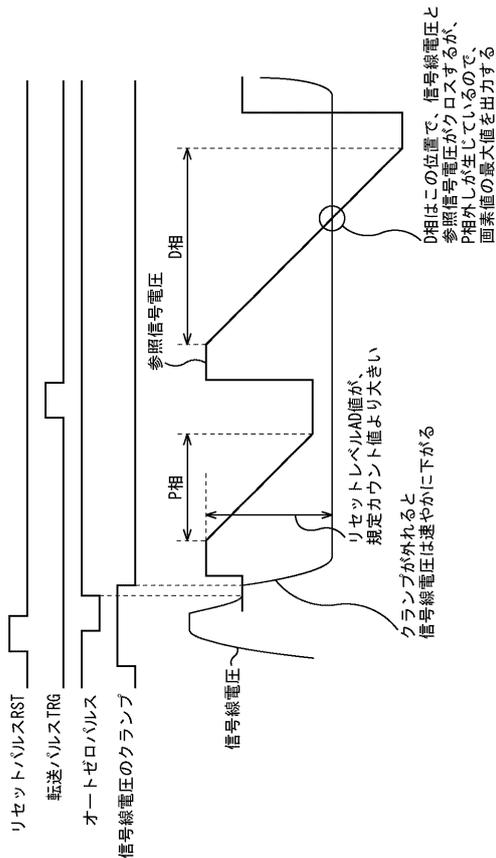
【 図 7 】

図7



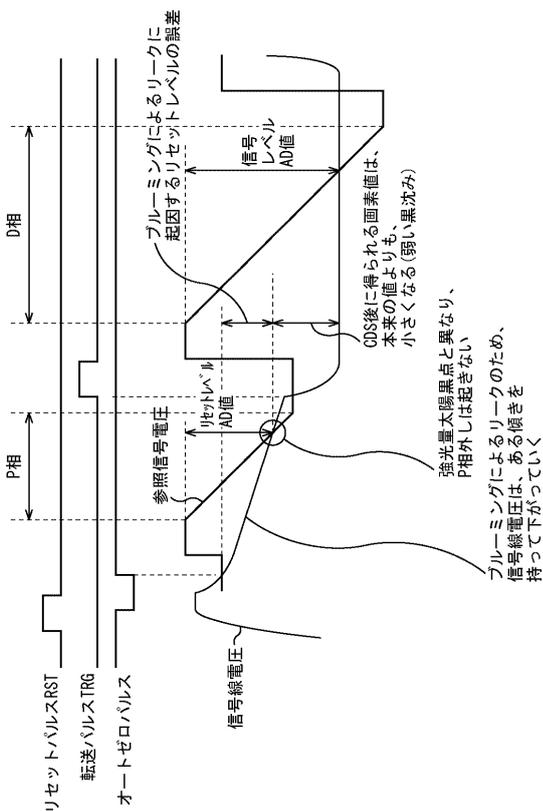
【 図 8 】

図8



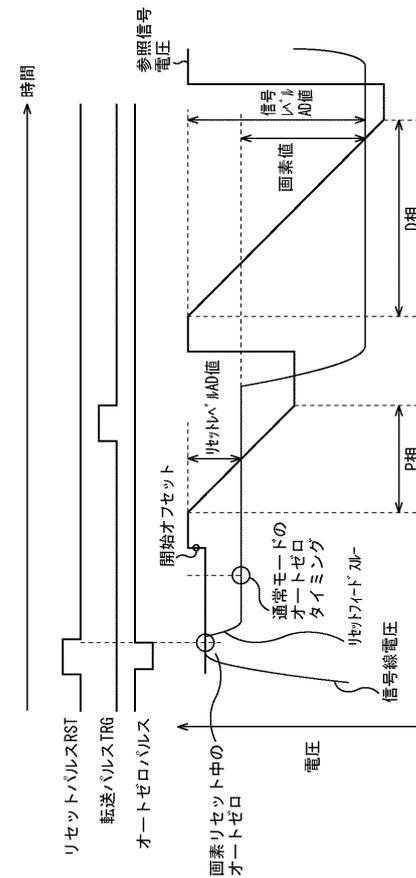
【 図 9 】

図9



【 図 10 】

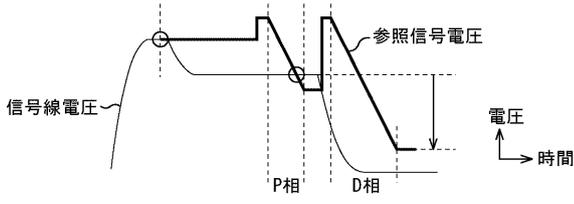
図10



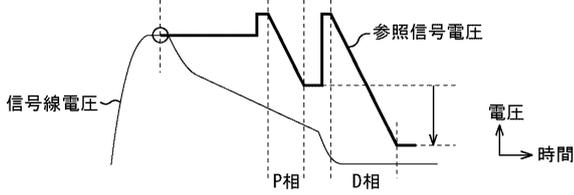
【図11】

図11

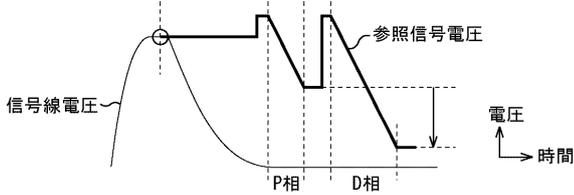
A 飽和光量時



B 弱光量太陽黒点時

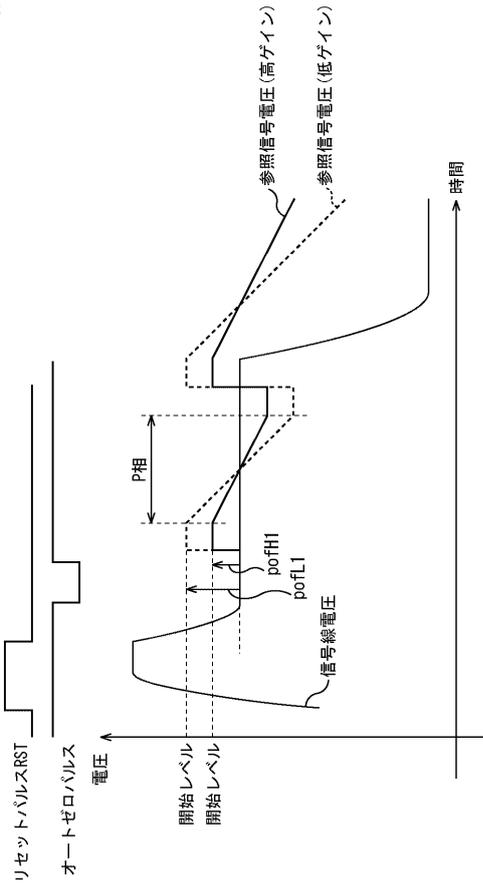


C 大光量太陽黒点時



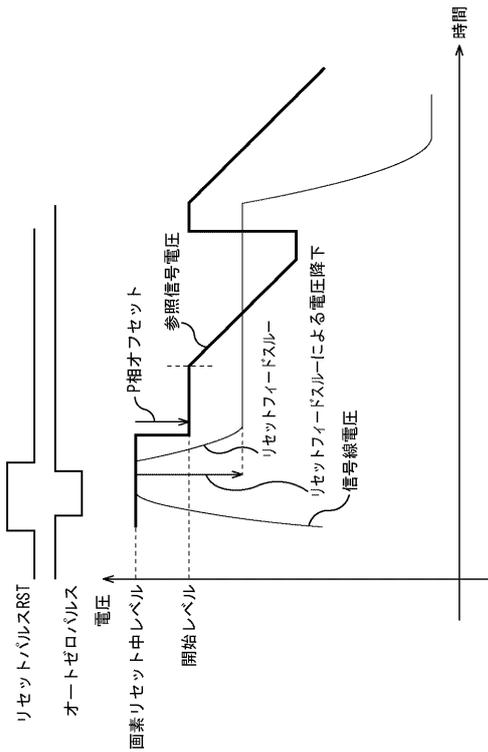
【図13】

図13



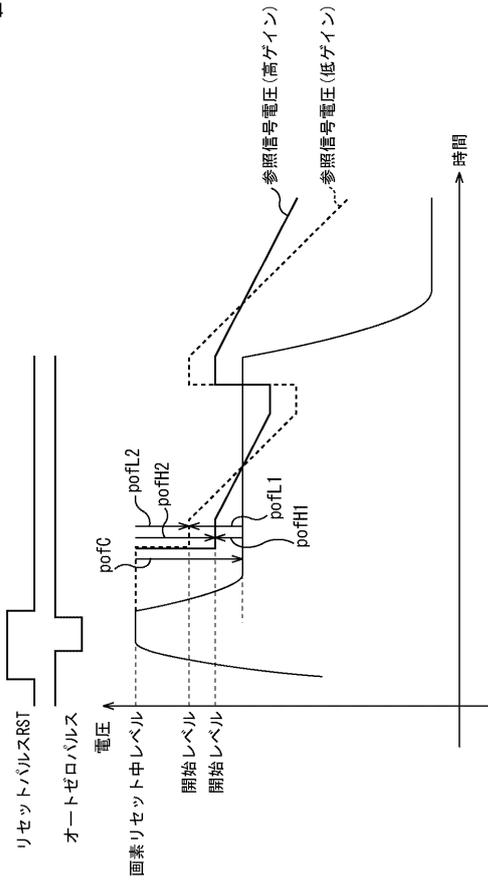
【図12】

図12



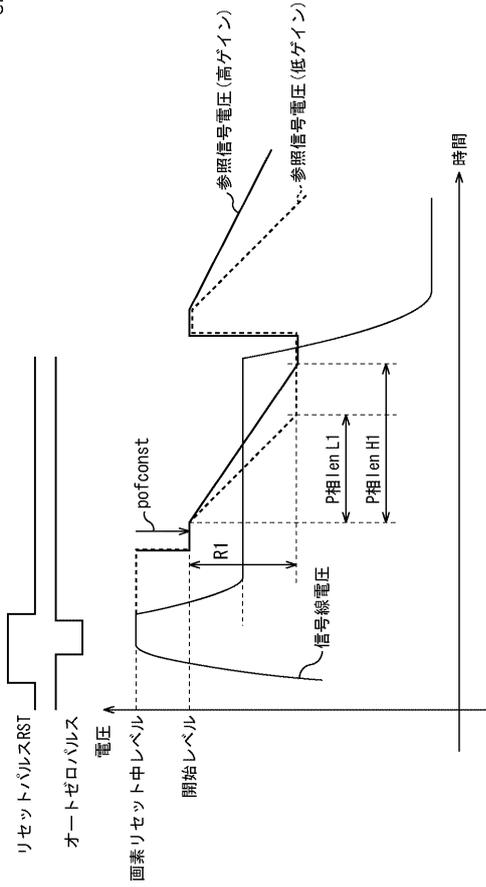
【図14】

図14



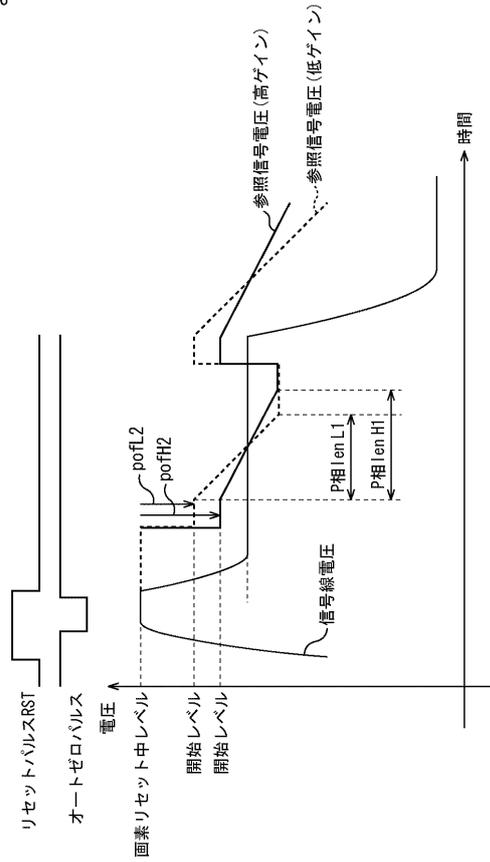
【図 15】

図15



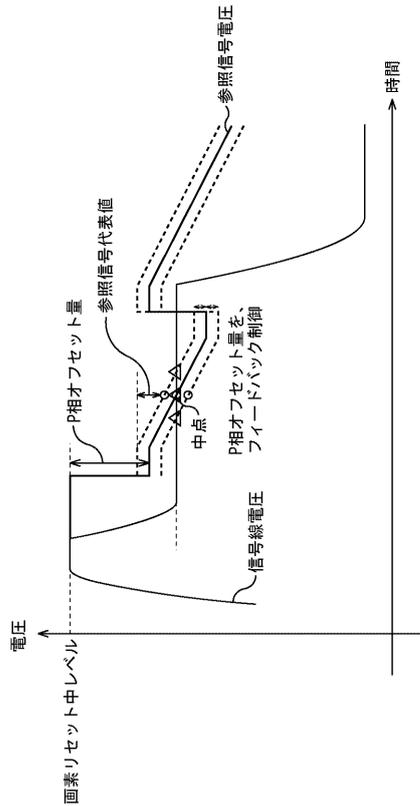
【図 16】

図16



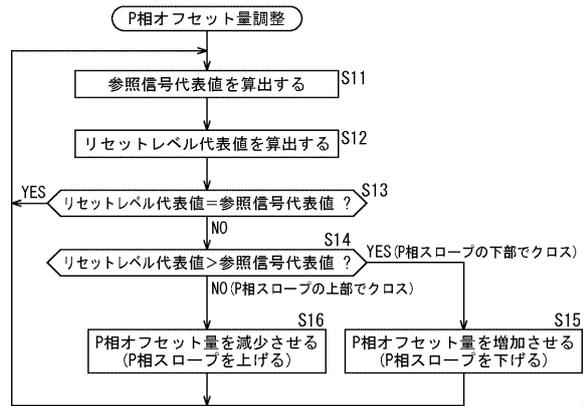
【図 17】

図17



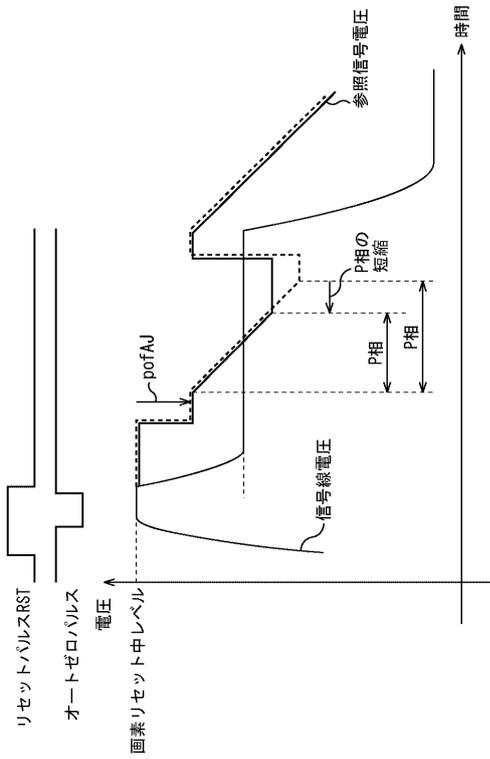
【図 18】

図18



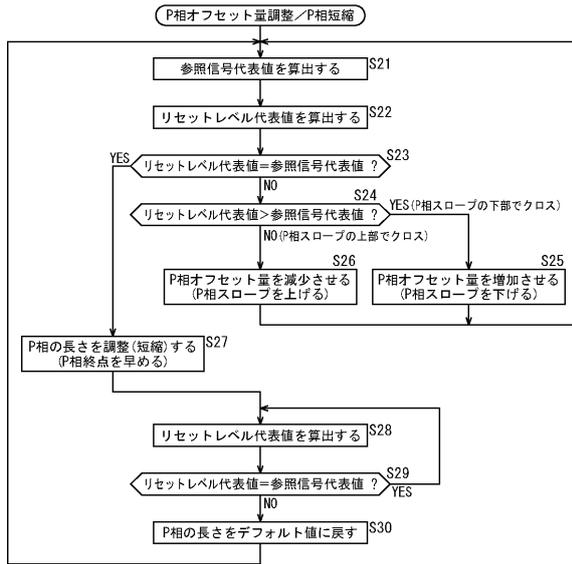
【図19】

図19



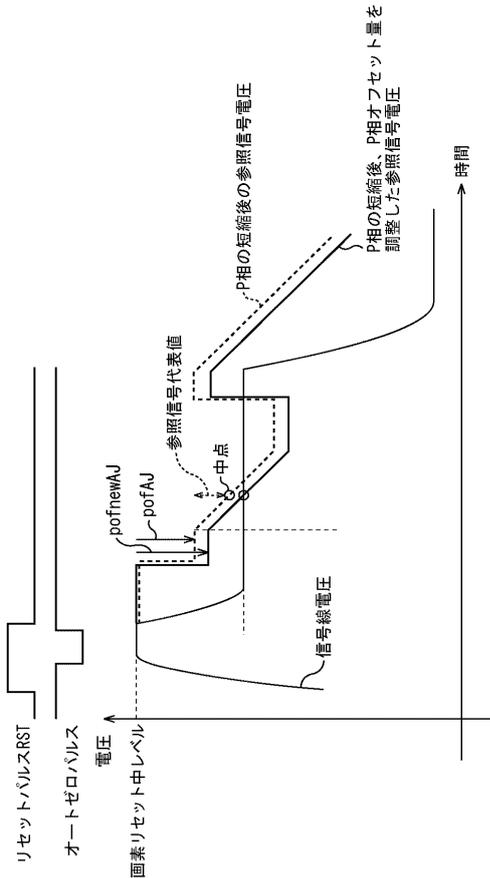
【図20】

図20



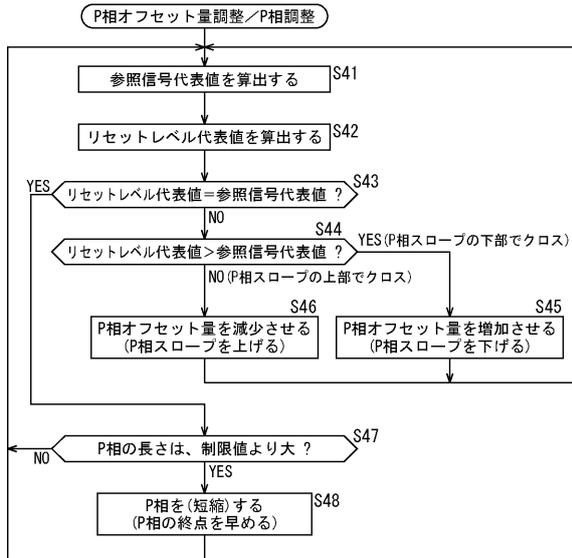
【図21】

図21



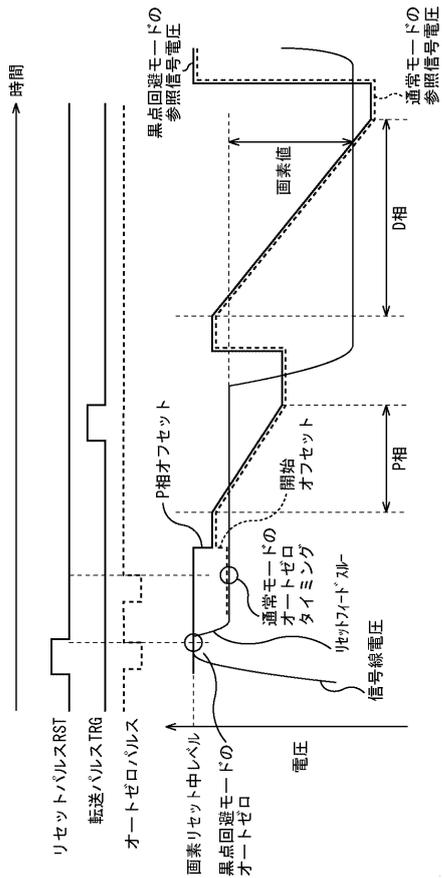
【図22】

図22



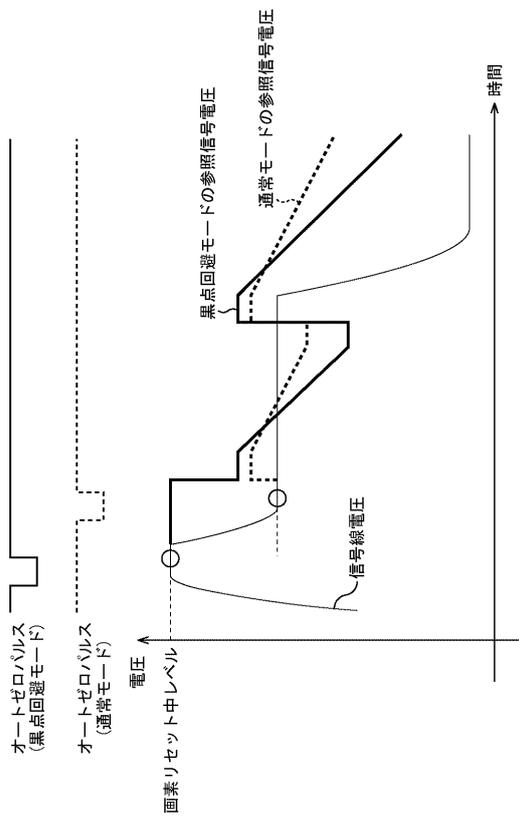
【図 23】

図23



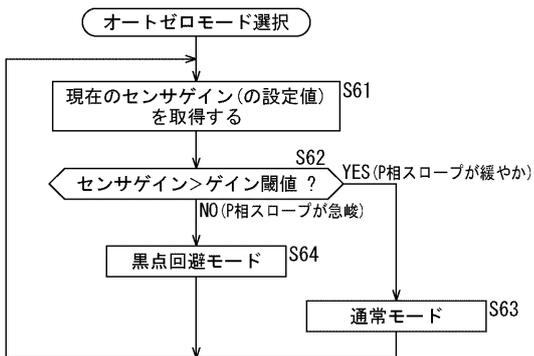
【図 24】

図24



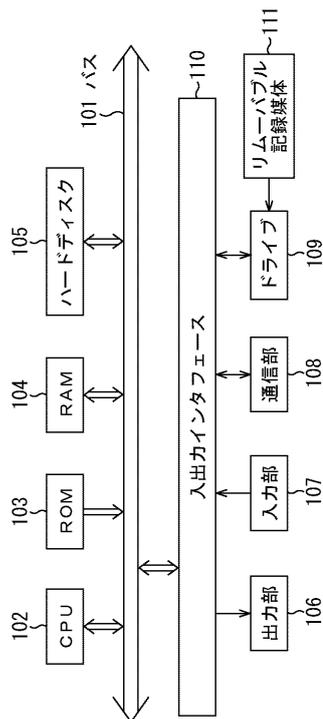
【図 25】

図25



【図 26】

図26



コンピュータ