

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6116817号
(P6116817)

(45) 発行日 平成29年4月19日(2017.4.19)

(24) 登録日 平成29年3月31日(2017.3.31)

(51) Int.Cl.	F I
HO 1 L 21/56 (2006.01)	HO 1 L 21/56 T
HO 3 B 5/32 (2006.01)	HO 3 B 5/32 H
HO 1 L 23/50 (2006.01)	HO 1 L 23/50 U
	HO 1 L 23/50 G

請求項の数 8 (全 33 頁)

(21) 出願番号	特願2012-104074 (P2012-104074)	(73) 特許権者	308033711
(22) 出願日	平成24年4月27日(2012.4.27)		ラピスセミコンダクタ株式会社
(65) 公開番号	特開2013-232544 (P2013-232544A)		神奈川県横浜市港北区新横浜二丁目4番地
(43) 公開日	平成25年11月14日(2013.11.14)		8
審査請求日	平成27年4月10日(2015.4.10)	(74) 代理人	100079049
			弁理士 中島 淳
		(74) 代理人	100084995
			弁理士 加藤 和詳
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	武政 憲吾
			宮崎県宮崎郡清武町大字木原727番地
			ラピスセミコンダクタ宮崎株式会社内

最終頁に続く

(54) 【発明の名称】 樹脂封止方法および半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の面に発振子が、前記第1の面とは反対側の第2の面に集積回路が配置され、前記発振子と前記集積回路とがボンディングワイヤで接続されたリードフレームを、前記第1の面が上方を向き、前記第2の面が下方を向き、且つ前記リードフレームの下面に沿って前記発振子および前記集積回路よりも下方に設けられる注入口の近傍に前記発振子が位置するように、金型の内部に配置するステップと、

前記注入口から前記リードフレームの下面に沿って前記金型の内部に樹脂を注入するステップと、

前記金型の内部に注入した前記樹脂を硬化させるステップと、
硬化した前記樹脂を前記金型から離型するステップと、
を有する樹脂封止方法。

【請求項2】

前記リードフレームは、前記発振子と前記集積回路とが配置されたダイパッドと、前記ダイパッドよりも下方に押し下げられたインナーリードとを有し、

前記注入口は、前記金型の前記インナーリードの下面に沿って設けられる請求項1に記載の樹脂封止方法。

【請求項3】

前記集積回路と前記インナーリードとが他のボンディングワイヤで接続されている請求項2に記載の樹脂封止方法。

【請求項 4】

前記リードフレームの下面側に上面側よりも先に充填されるように、前記金型の内部に前記樹脂の注入を行う請求項 1～請求項 3 のいずれか 1 項に記載の樹脂封止方法。

【請求項 5】

第 1 搭載面に発振子を、前記第 1 搭載面と同一面側の第 2 搭載面に集積回路を配置したリードフレームを、前記第 1 搭載面および前記第 2 搭載面が下方を向くと共に、前記リードフレームの下面に沿って前記発振子および前記集積回路よりも下方に設けられる注入口の近傍に前記集積回路が位置するように、金型の内部に配置するステップと、

前記注入口から前記リードフレームの下面に沿って前記金型の内部に樹脂を注入するステップと、

前記金型の内部に注入した前記樹脂を硬化させるステップと、

硬化した前記樹脂を前記金型から離型するステップと、

を有する樹脂封止方法。

10

【請求項 6】

前記リードフレームは、前記発振子と前記集積回路とが配置されたダイパッドと、前記ダイパッドよりも下方に押し下げられたインナーリードとを有し、

前記注入口は、前記金型の前記インナーリードの下面に沿って設けられる請求項 5 に記載の樹脂封止方法。

【請求項 7】

リードフレームの第 1 の面に配置された発振子と、前記リードフレームの前記第 1 の面とは反対側の第 2 の面に配置された集積回路とを接続するステップと、

前記リードフレームを、前記第 1 の面が上方を向き、前記第 2 の面が下方を向き、且つ前記リードフレームの下面に沿って前記発振子および前記集積回路よりも下方に設けられる注入口の近傍に前記発振子が位置するように、金型の内部に配置するステップと、

前記注入口から前記リードフレームの下面に沿って前記金型の内部に樹脂を注入するステップと、

前記金型の内部に注入した前記樹脂を硬化させるステップと、

硬化した前記樹脂を前記金型から離型するステップと、

を有する半導体装置の製造方法。

20

【請求項 8】

リードフレームの第 1 搭載面に配置された発振子と前記第 1 搭載面と同一面側の第 2 搭載面に配置された集積回路とを接続するステップと、

前記リードフレームを、前記第 1 搭載面および前記第 2 搭載面が下方を向くと共に、前記リードフレームの下面に沿って前記発振子および前記集積回路よりも下方に設けられる注入口の近傍に前記集積回路が位置するように、金型の内部に配置するステップと、

前記注入口から前記リードフレームの下面に沿って前記金型の内部に樹脂を注入するステップと、

前記金型の内部に注入した前記樹脂を硬化させるステップと、

硬化した前記樹脂を金型から離型するステップと、

を有する半導体装置の製造方法。

30

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、樹脂封止方法および半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、積算電力量を計測する電力メータなどの計測機器において、時間帯別に積算電力量を計測する需要が高まっている。これに伴い、計測機器の内部に、発振子と集積回路を備えた半導体装置を組み込んで、電力と時間を計測できるようにした計測機器がある。

【0003】

50

このような計測機器に使用される発振器として、振動子と振動子を発振させるＩＣチップとを一枚の配線基板の一方の面に平面方向に並べて配設するとともに、配線基板の前記一方の面を樹脂で封止した発振器がある（特許文献１）。

【０００４】

また、配線基板にＩＣを実装し、このＩＣに重ねて圧電振動素子を実装した圧電デバイスにおいて、ＩＣの接続パッドと圧電振動素子の外部端子とを半田ボールで接続したものがあ

る（特許文献２）

【０００５】

更に、リードフレームの一方の面に圧電振動子を、他方の面に圧電振動子を駆動する発振回路を備えた集積回路が実装された圧電発振器がある（特許文献３）。

10

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】特開２００９－２１３０６１号公報

【特許文献３】特開２００８－２１９３４８号公報

【特許文献３】特開２００７－２３４９９４号公報

【発明の概要】

【発明が解決しようとする課題】

【０００７】

特許文献１～３の発振器や圧電デバイス、圧電発振器は、振動素子と発信回路とを一体化したものであるが、これらの発振器や圧電デバイス、圧電発振器においては、計時を行うマイクロコントローラと発振器とで部品点数は２点となり、これらの部品の間の調整が必要となる。

20

【０００８】

また、特許文献１の発振器においては、振動子とＩＣチップとを一枚の配線基板の一方の面に平面方向に並べて配設しているから、実装面積が大きくなりがちであるという問題がある。

【０００９】

一方、特許文献２および３の発明では、リードフレームの片面に集積回路と発振子とを並べて搭載する場合と比べて、半導体装置を小型化することができるが、集積回路と発振子とを電氣的に接続するためには、配線をリードフレームの裏側へ引き回す必要があり、配線抵抗が高くなる虞がある。

30

【００１０】

上記問題を解決するための手段として、発振子をリードフレームの一方の面に、発振子から供給されるクロックを用いて処理を行う回路が形成されたＬＳＩ等の集積回路をリードフレームの他方の面に配置し、これを樹脂で一体的に封止したデバイスが考えられる。

【００１１】

しかしながら、前記デバイスを製造するに当っては、新たにパッケージに配置される発振子が樹脂の流れに与える影響を考慮して樹脂封止を行う必要がある。さもないと、樹脂に含まれる空気をうまく排出できず、デバイスの内部に空洞等が生じる可能性がある。

40

【００１２】

また、発振子が集積回路よりも背が高い場合には、リードフレームを金型の高さ方向に沿った中心に配置することが困難となるため、注入された樹脂からのリードフレームへの圧力が、リードフレームの一方の面と他方の面とで均一にならない可能性がある。この場合において、もし、リードフレームを金型の高さ方向に沿った中心に配置しようとする、金型のキャビティの高さ方向の寸法を発振子に合わせる必要があるから、リードフレームを金型の高さ方向に沿った中心に配置しない場合と比較して半導体装置の封止樹脂の厚さが大きくなるという問題がある。

【００１３】

本発明は、上記の事実を考慮し、発振子と集積回路とを配置したリードフレームを、樹

50

脂中に空洞を発生させることなく樹脂封止でき、また、樹脂封止中にリードフレームが上下方向に変位するのを効果的に防止できる樹脂封止方法及び半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0014】

請求項1に記載の発明は、樹脂封止方法に関し、第1の面に発振子が、前記第1の面とは反対側の第2の面に集積回路が配置され、前記発振子と前記集積回路とがボンディングワイヤで接続されたリードフレームを、前記第1の面が上方を向き、前記第2の面が下方を向き、且つ前記リードフレームの下面に沿って前記発振子および前記集積回路よりも下方に設けられる注入口の近傍に前記発振子が位置するように、金型の内部に配置するステップと、前記注入口から前記リードフレームの下面に沿って前記金型の内部に樹脂を注入するステップと、前記金型の内部に注入した前記樹脂を硬化させるステップと、硬化した前記樹脂を前記金型から離型するステップと、を有することを特徴とする。

10

【発明の効果】

【0015】

本発明によれば、発振子と集積回路とを配置したリードフレームを、樹脂中に空洞を発生させることなく樹脂封止でき、また、樹脂封止中にリードフレームが上下方向に変位するのを効果的に防止できる樹脂封止方法及び半導体装置の製造方法が提供される。

【図面の簡単な説明】

【0016】

20

【図1】第1実施形態に係る半導体装置を備えた積算電力量計の斜視図である。

【図2】第1実施形態に係る半導体装置を裏面から見た一部破断図である。

【図3】図2の3-3線断面図である。

【図4】第1実施形態に係る発振子を示す分解斜視図である。

【図5】第1実施形態に係る半導体装置のLSIを説明するためのブロック図である。

【図6】(a)~(e)は、第1実施形態に係る半導体装置を製造する製造方法において発振子とLSIとをリードフレーム上に配置してワイヤボンディングする手順を示す説明図である。

【図7】(a)~(d)は、第1実施形態に係る半導体装置を製造する製造方法においてリードフレームと発振子とLSIとを樹脂で封止する手順を示す説明図である。

30

【図8】第1実施形態に係る半導体装置の変形例を示す一部破断図である。

【図9】第1実施形態に係る第1周波数補正処理の流れを示すフローチャートである。

【図10】第1実施形態に係る第2周波数補正処理の流れを示すフローチャートである。

【図11】第1実施形態に係る半導体装置における温度と周波数偏差との関係を示す図である。

【図12】第2実施形態に係る半導体装置のLSIを説明するためのブロック図である。

【図13】(a)は、第2実施形態に係る半導体装置の発振子のクロック値の一例を示す図であり、(b)は、第2実施形態に係る半導体装置の基準信号発振子のクロック値の一例を示す図である。

【図14】第2実施形態に係る第1周波数補正処理の流れを示すフローチャートである。

40

【図15】第2実施形態に係る周波数誤差導出処理の流れを示すフローチャートである。

【図16】第2実施形態に係る周波数誤差導出処理におけるタイミングチャートであり、(a)は、カウント開始時を示す図であり、(b)は、カウント停止時を示す図である。

【図17】第2実施形態に係る第2周波数補正処理の流れを示すフローチャートである。

【図18】第2実施形態に係る半導体装置のLSIの別例を説明するためのブロック図である。

【図19】第2実施形態に係る半導体装置のLSIの別例を説明するためのブロック図である。

【図20】第3実施形態に係る半導体装置を裏面から見た一部破断図である。

【図21】図20の21-21線断面図である。

50

【図 2 2】第 4 実施形態に係る半導体装置を裏面から見た一部破断図である。

【図 2 3】第 4 実施形態に係る半導体装置のリードフレームを説明するための説明図である。

【図 2 4】第 5 実施形態に係る半導体装置を裏面から見た一部破断図である。

【図 2 5】図 2 4 の 1 4 - 1 4 線断面図である。

【図 2 6】(a) ~ (e) は、第 5 実施形態の半導体装置を製造する製造方法において発振子と L S I とをリードフレーム上に配置してワイヤボンディングする手順を示す説明図である。

【図 2 7】(a) ~ (d) は、第 5 実施形態に係る半導体装置を製造する製造方法においてリードフレームと発振子と L S I とを樹脂で封止する手順を示す説明図である。

10

【図 2 8】第 6 実施形態に係る半導体装置を裏面から見た一部破断図である。

【図 2 9】図 2 8 の 1 8 - 1 8 線断面図である。

【図 3 0】従来の計時機能が内蔵された半導体装置と発振子とが接続された状態の一例を示すブロック図である。

【図 3 1】従来の計時機能が内蔵された半導体装置と発振子とが接続された状態の一例を示すブロック図である。

【図 3 2】従来のパッケージ化された一般的な半導体装置を示す概略断面図である。

【発明を実施するための形態】

【 0 0 1 7 】

(第 1 実施形態)

20

以下、本発明に係る半導体装置について添付図面を用いて詳細に説明する。

【 0 0 1 8 】

< 構成 >

【 0 0 1 9 】

図 1 に示すように、実施形態 1 の半導体装置を備える積算電力量計 1 0 は、住宅などの外壁 1 0 0 に固定された固定板 1 0 2 の上面に取付けられており、主として、本体部 1 2 と、本体部 1 2 を覆う透明のカバー 1 4 と、本体部 1 2 の下部に設けられた接続部 1 6 とで構成されている。

【 0 0 2 0 】

接続部 1 6 の下方からは、電源側配線 1 8 と負荷側配線 2 0 とが接続されており、積算電力量計 1 0 へ電流を供給している。本体部 1 2 は、平面視にて矩形状の箱体であり、本体部 1 2 の内部には、後述する半導体装置 2 4、及び半導体装置 2 4 から出力された信号に応じて積算電力量を計測する計測手段としての電力量計測回路 2 2 が基板 (不図示) 上に実装されている。なお、図 1 において、説明の便宜上、電力量計測回路 2 2、及び半導体装置 2 4 の大きさを誇張して描いている。

30

【 0 0 2 1 】

本体部 1 2 の正面には、横長の液晶ディスプレイ 1 5 が設けられている。液晶ディスプレイ 1 5 には、電力量計測回路 2 2 が計測した単位時間当たりの使用電力量や、時間帯別に使用した積算電力量などが表示されている。なお、本実施形態に係る積算電力量計 1 0 は、計測手段として電力量計測回路 2 2 を用いた電子式の電力量計であるが、これに限らず、例えば、円盤を回転させて電力量を計測する誘導型の電力量計でもよい。

40

【 0 0 2 2 】

次に、本実施形態に係る半導体装置 2 4 の詳細な構成を説明する。なお、以下の説明において、図 2 に示す半導体装置 2 4 の平面視における左右方向を矢印 X 方向とし、上下方向を矢印 Y 方向とし、図 3 に示す半導体装置 2 4 の断面図における高さ方向を Z 方向として説明する。図 2、及び図 3 に示すように、半導体装置 2 4 の外形形状は、平面視にて矩形状であり、骨格となるリードフレーム 2 6 と、リードフレーム 2 6 の表面 (第 1 の面) に搭載された発振子 2 8 と、リードフレーム 2 6 の裏面 (第 2 の面) に搭載された集積回路としての L S I 3 0 と、封止材となるモールド樹脂 3 2 と、を含んで構成されている。

【 0 0 2 3 】

50

リードフレーム 26 は、銅 (Cu) や鉄 (Fe) とニッケル (Ni) の合金などの金属からなる平板をプレス機で打ち抜いて形成された板材であり、中央部に設けられた搭載部としてのダイパッド 26 A と、ダイパッド 26 A から対角線上に外側へ延びる吊りリード 26 B と、隣り合う吊りリード 26 B の間に設けられた複数のリード (端子) 38 とを含んで構成されている。

【0024】

リード 38 は、ダイパッド 26 A の中央部へ向かって延びる細長の部材であり、ダイパッド 26 A の周囲に所定の間隔で複数形成されている。本実施形態では、隣り合う吊りリード 26 B の間に 16 本のリード 38 が形成されている。また、リード 38 は、ダイパッド 26 A 側に位置するインナーリード 38 A と、半導体装置 24 の外周端部側に位置する
10
アウターリード 38 B と、で構成されており、インナーリード 38 A は、ダイパッド 26 A より下方となるように、プレス機で押し下げられ、ダイパッド 26 A と平行に延びている (図 3 参照)。また、ダイパッド 26 A に最も近いインナーリード 38 A の先端部は、めっき膜 40 で被覆されている。本実施形態では一例として、めっき膜 40 を銀 (Ag) で形成しているが、これに限らず、例えば、金 (Au) などの金属でめっき膜を形成してもよい。

【0025】

アウターリード 38 B は、モールド樹脂 32 から露出して下方へ屈曲され、先端部がインナーリード 38 A と平行になっている。すなわち、ガルウィングリードとなっている。また、アウターリード 38 B は、半田めっき膜により被覆されている。半田めっき膜の材
20
質としては、錫 (Sn)、錫 (Sn) と鉛 (Pb) の合金、又は錫 (Sn) と銅 (Cu) の合金などが用いられる。

【0026】

リードフレーム 26 の中央部のダイパッド 26 A は、平面視にて矩形状に形成された平板状の部材であり、ダイパッド 26 A の中央部より右側には、ダイパッド 26 A の厚み方向に貫通した 2 つの開口部 26 C が形成されている。開口部 26 C は、横長の矩形状に形成されており、後述する発振子 28 の外部電極 34 と対面するように設けられている (図
4 参照)。

【0027】

2 つの開口部 26 C の間の領域は、左右方向に延びる発振子搭載領域としての発振子搭載用梁 42 となっており、リードフレーム 26 の表面の発振子搭載用梁 42 には、接着剤 (不図示) を介して発振子 28 が搭載されている (図 4 参照)。換言すると、発振子搭載用梁 42 の両脇に開口部 26 C がそれぞれ設けられている。発振子 28 は、上下方向を長手方向とした矩形状の電子部品であり、本実施形態では、一般的な電子機器に搭載される周波数が 32 . 768 kHz の汎用の半導体装置 24 に対して外付け可能な発振子 28 を用いている。
30

【0028】

図 4 に示すように、発振子 28 は、振動片 44 と、振動片 44 を収容するパッケージ本体 46 と、蓋体 48 と、を含んで構成されており、平面視において矩形状をしている。振動片 44 は、人工水晶で形成された音叉型の水晶片の表面に励起電極 44 A を成膜した
40
水晶振動片であり、励起電極 44 A に電流を流すと、圧電効果により振動片 44 が発振する。ここで、振動片 44 としては、音叉型に限らず、AT カットの水晶片を用いてもよい。また、水晶の他に、タンタル酸リチウム (LiTaO₃) やニオブ酸リチウム (LiNbO₃) で形成した振動片を用いてもよい。さらに、シリコンで形成された MEMS 振動片を用いてもよい。

【0029】

パッケージ本体 46 は、上部が開口した箱体であり、長手方向一端側の底部には、振動片 44 が固定される台座 47 が形成されている。この台座 47 に振動片 44 の基部を固定して、振動可能とし、真空状態でパッケージ本体 46 と蓋体 48 とを接合することで、振動片 44 が気密封止される。また、パッケージ本体 46 の下面の両端には、振動片 44 の
50

励起電極 4 4 A と電氣的に接続された端子としての外部電極 3 4 が所定の距離 L 1 を離してそれぞれ形成されている。また、発振子搭載用梁 4 2 の幅 L 2 は、外部電極 3 4 間の距離より狭幅に形成されている。

【 0 0 3 0 】

外部電極 3 4 は、パッケージ本体 4 6 の幅と同じ幅に形成されており、図 2 に示すように、外部電極 3 4 の大きさは、後述する L S I 3 0 に形成された電極パッド 5 0、及び発振子用電極パッド 5 4 より大きくなっている。また、外部電極 3 4 よりダイパッド 2 6 A の開口部 2 6 C の方が大きく形成されている。

【 0 0 3 1 】

図 2 及び図 3 に示すように、リードフレーム 2 6 の裏面には、ダイパッド 2 6 A の中央部に、接着材（不図示）を介して集積回路又は半導体チップとしての L S I 3 0 が搭載されている。L S I 3 0 は、矩形状で薄肉の電子部品であり、L S I 3 0 の右側の端部は、開口部 2 6 C を半分ほど覆っている。このため、平面視にて投影したとき、発振子 2 8 と L S I 3 0 とが重なるように配置されている。また、L S I 3 0 側からリードフレーム 2 6 を見ると、開口部 2 6 C から発振子 2 8 の外部電極 3 4 が露出している。

【 0 0 3 2 】

矩形状をなす L S I 3 0 の各辺に沿った下面の外周端部には、L S I 3 0 の内部の配線と電氣的に接続された複数の電極パッド 5 0 が設けられている。電極パッド 5 0 は、アルミ（A l）や銅（C u）などの金属で形成されており、L S I 3 0 の各辺に 1 6 個ずつ設けられている。なお、電極パッド 5 0 の数は、各辺で同じでもよいし、後述する発振子用電極パッド 5 4 が設けられる辺は少なくするまたは多くするなど、異なるようにしてもよい。また、電極パッド 5 0 はそれぞれ、ボンディングワイヤ 5 2 によりインナーリード 3 8 A と接続されている。なお、本実施形態では、電極パッド 5 0 の数は、リード 3 8 の数と一致するように L S I 3 0 の各辺に 1 6 個ずつ設けられていたが、これに限らず、リード 3 8 の数より多く設けて他の用途に使用してもよい。

【 0 0 3 3 】

L S I 3 0 の発振子 2 8 側の外周端部には、電極パッド 5 0 とは別に発振子用電極パッド 5 4 が設けられている。発振子用電極パッド 5 4 は、L S I 3 0 の上下方向の中央部に 2 個設けられており、電極パッド 5 0 の間に位置している。すなわち、中央部に発振子用電極パッド 5 4 配置領域（第 1 の領域）が形成され、この中央部から発振子用電極パッド 5 4 が設けられた辺の終端までの領域にそれぞれと、残りの三辺に電極パッド 5 0 配置領域（第 2 の領域）が形成されている。また、発振子電極パッド 5 4 は、開口部 2 6 C を通じて、発振子 2 8 の外部電極 3 4 とボンディングワイヤ 5 2 で接続されている。なお、ボンディングワイヤは、金（A u）、銅（C u）等の金属からなる線状の導電部材である。

【 0 0 3 4 】

L S I 3 0 の上下方向の中央部に設けられた 2 つの発振子用電極パッド 5 4 は、同じ辺に設けられた電極パッド 5 0 から離して設けられている。換言すると、発振子用電極パッド 5 4 と、発振子用電極パッド 5 4 と隣接する電極パッド 5 0 との間の距離は、電極パッド 5 0 間の距離よりも長くなっている。

【 0 0 3 5 】

なお、発振子用電極パッド 5 4 と隣接する電極パッド 5 0 の間の距離を電極パッド 5 0 間の距離と等しくしておき、発振子用電極パッド 5 4 と隣接する電極パッド 5 0 をワイヤボンディングしないことで、ワイヤボンディングされた電極パッド 5 0 と発振子用電極パッド 5 4 との間の距離を、ワイヤボンディングされた電極パッド 5 0 間の距離よりも長くするようにしてもよい。換言すると、L S I 3 0 の電極パッド 5 0 上においては、電極パッド 5 0 とインナーリード 3 8 A とを接続するボンディングワイヤ 5 2 間の距離よりも、発振子電極パッド 5 4 と外部電極 3 4 とを接続するボンディングワイヤ 5 2 と電極パッド 5 0 とインナーリード 3 8 A とを接続するボンディングワイヤ 5 2 との距離のほうが長くなっている。

【 0 0 3 6 】

ここで、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ52と、電極パッド50とインナーリード38Aとを接続しているボンディングワイヤ52は、立体交差しており、図3に示すように、電極パッド50とインナーリード38Aとを接続しているボンディングワイヤ52は、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ52を跨ぐようにして形成されている。すなわち、ボンディングワイヤ52の短絡を防止するために、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ52の頂点は、電極パッド50とインナーリード38Aとを接続しているボンディングワイヤ52の頂点より低くなるように形成されている。

【0037】

なお、全ての電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52の頂点の高さよりも、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52の頂点の高さのほうが低くなるようにしても良いし、発振子用電極パッド54と外部電極34との間にある電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52の頂点の高さよりも低くするようにしてもよい。

【0038】

また、LSI30の中心と直方体形状の発振子28の中心CPとがX軸上で略一致するように平行に配置されている。すなわち、発振子28の中心CPのX軸からのY軸方向へのずれ幅は、中央部のY軸方向の幅よりも小さい。そのような配置状態において、LSI30の任意の一辺の中央付近に設けられた発振子用電極パッド54と、発振子28の長手方向の両端に離して配置した外部電極34とをボンディングワイヤ52で接続している。それと共に、発振子用電極パッド54を挟むように並べて配置された電極パッド50と、電極パッド50とY軸方向に平行に並んでいるインナーリード38Aとをボンディングワイヤ52で接続している。

【0039】

さらに、発振子用電極パッド54が電極パッド50から離して設けられているため、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52は、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52の発振子28より低くなった部分を通過することとなる。すなわち、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52の頂点付近を通過して交差することを回避でき効率的に立体交差させることができる。さらに、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52の頂点の高さを低く抑えることができるため、パッケージの高さを低くすることも可能である。

【0040】

また、発振子28の外部電極34におけるボンディングワイヤ52の接続位置は、X軸方向においては、発振子28の中心位置よりインナーリード38A側にずれている。このように接続することで、ボンディングワイヤ52がLSI30の端部に接触することを低減することができる。一方X軸方向においては、外部電極34の中心より発振子28の中心方向にずれている。このように接続することで、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52との交差回数を減らすことが可能である。

【0041】

発振子28、LSI30、及びリードフレーム26は、モールド樹脂32により封止されており、半導体装置24の外形が形成されている。モールド樹脂32は、内部に空隙を設けないように充填されており、モールド樹脂32の高さは、インナーリード38の高さの2倍以上の高さとなっている。換言すると、モールド樹脂32の発振子28搭載側の表面からインナーリード38の中心までの距離H1は、モールド樹脂32のLSI30搭載側の表面からインナーリード38の中心までの距離H2よりも長い。また、モールド樹脂32のLSI30搭載側の表面からダイパッド26の中心までの距離H3は、モールド樹脂32のLSI30搭載側の表面からインナーリード38までの距離H2よりも長い。なお、本実施形態では、モールド樹脂32として、シリカ系の充填材を含有した熱硬化性のエポキシ樹脂を用いているが、これに限らず、例えば、熱可塑性の樹脂を用いてもよい。

10

20

30

40

50

【 0 0 4 2 】

次に、LSI 30の内部の構成について説明する。図5に示すように、LSI 30には、発振回路51、分周回路53、計時回路56、温度センサ58、制御部60、及びレジスタ部70が内蔵されている。発振回路51は、発振子28と接続されており、発振子28を発振させる。分周回路53は、発振子28から出力された信号（本実施形態では、32.768kHzの周波数）を分周して、所定のクロック（例えば1Hz）にする。計時回路56は、分周回路53により分周された信号に基づいて時間を計測し、制御部60へ時間を伝達する。温度センサ58は、LSI 30の温度を測定し、制御部60へ伝達する。なお、LSI 30の近傍に同一リードフレームに配置させて、電気的にもLSI 30と接続されている発振子28の温度はLSI 30の温度と同一視することが可能である。すなわち、温度センサ58は、LSI 30の周辺に配置された発振子28の温度を精度良く測定することが可能である。制御部60は、計時回路56が計測した時間に基づいて、電力量計測回路22が計測した単位時間当たりの積算電力量などを液晶ディスプレイ15へ表示させる（図1参照）。レジスタ部70は、発振子28の発振周波数を補正する際に使用される各種データを格納するための複数のレジスタから構成される。なお、当該複数のレジスタについては後述する発振周波数の補正の説明において詳細に説明する。また、LSI 30には、この他にも演算を行う演算回路や、内部電源が内蔵されている。

10

【 0 0 4 3 】

< 製造手順 >

以下、半導体装置24の製造手順について説明する。

20

まず、図6(a)に示すように、リードフレーム26を、リード38が下方に位置するように、ボンディング装置1の載置台2に載置する。なお、載置台2には、発振子28が第1の面に固定された状態でリードフレーム26を上下反転したときに発振子28を収容するための凹陷部3が形成されている。又、発振子28は、外部電極34を下方に向けた状態でテープ上のパッケージ29に封入されて搬送されてくる。なお、リードフレーム26には、予めプレス加工等によって開口部26Cを形成しておく。

【 0 0 4 4 】

次に、図6(b)に示すように、パッケージ29を開封し、ピッカー4で発振子28を取り出し、ダイパッド26Aの第1の面、即ち図6(b)における上方の面に、発振子28の外部端子34が開口部26Cに重なるように発振子28を配置し、接着剤でダイパッド26Aに固定する。なお、発振子28が、外部電極34を上方に向けた状態でパッケージ29に封入されているときは、ピッカー4として回転機構付きのものを使い、ピッカー4で発振子28を取り出した後、回転機構で発振子28を上下反転させ、外部端子34を下方に向けてからダイパッド26Aの第1の面に載置するのが好ましい。

30

【 0 0 4 5 】

発振子28をダイパッド26Aの第1の面に固定したら、図6(c)に示すように、リードフレーム26を上下反転させて載置台2に載置する。これにより、リードフレームは、第1の面が下方を向いた状態で載置台2に載置される。このとき、発振子28は、載置台2の凹陷部3に収容される。

【 0 0 4 6 】

リードフレーム26を上下反転させて載置台2に載置したら、図6(d)に示すように、ダイパッド26Aの第1の面とは反対側の第2の面における開口部26Cに隣接する部分にLSI 30を固定する。なお、図6(d)において第2の面は、ダイパッド26Aの上方の面である。

40

【 0 0 4 7 】

最後に、図6(e)に示すように、LSI 30の電極パッド50とリード38とをボンディングワイヤ52で接続すると共に、LSI 30の発振子用電極パッド54と発振子28の外部電極34とをボンディングワイヤ52で接続して半導体装置24とする。その際に、LSI 30の発振子用電極パッド54と発振子28の外部電極34とを接続するボンディングワイヤ52の頂点の高さが、LSI 30の電極パッド50とリード38とを接続

50

するボンディングワイヤ52の頂点の高さよりも低くなるように接続する。また、先にLSI30の発振子用電極パッド54と発振子28の外部電極34とをボンディングワイヤで接続した後に、そのボンディングワイヤ52の上を飛び越えるように、LSI30の電極パッド50とリード38とをボンディングワイヤ52で接続する。また、LSI30の発振子用電極パッド54と発振子28の外部電極34とを接続するボンディングワイヤ52と、電極パッド50とリード38とを接続するボンディングワイヤ52とが立体交差するように接続を行う。その際に、LSI30の発振子用電極パッド54と発振子28の外部電極34とを接続するボンディングワイヤ52の頂点からずれた位置で、LSI30の電極パッド50とリード38とを接続するボンディングワイヤ52が交差するように接続を行う。

10

【0048】

図6(a)~図6(e)に示す手順で発振子28とLSI30とをリードフレーム26(ダイパッド26A)に固定し、LSI30と発振子28との接続を行うことにより、LSI30をダイパッド26Aにおいて発振子28が固定される第1の面とは反対側の第2の面に固定しているにもかかわらず、LSI30と発振子28との接続も、LSI30とリードフレームのリード38との接続と同様にダイパッド26Aの第2の面から行うことができ、能率的である。また、発振子28とLSI30とは、リードフレーム26を介さずにボンディングワイヤ32で直接に接続されるので、発振子28とLSI30とをリードフレーム26を介して接続する場合や、ボンディングワイヤをリードフレーム26の裏側に引き回して接続する場合と比較して配線抵抗を低減できる。

20

【0049】

次に、半導体装置24をモールド樹脂32で封止する手順について説明する。

先ず、図7(a)に示すように、半導体装置24を、リードフレーム26(ダイパッド26A)の第1の面、即ち発振子28が固定された側の面が上面となり、リードフレーム26(ダイパッド26A)の第2の面、即ちLSI30が固定された側の面が下面となるように金型5のキャビティ6内部に固定する。ここで、発振子28はLSI30よりも厚みが厚いため、半導体装置24は、リードフレーム26(ダイパッド26A)が金型5におけるキャビティ6の高さ方向の中心よりも下方に位置するようにキャビティ6内部に配置される。又、半導体装置24がキャビティ6内部に固定された状態でアウターリード38Bが金型5の外側に突出するようにする。

30

【0050】

半導体装置24がキャビティ6内部に固定されたら、図7(b)において矢印aで示すように、リードフレーム26の下面に沿って設けられた注入口7からモールド樹脂32を注入する。ここで、前述のように、リードフレーム26(ダイパッド26A)は、金型5におけるキャビティ6の高さ方向の中心よりも下方に位置するように固定されているから、はじめ、モールド樹脂32は、リードフレーム26(ダイパッド26A)に沿って注入される。ここで、注入されたモールド樹脂32は、より広い空間があるほうに流れ込もうとする特性があるので、例えばリードフレーム26の後端とダイパッド26Aとの隙間などからリードフレーム26の上方に流れ込もうとするが、発振子28によって進路を遮られるから、図7(c)において矢印bで示すように、リードフレーム26の下方に回り込むように流れる。

40

【0051】

その後、図7(d)において矢印cで示すように、モールド樹脂32は、リードフレーム26の上面側にも流れ込む。そして、リードフレーム26の下面側がモールド樹脂32で満たされると、リードフレーム26の上面側もモールド樹脂32で満たされる。

【0052】

リードフレーム26の両側がモールド樹脂32で満たされたら、金型5を加熱してモールド樹脂32を硬化させる。

【0053】

半導体装置24においては、リードフレーム26(ダイパッド26A)の上面に発振子

50

28が、下面にLSI30が固定されているから、半導体装置24をモールド樹脂32で封止する場合には、リードフレーム26が金型5のキャビティ6の高さ方向中心よりも下方に配置する必要がある。このようにリードフレーム26の上側に広い空間がある場合には、モールド樹脂32はリードフレーム26の上側に流れ込もうとする。

【0054】

したがって、注入口7からキャビティ6に注入されたモールド樹脂32による圧力は、リードフレーム26の両面に均等には加わず、リードフレーム26の上面により強く加わると考えられる。

【0055】

しかしながら、発振子28を用いてモールド樹脂32の流路を調整し、モールド樹脂32を先にリードフレーム26の下方に流入させることにより、キャビティ6に注入されたモールド樹脂32によるリードフレーム26の下支えが期待できる。したがって、モールド樹脂32を注入中にキャビティ6内部においてリードフレーム26が上下方向に沿ってずれることが防止される。

【0056】

<作用>

【0057】

次に、本実施形態に係る半導体装置24、及び積算電力量計10の作用について説明する。本実施形態に係る半導体装置24では、発振子28とLSI30とがモールド樹脂32で封止されて一体となっており、LSI30は、発振回路51、分周回路53、及び計時回路56が内蔵されているので、図1に示す積算電力量計10の内部の基板に半導体装置24を実装するだけで、時間を計測できる。すなわち、発振子28や分周回路53などを別々に基板へ実装する必要がない。そのため、発振子28と半導体装置24との接続調整などの手間も不要となる。

【0058】

また、LSI30には、温度センサ58が内蔵されているので、発振子28の周囲の温度を正確に測定できる。これにより、発振子28から出力される信号(周波数)が温度変化によって変動しても、高精度で周波数の補正を行うことができる。そのため高価な高精度発振子を用いることなく、安価な発振子であっても周波数を高精度とすることができる。

【0059】

さらに、図2に示すように、発振子28の外部電極34とLSI30の発振子用電極パッド54とは、ボンディングワイヤ52によって開口部26Cを通じて直接接続されている。このため、リードフレーム26を介さずに最短距離で配線が可能となり、配線抵抗を低減できる。また、外部電極34と発振子用電極パッド54とを接続する2本のボンディングワイヤ52の長さが均一となっているので、ボンディングワイヤ52にかかる張力を等しくでき、ボンディングワイヤ52の破断やたわみによる接触を防止できる。また、リードフレーム26を介さずに配線できるので、ノイズの影響も受けにくいため、発振子28からLSI30へスムーズに信号を伝達できる。また、平行に形成されたボンディングワイヤ52の間には、ノイズが発生し易いが、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ52は、他のボンディングワイヤ52に対して、立体交差しているため、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52と他のボンディングワイヤ52間の干渉を低減することができ、特に他のボンディングワイヤ52から発振子28へのノイズの影響を低減できる。さらに、外部電極34は、発振子用電極パッド54より大きいので、ワイヤボンディングを容易に行うことができる。

【0060】

また、発振子28とLSI30とは、リードフレーム26の表面と裏面に搭載されており、平面視にて投影したときに重なるように配置されているので、発振子28とLSI30とをリードフレーム26の片面に並べて搭載する場合と比べて、半導体装置24の縦横

10

20

30

40

50

のサイズを小さくできる。

【 0 0 6 1 】

また、LSI 30は、ダイパッド26Aの中央部に位置しているため、電極パッド50とインナーリード38とを接続するボンディングワイヤ52の長さを一定にできる。これにより、ワイヤボンディングの作業が容易となり、歩留まりを向上できる。

【 0 0 6 2 】

なお、本実施形態では、全てのインナーリード38AがLSI 30の電極パッド50へ接続されていたが、これに限らず、図6に示す変形例のように、任意のインナーリード38Aをボンディングワイヤ52でダイパッド26Aへ接続させて、アウターリード38Bをアースに接続することで、ダイパッド26Aを接地してもよい。この場合、ダイパッド26Aが帯電するのを抑制できる。また、リードフレームを挟むようにリードフレームの両面に分けてLSI 30と発振子28とを配置しているため、LSI 30から発振子28へのノイズをダイパッド26Aによって遮蔽することができる。

10

【 0 0 6 3 】

また、本変形例では、発振子用電極パッド54の近傍に発振回路51が配置されており、この発振回路51を囲むように、デジタル回路部55が配置されている。デジタル回路部55は、デジタル信号を処理する回路部であり、他の素子と比べてノイズが発生しにくい。このため、LSI 30に内蔵された他の素子（特にアナログ回路部）から発振回路51が受けるノイズの影響を低減できる。なお、デジタル回路部55の一例としては、CPUなどがある。

20

【 0 0 6 4 】

< 発振周波数の補正 >

【 0 0 6 5 】

次に、本実施形態に係る半導体装置24における、発振子28の発振周波数の温度に依存する誤差を補正する周波数補正処理について説明する。

【 0 0 6 6 】

半導体装置24は、例えば出荷時において、半導体装置24内部のLSI 30の温度を常温（ここでは、25℃）とした場合、常温より温度が低い基準温度（以下、「低温」ともいう。）とした場合、及び常温より温度が高い基準温度（以下、「高温」ともいう。）とした場合の各々の状態で温度センサ58により温度を測定する。そして、半導体装置24は、例えば出荷後に、この測定で得られた温度をトリミングデータとして、温度センサ58の製造ばらつきにより発生する測定誤差を考慮して、発振子28の周波数誤差を補正する。

30

【 0 0 6 7 】

上述したレジスタ部70（図5参照）は、温度センサ58により測定された温度を示すデータを格納する温度計測値レジスタ71、周辺温度を低温とした場合に温度センサ58により測定された温度を示すデータを格納する低温レジスタ72、周辺温度を常温とした場合に温度センサ58により測定された温度を示すデータを格納する常温レジスタ73、周辺温度を高温とした場合に温度センサ58により測定された温度を示すデータを格納する高温レジスタ74、及び、これらの温度を示すデータから導出される発振子28の発振周波数の補正値を格納するための周波数補正レジスタ75を有している。なお、各レジスタは制御部60にデータバス76を介して接続されており、制御部60はデータバス76を介して各レジスタに対して読み書きを行う。

40

【 0 0 6 8 】

半導体装置24は、発振子28の周波数誤差を補正するために、半導体装置24の温度を低温とした場合、常温とした場合、及び高温とした場合の各々の状態で温度センサ58により温度を測定し、測定で得られた温度をトリミングデータとしてそれぞれ低温レジスタ72、常温レジスタ73、及び高温レジスタ74に格納する第1周波数補正処理を行う。

【 0 0 6 9 】

50

【 0 0 7 8 】

ステップ S 2 0 1 において、制御部 6 0 は、常温レジスタ 7 3、高温レジスタ 7 4、及び低温レジスタ 7 2 にそれぞれ格納されている計測値を取得する。

【 0 0 7 9 】

ステップ S 2 0 3 において、制御部 6 0 は、ステップ S 2 0 1 において取得した計測値を用いて、発振子 2 8 の発振周波数の補正值（以下、「周波数補正值」ともいう。）を導出する。

【 0 0 8 0 】

図 1 1 は、本実施形態に係る半導体装置における温度と周波数偏差との関係を示す図である。なお、図 1 1 は、実際の温度環境で得られた周波数誤差ではなく、二次関数による計算によって得られる理論値を示している。上記二次関数は、下記（ 1 ）式で表される。なお、下記（ 1 ）式において、 f は周波数偏差、 a は二次温度係数、 T は測定された温度、 T_0 は頂点温度、 b は頂点誤差である。上記二次温度係数 a は、発振子 2 8 の個体差に応じて予め定められた定数であり、制御部 6 0 が有する記憶手段に予め記憶されている。

【 0 0 8 1 】

【 数 1 】

$$f = a \times (T - T_0)^2 + b \quad \dots (1)$$

【 0 0 8 2 】

第 1 実施形態では、周波数偏差 f が未知であるが、既知である二次温度係数 a 、常温レジスタ 7 3 に格納されている常温での計測値、高温レジスタ 7 4 に格納されている高温での計測値、及び低温レジスタ 7 2 に格納されている低温での計測値から、頂点誤差 b を導出することができる。そして、制御部 6 0 は、常温での温度 T_0 において最も周波数偏差が小さくなるようにするために、頂点誤差 b の値を周波数補正值とする。

【 0 0 8 3 】

なお、上記周波数補正值の導出において、例えば - 1 0 での測定環境下において、温度センサ 5 8 による計測値が - 8 であった場合には、+ 2 に対応する補正が必要ということになる。出荷段階における製品は、常温、各レジスタに記憶されている高温及び低温の 3 ポイントの計測値をデータバス 7 6 を介して読み出し、読み出したデータをトリミングデータとして、実際の環境下の温度を導出する。温度センサ 5 8 による計測値が、各レジスタに記憶されていない値であった場合には、近接する二つのレジスタの値を用いて、実際の環境下の温度を導出すればよい。

【 0 0 8 4 】

ステップ S 2 0 5 において、制御部 6 0 は、ステップ S 2 0 3 において導出した周波数補正值を示すデータを、周波数補正レジスタ 7 5 に格納する。そして、半導体装置 2 4 では、分周回路 5 3 が、周波数補正レジスタ 7 5 に格納されている周波数補正值を用いて、発振回路から入力した信号からクロック信号を生成することで、発振子 2 8 の発振周波数の補正が行われる。

【 0 0 8 5 】

このように、第 1 実施形態に係る半導体装置 2 4 によると、出荷時に、半導体装置 2 4 の 3 ポイントの環境温度下での温度センサ 5 8 による計測値をトリミングデータとして準備しておき、当該トリミングデータを元に周波数補正值を導出することにより、半導体装置 2 4 の個体毎の温度センサ 5 8 の製造上のばらつきに依存せずに、高精度な温度情報に基づいた周波数補正值を得ることができる。

【 0 0 8 6 】

従来のパッケージ化された半導体装置において、図 3 2 に示すように、当該半導体装置を駆動させる場合、半導体装置の周辺温度 T_a ()、パッケージ表面温度 T_c () 及びチップ表面温度 T_j () は各々異なってくる。例えば、チップ表面温度 T_j は、パッ

10

20

30

40

50

ケージ熱抵抗（ジャンクション及び雰囲気間）を θ_{ja} 、チップの消費電力（最大または平均）を P とすると、下記の（２）式で表される。

【 0 0 8 7 】

【数 2】

$$T_j = P \times \theta_{ja} + T_a \quad \dots (2)$$

【 0 0 8 8 】

しかしながら、本実施形態に係る半導体装置 24 では、温度センサ 58 と発振子 28 とが一体に封止されていることにより、温度センサ 58 の周辺温度と発振子 28 の周辺温度とが同一となるため高精度に発振子 28 の温度を L S I 30 が有する温度センサ 58 で測定することができ、そのため発振子 28 及び温度センサ 58 間の温度差によって周波数補正の精度が低下することが防止される。

【 0 0 8 9 】

（第 2 実施形態）

【 0 0 9 0 】

次に、本発明の第 2 実施形態に係る半導体装置 24 について説明する。なお、第 1 実施形態と同一の構成については、同一の符号を付し、説明を省略する。

【 0 0 9 1 】

図 12 に示すように、第 2 実施形態に係る半導体装置 24 には、L S I 30 A に対して、発振子 28 の発振周波数の補正の際に基準とするクロック信号（以下、「基準クロック信号」ともいう。）を入力する、基準信号発振子 80 を備えたクロック発生装置が接続されている。また、第 2 実施形態に係る半導体装置 24 の L S I 30 A は、第 1 実施形態に係る半導体装置 24 の L S I 30 の構成に加えて、測定カウンタ 81、基準カウンタ 82、及びクロック信号を発振回路 57 から外部へ出力する出力端子 83 を更に備えている。

【 0 0 9 2 】

図 13 (a) 及び (b) に示すように、基準信号発振子 80 は、発振子 28 よりも発振周波数が高い水晶振動子などの発振子である。なお、第 2 実施形態では、発振子 28 の発振周波数が 32.768 K H z であり、基準信号発振子 80 の発振周波数が 10 M H z である。

【 0 0 9 3 】

測定カウンタ 81 は、発振回路 51 に接続されていて、制御部 60 の制御に基づいて、発振子 28 によるクロック信号（以下、「測定クロック信号」ともいう。）を発振回路 51 から受信して当該クロック信号のクロック数をカウントするカウンタである。基準カウンタ 82 は、基準信号発振子 80 を備えたクロック発生装置に接続されていて、制御部 60 の制御に基づいて、基準信号発振子 80 によるクロック信号を受信して当該クロック信号のクロック数をカウントする。なお、図 13 (a) 及び (b) に示すように、基準カウンタ 82 と測定カウンタ 81 とは、相互に同期しながら略同時に同一時間内にクロック数のカウントを行う。なお、測定カウンタ 81 と基準カウンタ 82 は、動作信号に基づいて相互に同期しながら動作させてもよいし、同期カウンタを用いても良い。

【 0 0 9 4 】

また、第 2 実施形態では、レジスタ部 70 において、温度計測値レジスタ 71 に、温度センサ 58 により測定された温度を示すデータが格納され、低温レジスタ 72 に、周辺温度を常温（25）より低温の基準温度とした場合に温度センサ 58 により測定された温度及びその温度における周波数誤差を示すデータが格納され、常温レジスタ 73 に、周辺温度を常温（25）とした場合に温度センサ 58 により測定された温度及びその温度における周波数誤差を示すデータが格納され、高温レジスタ 74 に、周辺温度を常温（25）より高温の基準温度とした場合に温度センサ 58 により測定された温度及びその温度における周波数誤差を示すデータが格納され、周波数補正レジスタ 75 に、上述した周波数誤差を示すデータから導出される周波数補正值を示すデータが格納される。

10

20

30

40

50

【 0 0 9 5 】

< 発振周波数の補正 >

【 0 0 9 6 】

ユーザは、例えば出荷テスト時に、まず、槽内の温度が常温（ここでは、25）に設定された恒温槽の内部に半導体装置24を配置する。そして、ユーザは、半導体装置24に例えば温度センサ58による温度の計測を開始させるための計測動作信号を入力させることにより、半導体装置24に第1周波数補正処理を実行させる。この際、ユーザは、例えば半導体装置24のリード38に当該計測動作信号を出力する機器を接続することにより、半導体装置24に当該計測動作信号を入力させる。また、当該計測動作信号には、恒温槽に設定された温度が常温、高温、または低温の何れであることを示す情報を含んでいる。

10

【 0 0 9 7 】

図14は、本実施形態に係る半導体装置24における第1周波数補正処理の流れを示すフローチャートである。当該第1周波数補正処理を実行するプログラムは、半導体装置24の出荷時に、上記計測動作信号が入力されたタイミングで実行されるプログラムであり、制御部60が有する記憶手段に予め記憶されている。

【 0 0 9 8 】

ステップS301において、制御部60は、計測動作信号が入力してから所定時間（例えば、数時間）が経過したか否かを判定する。当該所定時間は、半導体装置24の内部温度（LSI30の温度）が、恒温槽の温度と一致するために必要な時間とすると良い。

20

【 0 0 9 9 】

ステップS301において所定時間が経過したと判定された場合、ステップS303において、制御部60は、温度センサ58による計測値を取得する。なお、温度センサ58による計測値は、温度計測値格納レジスタ71に格納される。また、温度センサ58は、試験により測定精度が予め定められた基準値以上であることが確認済みであり、温度センサ58により高精度に温度測定を行えることが保障されている。または温度センサ58による計測値を用いて補正を行うようにしても良い。

【 0 1 0 0 】

ステップS305において、制御部60は、発振子28の発振周波数の誤差を導出する周波数誤差導出処理を行う。図15は、本実施形態に係る周波数誤差導出処理の流れを示すフローチャートである。また、図16は、本実施形態に係る周波数誤差導出処理におけるタイミングチャートであり、(a)は、カウント開始時を示す図であり、(b)は、カウント停止時を示す図である。

30

【 0 1 0 1 】

ステップS401において、制御部60は、測定カウンタ81に対して補正動作信号を出力する。補正動作信号を入力した測定カウンタ81は、ステップS403において、動作を開始し、発振子28によるクロック信号のクロック値のカウントを開始すると共に、基準カウンタ82に対して開始信号を出力する。

【 0 1 0 2 】

開始信号を受信した基準カウンタ83は、ステップS405において、基準信号発振子80によるクロック信号のクロック値のカウントを開始する。すなわち、図16(a)に示すように、補正動作信号がオンになると、測定カウンタ81がカウントを開始すると共に、基準カウンタ82も測定カウンタ81に同期してカウントを開始する。

40

【 0 1 0 3 】

ステップS407において、測定カウンタ81は、測定カウンタのカウント値が予め定められた所定値（本実施形態では、1秒に相当する32.768）以上であるか否かを判定する。ステップS407において所定値以上でない場合は、測定カウンタ81はそのままカウントを継続する。

【 0 1 0 4 】

ステップS407において所定値以上であると判定された場合は、ステップS409に

50

において、測定カウンタ 8 1 は、カウントを停止すると共に、基準カウンタ 8 2 に対して停止信号を出力する。

【 0 1 0 5 】

停止信号を受信した基準カウンタ 8 2 は、ステップ S 4 1 1 において、カウントを停止する。すなわち、図 1 6 (b) に示すように、補正動作信号がオフになると、測定カウンタ 8 1 がカウントを停止すると共に、基準カウンタ 8 2 も測定カウンタ 8 1 に同期してカウントを停止する。

【 0 1 0 6 】

ステップ S 4 1 3 において、制御部 6 0 は、基準カウンタ 8 2 のカウント値を取得する。

10

【 0 1 0 7 】

ステップ S 4 1 5 において、制御部 6 0 は、ステップ S 4 1 3 において取得した基準カウンタ 8 2 のカウント値から、発振子 2 8 の発振周波数の誤差を導出する。すなわち、制御部 6 0 は、発振子 2 8 による測定クロック信号において同一時間内に得られたカウント値 (すなわち、3 2 , 7 6 8) を、発振子 2 8 よりも高精度に計時を行うことができる基準信号発振子 8 0 による基準クロック信号のカウント値と比較することにより、発振子 2 8 の発振周波数の誤差を導出する。

【 0 1 0 8 】

例えば、基準信号発振子 8 0 の発振周波数が 1 0 M H z であるため、基準カウンタ 8 2 のカウント値が " 1 0 0 0 0 0 0 0 (十進数) " であれば、発振子 2 8 により正確に 1 秒を計時できていると推測でき、発振周波数の誤差は 0 で補正する必要がなく、発振周波数の誤差 (周波数補正值) を 0 とする。一方、例えば、基準カウンタ 8 2 のカウント値が " 1 0 0 0 0 0 0 2 (十進数) " であれば、発振子 2 8 の発振周波数が 0 . 2 p p m だけ遅くなっていると推測でき、発振子 2 8 の発振周波数をその誤差の分、すなわち 0 . 2 p p m 早くなるように補正する必要があり、発振周波数の誤差 (周波数補正值) を + 0 . 2 p p m とする。また、例えば、基準カウンタ 8 2 の値が " 9 9 9 9 9 0 (十進数) " であれば、発振子 2 8 の発振周波数が 1 . 0 p p m だけ早くなっているため、発振子 2 8 の発振周波数をその誤差の分、すなわち 1 . 0 p p m 遅くする必要があり、発振周波数の誤差 (周波数補正值) を - 1 . 0 p p m とする。

20

【 0 1 0 9 】

ステップ S 4 1 7 において、制御部 6 0 は、測定カウンタ 8 1 に対する補正動作信号の出力を停止し、周波数誤差導出処理プログラムを終了する。また、測定カウンタ 8 1 及び基準カウンタ 8 2 は、補正動作信号の入力が停止すると、動作を停止する。

30

【 0 1 1 0 】

ステップ S 3 0 7 において、制御部 6 0 は、ステップ S 3 0 3 において取得した温度の計測値と、ステップ S 4 1 5 において導出された周波数誤差とを、恒温槽に設定された温度が常温である場合には、常温レジスタ 7 3 に、恒温槽に設定された温度が高温である場合には、高温レジスタ 7 4 に、恒温槽に設定された温度が低温である場合には、低温レジスタ 7 2 に格納して、第 1 周波数補正処理プログラムを終了する。

【 0 1 1 1 】

ユーザは、槽内の温度が常温に設定された恒温槽の内部に半導体装置 2 4 を配置した状態に加えて、槽内の温度が高温の基準温度に設定された恒温槽の内部に半導体装置 2 4 を配置した状態、及び槽内の温度が低温の基準温度に設定された恒温槽の内部に半導体装置 2 4 を配置した状態において、半導体装置 2 4 にそれぞれ上記ステップ S 3 0 1 乃至 S 3 0 9 の処理を行わせる。これにより、常温レジスタ 7 3、高温レジスタ 7 4、低温レジスタ 7 2 にそれぞれ温度センサ 5 8 による温度の計測値及び発振子 2 8 の発振周波数の誤差が格納される。

40

【 0 1 1 2 】

本実施形態に係る半導体装置 2 4 は、上述した処理を行った後に出荷され、出荷後の予め定められたタイミングで、発振子 2 8 の発振周波数が周波数補正レジスタ 7 5 に格納さ

50

れた周波数補正値を示すデータを用いて上述した(1)式に基づいて補正される。なお、第2実施形態における二次温度係数 a 及び頂点誤差 b は、各温度において導出された周波数誤差によって決定される。なお、周波数誤差を決定したい温度よりも高い温度のレジスタと低い温度のレジスタに格納された発振周波数の誤差の値の差分から直線近似によって求めるようにしても良い。そして、システムリセット時や定期的に、あるいは、リード38を介する所定の信号の入力に応じて、または上記(1)式を用いて発振子28の発振周波数を補正をする際に後述する第2周波数補正処理が行われる。

【0113】

ユーザは、半導体装置24に例えば周波数補正値の導出を開始させるための導出動作信号を入力させることにより、半導体装置24に第2周波数補正処理を実行させる。この際、ユーザは、例えば半導体装置24のリード38に当該計測動作信号を出力する機器を接続することにより、当該導出動作信号を入力させる。

10

【0114】

図17は、本実施形態に係る半導体装置24における第2周波数補正処理の流れを示すフローチャートである。当該第2周波数補正処理を実行するプログラムは、上記計測動作信号が入力されたタイミングで実行されるプログラムであり、制御部60が有する記憶手段に予め記憶されている。

【0115】

ステップS503において、制御部60は、温度センサ58により現在の環境温度を計測し、その計測値を取得する。なお、温度センサ58による計測値は、温度計測値格納レジスタ71に格納される。

20

【0116】

ステップS505において、制御部60は、ステップS503において取得した温度が、恒温槽で計測された温度(例えばステップS303において取得された温度)と異なっているか否かを判定する。なお、この判定が不要な場合には、ステップS503の処理を行った後に、当該ステップS505の処理を行わずに、ステップS505に移行してもよい。

【0117】

ステップS505において温度が異なっていないと判定された場合は、制御部60は、周波数補正値を変更する必要がないと判断し、第2周波数補正処理を終了する。

30

【0118】

ステップS505において温度が異なっていると判定された場合は、制御部60は、ステップS507において、上述したステップS305と同様の処理を行うことで、周波数誤差を導出する。また、ステップS507において、制御部60は、レジスタ部70の各レジスタに記憶されているデータを、上述した(1)式に代入することにより、二次温度係数 a 及び頂点誤差 b を導出する。

【0119】

ステップS511において、制御部60は、周波数補正値を周波数補正レジスタ75に格納する。この際、ステップS505において温度が異なっていないと判定された場合は、低温レジスタ72、常温レジスタ73、及び高温レジスタ74に格納されている温度及び周波数誤差を用いて周波数補正値を導出して格納する。一方、ステップS505において温度が異なっていると判定された場合は、ステップS507において導出した周波数誤差を用いて周波数補正値を導出して格納する。

40

【0120】

そして、半導体装置24では、分周回路53が、発振回路から入力した信号をこの周波数補正レジスタ75に格納されている周波数補正値に基づいて補正することで、発振子28の発振周波数の補正を行う。

【0121】

以上のように、第2実施形態に係る半導体装置24によると、実温度での周波数誤差を測定することで、発振子28の製造ばらつきにより温度によって周波数偏差が異なってい

50

ても、常に安定した計時を刻むことが可能となる。

【 0 1 2 2 】

また、第 2 実施形態に係る半導体装置 2 4 によると、半導体装置 2 4 の L S I 3 0 A の内部に時間補正回路を内蔵させる事で、外部から供給されるクロック信号の周波数精度が低くても高精度に時間測定を行うことができる。

【 0 1 2 3 】

また、第 2 実施形態に係る半導体装置 2 4 によると、発振子 2 8 を内蔵したことによる空き端子を別機能（例えばシリアル通信や I 2 C の追加など）に置き換えることで、端子数が限られていても高機能化を実現することができる。

【 0 1 2 4 】

なお、本実施形態では、基準信号発振子 8 0、測定カウンタ 8 1 及び基準カウンタ 8 2 を用いて発振子 2 8 の発振周波数の誤差を導出するが、誤差の導出方法はこれに限定されず、発振回路 5 1 から出力される o s c o u t 端子から出力されるクロック信号における所定時間（本実施形態では、1 秒（3 2 , 7 6 8 C L K））の計時が、他の方法で正確に計時された当該所定時間と比較することにより、発振子 2 8 により当該所定時間の計時が実際にどれくらいかかっているかを測定しても良い。

【 0 1 2 5 】

また、第 2 実施形態に係る半導体装置 2 4 における発振子 2 8 の発振周波数の誤差の補正を行った上で、必要に応じて、第 1 実施形態に係る半導体装置 2 4 における温度センサ 5 8 の測定誤差を考慮した補正を行っても良い。

【 0 1 2 6 】

図 1 8 及び図 1 9 は、本実施形態に係る半導体装置 2 4 の L S I 3 0 A の電氣的構成の別例を示すブロック図である。

【 0 1 2 7 】

図 1 8 に示すように、半導体装置 2 4 は、出力端子 8 4 を備えていて、制御部 6 0 により導出された発振子 2 8 の発振周波数の誤差（周波数補正值）が半導体装置 2 4 の外部に出力端子 8 4 を介して出力されるようにしても良い。これにより、基準クロック発生装置の特性劣化などを見つける為の定期校正を実施することができる。

【 0 1 2 8 】

また、図 1 9 に示すように、半導体装置 2 4 の L S I 3 0 A は、測定カウンタ 8 1 に校正の基準になる高精度のクロック発生装置 8 5 を接続しても良い。この場合には、上述したステップ S 4 1 3 において、制御部 6 0 は、測定カウンタ 8 1 のカウント値及び基準カウンタ 8 2 のカウント値を取得し、測定カウンタ 8 1 のカウント値と基準カウンタ 8 2 のカウント値とを比較する。例えば、測定カウンタ 8 1 のクロック信号の周波数を 1 0 M H z、基準カウンタ 8 2 に接続されたクロック発生装置 8 5 の周波数を 1 0 M H z とすると、基準信号発振子 8 0 を有するクロック発生装置と基準カウンタ 8 2 に接続されたクロック発生装置 8 4 とが同一の周波数のクロック信号を発生していれば、測定カウンタ 8 1 のカウント値と基準カウンタ 8 2 のカウント値とが同一の値になるが、基準信号発振子 8 0 の特性が変化している場合には、測定カウンタ 8 1 のカウント値と基準カウンタ 8 2 のカウント値とに差が生じる。測定カウンタ 8 1 のカウント値と基準カウンタ 8 2 のカウント値とに差が生じた場合には、その差を制御部 6 0 で、予め定められた許容誤差範囲内か否かを判断して、判断結果を 8 の出力端子 8 4 に出力する。これにより、基準信号発振子 8 0 を備えたクロック発生装置の特性劣化などを見つける為の定期校正を実施することができる。

【 0 1 2 9 】

また、図 1 9 に示すように、半導体装置 2 4 の L S I 3 0 A にクロック発生装置 8 5 が内蔵されている場合であっても、L S I 3 0 A の内部に、発振回路 5 1 から出力されたクロック信号及びクロック発生装置 8 5 から出力されたクロック信号の何れか一方を選択的に入力し、測定カウンタ 8 1 に出力するセレクタ 8 6 を接続しても良い。図 1 9 に示す半導体装置 2 4 では、セレクタ 8 6 を接続することにより、図 1 8 に示す半導体装置 2 4 と

10

20

30

40

50

同様に機能させることができる。

【0130】

(第3実施形態)

【0131】

次に、本発明の第3実施形態に係る半導体装置200について説明する。なお、第1実施形態と同一の構成については、同一の符号を付し、説明を省略する。図9及び図10に示すように、本実施形態に係る半導体装置200を構成するリードフレーム202の表面の発振子搭載用梁206には、接着剤を介して発振子28が搭載されており、リードフレーム202の裏面のダイパッド202Aには、接着剤を介してLSI30が搭載されている。

10

【0132】

ここで、LSI30は、ダイパッド202Aの中央部より左側にずらして搭載されており、ダイパッド202Aに形成された開口部202Cと重ならなくなっている。このため、LSI30の全面がダイパッド202Aと接着している。

【0133】

ダイパッド202Aの第1の面に発振子28を、第1の面とは反対側の第2の面にLSI30を固定し、LSI30の発振子用電極パッド54と発振子28の外部電極34、およびLSI30の電極パッド50とインナーリード38Aとをボンディングワイヤ52で接続して半導体装置200とする手順は、実施形態1の半導体装置24と同様に図6(a)～(e)に示すとおりである。半導体装置200をモールド樹脂32で封止する手順も、同様に図7(a)～(d)に示すとおりである。

20

【0134】

本実施形態に係る半導体装置200では、第1実施形態に係る半導体装置24と比べて、LSI30の接着強度を向上できる。また、発振子28の外部電極34の全面が露出しているので、発振子用電極パッド54と外部電極34とをボンディングワイヤ52で容易に接続できる。

【0135】

(第4実施形態)

【0136】

次に、本発明の第4実施形態に係る半導体装置300について説明する。なお、第1実施形態と同一の構成については、同一の符号を付し、説明を省略する。図22、及び図23に示すように、本実施形態に係る半導体装置300を構成するリードフレーム302は、円形のダイパッド302Aと、ダイパッド302Aの外周側に設けられた外枠部302Bとを支持梁302C、及び発振子搭載梁302Dで架け渡した形状となっている。

30

【0137】

ダイパッド302Aは、リードフレーム302の中央部に位置しており、ダイパッド302Aの裏面に搭載されたLSI30より小さくなっている。支持梁302Cは、ダイパッド302Aの上下、及び左側へ延びており、発振子搭載梁302Dは、ダイパッド302Aの右側へ延びている。また、発振子搭載梁302Dは、支持梁302Cより広幅に形成されると共に、発振子搭載梁302Dの幅は、発振子28の外部電極34間の距離よりも狭くなるように形成されており、接着剤を介して発振子28が搭載されている。

40

【0138】

ダイパッド302Aの第1の面に発振子28を、第1の面とは反対側の第2の面にLSI30を固定し、LSI30の発振子用電極パッド54と発振子28の外部電極34、およびLSI30の電極パッド50とリード38とをボンディングワイヤ52で接続して半導体装置300とする手順は、実施形態1の半導体装置24と同様に図6(a)～(e)に示すとおりである。半導体装置300をモールド樹脂32で封止する手順も、同様に図7(a)～(d)に示すとおりである。

【0139】

本実施形態に係る半導体装置300では、ダイパッド302Aをできるだけ小さく形成

50

し、ダイパッド302Aの外側を打ち抜いているので、第1実施形態に係る半導体装置24と比べて、リードフレーム302にかかる材料費を削減することができる。

【0140】

また、ダイパッド302Aを小さくしたことで、第1実施形態と比べて、モールド樹脂32とLSI30との接触面積が大きくなる。ここで、LSI30とモールド樹脂32の接着力は、LSI30とダイパッド302Aとの接着力より大きいため、モールド樹脂32とLSI30との接触面積が大きくなった分だけ、LSI30が剥離しにくくなる。特に、リフロー等で半導体装置300を基板に実装する際には、半導体装置300が加熱されるため、ダイパッド302Aとモールド樹脂32との密着力が低下する虞があるが、ダイパッド302Aを小さくし、モールド樹脂32とLSI30との接触面積を大きくする

10

【0141】

さらに、外枠部302Bの内側に、支持梁302C及び発振子搭載梁302Dを十字形状(格子状)に配置し、発振子28を発振子搭載梁302Dに対して垂直に交差させて搭載しているので、支持梁302Cと発振子28の外部電極34とが接触して短絡するのを抑制できる。なお、ダイパッド302Aを支持する支持梁302Cを除去し、片持ちとして、発振子搭載梁302Dのみで外枠部302Bとダイパッド302Aとを連結してもよい。

【0142】

(第5実施形態)

20

【0143】

次に、本発明の第5実施形態に係る半導体装置400について説明する。なお、第1実施形態と同一の構成については、同一の符号を付し、説明を省略する。図24、及び図25に示すように、本実施形態に係るリードフレーム402の中央部に位置するダイパッド402Aには、段差部404が設けられている。段差部404は、ダイパッド402Aの上下方向に延びており、図14に示すように、左から右へ向かって上方に傾斜している。このため、ダイパッド402Aは、段差部404を境にして、下方に位置する第1搭載面402Bと、上方に位置する第2搭載面402Cとに分けられている。

【0144】

第1搭載面402B、及び第2搭載面402Cは、リードフレーム402の裏面に連続して設けられており、インナーリード408Aと平行に形成されている。また、第1搭載面402Bには、接着剤を介してLSI30が搭載されており、LSI30の下面に設けられた電極パッド50とインナーリード408Aとがボンディングワイヤ412により電氣的に接続されている。

30

【0145】

第2搭載面402Cには、接着剤を介して発振子28が搭載されている。ここで、第2搭載面402Cは、集積回路30と発振子28との厚みの差分だけ第1搭載面402Bより上方に位置しており、LSI30の下面と発振子28の下面とが同じ高さとなっている。

【0146】

図25に示すように、電極パッド50とインナーリード408Aとを接続しているボンディングワイヤ412は、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ412を跨ぐようにして形成されている。すなわち、ボンディングワイヤ412の短絡を防止するために、発振子用電極パッド54と外部電極34とを接続しているボンディングワイヤ412の頂点は、電極パッド50とインナーリード408Aとを接続しているボンディングワイヤ412の頂点より低くなるように形成されている。

40

【0147】

<製造手順>

【0148】

以下、半導体装置400の製造手順について説明する。

50

【 0 1 4 9 】

先ず、図 2 6 (a) に示すように、リードフレーム 4 0 2 を、インナーリード 4 0 8 A が上方に、ダイパッド 4 0 2 A が下方に位置するように、ボンディング装置 1 の載置台 2 に載置する。なお、載置台 2 には、ダイパッド 4 0 2 A における第 2 搭載面 4 0 2 C が形成された部分を保持するための段差 8 が形成されている。この状態において、第 1 搭載面 4 0 2 B および第 2 搭載面 4 0 2 C は何れも上方を向いている。また、発振子 2 8 は、外部電極 3 4 を上方に向けた状態でテープ上のパッケージ 2 9 に封入されて搬送されてくる。なお、リードフレーム 4 0 2 には、予めプレス加工等によって段差部 4 0 4 を形成しておく。

【 0 1 5 0 】

次に、図 2 6 (b) に示すように、パッケージ 2 9 を開封し、ピッカー 4 で発振子 2 8 を取り出し、図 2 6 (c) に示すように発振子 2 8 の外部電極 3 4 が上方を向くようにダイパッド 4 0 2 A の第 1 搭載面 4 0 2 B に発振子 2 8 を配置し、接着剤で第 1 搭載面 4 0 2 B に固定する。なお、発振子 2 8 が、外部電極 3 4 を下方に向けた状態でパッケージ 2 9 に封入されているときは、ピッカー 4 として回転機構付きのものを使い、ピッカー 4 で発振子 2 8 を取り出した後、回転機構で発振子 2 8 を上下反転させ、外部電極 3 4 を上方に向けてからダイパッド 2 6 A の第 1 の面に載置するのが好ましい。

【 0 1 5 1 】

発振子 2 8 を第 1 搭載面 4 0 2 B に固定したら、図 2 6 (d) に示すように、ダイパッド 4 0 2 A の第 2 搭載面 4 0 2 C に、LSI 3 0 を、電極パッド 5 0 と発振子用電極パッド 5 4 とが上方を向くように接着剤で固定する。なお、第 2 搭載面 4 0 2 C は第 1 搭載面 4 0 2 B と平面視で重ならないように形成されているから、LSI 3 0 も平面視で発振子 2 8 に重ならないように固定される。また、LSI 3 0 と発振子 2 8 とはダイパッド 4 0 2 A における同じ側の面に固定される。

【 0 1 5 2 】

LSI 3 0 を第 2 搭載面 4 0 2 C に固定したら、図 2 6 (e) に示すように、LSI 3 0 の電極パッド 5 0 とリードフレーム 4 0 2 のインナーリード 4 0 8 A とをボンディングワイヤ 4 1 2 で接続すると共に、LSI 3 0 の発振子用電極パッド 5 4 と発振子 2 8 の外部電極 3 4 とをボンディングワイヤ 4 1 2 で接続する。

【 0 1 5 3 】

次に、半導体装置 4 0 0 をモールド樹脂 3 2 で封止する手順について説明する。

【 0 1 5 4 】

図 2 7 (a) に示すように、半導体装置 4 0 0 を図 2 7 (e) に示す状態から上下反転させた状態で金型 5 のキャビティ 6 内部に固定する。このとき、半導体装置 4 0 0 における LSI 3 0 が搭載された側が、発振子 2 8 が搭載された側よりも、金型 5 においてモールド樹脂 3 2 を注入する注入口 7 の近くに位置すると共に、ダイパッド 4 0 2 A における LSI 3 0 が搭載された側の部分が、キャビティ 6 における高さ方向中心付近に位置するように、半導体装置 4 0 0 を配置することが好ましい。又、半導体装置 4 0 0 は、アウターリード 4 0 8 B が金型 5 の外側に突出するように配置される。

【 0 1 5 5 】

半導体装置 4 0 0 をキャビティ 6 内部に固定したら、図 2 7 (b) において矢印 a で示すように、注入口 7 からキャビティ 6 内部にモールド樹脂 3 2 を注入する。

【 0 1 5 6 】

図 2 7 (c) に示すように、注入口 7 から注入されたモールド樹脂 3 2 は、リードフレーム 4 0 2 (ダイパッド 4 0 2 A) における LSI 3 0 が固定されている部分においては、リードフレーム 4 0 2 の上方と下方とに均等に流れ込む。

【 0 1 5 7 】

しかしながら、リードフレーム 4 0 2 (ダイパッド 4 0 2 A) には、板厚方向に段差 4 0 4 が形成され、ダイパッド 4 0 2 A における発振子 2 8 が固定されている部分は、段差 4 0 4 を境として LSI 3 0 が固定されている部分に対して図 2 7 (a) ~ (d) にお

10

20

30

40

50

る上方に屈曲している。

【0158】

したがって、図27(d)において矢印cに示すように、ダイパッド402Aの発振子28が固定されている部分においては、ダイパッド402A下方の流速がダイパッド402A上方の流速よりも低くなる。これによってダイパッド402Aの前記部分においては、モールド樹脂は下方に優先的に充填されるから、リードフレーム402(ダイパッド402A)は注入されたモールド樹脂32によって下方から支持される。

【0159】

リードフレーム402の両側がモールド樹脂32で満たされたら、金型5を加熱してモールド樹脂32を硬化させる。

10

【0160】

本実施形態に係る半導体装置400では、発振子28とLSI30とがリードフレーム402の裏面に搭載されているので、発振子28とLSI30とを搭載する際に、リードフレーム402を反転させる必要がない。これにより、第1実施形態と比べて、半導体装置400の生産効率を向上できる。

【0161】

また、ボンディングワイヤ412が形成された面を上面とすると、第2搭載面402Cは、第1搭載面402Bより下方に位置しているので、発振子28を跨いでLSI30の電極パッド50とインナーリード408Aとをボンディングワイヤ412で接続する際に、発振子28がボンディングワイヤ412の妨げにならない。

20

【0162】

なお、本実施形態では、第1搭載面402Bと第2搭載面402Cとは、リードフレーム402の裏面に設けられていたが、これに限らず、リードフレーム402の表面に設けてもよい。この場合においても、ボンディングワイヤ412が形成された面を上面として、第2搭載面402Cを第1搭載面402Bより下方に形成することで、発振子28がボンディングワイヤ412の妨げとならないようにできる。

【0163】

また、本実施形態では、第2搭載面402Cは、第1搭載面402Bに対して、LSI30と発振子28との厚みの差分だけ上方に設けられていたが、これに限らず、ボンディングワイヤ412の妨げにならない程度に段差がついていればよく、発振子28の下面がLSI30の下面より下方へ突出していてもよい。

30

【0164】

(第6実施形態)

【0165】

次に、本発明の第6実施形態に係る半導体装置500について説明する。なお、第1実施形態と同一の構成については、同一の符号を付し、説明を省略する。図28、及び図29に示すように、本実施形態に係るリードフレーム502の中央部に位置するダイパッド502Aには、第5実施形態と同様に、段差部504が形成されている。図29に示すように、段差部504は、左から右へ向かって上方に傾斜しており、ダイパッド502Aは、段差部504を境にして、下方に位置する第1搭載面502Bと、上方に位置する第2搭載面502Cとに分けられている。

40

【0166】

第1搭載面502B、及び第2搭載面502Cは、共にリードフレーム502の裏面に連続して設けられており、インナーリード508Aと平行になっている。また、第1搭載面502Bには、接着剤を介してLSI30が搭載されており、第2搭載面502Cには、接着剤を介して発振子28が搭載されている。ここで、図28に示すように、LSI30は、リードフレーム502の中央部に位置しており、LSI30の右端部は、発振子28の一部を覆っている。すなわち、平面視にて投影したとき、発振子28とLSI30とが重なるように配置されている。

【0167】

50

ダイパッド502Aの第1搭載面502Bに発振子28を、第2搭載面502CにLSI30を固定し、LSI30のLSI30の発振子用電極パッド54と発振子28の外部電極34、およびLSI30の電極パッド50とリード38とをボンディングワイヤ512で接続して半導体装置500とする手順は、実施形態4の半導体装置400と同様に図26(a)~(e)に示すとおりである。また、半導体装置500をモールド樹脂32で封止する手順も、同様に図27(a)~(d)に示すとおりである。

【0168】

本実施形態に係る半導体装置500では、LSI30がリードフレーム502の中央部に搭載されているので、LSI30の電極パッド50とインナーリード508Aとの距離をLSI30の各辺で一定にできる。これにより、ワイヤボンディングを容易に行うことができる。その他の作用については、第5実施形態と同様である。

10

【0169】

以上、本発明の第1~第6実施形態について説明したが、本発明はこうした実施形態に限定されるものでなく、第1~第6実施形態を組み合わせ用いてもよいし、本発明の要旨を逸脱しない範囲において、種々なる態様で実施し得ることは勿論である。例えば、発振子28として、発振回路51を内蔵した発振子を用いてもよい。また、図2の開口部26Cは、スリット状の孔でもよい。

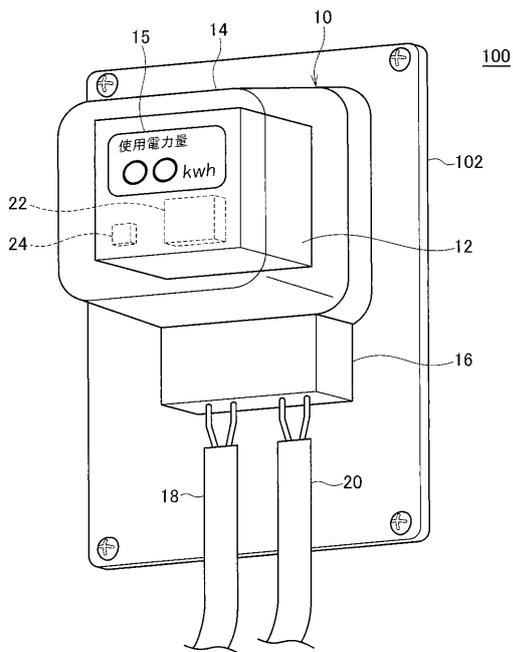
【符号の説明】

【0170】

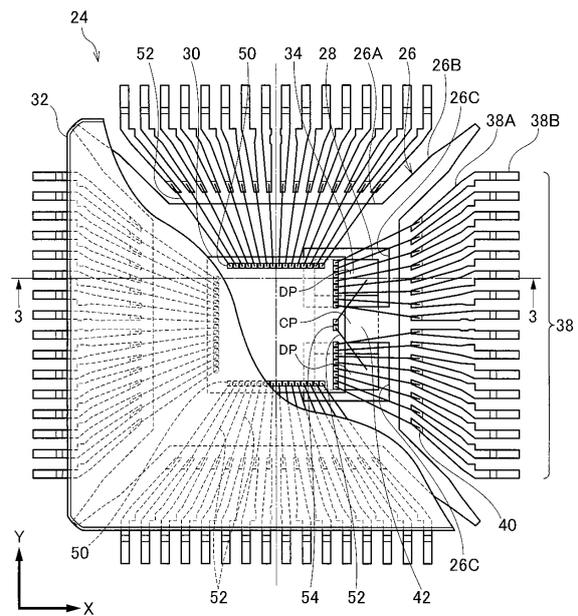
1	ボンディング装置	20
2	載置台	
5	金型	
6	キャビティ	
10	積算電力量計	
22	電力量計測回路(計測手段)	
24	半導体装置	
26	リードフレーム	
26C	開口部	
28	発振子	
30	LSI(集積回路)	30
34	外部電極(発振子の端子)	
50	電極パッド(集積回路の端子)	
51	発振回路	
52	ボンディングワイヤ	
54	発振子用電極パッド(集積回路の端子)	
55	デジタル回路部	
58	温度センサ	
60	制御部	
70	レジスタ部	
80	基準信号発振子	40
81	測定カウンタ	
82	基準カウンタ	
85	クロック発生回路	
86	セレクタ	
200	半導体装置	
202	リードフレーム	
202C	開口部	
300	半導体装置	
302	リードフレーム	
400	半導体装置	50

- 4 0 2 リードフレーム
- 4 0 2 B 第1搭載面
- 4 0 2 C 第2搭載面
- 4 1 2 ボンディングワイヤ
- 5 0 0 半導体装置
- 5 0 2 リードフレーム
- 5 0 2 B 第1搭載面
- 5 0 2 C 第2搭載面
- 5 1 2 ボンディングワイヤ

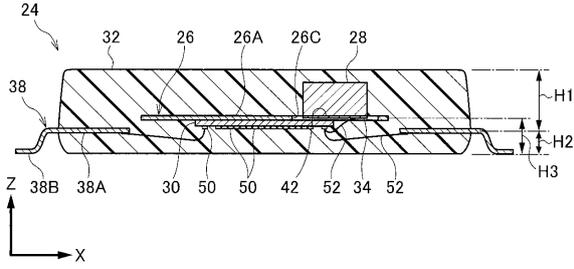
【図1】



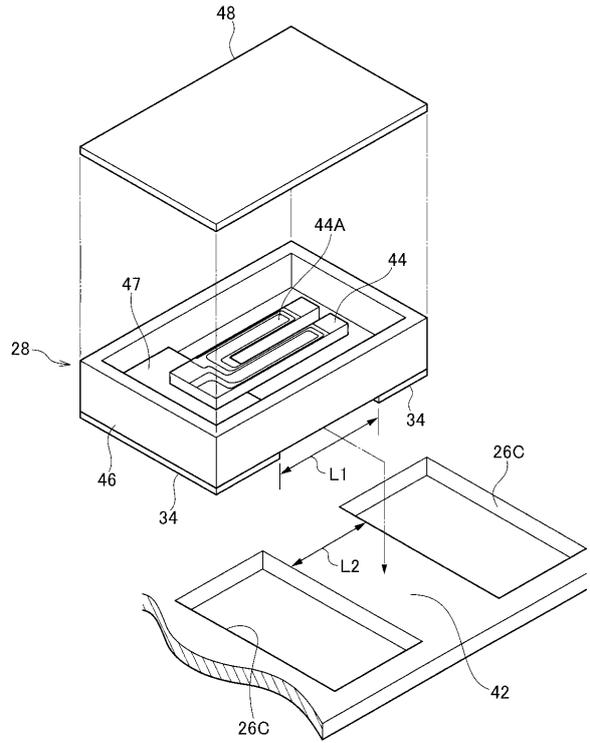
【図2】



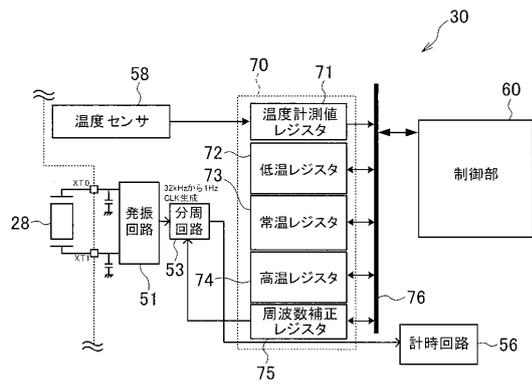
【図3】



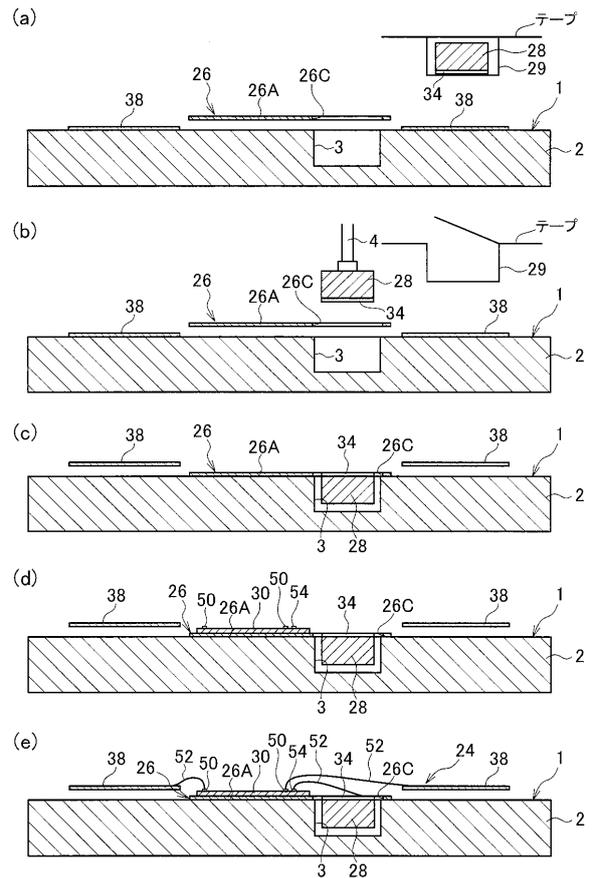
【図4】



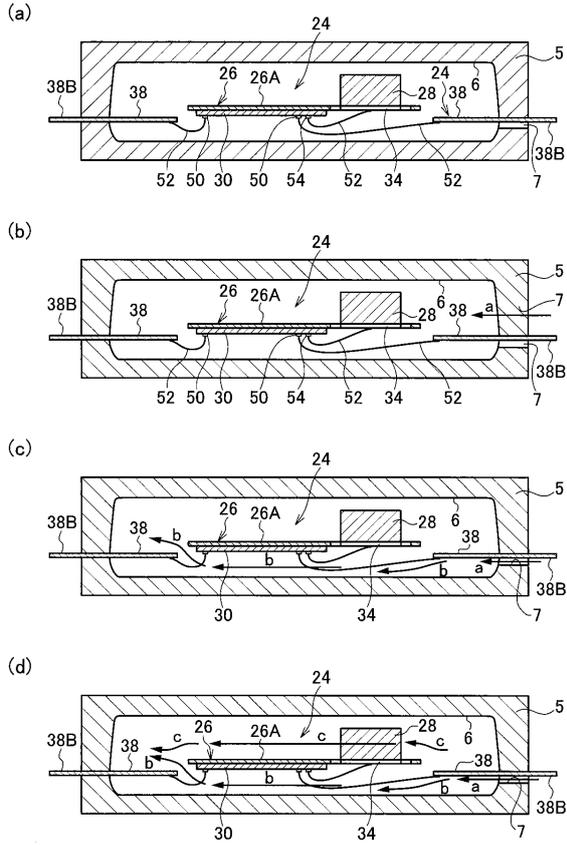
【図5】



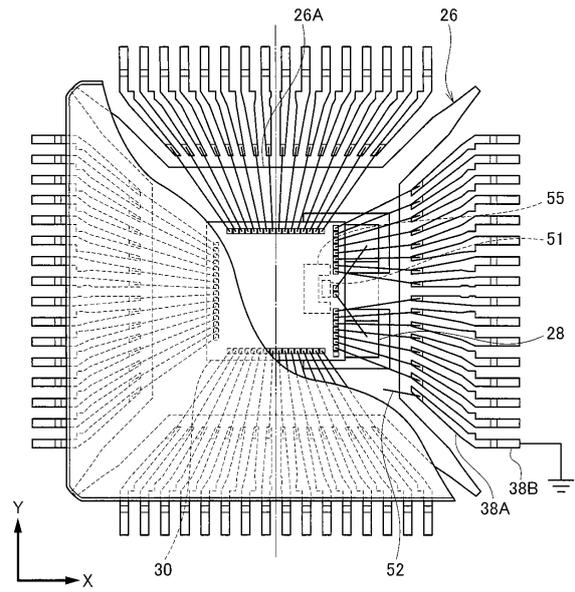
【図6】



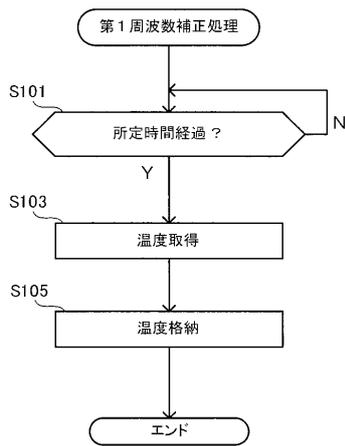
【図7】



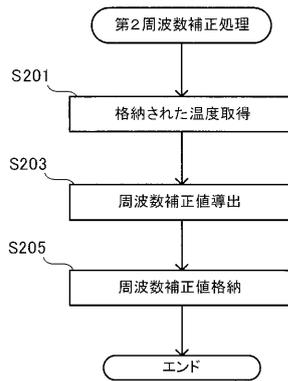
【図8】



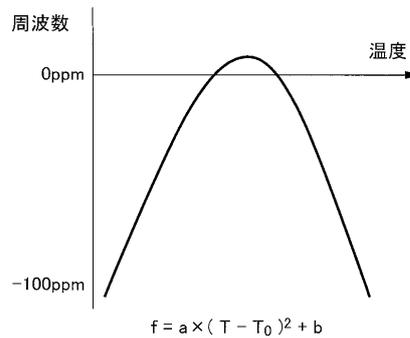
【図9】



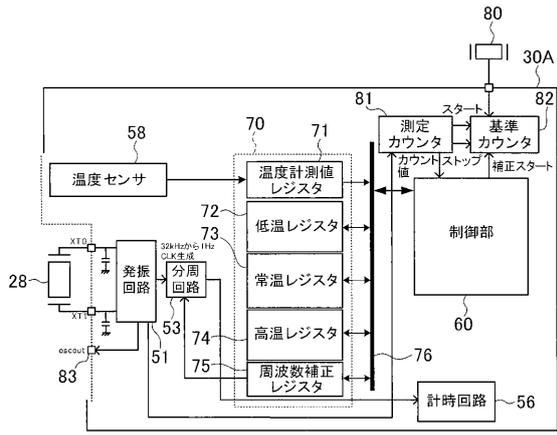
【図10】



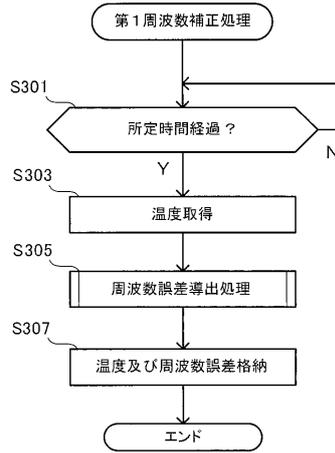
【図11】



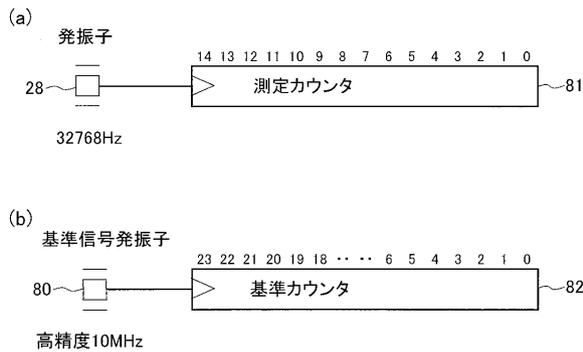
【図 1 2】



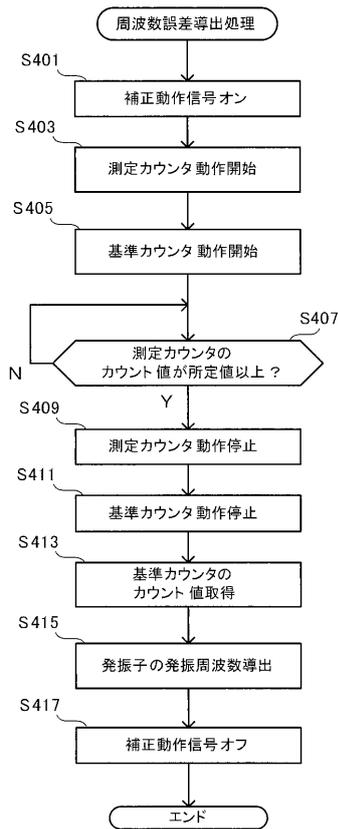
【図 1 4】



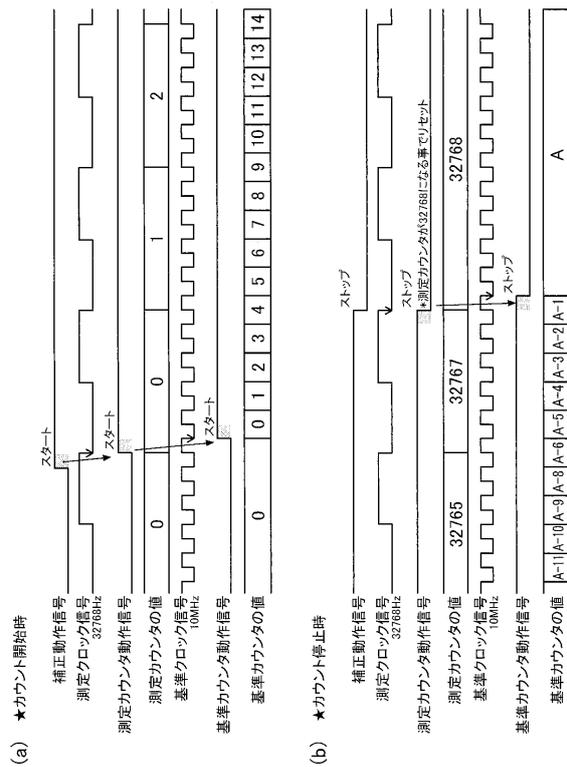
【図 1 3】



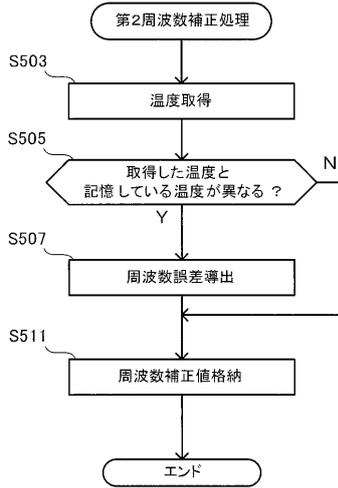
【図 1 5】



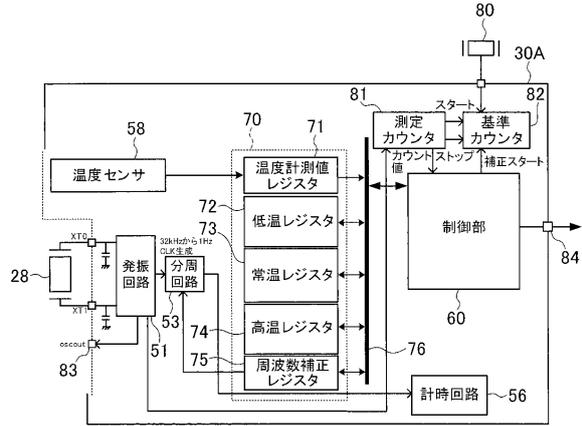
【図 1 6】



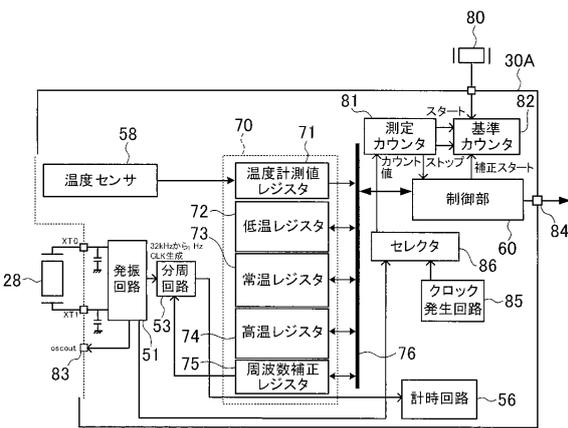
【図17】



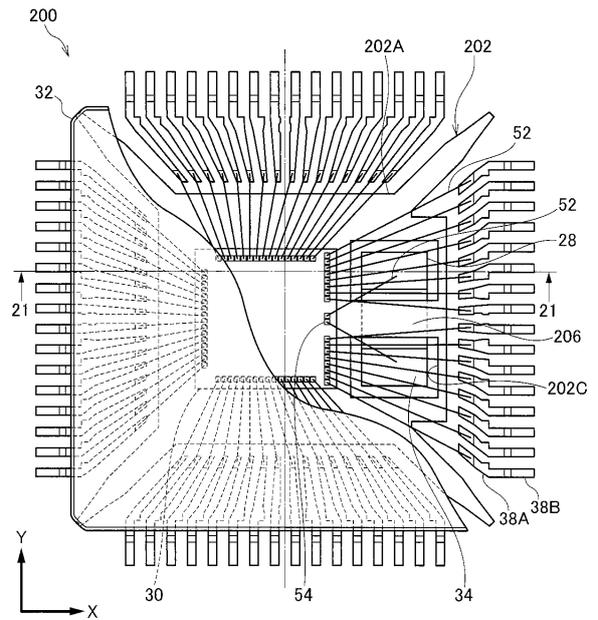
【図18】



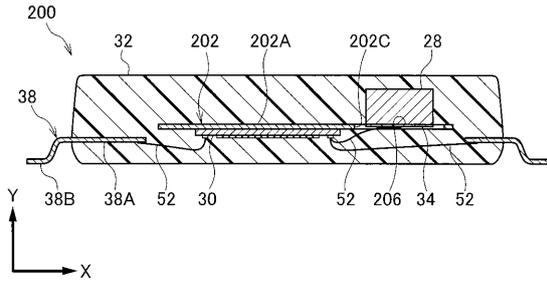
【図19】



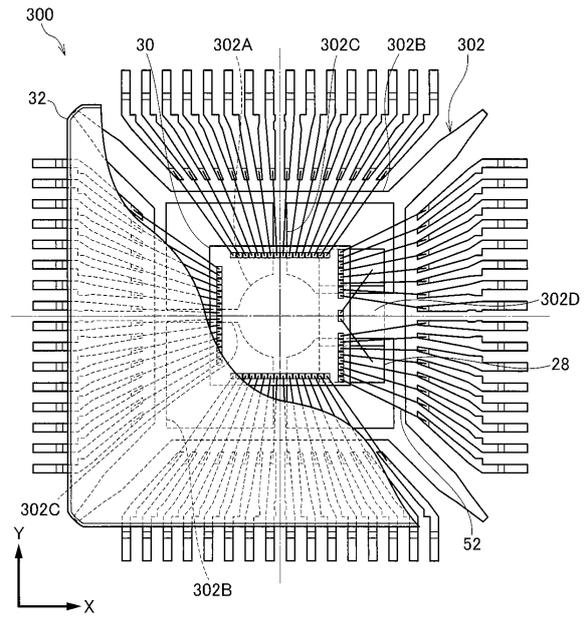
【図20】



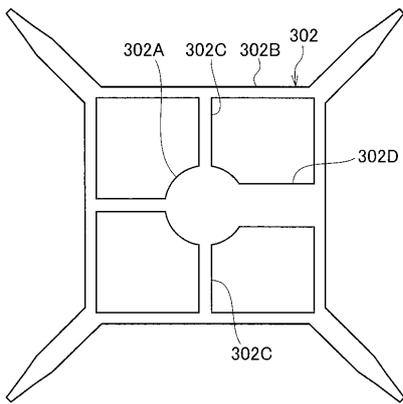
【図 2 1】



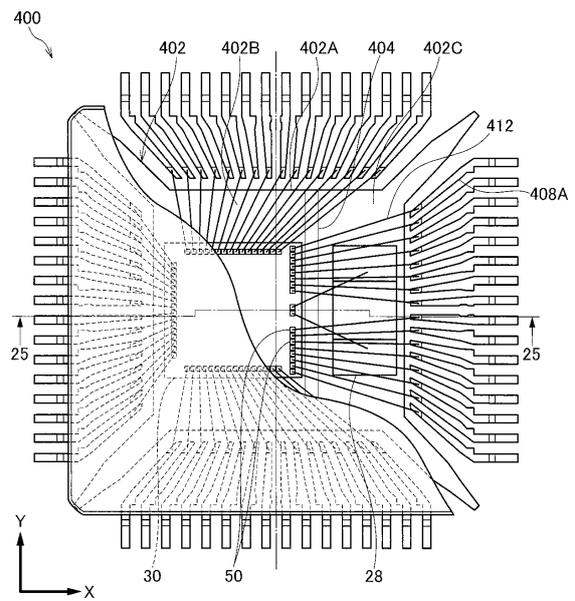
【図 2 2】



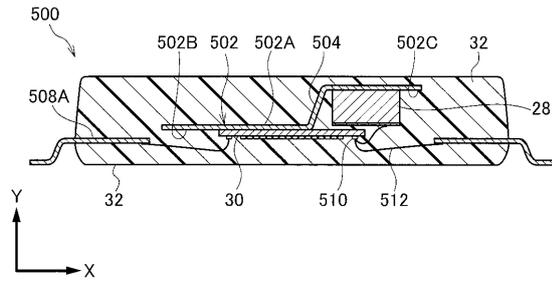
【図 2 3】



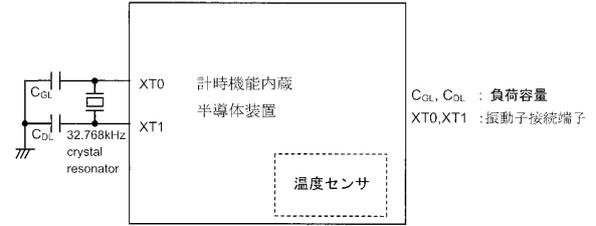
【図 2 4】



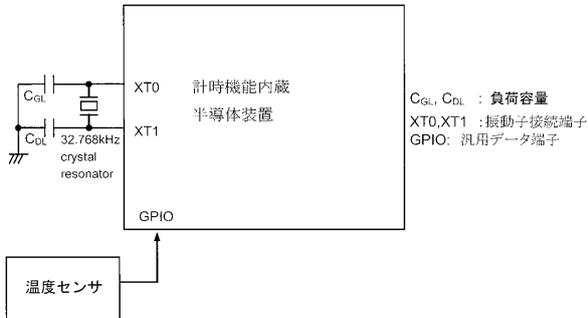
【図29】



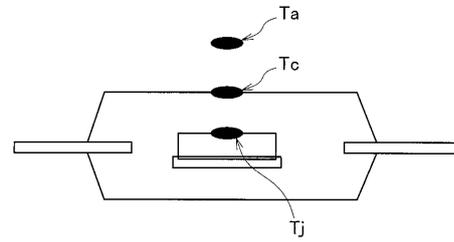
【図31】



【図30】



【図32】



フロントページの続き

- (72)発明者 吉田 裕一
宮崎県宮崎郡清武町大字木原727番地 ラピスセミコンダクタ宮崎株式会社内
- (72)発明者 曾根 紀久
東京都八王子市東浅川町550番地1 ラピスセミコンダクタ株式会社内
- (72)発明者 山田 和也
東京都八王子市東浅川町550番地1 ラピスセミコンダクタ株式会社内
- (72)発明者 竹井 彰啓
東京都八王子市東浅川町550番地1 ラピスセミコンダクタ株式会社内

審査官 麻川 倫広

- (56)参考文献 特開2003-112335(JP,A)
特開昭52-098472(JP,A)
特開平05-109798(JP,A)
特開平08-236683(JP,A)
特開平01-135214(JP,A)
特開昭63-175454(JP,A)
特開2003-224239(JP,A)
特開2004-087672(JP,A)
特開平09-148492(JP,A)
特開2007-234994(JP,A)
特開2001-186020(JP,A)
特開平05-160638(JP,A)
特開2004-296815(JP,A)
特開2009-200771(JP,A)
特開2003-249605(JP,A)
米国特許出願公開第2010/0193920(US,A1)

(58)調査した分野(Int.Cl., DB名)

H01L21/56、23/28-23/31、23/48、23/50
25/00-25/07、25/10-25/11
25/16-25/18
H03B5/30-5/42