



(12)发明专利申请

(10)申请公布号 CN 107529122 A

(43)申请公布日 2017.12.29

(21)申请号 201710457190.3

(22)申请日 2017.06.16

(30)优先权数据

15/185,642 2016.06.17 US

(71)申请人 新加坡商格罗方德半导体私人有限公司

地址 新加坡,新加坡城

(72)发明人 亚维克·纳斯·查特基
拉盖·库马

(74)专利代理机构 北京戈程知识产权代理有限公司 11314

代理人 程伟 王锦阳

(51)Int.Cl.

H04R 31/00(2006.01)

H04R 19/00(2006.01)

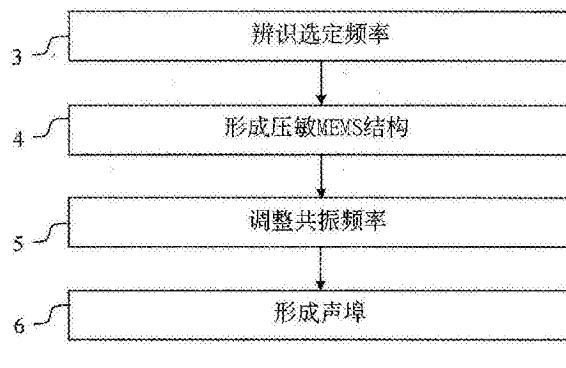
权利要求书2页 说明书7页 附图6页

(54)发明名称

用于采收声能的MEMS装置及其制造方法

(57)摘要

提供用于采收声能的微机电系统(MEMS)装置以及用于采收声能的MEMS装置的制造方法。在具体实施例中,用于采收声能的MEMS装置的制造方法包括:形成设置于半导体衬底上方且在空腔中包括悬浮结构的压敏MEMS结构。此外,该方法包括:蚀刻该半导体衬底以形成穿过该半导体衬底的声埠,其经组构成允许声压使该悬浮结构偏位。



1. 一种用于采收声能的微机电系统(MEMS)装置的制造方法,该方法包含:
形成设置于半导体衬底上方且在空腔中包括悬浮结构的压敏MEMS结构;以及
蚀刻该半导体衬底以形成穿过该半导体衬底的声埠,其经组构成允许声压使该悬浮结构偏位。
2. 如权利要求1所述的方法,其中,形成该压敏MEMS结构包含:
形成该压敏MEMS结构于第一半导体衬底上;以及
围封该空腔于该第一半导体衬底与第二半导体衬底之间。
3. 如权利要求2所述的方法,其中:
形成该压敏MEMS结构包含:形成该压敏MEMS结构于第一半导体衬底的表面上方以及围封该空腔于该第一半导体衬底的该上表面与第二半导体衬底之间;
该方法更包含:使该第一半导体衬底的下表面接合至第三半导体衬底;以及
蚀刻该半导体衬底以形成该声埠包含:蚀刻该第一半导体衬底及该第三半导体衬底以形成穿过该第一半导体衬底及穿过该第三半导体衬底的该声埠。
4. 如权利要求1所述的方法,其中,形成设置于该半导体衬底上方且在空腔中包括悬浮结构的该压敏MEMS结构包含:形成压电元件。
5. 如权利要求1所述的方法,其中,形成设置于该半导体衬底上方且在空腔中包括悬浮结构的该压敏MEMS结构包含:形成氮化铝(A1N)或锆钛酸铅(PZT)层。
6. 如权利要求1所述的方法,更包含:在选定的部署位置处辨识选定的声频,其中,形成设置于该半导体衬底上方的该压敏MEMS结构包含:形成具有与该选定的声频匹配的共振频率的该悬浮结构。
7. 如权利要求1所述的方法,其中,形成设置于该半导体衬底上方的该压敏MEMS结构包含:形成验证质量于该悬浮结构上。
8. 如权利要求1所述的方法,其中:
形成设置于该半导体衬底上方的该压敏MEMS结构包含:形成硅验证质量于该悬浮结构上;以及
该上电极经图案化成优化该能量采收器的开路电压。
9. 一种用于采收声能的集成电路的制造方法,该方法包含:
辨识选定的声频;
形成设置于半导体衬底上方且包括悬浮结构的压敏MEMS结构,其中,该压敏MEMS结构具有共振频率;
形成验证质量于该悬浮结构上以调整该悬浮结构的该共振频率至与该选定的声频匹配的所欲共振频率;以及
蚀刻该半导体衬底以形成穿过该半导体衬底的声埠,其经组构成允许声压使该悬浮结构偏位。
10. 如权利要求9所述的方法,更包含:在蚀刻该半导体衬底之前,围封包括该悬浮结构及该验证质量的该压敏MEMS结构于空腔中以形成穿过该半导体衬底的该声埠。
11. 如权利要求10所述的方法,其中,形成该压敏MEMS结构包含:形成该压敏MEMS结构于第一半导体衬底上,以及围封该压敏MEMS结构包含:围封该空腔于该第一半导体衬底与第二半导体衬底之间。

12. 如权利要求11所述的方法,其中:

形成该压敏MEMS结构包含:形成该压敏MEMS结构于第一半导体衬底的上表面上方;

围封该压敏MEMS结构包含:围封该空腔于该第一半导体衬底的该上表面与第二半导体衬底之间;

该方法更包含:使该第一半导体衬底的下表面接合至第三半导体衬底;以及

蚀刻该半导体衬底以形成该声埠包含:蚀刻该第一半导体衬底及该第三半导体衬底以形成穿过该第一半导体衬底及穿过该第三半导体衬底的该声埠。

13. 如权利要求9所述的方法,其中,形成设置于该半导体衬底上方的该压敏MEMS结构包含:形成压电元件。

14. 如权利要求9所述的方法,其中,形成设置于该半导体衬底上方的该压敏MEMS结构包含:形成氮化铝(A1N)层。

15. 如权利要求9所述的方法,其中,形成验证质量于该悬浮结构上包含:形成硅验证质量于该悬浮结构上。

16. 一种声能采收MEMS装置,包含:

半导体衬底;

压敏MEMS结构,其设置于该半导体衬底上方且在空腔中包括悬浮结构;以及

声埠,其穿过该半导体衬底建立适合允许声压使该悬浮结构偏位的开放导管。

17. 如权利要求16所述的声能采收MEMS装置,其中,该压敏MEMS结构包含氮化铝(A1N)层与硅验证质量。

18. 如权利要求16所述的声能采收MEMS装置,其中,该半导体衬底为中间衬底以及该声能采收MEMS装置更包含:

上衬底,其包围该空腔;

下衬底,其中,该声埠延伸穿过该下衬底。

19. 如权利要求16所述的声能采收MEMS装置,更包含验证质量,其在该悬浮结构上,其中,该验证质量经选定成提供具有所欲共振频率的该压敏MEMS结构。

20. 如权利要求16所述的声能采收MEMS装置,其中,具有10平方厘米面积的该声能采收MEMS装置从130分贝的声功率产生1微瓦特功率。

用于采收声能的MEMS装置及其制造方法

技术领域

[0001] 本发明大体有关于微机电系统(MEMS)，且更特别的是，有关于使用用于采收声能的MEMS装置以及此类MEMS装置的制造方法。

背景技术

[0002] 微电子的研发在MEMS技术持续产生令人惊讶的进展。MEMS技术在当今社会变得越来越普遍。使用MEMS技术通过模块化测量装置有无限度的应用，例如加速度计、陀螺仪、致动器、麦克风及感测器(包括压力感测器及惯性感测器)。

[0003] 同样，微型感测器的应用很广泛且包括嵌入感测器。感兴趣领域之一涉及提供所需电力给嵌入感测器。现有电源供应器，例如电池，可设置在感测器外。电池对于例如嵌入感测器的装置通常不是可行的方案。电池包含有限的能量而且使用寿命有限。电池也可能包含危险的化学物，相当笨重，而且可能会在不知不觉中就失效。

[0004] 对于感测器被完全嵌入结构中且不实体连接至结构外的位置或感测器被嵌入活动位置的应用而言，供给电力通常很困难。结果，这些感测器通常需要自己的自供电电源供应器。

[0005] 此外，有些应用利用由感测器组成的大网路，例如数千个感测器。对于有如此大量的感测器，管理及更换电池是行不通的。因此，通过缓解电池维护问题，自供电电源供应器使得大型感测器网路的扩展使用成为有可能。

[0006] 因此，最好提供用于采收声能的MEMS装置以及此类MEMS装置的制造方法。此外，最好提供一种单块MEMS装置，其包括经调整成具有与在选定使用位置的声频匹配的共振频率的悬浮结构及验证质量(proof mass)。此外，阅读结合附图的【具体实施方式】及【权利要求书】的详细说明和以上【技术领域】及【背景技术】可明白其他合意特征及特性。

发明内容

[0007] 提供用于采收声能的MEMS装置以及用于采收声能的MEMS装置的制造方法。在一具体实施例中，用于采收声能的MEMS装置的制造方法包括：形成设置于半导体衬底上方且在空腔中包括悬浮结构的压敏MEMS结构。此外，该方法包括：蚀刻该半导体衬底以形成穿过该半导体衬底的声埠，其经组构成允许声压使该悬浮结构偏位。

[0008] 在另一示范具体实施例中，提供一种用于采收声能的集成电路的制造方法。该方法包括：辨识选定的声频。此外，该方法包括：形成设置于半导体衬底上方且包括悬浮结构的压敏MEMS结构。成形时，该悬浮结构具有共振频率。该方法更包括：形成验证质量于该悬浮结构上以调整该压敏MEMS结构的该共振频率至与该选定频率匹配的所欲共振频率。再者，该方法包括：蚀刻该半导体衬底以形成穿过该半导体衬底的声埠，其经组构成允许声压使该悬浮结构偏位。

[0009] 在又一示范具体实施例中，提供一种声能采收MEMS装置。该声能采收MEMS装置包括半导体衬底以及设置于该半导体衬底上方且在空腔中包括悬浮结构的压敏MEMS结构。该

声能采收MEMS装置更包括声埠，其穿过该半导体衬底建立适合允许声压使该悬浮结构偏位的开放无结构导管。

[0010] 提供此发明内容以用简化的形式来介绍所选择的观念，所述观念在具体实施方式段落中有进一步的描述。此发明内容并非旨在识别所主张的标的的关键特征或基本特征，也非旨在被用来做为决定所主张的标的的辅助内容。

附图说明

[0011] 以下结合附图描述各种具体实施例，其中类似的元件用相同的元件符号表示，以及其中：

[0012] 图1的流程图根据本文的一具体实施例图示具有声能采收MEMS装置的集成电路的制造方法；

[0013] 图2至图15的横截面图根据本文的一具体实施例图示用于形成声能采收MEMS装置的集成电路的加工；

[0014] 图16的仰视图图示用于声能采收MEMS装置的悬浮结构及验证质量的一具体实施例；以及

[0015] 图17根据本文的一具体实施例图示使用声能采收MEMS装置供电给感测器或RF前端模块的电路图。

[0016] 符号说明：

- [0017] 2 方法
- [0018] 3至6 步骤方块
- [0019] 10 集成电路
- [0020] 11 衬底
- [0021] 12 载体层
- [0022] 13 绝缘体层
- [0023] 15 半导体层
- [0024] 17 下电极层
- [0025] 19 MEMS装置层
- [0026] 21 上电极层
- [0027] 23 上电极
- [0028] 25 介电层
- [0029] 26 凸起部分
- [0030] 27 平坦上表面
- [0031] 29 接触窗
- [0032] 31 接触窗
- [0033] 35 接触材料
- [0034] 37 图案化层
- [0035] 41 沟槽
- [0036] 51 第二衬底
- [0037] 53 绝缘体层

[0038]	55	第二衬底51的延伸部分
[0039]	57	介电层
[0040]	59	接合层
[0041]	61	沟槽
[0042]	65	空腔
[0043]	69	背面
[0044]	71	接触垫
[0045]	73	沟槽
[0046]	75	MEMS装置结构
[0047]	77	空腔
[0048]	81	第三衬底
[0049]	83	绝缘体层
[0050]	85	延伸部分
[0051]	87	介电层
[0052]	89	接合层
[0053]	90	声埠
[0054]	91	沟槽
[0055]	92	悬浮结构
[0056]	94	验证质量
[0057]	96	分离部分
[0058]	98	间隙或开口
[0059]	99	独立可移动悬浮部分
[0060]	100	电路
[0061]	110	MEMS装置
[0062]	120	整流桥
[0063]	130	储存电容器
[0064]	140	充电控制器
[0065]	144	电压侦测器
[0066]	146	开关
[0067]	150	RF前端模块或感测器
[0068]	160	天线。

具体实施方式

[0069] 以下的实施方式在本质上只是用来图解说明而非旨在限制用于采收声能的MEMS装置以及用于采收声能的MEMS装置的制造方法。此外，希望不受明示或暗示于【技术领域】、【背景技术】、【发明内容】或【具体实施方式】之中的理论约束。

[0070] 为了简明起见，在此不详述与现有装置制造有关的现有技术。此外，描述于本文的各种任务及制程步骤可加入具有未详述于本文的额外步骤或机能的更广泛程序或制程。特别是，制造MEMS装置的各种步骤为众所周知，因此为了简明起见，本文只简述许多现有的步

骤或整个省略而不提供现有的制程细节。此外，应注意，集成电路含有数量不同的组件以及图中的单一组件可能代表多个组件。

[0071] 如本文所使用的，应了解，当指称一元件或层在另一元件或层“上方”或“下方”时，它可直接在该另一元件或层上，或可存在数个中介元件或层。当指称一元件或层在另一元件或层“上”时，它可直接在该另一元件或层上且与其接触。此外，空间相对性用语，例如“上”、“上方”、“下”、“下方”及其类似者为了便于说明可用来描述一元件或特征与另一(其他数个)元件或特征的关系，如附图所示。应了解，空间相对性用语旨在涵盖装置在使用或操作时的不同方位，除了图示于附图的方位以外。例如，如果图中的装置翻过来，被描述成在其他元件或特征“下方”的元件的方位则会在其他元件或特征“上面”。因此，该示范用语“下方”可涵盖上面或者是下面的方位。该装置可以其他方式定位(旋转90度或其他方位)且据此解释使用于本文的空间相对性述语。

[0072] 如本文所述，提供一示范MEMS装置具有悬浮结构和经形成具有一共振频率的验证质量。传统的用法是，验证质量或试验质量(test mass)为已知数量的质量，其用于测量仪器作为未知数量的测量参照。悬浮结构及验证质量可调整以提供选定的共振频率，例如与在MEMS装置的选定部署位置处的声频匹配的共振频率。此外，在一示范方法中，在蚀刻半导体衬底之前，该MEMS装置在半导体衬底上方围封悬浮结构于空腔中以形成穿过该半导体衬底的声埠。该埠经组构成通过大气与空腔之间的压差而允许声压使悬浮结构偏位。例如，该埠形成例如空气的流体介质的通路，声波可通过它移动以使悬浮结构偏位。如本文所使用的，悬浮结构可为悬臂、隔膜、或其类似者。在悬浮结构中，该结构有一部分位在空腔内或在空腔之间，使得该部分在该空腔或该等空腔内可移动。隔膜型悬浮结构的可移动部分沿着周边与该结构的非可移动部分在结构上完全连接，使得在悬浮结构下面的下空腔与在悬浮结构上面的上空腔完全分离。或者，悬臂型悬浮结构的可移动部分包括自由端或两端，其在至少一方向与该结构的非可移动部分在结构上不连接，使得下空腔与上空腔流体连通。

[0073] 图1的流程图图示用于采收声能的集成电路的制造方法。如图示，在步骤方块3中，方法2包括辨识选定的声频。例如，为了在选定位置部署感测器及MEMS装置，可做分析以辨识在该位置最常遇到的声频。示范位置包括车辆，例如飞机、直升机、汽车、船舶；隧道；机场；船坞；工厂；或产生实质声音的任何其他位置。

[0074] 如图示，方法2更包括：在步骤方块4中，形成设置于半导体衬底上方的压敏MEMS结构。该压敏MEMS结构包括悬浮结构，例如隔膜、悬臂或其类似者。该悬浮结构具有依本文构成的共振频率。使用现有试验方法可确定悬浮结构的共振频率。例如，悬浮结构的共振频率与悬浮结构的刚性除以悬浮结构的质量的平方根成正比。

[0075] 方法2更包括：在步骤方块5中，通过形成一验证质量于该悬浮结构上，调整悬浮结构的共振频率至与选定频率匹配的所欲共振频率。包括验证质量的悬浮结构的共振频率是与悬浮结构的刚性除以悬浮结构的质量(包括验证质量的质量)的平方根成正比。因此，借由通过适当的微影及蚀刻来形成所欲验证质量，可调整共振频率。压电材料及压电材料的厚度也通过促进整体悬浮结构的质量及刚性来影响共振频率。

[0076] 在步骤方块6中，方法2包括：形成穿过半导体衬底的声埠。该声埠经组构成可允许声压使该悬浮结构偏位。换言之，声波通过声埠中的流体可传播，例如空气，而与该悬浮结构接触。由于声波由高空气压力的压缩区与低空气压力的稀疏区形成，所以在这些声压区

到达压敏MEMS结构时，会导致悬浮结构偏位。

[0077] 图2至图15图示集成电路在形成如上述的压敏MEMS结构期间的一部分。在图2中，部分制成的集成电路10包括衬底11，例如半导体衬底。如本文所使用的，用语“半导体衬底”涵盖半导体工业常用来制作电子装置的半导体材料。半导体材料包括单晶硅材料，例如常用于半导体工业的相对纯粹或轻微掺杂的单晶硅材料，以及多晶硅材料和其他元素（例如锗、碳及其类似者）混合的硅。此外，“半导体材料”涵盖其他材料，相对纯粹或掺杂的锗、砷化镓、氧化锌、玻璃及其类似者。在一示范具体实施例中，该半导体材料为硅衬底，例如结晶硅。该硅衬底可为块硅晶圆或可为一薄层的硅（在绝缘层上，常被称为绝缘体上覆硅或SOI），接着，由载体晶圆支撑。如本文所指称的，基于材料的总重量，含有所提及的元素/化合物的材料包括至少10重量%的提及元素/化合物，除非另有说明。

[0078] 在图2中，示范衬底11为包括载体层12、绝缘体层13及半导体层15的SOI衬底。在一示范具体实施例中，载体层12有约500至约1000微米（μm）的厚度，例如约725微米。在一示范具体实施例中，绝缘体层13有约0.5至约3微米的厚度，例如约1微米。在一示范具体实施例中，半导体层15有约10至约40微米的厚度，例如约15至约20微米。

[0079] 如图示，下电极层17形成于半导体层15上方。示范下电极层17为钼。下电极层17可为任何其他导电材料，例如适用于MEMS装置的金属。在一示范具体实施例中，下电极层17直接形成于半导体层15上。

[0080] 在图2中，MEMS装置层19形成于下电极层17上方。示范MEMS装置层19为氮化铝（AlN）。MEMS装置层19可为适用于MEMS装置的任何其他材料，例如锆钛酸铅（PZT）或其他合适压电材料。在一示范具体实施例中，MEMS装置层19直接形成于下电极层17上。

[0081] 上电极层21形成于MEMS装置层19上方。示范上电极层21可由与下电极层17相同的材料形成。例如，上电极层21可为钼。上电极层21可为任何其他导电材料（例如，铝、铜、或彼等的合金），例如适用于MEMS装置的金属。在一示范具体实施例中，上电极层21直接形成于MEMS装置层19上。

[0082] 在图3中，上电极层21经蚀刻形成上电极23。虽然未图示，然而在一示范具体实施例中，在蚀刻上电极层21以形成上电极23之前，在上电极层21上方沉积及图案化一遮罩（未图示），例如光阻剂遮罩。然后，在上电极23及MEMS装置层19上方沉积介电层25，如图3所示。示范介电层25为氧化硅。如图示，介电层25包括直接在上电极23上方的凸起部分26。

[0083] 在图4中，以及继续参考图3，部分制成的集成电路10是例如用化学机械平坦化（CMP）法平坦化。该平坦化制程消除介电层25的凸起部分26以及形成具有平坦上表面27的介电层25。

[0084] 通过蚀刻接触窗29至上覆上电极23的介电层25中，该方法在图5中继续。例如，在选择性蚀刻介电层25以形成落在上电极23上的接触窗29之前，可沉积及图案化例如光阻剂遮罩的遮罩于介电层25上方。然后，可移除该遮罩。

[0085] 在图6中，在部分制成的集成电路10的另一区域上使用另一蚀刻制程。例如，可沉积及图案化例如光阻剂遮罩的另一遮罩于在上电极23外面的介电层25上方。然后，进行蚀刻制程以蚀刻穿过介电层25及MEMS装置层19以形成落在下电极层17上的接触窗31。然后，可移除该遮罩。

[0086] 然后，在图7，毯式沉积接触材料35于部分制成的集成电路10上方。示范接触材料

为金属,例如铝、铜或钨。在图8中,接触材料35经图案化可形成接触材料的图案化层37。接触材料的图案化层37的数个部分可形成对上电极23及下电极层17或形成对MEMS装置结构的接触。

[0087] 在图9中,蚀刻穿过介电层25、MEMS装置层19、下电极层17、半导体层15及在上电极23外的绝缘体层13以落在载体层12上的沟槽41。沟槽41经形成可界定及隔离由蚀刻层形成的各种MEMS装置结构,例如不同能量采收器设计的挠性结构(隔膜、悬臂等等)。

[0088] 图10是加工第二衬底51,例如半导体衬底。应了解,根据描述于本文的方法,可进行各种制造技术以形成半导体衬底51,如图示。示范衬底用高电阻率硅形成,例如电阻率大于 $40 \Omega \text{-cm}$ 的硅。示范半导体衬底51为块硅晶圆。示范半导体衬底有约250至约1000微米的厚度,例如约400至约600微米。绝缘体层53可形成于衬底51上。示范绝缘体层53为氧化硅。

[0089] 图10图示处于可进行接合至衬底11的方位的第二衬底51。在加工期间,可反转第二衬底51以利形成结构及层55、57及59。例如,可进行各种遮罩及蚀刻技术以形成第二衬底51的延伸部分55。然后,可沉积介电层57于第二衬底51上方。示范介电层57为氧化硅。此外,接合层(bonding layer)59可沉积于介电层57上方。示范接合层59为锗。然后,可蚀刻接合层59、介电层57及衬底51以形成沟槽61。

[0090] 在图11中,第二衬底51接合至第一衬底11。例如,第二衬底51经由共晶接合(eutectic bonding)接合至第一衬底11。在图11中,第二衬底51的接合层59接合至在衬底11上方的接触材料的图案化层37。结果,用第一衬底11及第二衬底51的结构界定及完全包围空腔65。例如,空腔65由沟槽41及沟槽61形成。再者,在衬底11的背面69上可沉积一层且予以蚀刻以形成接触垫71。示范接触垫71由金属形成,例如铝、铜或钨。

[0091] 该方法在图12可用背面蚀刻制程继续。具体言之,例如用深反应性离子蚀刻(DRIE)制程蚀刻第一衬底11的背面69。结果,形成穿过第一衬底11且与穿经层25、19、17、15及13的沟槽41连通的沟槽73。此蚀刻制程使MEMS装置结构75彼此释放。再者,该蚀刻制程可形成穿过衬底11及绝缘体层13的空腔77。

[0092] 在图13中,加工第三衬底81,例如半导体衬底。应了解,根据描述于本文的方法,可进行各种制造技术以形成半导体衬底81,如图示。示范衬底由高电阻率硅形成,例如电阻率大于 $40 \Omega \text{-cm}$ 的硅。示范半导体衬底81为块硅晶圆。示范半导体衬底有约250至约1000微米的厚度,例如约400至约600微米。绝缘体层83可形成于衬底81上。示范绝缘体层83为氧化硅。

[0093] 第三衬底81经蚀刻成形成延伸部分85。然后,介电层87可沉积于第三衬底81上方。示范介电层87为氧化硅。此外,接合层89可沉积于介电层87上方。示范接合层89为锗。然后,可蚀刻接合层89、介电层87及衬底81以形成沟槽91。

[0094] 该方法在图14可以使第三衬底81接合至第一衬底11而继续。例如,第三衬底81经由共晶接合可接合至第一衬底11。在图14中,第三衬底81的接合层89接合至衬底11上的接触垫71。结果,用第一衬底11及第二衬底51的结构气密地密封以及完全包围空腔65。

[0095] 在图15中,进行第三衬底81的背面蚀刻。用DRIE制程进行示范背面蚀刻。该蚀刻制程形成穿过绝缘体层83及第三衬底81的声埠90。如图示,声埠90是与空腔65及空腔77流体连通。结果,通过声埠90传播的声波可使形成于空腔65、空腔77之间的MEMS装置结构75偏位,也就是说,MEMS声能采收器75。

[0096] 应注意,图15中,半导体层15、下电极层17、MEMS装置层19及上电极23及介电层25位在空腔65、空腔77之间的部分形成MEMS装置结构75的悬浮结构92。此外,衬底11连接至MEMS装置结构75的悬浮结构92的部分形成MEMS装置结构75的验证质量94。在图12的蚀刻制程期间可调整空腔77的尺寸以调整形成于空腔65、空腔77之间的MEMS声能采收器75的共振频率。

[0097] 尽管图15的MEMS声能采收器75以悬臂型悬浮结构92图示,然而示范具体实施例可提供分裂隔膜型悬浮结构92。此一结构的仰视图图示于图16。如图示,可形成有4个分离部分96的验证质量94。此外,形成有界定独立可移动悬浮部分99的两个相交间隙或开口98的悬浮结构92。验证质量94的分离部分96位在结构92的各个悬浮部分99上。如图示,悬浮部分99可在结构92的周边附近连接。验证质量94及悬浮结构92的形状可包括其他变体以优化采收自声压所引起的偏位的能量。

[0098] 验证质量94的任何分离部分96的偏位导致由压电效应引起的电荷产生。该电荷可用来产生电力。结果,电力采收自声压。可优化上电极图案以增加能量采收器的开路电压。

[0099] 图17图示能量采收MEMS装置可使用于其中的电路100。如图示,MEMS装置110通过整流桥(rectifying bridge)120而电气连接至储存电容器130,以及电气连接至充电控制器140。充电控制器140包括电压侦测器144及开关146而且更电气连接至RF前端模块或感测器150及天线160,如图示。电路100中的各个元件可以众所周知的集成电路10制造方法来制造。

[0100] 如本文所述,自供电系统使用所述MEMS装置可将来自现有声能源的能量转换成不同形式的能量,例如电能。本文提及的装置可以在10平方厘米的悬浮结构上以连续模式从130分贝产生1微瓦特功率。

[0101] 如本文所述,提供数种装置设有形成于空腔之中的悬浮结构且包括声埠以传播声能至该悬浮结构。此外,所述装置均由单一单块衬底形成。再者,一示范MEMS装置设有可调整大小的验证质量以提供共振频率与在部署位置的声频匹配的悬浮结构。

[0102] 尽管在以上实施方式中已提出至少一个示范具体实施例,然而应了解,仍存在许多变体。也应了解,该或该等示范具体实施例只是实施例,而且非旨在以任何方式来限定所揭示的范畴、应用性或组构。反而,以上详细说明是要让熟谙此艺者有个方便的发展蓝图用来具体实作该或该等示范具体实施例。应了解,元件功能及配置可做出不同的改变而不脱离如本文随附权利要求书及其合法等效陈述所述的范畴。

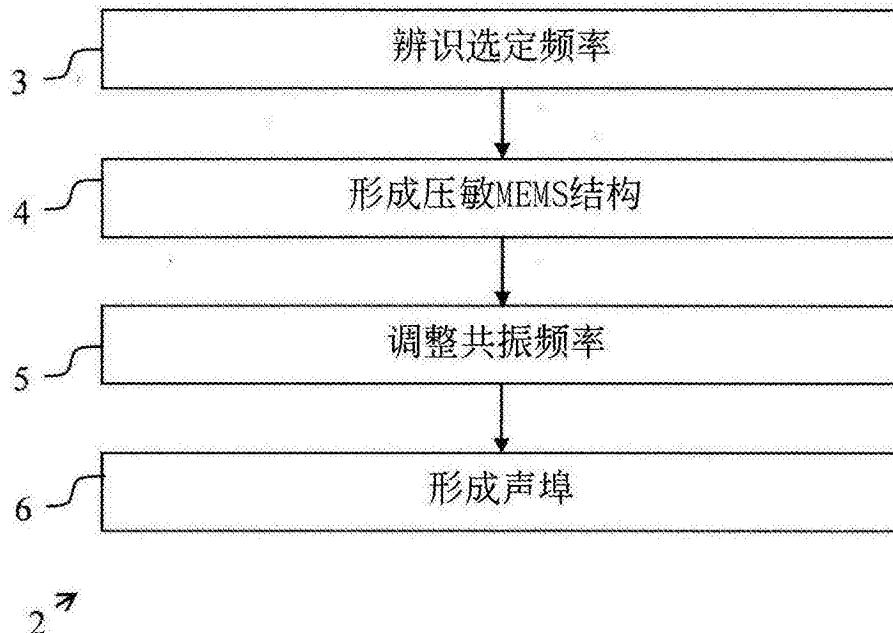


图1

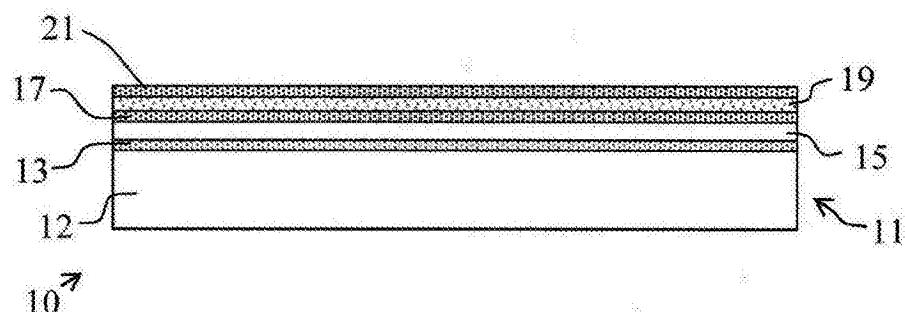
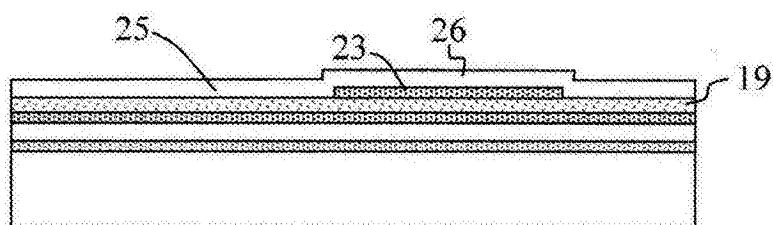


图2



10↗

图3

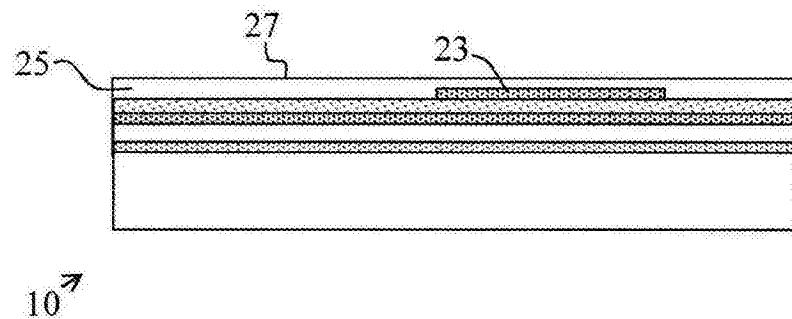


图4

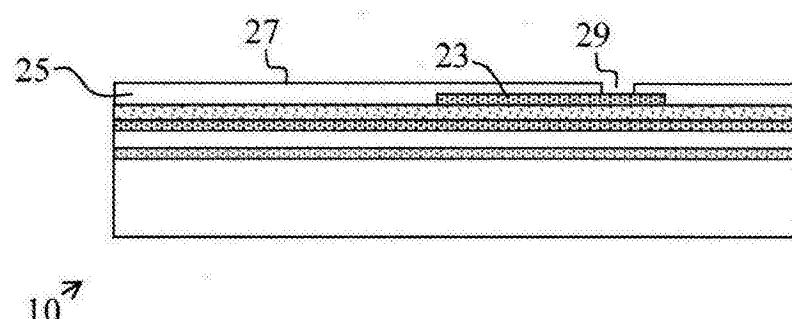


图5

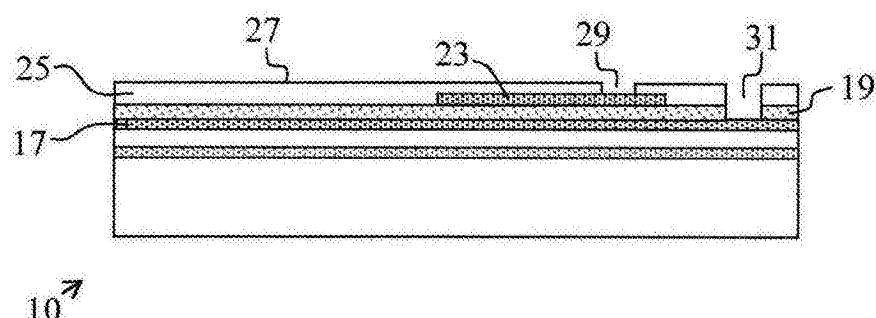


图6

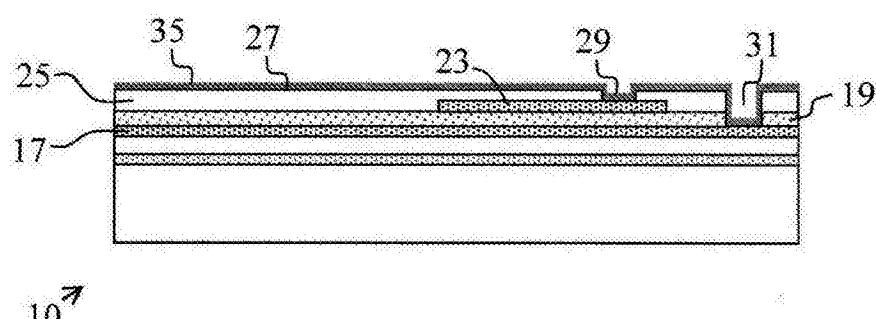


图7

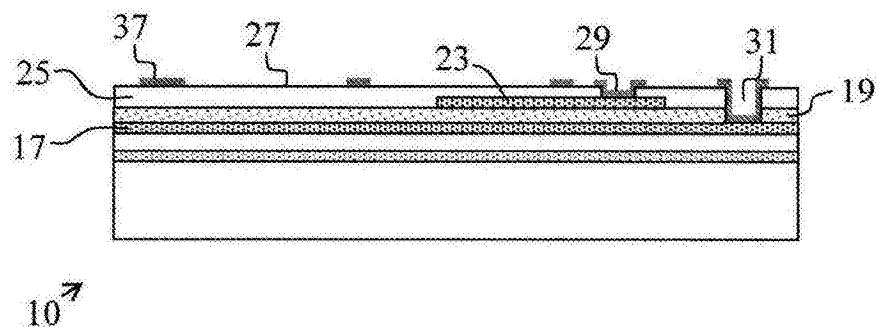


图8

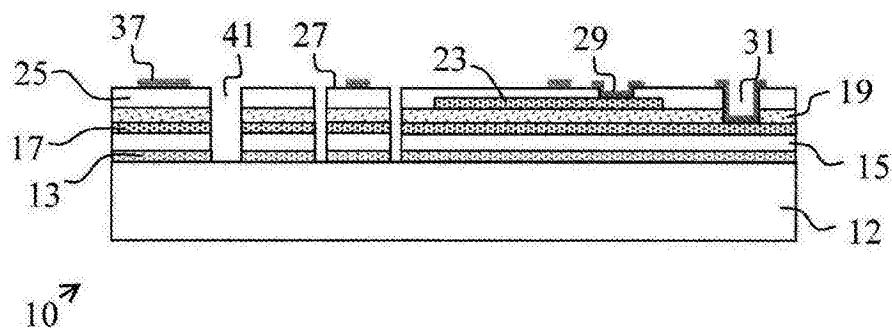


图9

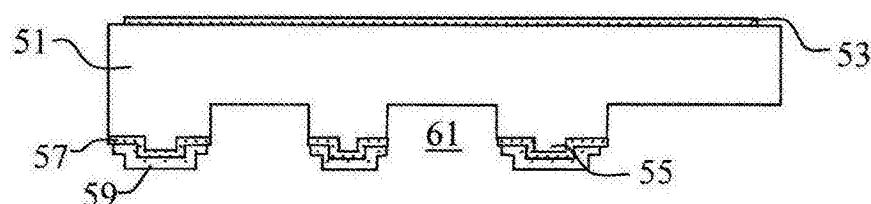


图10

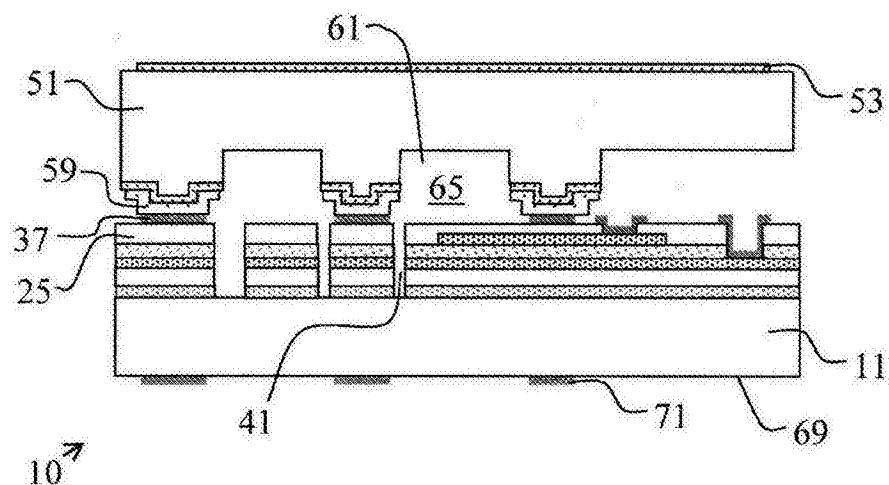


图11

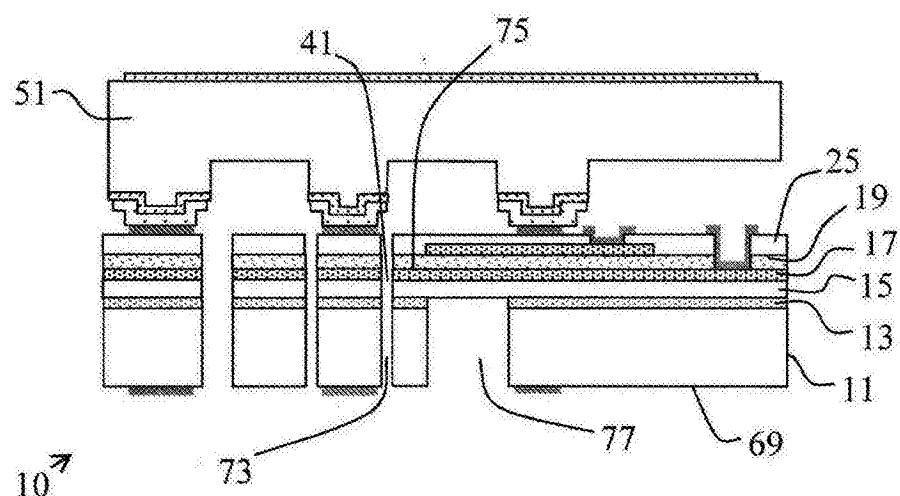


图12

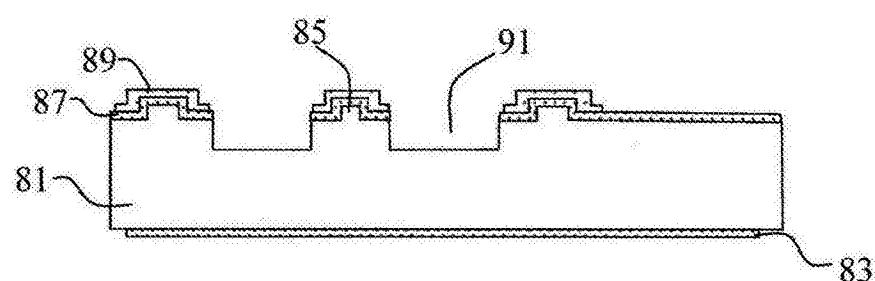


图13

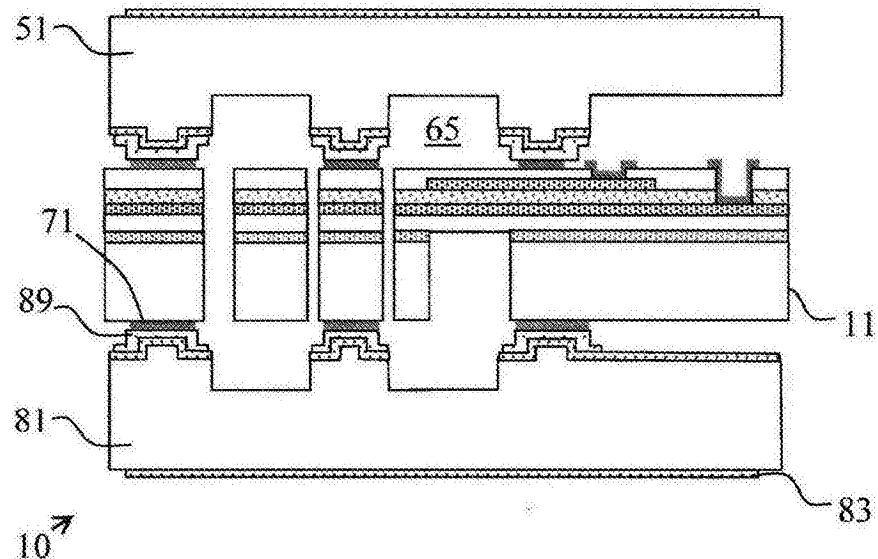


图14

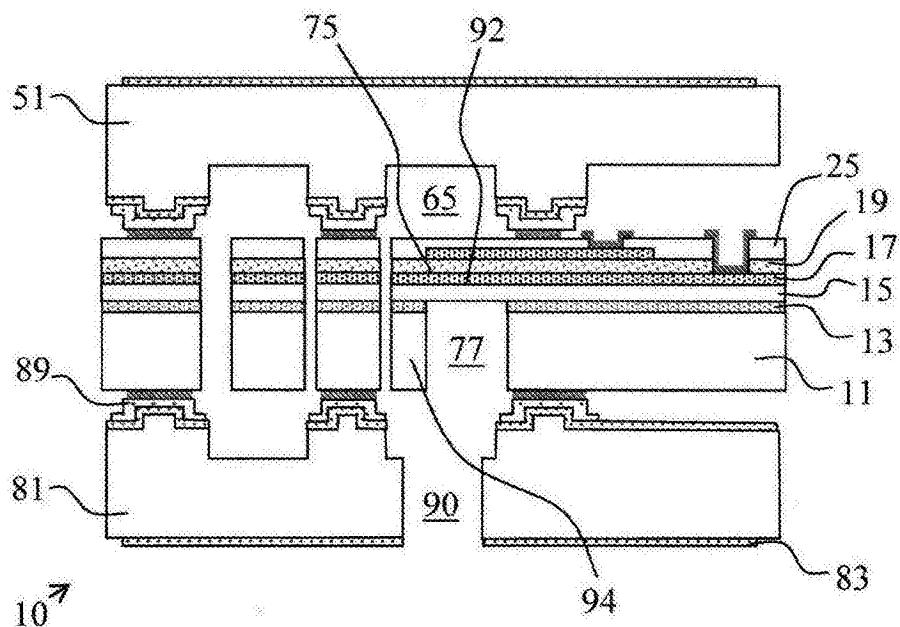


图15

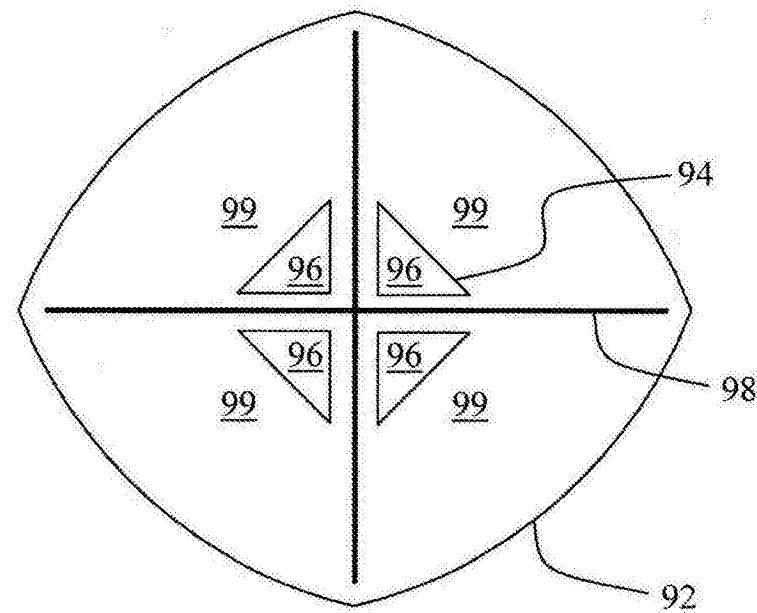


图16

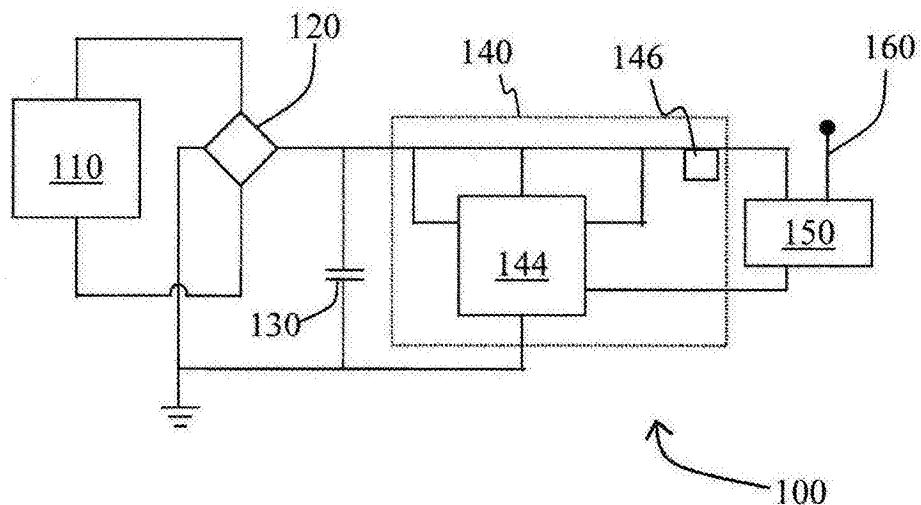


图17