

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-519488

(P2006-519488A)

(43) 公表日 平成18年8月24日(2006.8.24)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 27/12 (2006.01)	HO 1 L 27/12 B	5 F 1 5 2
HO 1 L 21/02 (2006.01)	HO 1 L 21/20	
HO 1 L 21/20 (2006.01)		

審査請求 有 予備審査請求 未請求 (全 32 頁)

(21) 出願番号 特願2006-502498 (P2006-502498)
 (86) (22) 出願日 平成16年3月1日(2004.3.1)
 (85) 翻訳文提出日 平成17年8月29日(2005.8.29)
 (86) 国際出願番号 PCT/IB2004/000927
 (87) 国際公開番号 W02004/077552
 (87) 国際公開日 平成16年9月10日(2004.9.10)
 (31) 優先権主張番号 0302518
 (32) 優先日 平成15年2月28日(2003.2.28)
 (33) 優先権主張国 フランス (FR)

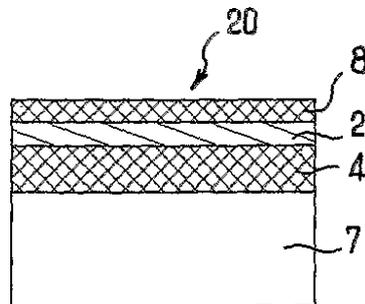
(71) 出願人 503368410
 エス. オー. アイ. テック、シリコン、オン、インシュレーター、テクノロジーズ
 S. O. I. TEC SILICON ON INSULATOR TECHNOLOGIES
 フランス国ベルナン、パルク、テクノロジー、デ、フォンテーヌ、シュマン、デ、フランク
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100077609
 弁理士 玉真 正美
 (74) 代理人 100088889
 弁理士 橋谷 英俊

最終頁に続く

(54) 【発明の名称】 遷移後の薄層の緩和

(57) 【要約】

本発明は、基板上で緩和または擬似緩和層を形成する方法に関し、その緩和層(2')は半導体材料から選ばれた材料とし、その方法が以下のステップ、すなわち：(a) ドナー基板(1)の上で、少なくとも半導体材料の中から選ばれた材料から成る弾性的に歪む層(2)を成長させるステップと；(b) 歪み層(2)の上、または受け入れ基板(7)の上で、粘性温度から粘性をおびた材料で作製されるガラス質層(4)を形成するステップと；(c) 受け入れ基板(7)を、ガラス質層(4)を介して歪み層(2)に接合するステップと；(d) ドナー基板(1)の一部分を除去し、受け入れ基板(2)と、ガラス質層(4)と、歪み層(2)と、結果的に表面層(1B)を形成することとなるドナー基板(1)の除去されない部分とを備える構造を形成するステップと；(e) 粘性温度に近いか、それを上回る温度で構造を熱処理するステップとを含むことを特徴とする。本発明はさらに、基板上で緩和または擬似緩和層を形成する方法の中で得られる構造に関する。



【特許請求の範囲】

【請求項 1】

基板上に緩和または擬似緩和層を形成する方法であって、前記緩和層(2')は半導体材料から選ばれた材料とし、その方法が以下のステップ、すなわち：

(a) ドナー基板(1)の上で、少なくとも半導体材料から選ばれた材料から成る弾性的に歪む層(2)を成長させるステップと；

(b) 前記歪み層(2)の上、または受け入れ基板(7)の上で、粘性温度から粘性を帯びる材料で作製されたガラス質層(4)を形成するステップと；

(c) 前記ガラス質層(4)を介し前記受け入れ基板(7)を前記歪み層(2)に接合するステップと；

(d) 前記ドナー基板(1)の一部を除去するステップであって、前記受け入れ基板(7)と、前記ガラス質層(4)と、前記歪み層(2)と、結果的に表面層(1B)を形成することとなる前記ドナー基板(1)の除去されない部分とを備える構造を形成するステップと；

(e) 粘性温度に近いか、それを上回る温度で前記構造を熱処理するステップと、を含むことを特徴とする、緩和または擬似緩和層を形成する方法。

10

【請求項 2】

ステップ(b)とステップ(c)とを、前記歪み層(2)の材料の内少なくとも1種の実質的な拡散より前、前記歪み層の汚染より前、および前記歪み層(2)の表面が制御できないほど反応的になる前に行うことを特徴とする、先行する請求項に記載の方法。

20

【請求項 3】

ステップ(d)より後に、前記表面層(1B)の少なくとも一部分を第2の粘性温度から粘性を帯びる材料に変換し、その結果第2のガラス質層(8)を形成する被制御処理をさらに含むことを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項 4】

ステップ(e)を、前記第2のガラス質層(8)の形成の最中もしくはその後に続けて行うことを特徴とする、先行する請求項に記載の方法。

【請求項 5】

ステップ(e)より後に、前記第2のガラス質層(8)を除去するステップをさらに含むことを特徴とする、先行する請求項に記載の方法。

30

【請求項 6】

半導体材料から選ばれた材料の前記構造の上での最終結晶成長ステップをさらに含むことを特徴とする、先行する請求項または請求項1に記載の方法。

【請求項 7】

前記ガラス質層(4)を前記受け入れ基板(7)の上で形成すること、および本方法がステップ(c)より前に、厚みが前記歪み層(2)の厚みに満たない薄層を前記歪み層(2)の上で形成するステップをさらに含むことを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項 8】

ステップ(b)が以下の2つの連続する操作、すなわち：

40

(b1) 前記歪み層の上で半導体材料層を成長させる操作；

(b2) ステップ(b1)で形成した層の少なくとも一部分を、粘性温度から粘性を帯びる材料に変換し、その結果前記ガラス質層を形成する被制御処理を実行する操作を含むことを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項 9】

ステップ(c)より前に、前記受け入れ基板(7)の上で接合層を形成するステップをさらに含むことを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項 10】

前記接合層がSiO₂であることを特徴とする、先行する請求項に記載の方法。

【請求項 11】

50

ステップ(d)の材料除去を、前記ドナー基板(7)内にある脆化エリアにおける、表面層(1B)の厚みに近い深さにてエネルギーを供給することによる分離によって実質的に達成することを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項12】

ステップ(c)より前に、前記ドナー基板(7)の中に原子種を注入することによって前記脆化エリアを形成するステップをさらに含むことを特徴とする、先行する請求項に記載の方法。

【請求項13】

ステップ(a)より前に、ドナー基板(7)を形成するステップをさらに含むことを特徴とし、前記ステップは以下の操作、すなわち：

- ・結晶性保持基板(1A)の上で有孔層(6)を形成する操作と；
- ・前記有孔層(6)の上で結晶層(1B)を成長させる操作と、を含み；

その全体[保持基板(1A)\有孔層(6)\結晶層(1B)]が前記ドナー基板(1)に当り、前記有孔層(6)が前記ドナー基板(1)内の脆化エリアにあたる、請求項11に記載の方法。

【請求項14】

ステップ(d)の材料除去が選択的化学エッチングを含むことを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項15】

ステップ(b)で形成する前記ガラス質層(4)が電氣的に絶縁することを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項16】

ステップ(b)で形成する前記ガラス質層(4)がSiO₂であることを特徴とする、先行する請求項に記載の方法。

【請求項17】

・前記ドナー基板(1)がSiであること；および
 ・前記歪み層(2)がSi_{1-x}Ge_xであることを特徴とする、先行する請求項のいずれかに記載の方法。

【請求項18】

・前記ドナー基板(1)がSiバルク保持基板(1-1)と、SiからSi_{1-z}Ge_zにかけて格子パラメータを適合するバッファ構造(1-2、1-3)とを備えること；
 ・前記歪み層(2)がSi歪み層(2-1)とx>zのSi_{1-x}Ge_x歪み層(2-2)とを備えることを特徴とする、請求項1から16のいずれかに記載の方法。

【請求項19】

・ステップ(b1)で成長させる層がSiであること；
 ・ステップ(b2)で施す被制御処理が、ステップ(b1)で形成した前記層のSiの少なくとも一部分をSiO₂に変換し、その結果前記SiO₂ガラス質層(4)を形成する被制御熱酸化処理であることを特徴とする、請求項8、請求項16、及び請求項17または18に記載の方法。

【請求項20】

前記被制御処理が、前記表面層(1B)におけるSiの少なくとも一部分をSiO₂に変換し、その結果前記第2のSiO₂ガラス質層を形成する被制御熱酸化処理であることを特徴とする、請求項3を組み合わせた先行する3つの請求項のいずれかに記載の方法。

【請求項21】

ステップ(e)より後に、フッ化水素酸に基づく化学処理により前記第2のガラス質層(8)を除去するステップをさらに含むことを特徴とする、先行する請求項に記載の方法。

【請求項22】

ステップ(e)が熱処理を含むことを特徴とする、先行する4つの請求項のいずれかに記載の方法。

10

20

30

40

50

【請求項 2 3】

前記第 2 のガラス質層 (8) の除去より後の前記構造上での成長に用いる材料が Si であることを特徴とする、先行する 5 つの請求項のいずれかを組み合わせ、請求項 6 に記載の方法。

【請求項 2 4】

ステップ (b) で形成するガラス質層 (4) が電氣的に絶縁すること、および形成された前記構造が絶縁体上半導体構造であることを特徴とし、その半導電性の厚みがステップ (e) で緩和または擬似緩和された歪み層 (4) を備える、先行する請求項のいずれかに記載の方法。

【請求項 2 5】

コンポーネント製造のための準備をするステップ、及び前記歪み層において、あるいはその上 (1 1) で任意にエピタキシ成長した層 (4) においてコンポーネントを製造するステップの少なくとも一方をさらに含むことを特徴とする、先行する請求項のいずれかに記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、例えば絶縁体上半導体構造等、電子工学、光学、または光電子工学用の最終的構造を形成するための基板上での緩和または擬似緩和層の形成に関し、その緩和層は半導体材料から選ばれた材料で作製する。

20

【0 0 0 2】

本発明は特に、緩和層の上での、そして緩和層を通じての、歪み層の形成を含む。

【0 0 0 3】

例えば上記の点について、緩和または擬似緩和 Si Ge 層によって歪む Si の層は、緩和 Si 層の中に存在する電荷担体移動度より大きい、100% 程度の電荷担体移動度等、興味深い性質を実現することがある。

【0 0 0 4】

本明細書においては、層を構成する結晶性材料がその公称格子パラメータに概ね等しい格子パラメータを、すなわちそのバルク平衡形状での材料の格子パラメータに概ね等しい格子パラメータを有する場合、当該の層は「緩和している」と称する。

30

【0 0 0 5】

本明細書においては逆に、層を構成する結晶性材料がエピタキシ等の結晶成長時に引張または圧縮で弾性的に歪み、そのためにかかる格子パラメータが当該の材料の公称格子パラメータから大幅に異なることを余儀なくされる場合、当該の層は「歪んでいる」と称する。

【発明の背景】

【0 0 0 6】

特に以下のステップを含む方法を適用することにより、基板上で緩和層を形成する方法が知られている：

- (1) ドナー基板上での半導体材料の薄層のエピタキシ；
- (2) 薄層における受け入れ基板の接合；
- (3) ドナー基板の一部の除去。

40

【0 0 0 7】

上記の方法によって絶縁体上半導体構造を作製してもよく、この場合、その半導体部分は前記緩和薄層を少なくとも部分的には具備または構成し、絶縁体部分は通例、ステップ (1) とステップ (2) との間の中間ステップで形成する。

【0 0 0 8】

薄層の製造は：

- ・ステップ (1) の適用時；または
- ・その後の処理時に達成してもよい。

50

【0009】

第1の場合において、保持基板とバッファ層とから成るドナー基板を用いる方法が知られており、そのバッファ層は塑性変形を閉じ込めるため、その上でエピタキシ成長する薄層は、いかなる歪みからでも緩和される。かかる方法は、例えば特許文献US2002/0072130及びW099/53539に記載されている。

【0010】

ただし、バッファ層の製造には往々にして時間と費用がかかる。

【0011】

第2の場合において、ドナー基板はバッファ層を具備せず、そこでステップ(1)はドナー基板によって歪むこととなる薄層の成長を含む。

10

【0012】

よって、例えばSiGe層は、Si基板の上で直に、SiGe層が全域において歪むような厚みの上で、成長するであろう。

【0013】

特にB.Hollanderらの文献、“Strain relaxation of pseudomorphic Si_{1-x}G_x/Si〔100〕 heterostructures after hydrogen or helium ion implantation for virtual substrate fabrication (仮想基板製造のための水素/ヘリウムイオン注入後の擬似形態Si_{1-x}G_x/Si〔100〕ヘテロ構造のひずみ緩和)”〔Nuclear and Instruments and Methods in Physics Research B175-177〔2001〕357-367〕に記載の、第1のSiGe層緩和技術では、ステップ(2)を施す前に、Si基板において所定の深さで水素またはヘリウムイオン

20

【0014】

ただし、かかる第1の技術で通常得られる緩和率は依然として他の技術に比べてやや低い。

【0015】

第2の技術の研究は、特にHobartらによる文献“Compliant Substrates: A comparative study of the relaxation mechanisms of strained films bonded to high and low viscosity (準抛基板:高・低粘度で接合されたひずみ膜の緩和メカニズムの比較研究)”(Journal of Electronic Materials, vol.29, No.7, 2000)に開示されている。

【0016】

ステップ(3)でドナー基板を除去した後は、ステップ(2)でBPSGガラスに接合した歪みSiGeの層を緩和または擬似緩和するため、熱処理を施す。

30

【0017】

よって熱処理の時には、熱処理の温度で粘性をおびたガラスの層を介して歪み層が緩和するように見える。

【0018】

ただし後者の技術は、SiGe薄層が露出している場合にSiGe薄層の緩和をともしなう。

【0019】

ところで、熱処理中(ルームRTA処理、犠牲酸化、リカバリーアニーリング等)にそのようなSiGe層を気体大気にさらすこと(露出)は、同層の品質にとってひどく不利なものに終わることがあり、その際同層に含まれるGeは外側へ著しく拡散することがあり(ひいては層の分解を招くことがあり)、さらに同層は外来の汚染物質によって汚染することがある。

40

【0020】

しかも、かかるSiGe層は表面上にあり、そのために、仕上げ処理(研磨、平滑化、酸化、洗浄等)等の処理を受けることもある。

【0021】

ところで、SiGeのためのそれらの処理は、Si向けの処理ほどには十分に極められていない。

50

【 0 0 2 2 】

そして、S i G eを扱う際の制御の欠如が、今度は、所望の構造を作製するに当り、更なる困難を招く。

【 発明の開示 】

【 0 0 2 3 】

本発明は、基板上で緩和または擬似緩和層を形成する方法を提供することによってそれらの困難を克服することを試みるものであり、その緩和層は半導体材料から選ばれた材料とし、その方法は以下のステップ、すなわち：

(a) ドナー基板の上で、半導体材料から選ばれた材料から成る弾性的に歪む層を成長させるステップと；

(b) 歪み層の上、または受け入れ基板の上で、粘性温度から粘性をおびた材料で作製されるガラス質層を形成するステップと；

(c) 受け入れ基板を、ガラス質層を介して歪み層に接合するステップと；

(d) ドナー基板の一部を除去するステップであって、受け入れ基板と、ガラス質層と、歪み層と、結果的に表面層を形成することとなるドナー基板の除去されない部分とを備える構造を形成するステップと；

(e) 粘性温度に近いか、それを上回る温度で構造を熱処理するステップと、を含む。

【 0 0 2 4 】

このほかに、基板上で緩和または擬似緩和層を形成する方法には、次のような特徴がある：

- ステップ (b) とステップ (c) とは、歪み層の材料の内少なくとも1種が実質的に拡散する前に、ストレスを受ける層が汚染する前、およびストレスを受ける層の表面が制御できないほど反応的になる前に実行する；

- ステップ (d) の後に被制御処理を施すことで、表面層の少なくとも一部分を第2の粘性温度から粘性を帯びる材料に変換し、その結果第2のガラス質層を形成する；

- ステップ (e) は、第2のガラス質層の形成の最中もしくはその後続けて実行する；

- ステップ (e) の後には第2のガラス質層を除去するためのステップを施す；

- 本方法はさらに、半導体材料から選ばれた材料の構造の上に施す最終結晶成長ステップを含む；

- 受け入れ基板の上ではガラス質層を形成し、また本方法は、ステップ (c) より前に、厚みが歪み層の厚みに満たない薄層を歪み層の上で形成するステップをさらに含み；

- ステップ (b) は以下の2つの連続する操作、すなわち：

(b 1) 歪み層の上で半導電性層を成長させる操作と；

(b 2) ステップ (b 1) で形成した層の少なくとも一部分を、粘性温度から粘性を帯びる材料に変換するための被制御処理を実行し、その結果ガラス質層を形成する操作と、を含む；

- ステップ (c) より前に、受け入れ基板の上で接合層を形成するステップ；

- 接合層はS i O₂である；

- ステップ (d) の材料除去は、ドナー基板内にある脆化エリアにおける、表面層の厚みに近い深さにてエネルギーを供給することによる分離によって実質的に達成する；

- ステップ (c) より前に、ドナー基板の中に原子種を注入することによって脆化エリアを形成するステップ；

- ステップ (a) より前に、ドナー基板を形成するステップであって、かかるステップは以下の操作、すなわち：

・ 結晶性支持基板の上で有孔層を形成する操作、

・ 有孔層の上で結晶層を成長させる操作を含み；

その全体 [支持基板 / 有孔層 / 結晶層] は前記ドナー基板に当り、有孔層はドナー基板内の脆化エリアにあたる。

- ステップ (d) の材料除去は選択的的化学エッチングを含む；

- ステップ (b) で形成するガラス質層は電氣的に絶縁する；

10

20

30

40

50

- ステップ (b) で形成するガラス質層は $S i O_2$ である ;
- ドナー基板は $S i$ であり、歪み層は $S i_{1-x} G e_x$ である ;
- ドナー基板は $S i$ パルク保持基板と、 $S i$ の格子パラメータを $S i_{1-x} G e_x$ に適合するバッファ構造とを備え、また歪み層は $S i$ 歪み層と $z > x$ の $S i_{1-z} G e_z$ 歪み層と、を備える ;
- ステップ (b 1) で成長させる層は $S i$ であり、ステップ (b 2) で施す被制御処理は、ステップ (b 1) で形成した層の $S i$ の少なくとも一部分を $S i O_2$ に変換し、その結果 $S i O_2$ ガラス質層を形成する被制御熱酸化処理である ;
- 前記被制御処理は、表面層における $S i$ の少なくとも一部分を $S i O_2$ に変換し、その結果第 2 の $S i O_2$ ガラス質層を形成する被制御熱酸化処理である ;
- 本方法はさらに、ステップ (e) より後に、フッ化水素酸に基づく化学処理によって第 2 のガラス質層を除去するステップを含む ;
- ステップ (e) は熱処理を含む ;
- 第 2 のガラス質層の除去より後の構造の上での成長に用いる材料は $S i$ である ;
- ステップ (b) で形成するガラス質層は電氣的に絶縁し、また形成される構造は絶縁体上半導体構造であり、その半導電性の厚みはステップ (e) で緩和または擬似緩和された歪み層を備える ;
- 本方法はさらに、コンポーネント製造のための準備をするステップ、及び歪み層において、その上で任意にエピタキシ成長した層においてコンポーネントを製造するステップの少なくとも一方を含む。

10

20

【発明を実施するための最良の形態】

【 0 0 2 5 】

本発明の他の態様、目的、及び利点は、添付の図面を参照する、非制限的な例示としての、本発明の好適な方法の応用についての下記の説明を読むことにより、さらに明白となるであろう。

【 0 0 2 6 】

本発明の第 1 の課題は、基板上に緩和または擬似緩和有用層を形成することである。

【 0 0 2 7 】

本発明の第 2 の課題は、緩和または擬似緩和有用層の上で歪み材料の有用層を形成することである。

30

【 0 0 2 8 】

本発明による「有用層」とは、本発明による方法を適用した後の処理中に電子工学、光学、または光電子工学用コンポーネントを受け入れることを意図する層である。

【 0 0 2 9 】

本発明の第 3 の課題は、本発明による方法の適用で終始、そして特に熱処理中に、緩和または擬似緩和すべき層を、それを内包する構造をとりまく大気から保護することで、それを構成する材料の 1 つ以上の原子種が拡散可能となるのを防ぐことである。

【 0 0 3 0 】

本発明の第 4 の課題は、作製中に緩和または擬似緩和すべき層の品質を損なうことなく、所望の構造に対し様々な表面仕上げ技術を適用できるようにすることである。

40

【 0 0 3 1 】

第 4 の課題は特に、緩和または擬似緩和すべき層が $S i_{1-x} G e_x$ であって、さらに通常は $S i$ 構造または層上で適用される、構造上での様々の処理技術の使用が望まれる特定の場合において達成すべきものである。

【 0 0 3 2 】

本発明による方法は、前記の主要ステップ (1)、(2) 及び (3) を含む。

【 0 0 3 3 】

本発明による好適な方法を、図 1 a - 1 i を参照して説明する。

【 0 0 3 4 】

本発明によるソースウェハ 1 0 を、図 1 a を参照して示す。

50

【0035】

ウェハ10は、ドナー基板1と歪み $Si_{1-x}Ge_x$ 層2から成る。

【0036】

ドナー基板1の第1の構成において後者は全面的に、第1の格子パラメータを備える単結晶 Si から成る。有利には、ここではかかるドナー基板1をチョクラルスキー成長で作製する。

【0037】

ドナー基板1の第2の構成において後者は、歪み層2との界面を呈し、その歪み層2との界面にて第1の格子パラメータを有する、上位 Si 層(図1で図示せず)を備える擬似基板である。

【0038】

有利には、上位層の第1の格子パラメータは Si の公称格子パラメータであるから、後者は緩和状態にある。

【0039】

上位層はさらに十分に大きな厚みを有するため、上を覆う歪み層2にその格子パラメータを課すことができ、後者がドナー基板1の上位層の結晶構造に大きく影響することはない。

【0040】

選択するドナー基板1の構成がいずれのものであれ、後者は、転位等の構造的欠陥の密度が低い結晶構造を備える。

【0041】

歪み層2は、好ましくは単一の $Si_{1-x}Ge_x$ 厚みからのみ成る。

【0042】

かかる歪み層2における Ge 濃度は、好ましくは10%より高い、すなわち0.10より大きい x 値である。

【0043】

Ge の格子パラメータは Si より約4.2%大きいため、かかる歪み層2を形成するために選ばれる材料は、第1の格子パラメータよりもかなり大きな第2の公称格子パラメータを有する。

【0044】

形成された歪み層2はその際ドナー基板1による圧縮で弾性的に歪む、すなわち歪み層2は歪むことによりその構成材料の第2の格子パラメータを大きく下回る格子パラメータを持ち、そのため、第1の格子パラメータに近い格子パラメータを有する。

【0045】

好ましくは、歪み層2はさらに、概ね一定の原子組成を有する。

【0046】

有利には、歪み層2は、例えばLPD、CVD、及びMBE(それぞれ液相沈着法、化学蒸着法、分子線エピタキシ法の略語)技術等、公知の技術を用いて、エピタキシ等の結晶成長によりドナー基板1上で形成する。

【0047】

例えば、点欠陥や転位等の延在する欠陥等、極端に多くの結晶学的欠陥を伴わずにそのような歪み層2を得るには、ドナー基板1と歪み層(その保持基板1との界面付近)とを形成する結晶材料として、それぞれの第1及び第2の公称格子パラメータ間の差が十分に小さくなるものを選択することが有利である。

【0048】

例えば、かかる格子パラメータ差は典型的には約0.5%と約1.5%の間であるが、それより大きな値でもよい。

【0049】

例えば、 $x = 0.3$ の $Si_{1-x}Ge_x$ は、 Si より約1.15%大きい公称格子パラメータを有する。

10

20

30

40

50

【0050】

他方、歪み層2の厚みが概ね一定であれば、概ね一定の固有の性質を獲得できるか、先々の受け入れ基板5との接合(図1に示す)を助長するか、あるいはその両方であるために好ましい。

【0051】

歪み層2の緩和を防ぐため、または塑性タイプの内部欠陥の出現を防ぐため、後者の厚みはさらに、弾性歪みの臨界厚みを下回るべきである。

【0052】

かかる臨界弾性歪み厚みは主に、歪み層2のために選ばれる材料と、ドナー基板との前記格子パラメータ差とに依存する。

10

【0053】

ただしそれは、それが形成された際の温度等の成長パラメータ、エピタキシ成長が行われたところの核形成部位、あるいは使用する成長技術(例えばCVDまたはMBE)等にも依存する。

【0054】

$Si_{1-x}Ge_x$ 層の臨界厚み値については、Friedrich Schafflerによる文献“High-mobility Si and Ge structures (高移動度Si・Ge構造)” (“Semiconductor Science Technology” 12 [1997] 1515-1549)を参照されたい。

【0055】

他の材料について、当業者であれば、ドナー基板1上で形成する歪み層2のために選ばれる材料の臨界弾性厚みの値を判断するに当り、今日の技術を参照できよう。

20

【0056】

よって、 x が0.10と0.30との間である $Si_{1-x}Ge_x$ は、特に成長パラメータを適合することにより、200 と2000 との間、好ましくは200 と500 との間の典型的厚みを有する。

【0057】

したがって、形成された歪み層2は、その成長基板1のそれにほぼ近い格子パラメータを持ち、圧縮において内部弾性歪みを呈する。

【0058】

図1cを参照すると、ガラス質層4の第1の実施形態により、歪み層2の上でガラス質層4が形成されている。

30

【0059】

ガラス質層4を構成する材料は、粘性温度 T_G から粘性を帯びるものとする。

【0060】

有利には、ガラス質層4の材料は以下の材料、すなわちBPSG、 SiO_2 、 $SiON$ の内の1つとする。

【0061】

SiO_xN_y のガラス質層4を形成する場合は、かかる材料の窒素組成と実質的に相関係にある粘性温度 T_G を変えるため、 y の値を有利に変更してもよい。

【0062】

よって、その上の成長組成とともに、ガラス質層4の T_G を、典型的には SiO_2 のそれ程度の T_G (1150前後で変動することがある)と Si_3N_4 のそれ程度の T_G (1500より高い)との間で変更することが可能となる。

40

【0063】

その結果、 y を変えることによって大きな T_G 範囲をカバーできよう。

【0064】

ガラス質層4の T_G 値は、基本的にガラス質層の材料に依存する場合、それが形成されたときの条件によって変動することもある。

【0065】

ある有利な展開においては、 T_G を“任意に”選択するため、ガラス質層4を形成する

50

ための条件を制御可能に適合してもよい。

【0066】

したがって、温度、持続期間、適用量、気体大気のポテンシャル等、沈着パラメータは変更してもよい。

【0067】

その結果、 T_G を減少させる性質を持ち得るホウ素や燐等、ガラス化大気中に含まれる主気体要素にドーピング要素を加えてもよい。

【0068】

歪み層2は：

- 歪み層2に含まれるゲルマニウムが大気中に拡散できる前；及び
- 歪み層2がかなり汚染する前；及び
- 歪み層2の表面が制御できないほど反応的になる前に；

10

ガラス質層4で覆うことが重要であり、その全体がRTAタイプのアニーリング処理や犠牲酸化処理等、高温での熱処理を受ける場合は特に重要である。

【0069】

ガラス質層4の好適な実施形態においては、以下のステップを歪み層2に施す：

(b1) 図1bを参照し、歪み層2の上で半導体材料層3を成長させるステップ；その後
(b2) 図1cを参照し、ステップ(b1)で形成した層の少なくとも一部分を粘性温度から粘性を帯びる材料に変換し、その結果ガラス質層4を形成する被制御処理を施すステップ。

20

【0070】

有利には、層3のために選ぶ材料は、歪み層2の歪みを変えないようにするため、Siである。

【0071】

形成された層3の厚みは、典型的には約5 と約5000 との間、より具体的には約100 と約1000 との間である。

【0072】

上で説明したのと同じ理由につき、ステップ(b1)での層3の結晶成長は、好ましくはGeの拡散より前に、すなわち：

- ・ 歪み層2を形成するための温度が保たれる場合には歪み層2の形成の直後に；または
- ・ 歪み層2形成の直後に生じる室温への温度低下の後に続く温度上昇の直後、に施す。

30

【0073】

層3を成長させる好適な方法は、歪み層2の成長に次ぐ原位置成長である。

【0074】

ステップ(b1)で用いる成長技術は、エピタキシ、LPD、CVD、またはMBE等の技術でもよい。

【0075】

ガラス質層4は、所定の組成を有する大気の下での熱処理によって作製してもよい。

【0076】

よって、Si層3をSiO₂ガラス質層4に変換するため、ステップ(b2)ではSi層3に被制御熱酸化処理を施してもよい。

40

【0077】

後者のステップの最中には、形成される酸化物の厚みを制御するため、および層2及び3間の界面付近で酸化を停止させるために、酸化処理のパラメータ(温度、持続期間、酸素濃度、酸化大気他の気体等)を正確に適用することが大切である。

【0078】

そのような熱酸化のためには、好ましくは乾燥酸素や蒸気大気が、1atm以上の圧力にて使われてもよい。

【0079】

その際好ましくは、表面層3の酸化を制御するため、酸化の持続期間は変更されてもよ

50

い。

【0080】

ただし、時間パラメータとの組み合わせで、または時間パラメータとは別に、他の1つまたは複数のパラメータを変更することにより、かかる制御を達成してもよい。

【0081】

SiGe層上のかかるSiO₂ガラス質層4の本実施形態については、特に特許文献US 6352942で詳細を参照されたい。

【0082】

ガラス質層4の第2の実施形態により、また図1b及び1cによってそれぞれ参照される前記2つのステップ(b1)及び(b2)の代替として、歪み層2上で原子種を沈着する方法により原子種の沈着を施す。

10

【0083】

第1の場合においては、粘性材料から成る原子種が直接的に沈着されよう。

【0084】

よって、例えばSiO₂ガラス質層4を形成するため、SiO₂分子を沈着してもよい。

【0085】

第2の場合においては、以下の操作が施されてもよい。

- ・アモルフォスSi層を形成するためのアモルフォスSi原子種の沈着；また
- ・かかるアモルフォスSi層の熱酸化、それによりSiO₂ガラス質層4を形成する。

20

【0086】

かかる沈着のいずれの場合を選択しても、原子種の沈着はGeの拡散より前、歪み層2の汚染と不制御の表面再活性化より前に実行すべきであり、その間歪み層2が高温で保たれるのであれば、なおさらそのようにすべきである。

【0087】

図1d、1e、及び1fを参照し、歪み層2とガラス質層4とを、受け入れ基板7上に移すため、ドナー基板1から取り上げるステップを示す。

【0088】

この目的のため、本発明による方法は2つの連続する主要ステップから成る技術を適用する：

30

- ・受け入れ基板7とガラス質層4との接合；
- ・ドナー基板1の一部分の除去。

【0089】

図1iを参照すると、前記接合が施されている。

【0090】

接合に先立ち、接合すべき2つの表面の少なくとも一方で接合層を形成する任意のステップを施してもよく、かかる接合層は室温かそれより高い温度で接合性質を有する。

【0091】

よって例えば、接合すべき他方の表面がSiO₂かSiである場合は特に、SiO₂層を形成することで接合品質を改善できよう。

40

【0092】

その際、かかるSiO₂接合層は、SiO₂原子種を沈着することによって、あるいは後者の表面がSiであれば、接合すべき表面の熱酸化によって、有利に作製される。

【0093】

接合すべき表面をできるだけ滑らかに、および清潔にするため、接合に先立ち、接合すべき表面を準備するステップを有利に施す。

【0094】

弱化学エッチング、RCA処理、オゾン化槽、水洗い等、接合すべき表面を洗浄するために相応しい化学処理を施してもよい。

【0095】

50

研磨、研削、CMP（化学的機械的平坦化法）、原子種ボンバード等、機械的または機械化学的処理を施してもよい。

【0096】

かかる接合操作は、接合すべき表面を互いに接触させることによって実行する。

【0097】

その接合結合は、好ましくは、接合すべき表面の親水性を利用する分子的性質のものとする。

【0098】

接合すべき表面の親水性を与えるため、または強化するため、例えば脱イオン水を使った水洗い等、槽における接合すべき両構造の予備浸漬を施してもよい。

【0099】

接合結合を強化することにより、例えば共有結合や、その他の結合等の接合結合の性質を変えることにより、接合された全体のアニーリングをさらに施してもよい。

【0100】

よって、もしもガラス質層がSiO₂であって、特に受け入れ基板7への接合に先立って、予めSiO₂接合層が形成されている場合、アニーリングによって接合結合を強化できよう。

【0101】

接合技術に関する詳細については、Q.Y.Tong、U.Gosele、及びWileyによる文献“Semiconductor Wafer Bonding（半導体ウェハボンディング）”（Science and technology, Inter-science Technology）を参照されたい。

【0102】

全体を接合した後、本発明により好適な材料の除去を施すが、それはドナー基板1の中にある脆化エリア6にてエネルギーを供給することにより、ドナー基板1の一部分を引き離すことを含む。

【0103】

図1d及び1eを参照すると、かかる脆化エリア6は接合表面に概ね平行なエリアであり、ドナー基板1の下位部分1aとドナー基板1の上位部分1bとの間で結合脆性を呈し、よってそれらの脆弱結合は、熱エネルギーや機械的エネルギー等のエネルギーが供給された時に壊れることがある。

【0104】

脆化エリア6の第1の実施形態によると、スマートカット^(R)と呼ばれる技術を適用するが、それは第1に、脆化エリア6におけるドナー基板1への原子種の注入を含む。

【0105】

注入する種は、水素、ヘリウム、それら両種の混合、またはその他の軽量種でよい。

【0106】

注入は、好ましくは接合の直前に行う。

【0107】

注入エネルギーの選択に当っては、ガラス質層4の表面を通じて注入される種が、ガラス質層4の厚み、歪み層2の厚み、および受け入れ基板1の上位部分1bの所定の厚みを横断するよう選択する。

【0108】

ドナー基板1への注入は、好ましくは、ドナー基板からの分離ステップ中に歪み層2が損害を被らないようにするため、十分に深くする。

【0109】

よって、ドナー基板における注入深さは、典型的には約1000である。

【0110】

脆化エリア6における結合の脆性は主に適用量の選択によって得られ、その適用量は典型的には 10^{16} cm^{-2} と 10^{17} cm^{-2} との間、より具体的には約 $2 \cdot 10^{16} \text{ cm}^{-2}$ と $7 \cdot 10^{16} \text{ cm}^{-2}$ との間である。

10

20

30

40

50

【0111】

その際、脆化エリア6での分離は、通常、機械的エネルギー及び熱エネルギーの少なくとも一方を供給することによって実行する。

【0112】

スマートカット^(R)に関する詳細については、J.-P.Colingeによる文献、“Silicon-On-Insulator Technology: Materials to VLSI (シリコン - オン - インシュレータ: VLSIの材料)”, 2nd edition”, Kluwer Academic Publishers編、50及び51ページを参照されたい。

【0113】

脆化エリア6の第2の実施形態によると、特に特許文献EP0849788に記載された技術を適用する。 10

【0114】

ここで、脆化層6は、歪み層2を形成する前、およびドナー基板1の形成中に作製する。

【0115】

脆化層の作製は、以下の主要操作を含む：

- ・ Si 保持基板 1 A 上での有孔層の形成；
- ・ 有孔層上での Si 層 1 B の成長。

【0116】

その際、全体 / 保持基板 1 A / 有孔層 / Si 層 1 B / がドナー基板 1 を形成し、その際、有孔層はドナー基板 1 の脆化エリア 6 を形成する。 20

【0117】

熱及び機械的エネルギーの少なくとも一方を供給する等、有孔脆化エリア6でのエネルギーの供給は、層1Bからの保持基板1Aの分離を招く。

【0118】

よって、上記2つの非限定的実施形態の内の1つに従って達成する、脆化エリア6で材料を除去する、本発明による好適な技術は、ドナー基板1の大部分を1つの塊として、速やかに除去することを可能にする。

【0119】

それはまた、別の方法で、例えば本発明による方法で、ドナー基板1の除去された部分1Aを再使用する可能性を提供する。 30

【0120】

除去された部分1Aの上、およびドナー基板及び他の層の少なくとも一方の別の任意部分の上で、歪み層2の再形成を、好ましくは除去された部分の表面を研磨した後で施してもよい。

【0121】

図1fを参照すると、ドナー基板1の除去された部分1Aから残りの部分1Bを引き離した後、仕上げ材料の除去を施し、残りの部分1Bを除去できるようにしている。

【0122】

かかる部分1Bを除去するため、および積層を完成するため（接合界面の強化、パンプの除去、欠陥の硬化等）、研磨、研削、CMP平坦化法、RTA熱アニーリング、犠牲酸化、化学エッチング等の仕上げ技術を、単独もしくは組み合わせて施してもよい。 40

【0123】

有利には、少なくともステップの終わりには、仕上げ材料の除去で、選択的エッチングを、機械的手段と組み合わせて、あるいは単独で施す。

【0124】

よって、KOH、NH₄OH（水酸化アンモニウム）、TMAH、EDP、またはHNO₃を主成分とする溶液、あるいはHNO₃、HNO₂、H₂O₂、HF、H₂SO₄、H₂SO₂、CH₃COOH、H₂O₂、及びH₂O等の物質を混合する現在研究中の溶液（特許文献W099/53539、9ページで説明）を、歪みSi_{1-x}Ge_x層2に対して選択 50

的にS i部分1 Bをエッチングするため有利に用いてもよい。

【0125】

接合ステップの後には、分離を伴わない、また脆化エリアを伴わない、本発明による更なる材料除去技術を、ドナー基板1の部分除去するために施してもよい。

【0126】

それは、化学エッチング及び機械的エッチングの少なくとも一方を施す。

【0127】

例えば、エッチバックタイプの方法により、ドナー基板1から除去すべき材料に任意の選択的エッチングを施してもよい。

【0128】

かかる技術では、ドナー基板1を後ろから、すなわちドナー基板1の空いた面から、エッチングする。

【0129】

除去すべき材料に相応しいエッチング溶液を適用するウエットエッチングを施してもよい。

【0130】

プラズマまたはスプレーエッチング等、材料を除去するためドライエッチングを施してもよい。

【0131】

エッチング（一回または複数回）はさらに、化学的なもの、電気化学的なもの、または光化学的なものに限ってもよい。

【0132】

エッチング（一回または複数回）の前または後で、粉碎、研磨、機械的エッチング、または原子種の噴霧等、ドナー基板の機械的研削を行ってもよい。

【0133】

エッチング（一回または複数回）には、CMP法での機械的研削剤の作用を任意に組み合わせた研磨等、機械的研削を伴ってもよい。

【0134】

ドナー基板1から材料を除去する前記の技術はいずれも、本明細書においては例として提示されているが、それらは決して限定的ではなく、本発明は、本発明による方法によりドナー基板1から材料を除去できるあらゆる種類の技術に及ぶ。

【0135】

図1 fを参照すると、ドナー基板1の部分1 Bは除去後に保存される。

【0136】

それには歪み層2を埋め込まれた状態で残す効果があり、よって、外部の大気から保護する効果があり、以下に本方法の適用に当て定めた前記第1の課題を達成する。

【0137】

すでに説明した技術、あるいは他の公知の技術から選ばれる材料除去技術がいかなるものであれ、任意に選択的エッチング、CMP研磨、熱処理、原子種を用いたボンバード、または他の何らかの平滑化技術等、ドナー基板1の残りの部分1 Bのための表面仕上げステップを有利に施す。

【0138】

よって、スマートカット^(R)タイプ^(R)の材料除去ステップを施した後は、以下の処理の内の1つ等の、平滑化技術を好ましくは使用する：

- ・約200乃至約800の厚みを得るための研磨；
- ・Ar/H₂RTA高速アニーリングと、その後続く約200乃至約800の厚みを得るための研磨；
- ・1回の高速RTAアニーリング；
- ・Ar/H₂オープンアニーリング。

【0139】

10

20

30

40

50

(ドナー基板 1 の残りの部分 1 B の) S i 表面に対して施されるそれらの仕上げ処理は特に、本発明の枠組内で実行する。

【0140】

実際には、それらの技術は S i G e 向けとしては未だに極められていないため、S i G e 歪み層 2 が露出していた場合、かかる歪み層 2 を劣化させることなくこれらの技術を適用するのは困難だったであろう。

【0141】

S i 表面層 1 B があることにより、分離の後に得られる構造の表面を効率良く平滑化することができる。

【0142】

図 1 f を参照すると、材料除去の後には、受け入れ基板 7 と、ガラス質層 4 と、歪み層 2 と、S i 表面層 1 B (ドナー基板 1 の残りの部分に相当) とを備える構造が得られる。

【0143】

よって歪み層 2 は、上を覆う表面層 1 B と下に横たわるガラス質層 4 とによって外部から実質的に保護される。

【0144】

代替の方法によると、表面層 1 B は現状のまま保存される。

【0145】

しかし、図 1 g を参照すると、第 2 の粘性温度から粘性を帯びる材料から成る第 2 のガラス質層 8 の形成を構造の表面にて有利に適用し、その結果これを形成する。

【0146】

第 2 のガラス質層 8 のために選ばれる材料は、例えば以下の材料、すなわち S i O₂、B P S G、S i O_x N_y の内の 1 つでもよい。

【0147】

かかる第 2 のガラス質層 8 は、好ましくは相応しい被制御処理により、表面層 1 B をガラス質層 4 に変換することによって形成する。

【0148】

よって、第 2 のガラス質層 8 は、所定の組成を有する大気の下での熱処理によって作製してもよい。

【0149】

よって、S i 表面層 8 を S i O₂ ガラス質層 8 に変換するため、S i 表面層 8 に被制御熱酸化処理を施してもよい。

【0150】

後者のステップの最中には、形成される酸化物の厚みを制御し、さらに層 2 及び 1 B 間の界面付近で酸化を停止させるため、酸化処理のパラメータ (温度、持続期間、酸素濃度、酸化大気他の気体等) を正確に適用することが大切である。

【0151】

そのような熱酸化のためには、好ましくは乾燥酸素や蒸気大気が、1 a t m 以上の圧力にて、約 5 0 0 と約 1 0 5 0 との間の温度にて、使われるであろう。

【0152】

その際、好ましくは表面層 8 の酸化を制御するため、酸化の持続期間は変更されるであろう。

【0153】

ただし、時間パラメータとの組み合わせで、または時間パラメータとは別に、他の 1 つまたは複数のパラメータを変更することにより、かかる制御を達成してもよい。

【0154】

常に図 1 g を参照すると、粘性温度に近いが、それを上回る温度での熱処理が、その際に施される。

【0155】

かかる熱処理の主たる目的は、歪み層 2 において歪みを緩和することである。

10

20

30

40

50

【0156】

実際、ガラス質層4の粘性温度 T_G より高いか、それに近い温度での熱処理は、後者の層の粘性を引き起こすであろうし、それは、歪み層がそのガラス質層4との界面で緩和することを許し、その内部歪みの少なくとも一部分の減圧を引き起こすであろう。

【0157】

よって、ガラス質層4が熱酸化によって形成される SiO_2 であれば、所定の期間にわたって持続する、最低で約1050、好ましくは最低で約1200の熱処理により、歪み層2の緩和または擬似緩和が生じるであろう。

【0158】

熱処理は、通例数秒から数時間の間で持続する。

10

【0159】

今日の技術とは違い、かかる歪み層2の緩和は、特にGeの拡散を防ぐことにより、歪み層2を外界に接触させずに達成される。

【0160】

したがって、歪み層2は緩和層2'になる。

【0161】

歪み層2の緩和に加え、構造に対する別の熱処理効果を求めてもよい。

【0162】

熱処理を施す際の第2に求める目的は、さらに、受け入れ基板7とガラス質層4との間の接合を強化するアニーリングの達成であってもよい。

20

【0163】

実際、熱処理のために選ばれる温度はガラス質層4の粘性温度より高いかその前後であるため、一時的に粘性を帯びた後から、受け入れ基板7との特段のより強い接着結合が生じることもある。

【0164】

よって、 SiO_2 ガラス質層4と、 SiO_2 接合層が上に施された受け入れ基板との接合の例を再び引き、両接触層の粘性から特段に強い共有結合を生じるであろう。

【0165】

第3に求める目的は、熱酸化により第2の SiO_2 ガラス質層8を形成するため、前記の熱処理を施すことである。

30

【0166】

実際、かかるガラス質層8は、歪み層2を緩和する熱処理とは別の同じ熱処理の最中もしくはそれに続けて、オープンの中に酸素を同時に射出することにより形成するか、もしくはある熱処理は他の熱処理の後に続きまたはヒートサイクル中に形成する。

【0167】

最後に、全体/ガラス質層8/緩和 $Si_{1-x}Ge_x$ 2'/ガラス質層4/受け入れ基板7/から成る構造20が得られる。

【0168】

それにより、層2'の緩和 $Si_{1-x}Ge_x$ は、隣接する両ガラス質層4及び8によって外部から保護される。

40

【0169】

その際、緩和 $Si_{1-x}Ge_x$ 層2'を露出するには、例えば相応しい化学処理により、ガラス質層8を除去すれば十分である。

【0170】

よって、ガラス質層8が SiO_2 の場合、ガラス質層8から SiO_2 を除去するため、構造20をフッ化水素酸HFによって有利に処理できよう。

【0171】

図1hを参照すると、/緩和 $Si_{1-x}Ge_x$ 2'/ガラス質層4/受け入れ基板7から成る構造30が最後に得られる。

【0172】

50

かかる構造30は、ガラス質層4が電氣的に絶縁する場合、例えばSiO₂ガラス質層4等である場合、SGOI構造（絶縁体上シリコンゲルマニウム）である。

【0173】

その際、かかる構造の緩和Si_{1-x}Ge_x層2'は、表面粗さが別の結晶性材料の成長と両立する表面を有する。

【0174】

表面の性質を改善するため、Si_{1-x}Ge_xにとって相応しい、研磨等の軽微な表面処理を任意に施してもよい。

【0175】

図1iを参照すると、本発明の任意のステップにおいて、緩和Si_{1-x}Ge_x層2'の上での成長Si層を、それを構成する材料の歪み臨界厚みを大きく下回る厚みによって適用し、そのため、緩和Si_{1-x}Ge_x層2'によって歪むことになる。

【0176】

最後に、歪みSi/緩和Si_{1-x}Ge_x層2'/ガラス質層4/受け入れ基板7から成る構造がその際に得られる。

【0177】

かかる構造40は、ガラス質層4が電氣的に絶縁する場合、例えばSiO₂ガラス質層4等である場合、Si/SGOI構造である。

【0178】

図2a-2i、図3a-3i、及び図4a-4iを参照し、かかる方法の代案を提示する。

【0179】

図2a-2iを参照、またより具体的には図2gを参照すると、かかる方法は、表面層1Bを第2のガラス質層8に変換するステップを除き、図1a-1iを参照して説明したものと全般的には同じであり、ここでは表面層1B全体が変換されないよう、そのステップを施す。

【0180】

よって、そこには、第2のガラス質層8と歪み層2との間に挿入されたSi表面層1Bの部分が残り、中間層9が形成される。

【0181】

図2hを参照すると、中間層9は、歪み層2を緩和するための熱処理の後に保存される。

【0182】

中間層9は、歪み臨界厚みに満たない厚みによって有利に保存されるため、それは後ほど緩和層2'によって歪む。

【0183】

図2iを参照すると、図2iのそれと概ね同じ歪みSi層11を形成するため、中間層9上でSi層の成長を再開してもよい。

【0184】

適用すべき結晶成長の品質を改善するため、本明細書ですでに説明した技術の1つによる成長表面のための平滑化ステップを、シリコンの成長に対し事前に施してもよい。

【0185】

歪み層2の歪みを緩和するための熱処理を、Si中へのGe拡散が始まる、それぞれ標準の温度より高く標準の持続期間より長い温度と持続期間とで実行する特定の展開においては、歪み層2に含まれるGeが中間層9の中に拡散することがある。

【0186】

そのため、歪みSiGe層2の緩和は、歪みSi層11のエピタキシを再開する前に施すのが好ましい。

【0187】

ただし、それとは別のある種の場合においては、この拡散効果が適切に制御されるので

あれば、それが希求されることもある。

【0188】

よって、Ge種が両層2及び9の全体を通じて均一に分散し、Ge濃度が概ね均一化された独特の $Si_{1-x}Ge_x$ 層を形成するよう拡散を制御してもよい。

【0189】

後者の点についての説明は、特に特許文献US5461243、第3段、第48から58行に見出される。

【0190】

図3a-3i、より具体的には図3cを参照すると、かかる方法は、層3をガラス質層4に変換するステップを除き、図1a-1iを参照して説明したものと全般的には同じであり、ここではそのステップを、層3全体が変換されないように施す。 10

【0191】

よってそこには、ガラス質層4と歪み層2との間に挿入されたSi層3の部分が残り、挿入層5を形成する。

【0192】

かかる挿入層5は、10nm前後の、いずれの場合も歪み層2のそれを大きく下回る典型的な厚みを有するように作製する。

【0193】

歪み層2の歪みを緩和するための熱処理の際、後者は粘性をおびたガラス質層4の粘性を利用することによりその内部弾性歪みエネルギーを減らそうとするであろうし、さらに挿入層5は上を覆う歪み層2に対し相対的に小さい厚みを有するため、歪み層2はその緩和要求を挿入層5に課すであろう。 20

【0194】

その結果、歪み層2により、挿入層5は、少なくとも部分的には歪みを被ることを余儀なくされる。

【0195】

その際、歪み層2は、少なくとも部分的には緩和層2'になる。

【0196】

その際、緩和挿入層5は歪み挿入層8'になる。

【0197】

後者の点についての説明は、特に特許文献US5461243、第3段、第28から42行に見出される。 30

【0198】

図3hを参照すると、かかる歪み挿入層5'は、歪み層2を緩和するための熱処理の後に保存される。

【0199】

その際形成される構造は、緩和 $Si_{1-x}Ge_x$ /歪みSiガラス質層4/受け入れ基板7/から成る構造である。

【0200】

かかる構造30は、ガラス質層4が電氣的に絶縁する場合、例えば SiO_2 ガラス質層4等である場合、SG/SOI構造である。 40

【0201】

その際、/歪みSi/ガラス質層4/受け入れ基板7/から成る構造を最終的に得るため、例えば $HF:H_2O_2:CH_3COOH$ (選択性約1:1000)に基づく選択的エッチングにより、緩和 $Si_{1-x}Ge_x$ 層2'を任意に除去することは可能である。

【0202】

かかる構造は、ガラス質層4が電氣的に絶縁する場合、例えば SiO_2 ガラス質層4等である場合、歪みSOI構造である。

【0203】

この化学エッチングを施す代わりに、図3iを参照し、緩和層2'上でのSi層成長を 50

再開することが可能であり、図 3 i のそれと概ね同じ歪み Si 層 1 1 を形成する。

【0204】

その際形成される構造は、歪み Si / 緩和 Si_{1-x}Ge_x / 歪み Si / ガラス質層 4 / 受け入れ基板 7 / から成る構造 4 0 である。

【0205】

かかる構造 4 0 は、ガラス質層 4 が電氣的に絶縁する場合、例えば SiO₂ ガラス質層 4 等である場合、Si / SG / SOI 構造である。

【0206】

歪み層 2 の歪みを緩和するための熱処理を、Si 中への Ge 拡散が始まる、それぞれ標準の温度より高く標準の持続期間より長い温度と持続期間とで実行する特定の展開においては、歪み層 2 に含まれる Ge が歪み挿入層 5 ' の中に拡散することがある。 10

【0207】

そのため、歪み Si Ge 層 2 の緩和は、歪み Si 層 1 1 のエピタキシを再開する前に施すのが好ましい。

【0208】

ただし、それとは別のある種の場合においては、かかる拡散効果が適切に制御されるのであれば、希求されることもある。

【0209】

よって、Ge 種が両層 2 及び 5 の全体を通じて均一に分散し、Ge 濃度が概ね均一化された独特の Si_{1-x}Ge_x 層を形成するよう拡散を制御してもよい。 20

【0210】

後者の点についての説明は、特に特許文献 US461243、第 3 段、第 4 8 から 5 8 行に見出される。

【0211】

図 4 a から 4 i、より具体的には図 4 c 及び 4 g を参照すると、かかる方法は図 1 a - 1 i を参照しつつ説明したものと全般的には同じであるが、例外として：

- ・層 3 をガラス質層 4 に変換するステップは異なり、ここでは同ステップを、層 3 全体が変換されないように施す；
- ・表面層 1 B を第 2 のガラス質層 8 に変換するステップは異なり、ここでは同ステップを、表面層 1 B が変換されないよう施す。 30

【0212】

事実、この方法は、挿入層 5 (図 3 c 参照) を形成する、図 3 c を参照しつつ説明したものと同一のステップと、中間層 9 (図 2 g 参照) を形成する、図 2 g を参照しつつ説明したものと同一のステップとを含む。

【0213】

したがって、層 5 及び 9 の両方を形成する手段、ならびにそれら構造の発達の可能性と最終的構造へのそれらの作用は、図 2 a - 2 i と図 3 a - 3 i とを参照しつつ説明した方法におけるものと概ね同じである。

【0214】

図 5 a - 5 h、より具体的には図 5 b 及び 5 d を参照すると、方法は図 1 a - 1 i を参照しつつ説明したものと全般的に同じであるが、例外として： 40

- ステップ 5 b を参照し、歪み層 2 上のエピタキシ成長 Si 層 3 は極めて薄い層であり、その厚みは、典型的には 100 乃至 300 と、歪み層 2 のそれを大きく下回り；
- 図 5 d を参照すると、ガラス質層 4 は、受け入れ基板 7 の上で形成される。

【0215】

よって、Si 層 3 により次のことが可能となるであろう：

- 上を覆う Si Ge 歪み層 2 を、Ge 拡散、外来の汚染、そしてその表面の不制御の再活性化から保護すること；
- 十分に極められていない Si Ge 向けの表面仕上げ手段に対し、完全に極められた表面仕上げ手段を Si に適用すること、尚それらの仕上げ技術 (本明細書で既述) は、特に受 50

け入れ基板 7 との良好な接合をもたらす。

【0216】

図 5 d を参照すると、接合の前には、ガラス質層 4 の第 1 の実施形態により、受け入れ基板 7 の上でガラス質層 4 が形成される。

【0217】

ガラス質層 4 を形成する材料は、粘性温度 T_G から粘性を帯びるものとする。

【0218】

有利には、ガラス質層 4 の材料は、以下の材料、すなわち B P S G、 $S i O_2$ 、 $S i O N$ の内の 1 つとする。

【0219】

受け入れ基板上でガラス質層 4 を形成するこの第 1 の実施形態は、本明細書で（図 1 c を参照して）上述した歪み層 2 上でガラス質層 4 を形成する第 1 の実施形態と同様に適用する。

【0220】

したがって、例えば、受け入れ基板 7 の $S i$ 表面の酸化から $S i O_2$ ガラス質層 4 を形成する。

【0221】

ガラス質層 4 の形成、およびガラス質層 4 と歪み層 2 との接合は、 $G e$ の拡散より前、歪み層 2 の表面の汚染と不制御の再活性化より前に実行すべきであり、その間歪み層 2 で高温が保たれるのであれば、尚更そのようにすべきである。

【0222】

受け入れ基板上ガラス質層 4 の第 2 の実施形態によると、受け入れ基板 7 上で原子種を沈着する手段により原子種の沈着を施す。

【0223】

第 1 の場合においては、 $S i O_2$ 等のガラス質材料から成る原子種を直接的に沈着するのであろう。

【0224】

第 2 の場合においては、以下の操作を施してもよい：

- ・アモルフォス $S i$ 層を形成するためのアモルフォス $S i$ 原子種の沈着；その後
- ・かかるアモルフォス $S i$ 層の熱酸化、それにより $S i O_2$ ガラス質層 4 を形成する。

【0225】

かかる沈着のいずれの場合を選択しても、原子種の沈着は $G e$ の拡散より前、歪み層 2 の表面の汚染と不制御の再活性化より前に実行すべきであり、その間歪み層 2 で高温が保たれるのであれば、尚更そのようにすべきである。

【0226】

図 5 e、5 f、5 g、及び 5 h を参照すると、図 3 f、3 f、3 h、及び 3 i を参照しつつ説明したものと同一条件および同一構成とが見られ、それにより、本方法において基準となる層 5 は、基準となる層 3 になる。

【0227】

具体的に換言すると、緩和のための熱処理中に：

- 歪み層 2 はその際少なくとも部分的には緩和層 2 になる；
- 挿入層 3 はその際歪み挿入層 3' になる。

【0228】

図 5 g を参照すると、その際形成される構造は、/ 緩和 $S i_{1-x} G e_x$ / 歪み $S i$ / ガラス質層 4 / 受け入れ基板 7 / から成る構造である。

【0229】

かかる構造 30 は、ガラス質層 4 が電氣的に絶縁する場合、例えば $S i O_2$ ガラス質層 4 等である場合、 $S G / S O I$ 構造である。

【0230】

その際、/ 歪み $S i$ / ガラス質層 4 / 受け入れ基板 7 / から成る構造を最終的に得るた

10

20

30

40

50

め、例えば $\text{HF} : \text{H}_2\text{O}_2 : \text{CH}_3\text{COOH}$ (選択性約 1 : 1000) に基づく選択的
化学エッチングにより、緩和 $\text{Si}_{1-x}\text{Ge}_x$ 層 2' を任意に除去してもよい。

【0231】

かかる構造は、ガラス質層 4 が電氣的に絶縁する場合、例えば SiO_2 ガラス質層 4 等
である場合、歪み SOI 構造である。

【0232】

かかる化学エッチングを施す代わりに、図 5 h を参照し、緩和層 2' 上での Si 層成長
を再開することが可能であり、図 5 h のそれと概ね同じ歪み Si 層 11 を形成する。

【0233】

その際形成される構造は、歪み Si / 緩和 $\text{Si}_{1-x}\text{Ge}_x$ / 歪み Si / ガラス質層 4 10
/ 受け入れ基板 7 / から成る構造 40 である。

【0234】

かかる構造 40 は、ガラス質層 4 が電氣的に絶縁する場合、例えば SiO_2 ガラス質層
4 等である場合、 $\text{Si} / \text{SG} / \text{SOI}$ 構造である。

【0235】

歪み層 2 の歪みを緩和するための熱処理を、 Si 中への Ge 拡散が始まる、それぞれ標
準の温度より高く標準の持続期間より長い温度と持続期間とで実行する特定の展開におい
ては、歪み層 2 に含まれる Ge が歪み挿入層 3' の中に拡散することがある。

【0236】

そのため、歪み SiGe 層 2 の緩和は、歪み Si 層 11 のエピタキシを再開する前に施 20
すのが好ましい。

【0237】

ただし、それとは別のある種の場合においては、この拡散効果が適切に制御されるので
あれば、希求されることもある。

【0238】

よって、 Ge 種が両層 2 及び 5 の全体を通じて均一に分散し、 Ge 濃度が概ね均一化さ
れた独特の $\text{Si}_{1-x}\text{Ge}_x$ 層を形成するよう拡散を制御してもよい。

【0239】

後者の点についての説明は、特に特許文献 US5461243、第 3 段、第 48 から 58 行に見
いだされる。 30

【0240】

図 6 a - 6 h を参照、またより具体的には図 6 f を参照すると、方法は、表面層 1 B を
第 2 のガラス質層 8 に変換するステップを除き、図 5 a - 5 h を参照して説明したものと
全般的には同じであり、ここではそのステップを、表面層 1 B 全体が変換されないよう施
す。

【0241】

よってそこには、第 2 のガラス質層 8 と歪み層 2 との間に挿入された Si 表面層 1 B の
部分が残し、中間層 9 を形成する。

【0242】

図 6 g を参照すると、かかる中間層 9 は、歪み層 2 を緩和するための熱処理の後に保存 40
される。

【0243】

かかる中間層 9 は、歪み臨界厚みに満たない厚みによって有利に保存するため、それは
後ほど緩和層 2' によって歪む。

【0244】

図 6 h を参照すると、図 5 h のそれと概ね同じ歪み Si 層 11 を形成するため、中間層
9 上で Si 層の成長を再開することは可能である。

【0245】

適用すべき結晶成長の品質を改善するため、本明細書ですでに説明した技術の 1 つによ
る成長表面のための平滑化ステップを、シリコンの成長に対し事前に施してもよい。 50

【0246】

歪み層2の歪みを緩和するための熱処理を、Si中へのGe拡散が始まる、それぞれ標準の温度より高く標準の持続期間より長い温度と持続期間とで実行する特定の展開においては、歪み層2に含まれるGeが中間層9の中、あるいは挿入層3の中に拡散することもある。

【0247】

そのため、歪みSiGe層2の緩和は、歪みSi層11のエピタキシを再開する前に施すのが好ましい。

【0248】

ただし、それとは別のある種の場合においては、かかる拡散効果が、適切に制御されるのであれば、希求されることもある。 10

【0249】

よって、Ge種が両層2、3及び9の全体を通じて均一に分散し、Ge濃度が概ね均一化された独特のSi_{1-x}Ge_x層を形成するよう拡散を制御してもよい。

【0250】

後者の点についての説明は、特に特許文献US5461243、第3段、第48から58行に見いだされる。

【0251】

本発明による上記6つの好適な方法のいずれかにより、またはそれと同等のものにより、コンポーネントを作製するステップを統合してよく、あるいは本発明による方法の後に 20
続けてもよい。

【0252】

よって、コンポーネントを作製するための準備ステップを、本方法の最中に、図1g、2g、3g、4g、5f、または6fを参照し、その構造の歪みSiGe層2にて、図1h、2h、3h、4h、5g、または6gを参照し、そのSGOI構造の緩和または擬似緩和SiGe層2'にて、あるいは図1i、2i、3i、4i、5h、または6hを参照し、そのSi/SGOI構造の歪みSi層11において施してもよい。

【0253】

好ましくは、それらの準備ステップは構造内に常に存在するガラス質層8によって達成されるであろうし、後者は、下に横たわる層、特にいずれもSiGeである歪み層2または 30
緩和層2'を保護する。

【0254】

例えば、リソグラフィ、フォトリソグラフィ、反応性イオンエッチング、またはパターンマスキングを伴うその他のエッチング技術等より、ガラス質層8を通じて層内でパターンをエッチングする局所的処理を行ってもよい。

【0255】

ある特定の場においては、後ほど緩和熱処理を施す際の歪み層2の程よい緩和に寄与するため、アイランド等のパターンをSiGe歪み層2の中にエッチングする。

【0256】

歪みSi層11において（または緩和SiGe層2'が歪みSi層11によって覆われない場合は緩和SiGe層2'において）は特に、トランジスタ等のコンポーネントを作製するための1つまたは複数のステップを、好ましくはT_Gに満たない温度（緩和層2'と歪み層11の歪み比を変えないため）で施してもよい。 40

【0257】

本発明による特定の場においては、歪みSiGe層2を緩和するための熱処理の最中もしくはその後続けてコンポーネントを作製するステップを施す。

【0258】

本発明による特定の場においては、コンポーネントを作製するステップの最中もしくは、その後続けて歪みSi層のエピタキシステップを施す。

【0259】

脆化区域 6 の形成とガラス質層 4 の形成より前のソースウェハ 10 を表す図 7 を参照し、図 1 a 乃至 1 i、2 a 乃至 2 i、3 a 乃至 3 i、4 a 乃至 4 i、5 a 乃至 5 h、及び 6 a 乃至 6 h を参照し、先に詳述した様々な例とは異なる本発明の実施形態を、ドナー基板 1 と歪み層 2 とを構成する材料の選択に沿って、以下に提示する。

【0260】

実際、先に述べた別の例とは対照的に、ここでのドナー基板 1 は、Si の保持基板 1 - 1 と、SiGe のバッファ層 1 - 2 と $Si_{1-z}Ge_z$ の上位層 1 - 3 とから成るバッファ構造とで構成される。

【0261】

保持基板 1 - 1 は、好ましくは単一結晶のバルク構造をとる。

10

【0262】

バッファ層 1 - 2 は例えば、バッファ層 1 - 2 内部の Ge の全組成が、保持基板 1 - 2 との界面での 0% から $Si_{1-z}Ge_z$ の上位層 1 - 3 との界面での Ge_{100z} % にかけて、段階的に発展する積層で構成できる。

【0263】

バッファ層 1 - 2 とは対照的に、上位層 1 - 3 は、その厚みの中で一定の Ge 組成を有する。

【0264】

上位層 1 - 3 は、下に重なる層に対してその格子パラメータを割り当てるに当り、十分に重要な厚みを有する。

20

【0265】

さらに、 $Si_{1-z}Ge_z$ の上位層 1 - 3 は、緩和構造を有する。

【0266】

よって、バッファ構造（バッファ層 1 - 2 と上位層から成る）は、次のことを可能にする：

- ・ Si の保持基板 1 - 1 と上位層 1 - 3 の $Si_{1-z}Ge_z$ の公称格子パラメータとの間での格子パラメータの適合；
- ・ 結晶欠陥の閉じ込め、その際、上位層 1 - 3 の表面では、欠陥が皆無となるか僅少となる。

【0267】

ドナー基板 1 の上では、CVD 技術等（PECVD、MOCVD . . .）のエピタキシ技術によって、歪み層 2 を形成する。

30

【0268】

まずは、歪み Si 層 2 - 1 がその弾性歪みの緩和を開始する臨界厚みに満たない厚みによって、歪み Si 層 2 - 1 をドナー基板 1 の上に形成する。

【0269】

次に、先の Si 歪み層 2 - 1 の上で $Si_{1-x}Ge_x$ 歪み層 2 - 2 を形成し、弾性歪みの緩和が始まる $Si_{1-x}Ge_x$ の臨界厚みに満たない厚みを与える。

【0270】

Si と $Si_{1-x}Ge_x$ のそれぞれの臨界厚みの情報は、例えば Friedrich Schaffler の “High mobility Si and Ge structures (高移動度 Si・Ge 構造)” (“Semiconductor science technology” 12 [1997] 1515-1549) から見出すことができる。

40

【0271】

$Si_{1-x}Ge_x$ 層 2 - 2 における Ge の x 組成は、上位層 1 - 3 における Ge の z 組成より大きい。

【0272】

ここで、歪み層 2 が Si 歪み層 2 - 1 と $Si_{1-x}Ge_x$ 層 2 - 2 とを含み、さらにドナー基板 1 が保持基板 1 - 1 とバッファ層 1 - 2 と $Si_{1-z}Ge_z$ の上位層 1 - 3 とを備えると考えれば、絶縁体上半導体構造 30 または 40 を製造する各種実施形態の先行の例（先行の図を参照し提示）は、図 7 のソースウェハ 10 から容易に置き換えることがで

50

き、脆化区域 6 は上位層 1 - 3 かバッファ層 1 - 2 において形成する。

【0273】

表面仕上げステップ（例えば研磨、化学エッチング、酸化、アニーリング、その他仕上げ手段）の後、その際に得られる絶縁体上半導体構造（図示せず）は、受け入れ基板 7、ガラス質層 4、 $Si_{1-x}Ge_x$ 歪み層 2 - 2、 Si 歪み層 2 - 1、および $Si_{1-z}Ge_z$ 上位層 1 - 3 の残りの部分を連続的に備える。

【0274】

そして、以前に形成したガラス質層 4 の粘性温度に近いか、それを上回る温度での熱処理を処理する。

【0275】

その際、かかる熱処理によって、 $Si_{1-x}Ge_x$ 層 2 - 2 は、少なくとも部分的には緩和される。

【0276】

その際、緩和された $Si_{1-x}Ge_x$ 層 2 - 2 は最上位 Si 歪み層 2 - 1 と $Si_{1-z}Ge_z$ の上位層 1 - 3 の残りの部分とに対し弾性制約を課す。

【0277】

（ $Si_{1-z}Ge_z$ の上位層 1 - 3 によって、以前に歪んだ） Si 歪み層 2 - 1 における弾性制約はその際、 Ge の x 組成が z 組成より重要であるという事実によって増す。

【0278】

よって、半導体部分での格子パラメータが $Si_{1-x}Ge_x$ 材料のそのバルク構成でのそれに近い等しい絶縁体上半導体構造が得られる。

【0279】

$Si_{1-z}Ge_z$ の上位層 1 - 3 の残りの部分を除去する任意の付加的ステップは、例えば、 $HF : H_2O_2 : CH_3COOH$ （ $SiGe$ と Si との間の選択性約 1 : 1000）等のエッチ剤を利用する選択的化学エッチングにより処理する。

【0280】

先行技術とは対照的に、この絶縁体上半導体構造は、パラメータを $Si_{1-x}Ge_x$ に適合するバッファ構造を備えるソースウェルから得るのではなく、パラメータを $Si_{1-z}Ge_z$ （ $z < x$ ）に適合するバッファ構造から得る。

【0281】

ところで、格子パラメータを $Si_{1-x}Ge_x$ に適合するバッファ構造は、格子パラメータを $Si_{1-z}Ge_z$ に適合するバッファ構造より厚く、より多くの積層を備え、その結果製造に当り、より多くの時間と費用がかかる。

【0282】

本発明の実施形態によるこの方法は、後者の先行技術に比較し、技術的及び経済的な改善を提供する。

【0283】

本発明の中で述べた様々な技術は、本明細書においては例として示しているが、決して限定的ではなく、本発明は、本発明による方法を応用できるあらゆる種類の技術に及ぶ。

【0284】

$SiGe$ または $SiGeC$ 層のエピタキシ、あるいは歪み Si または SiC 層のエピタキシ、あるいは多層構造を形成するための $SiGe$ または $SiGeC$ 層の、交互に歪み Si または SiC 層の連続するエピタキシ等、最終構造（図 1 h、1 i、2 h、2 i、3 h、3 i、4 h、4 i、5 g、5 h、6 g、6 h を参照して取り上げた構造 30 または 40）の上には、1 つまたは幾つかのエピタキシを施してもよい。

【0285】

最終構造が完成した時点で、例えばアニーリングを含む仕上げ処理を任意に施してもよい。

【0286】

本発明は、 $SiGe$ 歪み層 2 に限定されず、III - V または II - VI タイプの別種

10

20

30

40

50

の材料や他の半導体材料での歪み層 2 形成にも及ぶ。

【0287】

本明細書に記載した半導体層においては、該当の層におけるカーボン濃度が50%以下、もしくは、より具体的には濃度が5%以下のカーボン等、他の構成要素を加えてもよい。

【図面の簡単な説明】

【0288】

【図1】図1a - 1iは、本発明による第1の方法の様々なステップを示す図。

【図2】図2a - 2iは、本発明による第2の方法の様々なステップを示す図。

【図3】図3a - 3iは、本発明による第3の方法の様々なステップを示す図。

【図4】図4a - 4iは、本発明による第4の方法の様々なステップを示す図。

【図5】図5a - 5iは、本発明による第5の方法の様々なステップを示す図。

【図6】図6a - 6iは、本発明による第6の方法の様々なステップを示す図。

【図7】遷移すべき層をSiGeのバッファ構造上で成長させる、ソースウェハの例を示す図。

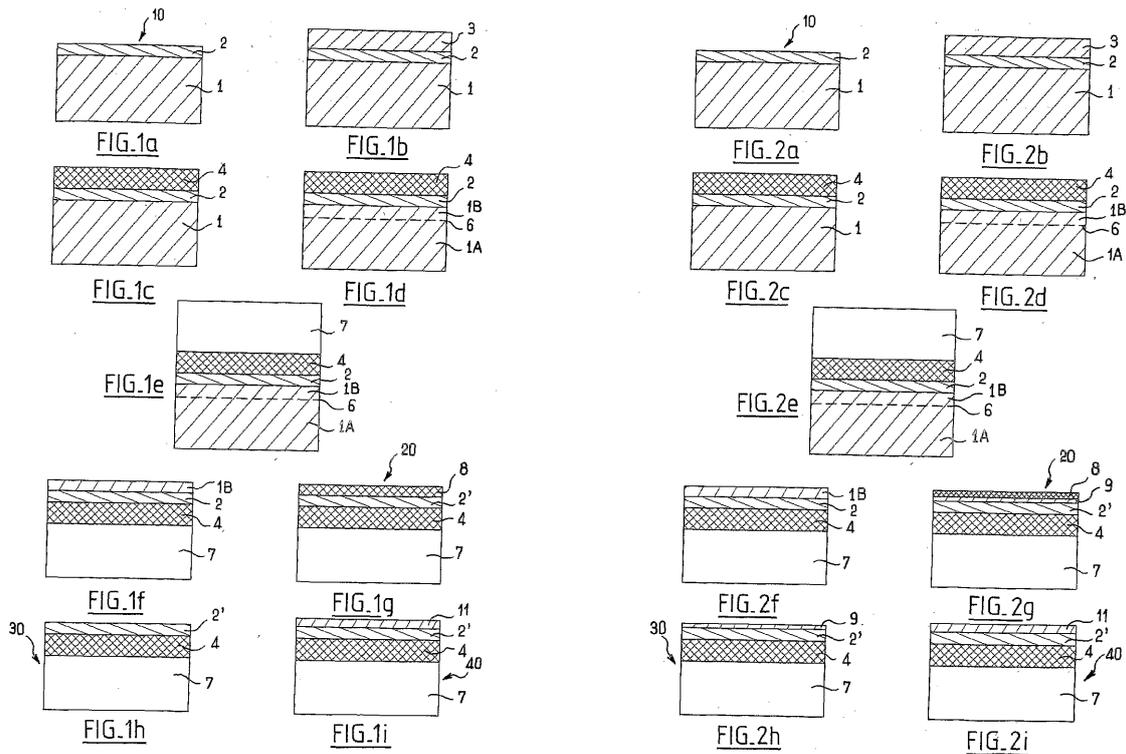
【符号の説明】

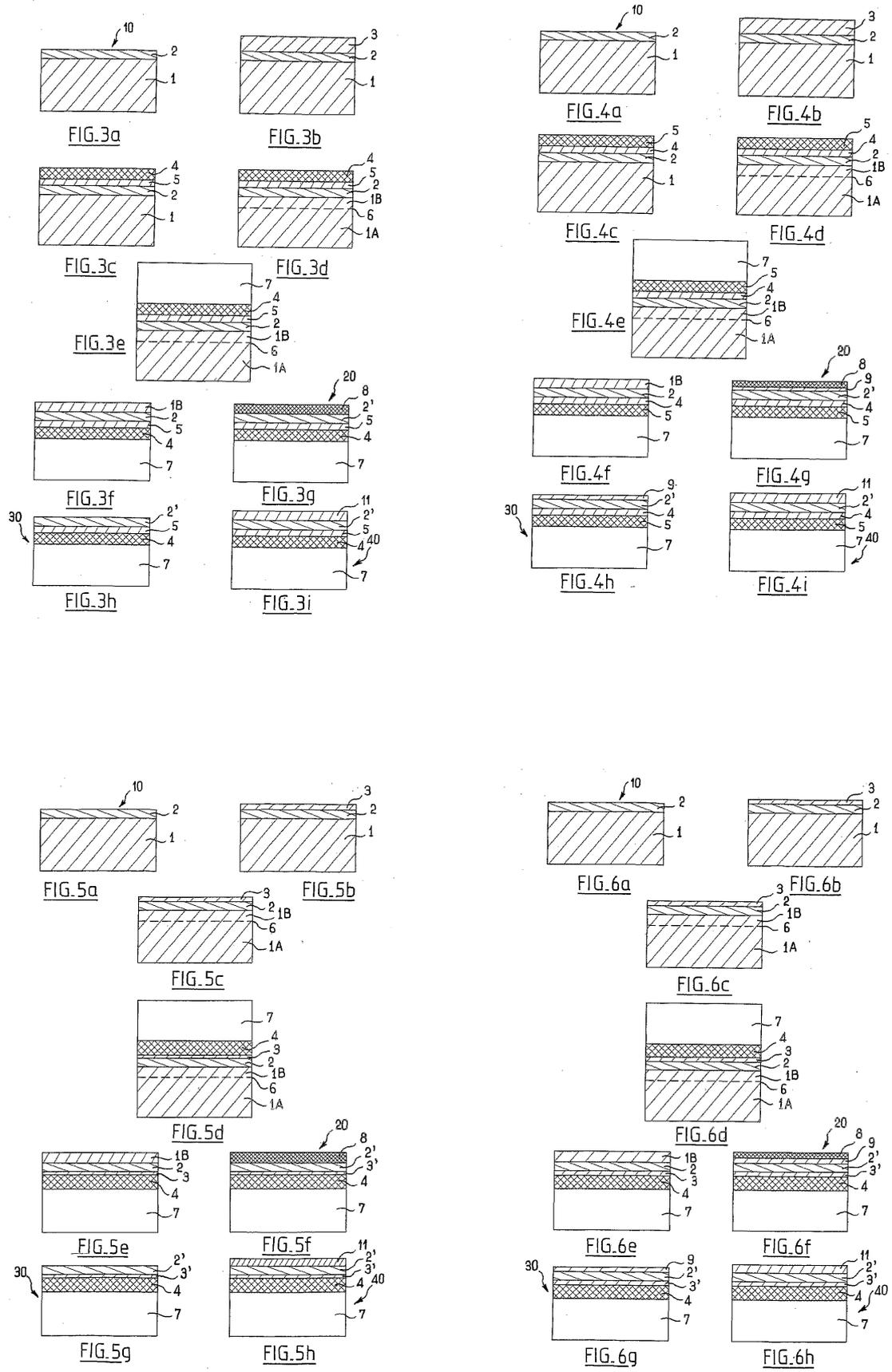
【0289】

- 2' 緩和層
- 4 ガラス質層
- 7 受け入れ基板
- 8 表面層(第2のガラス質層)
- 20 構造

10

20





【 図 7 】

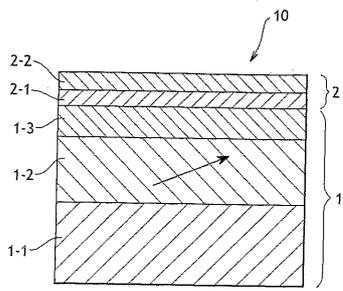


FIG.7

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No PCT/IB2004/000927
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L21/762 H01L21/324 H01L21/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, INSPEC, IBM-TDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 248 294 A (CANON KK) 9 October 2002 (2002-10-09) column 8, paragraphs 43,49 column 9, lines 53,54,56 column 10, lines 18-22 column 11, lines 5-22 column 11, paragraph 60 column 12, lines 21-27 figures 1,2,3E,5A	1,2, 6-11, 13-17, 19,22-25
Y A	----- -/--	12 3-5, 20, 21
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family		
Date of the actual completion of the international search 9 August 2004		Date of mailing of the international search report 19/08/2004
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Ekoué, A

INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB2004/000927

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 02/43153 A (QU WEI FEIG ;KIMURA MASANORI (JP); SHINETSU HANDOTAI KK (JP)) 30 May 2002 (2002-05-30) abstract page 4, line 18 - page 5, line 4 page 5, lines 16-25 page 6, line 26 - page 7, line 3 page 7, line 26 - page 8, line 4 figure 2	1,11,12, 15-17, 22,24,25
Y A	-----	12 2-10,13, 14, 18-21,23
X	US 5 882 987 A (SRIKRISHNAN KRIS V) 16 March 1999 (1999-03-16) column 4, lines 17-64 column 5, lines 4-6 column 5, lines 36-49 figures 5A-5G	1,8-12, 15,17, 19,22, 24,25
A	----- US 6 059 895 A (CHU JACK OON ET AL) 9 May 2000 (2000-05-09) column 2, line 43 - column 3, line 42 figures 2,3	1,18
A	----- TEZUKA T ET AL: "HIGH-PERFORMANCE STRAINED SI-ON-INSULATOR MOSFETS BY NOVEL FABRICATION PROCESSES UTILIZING GE-CONDENSATION TECHNIQUE" 2002 SYMPOSIUM ON VLSI TECHNOLOGY. DIGEST OF TECHNICAL PAPERS. HONOLULU, JUNE 11 - 13, 2002, SYMPOSIUM ON VLSI TECHNOLOGY, NEW YORK, NY: IEEE, US, 11 June 2002 (2002-06-11), pages 96-97, XP001109835 ISBN: 0-7803-7312-X figures 1C,3	1-25
A	----- MANTL S ET AL: "Strain relaxation of epitaxial SiGe layers on Si(100) improved by hydrogen implantation" NUCLEAR INSTRUMENTS & METHODS IN PHYSICS RESEARCH, SECTION - B: BEAM INTERACTIONS WITH MATERIALS AND ATOMS, NORTH-HOLLAND PUBLISHING COMPANY. AMSTERDAM, NL, vol. 147, no. 1-4, 1999, pages 29-34, XP004196272 ISSN: 0168-583X the whole document	1-25
	----- -/--	

INTERNATIONAL SEARCH REPORT

 International Application No
 PCT/IB2004/000927

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2002/168864 A1 (FITZGERALD EUGENE A ET AL) 14 November 2002 (2002-11-14) abstract	1-25
A	US 2003/013305 A1 (WASHIO KATSUYOSHI ET AL) 16 January 2003 (2003-01-16) page 2, paragraph 34-36 page 3, paragraph 40 page 5, paragraph 66 page 6, paragraph 67 page 8, paragraph 100 figures 2A-2C	1-25

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/IB2004/000927

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1248294	A	09-10-2002	JP 2002305293 A	18-10-2002
			EP 1248294 A2	09-10-2002
			TW 533501 B	21-05-2003
			US 2002146892 A1	10-10-2002
WO 0243153	A	30-05-2002	JP 2002164520 A	07-06-2002
			WO 0243153 A1	30-05-2002
US 5882987	A	16-03-1999	JP 3037934 B2	08-05-2000
			JP 11121377 A	30-04-1999
US 6059895	A	09-05-2000	US 5906951 A	25-05-1999
			JP 2908787 B2	21-06-1999
			JP 10308503 A	17-11-1998
			TW 388969 B	01-05-2000
US 2002168864	A1	14-11-2002	WO 02082514 A1	17-10-2002
US 2003013305	A1	16-01-2003	JP 2003031495 A	31-01-2003

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74)代理人 100082991
弁理士 佐藤 泰和

(74)代理人 100096921
弁理士 吉元 弘

(74)代理人 100103263
弁理士 川崎 康

(72)発明者 プリュノ、ギスレン
フランス国セイシネ パリセ、リュ、ジョルジュ、メーダー、5 8

(72)発明者 カルロ、マズル
フランス国サン ナゼール、レ、ゼイメ、ルート、ド、サン パンクラス、3 5 7

(72)発明者 エマニュエル、アレヌ
フランス国ビビエ、クロ、デ、フランキエール、1

Fターム(参考) 5F152 LL03 LL04 LL05 LL09 LL14 LN03 LN08 LP01 LP07 LP08
LP09 MM19 NN03 NN15 NN17 NP04 NQ03 NQ04