

# (12) 发明专利申请公开说明书

[21] 申请号 90107069.6

[51] Int.Cl.<sup>b</sup>

H01L 21/223

(43) 公开日 1991年2月27日

[22] 申请日 90.7.27

[30] 优先权

[32] 89.7.27 [33] JP [31] 194648 / 89

[71] 申请人 精工电子工业株式会社

地址 日本东京

[72] 发明人 青木健二 西泽湖一

[74] 专利代理机构 中国专利代理有限公司

代理人 杨丽琴

H01L 21 / 225

说明书页数: 13 附图页数: 15

[54] 发明名称 采用吸附扩散源的掺杂方法

[57] 摘要

根据本发明的新的掺杂方法,化学活性的半导体表面由吸附层覆盖,吸附层由在半导体中形成掺杂剂的杂质元素或含有杂质元素的化合物组成。尔后,采用吸附层作为杂质扩散源实现固相扩散,从而形成在深度方向上具有期望的浓度分布的掺杂区。

< 43 >

1、一种掺杂的方法，包括：

第一工序，除去半导体表面的隋性膜；

第二工序，将气态杂质原子或含有杂质原子的气体化合物施加于半导体表面，形成杂质原子或含杂质原子的化合物的吸附层；

第三工序，采用第二工序中形成的吸附层作为杂质扩散源进行固相扩散并进行杂质的活化。

2、根据权利要求1的方法，其中，吸附层实质上是在硅衬底上形成的硼的层。

3、根据权利要求1的方法，其中，吸附层包括至少一个由含杂质元素的杂质层和半导体外延层组成的复合层。

4、根据权利要求2的方法，其中，吸附层是通过施加乙硼烷而形成的。

5、根据权利要求3的方法，其中，杂质层含有硼原子，半导体外延层含有硅。

6、根据权利要求5的方法，其中，含硼层是通过施加乙硼烷形成的，硅外延层是通过施加二氯甲硅烷形成的。

7、根据权利要求1的方法，其中，第三工序通过灯退火或束退火实现。

## 采用吸附扩散源的掺杂方法

本发明涉及一种用于形成半导体区域的掺杂方法，在半导体器件特别典型的是双极晶体管或绝缘栅场效应晶体管的制造过程中，所述半导体区域具有期望的导电型和电阻率。

传统的离子注入法是典型的掺杂技术之一，根据离子注入法的原理，如图23所示，首先，离子源16电离杂质原子，然后通过磁体17进行质量分离。尔后加速管18使离子加速到给定的能级，从而将被加速的离子注入到样品的表面，因此实现了掺杂量的精确控制并便于掺杂穿过一个绝缘层。由于这种原因，在传统的半导体制造工艺中，离子注入法已作为掺杂技术被普遍采用。

然而，传统的离子注入法由于其固有特性而具有如下所述的各种缺点：

(i) 被注入的杂质离子的动能可能会造成样品表面的损坏。

(ii) 由于被注入的杂质原子是处于具有由其加速能所决定的方差的正态分布中，因而不可能在纵深断面上形成陡变的浓度分布，如图24所示。

(iii) 由于半导体器件的细微化，阴影效应可能会导致器件特性的不对称性。

(iv) 由于会产生沟道，难以容易地形成浅结。

(v) 如果为形成浅结而降低用以实现离子注入的杂质离子的加速电压，那么离子束会聚的程度会降低，从而引起生产率的下降。

本发明的目的是要提供一种新的掺杂方法，这种方法能在不引起半导体表面的损坏和不降低生产率的情况下有效地形成非常浅的结。

为实现上述目的，根据本发明，杂质元素或含有杂质元素的化合物被化学吸附在半导体表面，以便在半导体表面形成一个杂质扩散源。进一步，通过杂质原子从杂质扩散源到半导体体内的固相扩散实现掺杂。

进一步，正如将要参考实施例详细描述的那样，杂质吸附层的形成可以与外延生长技术相结合，以便能在纵深断面上形成陡变的杂质分布。

如上所述，在本发明的方法中，掺杂是基于杂质原子在半导体表面的化学吸附，因此，可通过调节衬底温度和含有杂质元素的气体的流率来精确控制以便调节杂质吸附量。从而可实现杂质从半导体表面到体内的均匀一致地扩散。而且，这种掺杂是无损坏的。杂质源设置在半导体表面上以便更好地形成浅结。一般说来，形成的结越浅，生产率越高。

图1是用于实施本发明的制造设备的结构图；

图2(a) — 2(c) 是显示用于掺杂的本发明的第一实施例的工序的剖视图；

图3是与图2(a) — 2(c) 中的工序相应的工艺流程图；

图4是一个硼掺杂层的在深度方向上的硼浓度分布图，该硼掺杂层是通过图2(a) — 2(c) 和图3中所示的系列工序得到的；

图5是显示硼掺杂层中硼的峰值浓度与乙硼烷充气时间间隔之间的关系特性图，这里的乙硼烷充气压强被选择作为图2(a) — 2

(c)和图3所示的系列工序中的一个参数；

图6是显示硼掺杂层中硼的峰值浓度与在乙硼烷充气工序中设置的衬底温度之间的关系的特性图，所述硼掺杂层是从图2(a)－2(c)和图3所示的系列工序中得到的；

图7(a)－7(d)是显示用于掺杂的本发明的第二实施例的工序的剖视图；

图8是与图7(a)－7(d)中的工序相应的流程图；

图9是硼掺杂层在深度方向上的硼浓度分布图，该硼掺杂层是通过图7(a)－7(d)和图8所示的系列工序得到的；

图10是显示硼掺杂层的薄层电阻与退火时间间隔之间的关系的特性图，图中曲线分别对应根据图2(a)－2(c)和图7(a)－7(d)中的方法制备的样品。

图11(a)－11(d)是显示用于掺杂的本发明的第三个实施例的工序的剖视图；

图12是与图11(a)－11(d)中的工序相应的工艺流程图；

图13是硼掺杂层在深度方向上的硼浓度分布图，该硼掺杂层是通过图11(a)－11(d)和图12所示的方法得到的；

图14(a)－14(e)是显示用于掺杂的本发明的第四实施例的工序的剖视图；

图15是与图14(a)－14(e)中的工序相应的工艺流程图；

图16是通过图14(a)－14(e)和图15所示方法得到的硼掺杂层在深度方向上的硼浓度分布图；

图17是显示硼掺杂层的薄层电阻与乙硼烷充气量之间的关系的特性图；

图18是显示硼掺杂层的薄层电阻与退火时间间隔之间的关系特性图，图中曲线分别对应通过图11(a) — 11(d)和14(a) — (e)中的系列工序得到的样品；

图19(a) — 19(c)是显示用于掺杂的本发明的第五实施例的工序的剖视图；

图20(a)和20(b)是在样品的深度方向上的硼浓度分布图，这些样品中的硼吸附层分别是在单晶硅上和氧化膜上形成的；

图21是显示在硼吸附层形成于氧化膜上的情况下硼吸附量与氧化膜厚度之间的关系特性图；

图22(a) — 22(d)是显示一个选择性掺杂的实施例的工序的剖视图；

图23是传统的离子注入装置的示意图；

图24是在离子注入法中观察到的一个典型的杂质浓度在深方向上的分布图。

此后，将对本发明的掺杂方法的实施例参照图1—22(d)给予详细描述。图1是用于实施本发明的装置的示意图。在图1中，硅衬底1被置于石英做成的工作室2的中央，衬底1的温度通过控制采用红外线灯加热或电阻加热的加热系统3而被保持在给定的值。工作室2内通过高真空排气系统4抽至高真空度，排气系统4由一组泵组成，其中包括一个涡轮分子泵型的主真空泵。室2内的真空度由压强计5监控。硅衬底1通过工作室2与装载室7之间的传输机构8传送，装载室7通过一个传送过程中保持开启的阀门6a与主室2相连。装载室7通常在打开另一个阀门6b时由装载室排气系统9抽至高真空，这是在其传输期间而不是在将硅衬底1装入装载室7的过程中。气体供给

源11将各种气体引入室2中。采用气体充入控制系统10控制充气量和充气方式等。

图2(a)－2(c)是显示本发明的掺杂方法的第一实施例的制造工序图。参考图2(a)－2(c)描述该实施例，其中P型杂质的硼被掺入硅半导体中。在图2(a)的工序中，硅衬底1的一个表面被清洁。硅衬底1置一真空室中央，该真空室的本底或基础压强小于 $1 \times 10^{-4}$  Pa(帕)。当将衬底温度设置为，例如850℃时，按预定的时间间隔通入氢气使室内压强上升，例如升到 $1.3 \times 10^{-2}$ Pa。经过这种处理，一个以天然氧化膜形式存在的隋性层被从硅衬底1的表面上清除掉，以便暴露出一个具有化学活性的硅表面。

在图2(b)的工序中，在硅衬底1的表面上，由硼或含硼的化合物形成了一个吸附层13a。在图2(a)的工序中，表面清洁处理之后，停止充入氢气并将衬底温度设定在，例如825℃。当所设温度达到稳定之后，含硼的化合物气体乙硼烷12( $B_2H_6$ )被施加于硅衬底1的表面并持续给定的时间间隔以充满该室，例如充至 $1.3 \times 10^{-2}$ Pa的压强，从而形成硼或含硼的化合物的吸附层13a。

然而，严格地说，在图2(b)的工序中，在形成硼或含硼的化合物的吸附层的同时，硅的扩散也在向体内进行。此后，由图2(b)所显示的工序在这个和后面的实施例中被称为“形成杂质吸附层的工序”。

在图2(c)的工序中实现了退火和扩散。在图2(b)的工序中，在形成吸附层13a之后，停止充入乙硼烷并在真空中进行退火，从而采用作为扩散源的吸附层实现了杂质扩散层14a的形成，并同时实现了杂质原子的激活。根据本发明，通过控制图2(b)工序中的硼吸附量

和图2(c)工序中的退火条件，即温度和时间间隔，可以在所形成的杂质扩散层14a中建立期望的杂质浓度和结深度。

在本实施例中，退火是在吸附层13a形成之后在图1所示的真空室中完成的。另外，在图2(b)的工序完成之后，可以把衬底1从图1所示的装置中取出进行退火。

图3显示了与图2(a) — 2(c) 代表的系列工序相应的工艺流程图的一个例子。在图3中，横轴表示时间，纵轴表示衬底温度和室内压强。该图中，当时间 $t=0$ 时，衬底温度初始值设为 $700^{\circ}\text{C}$ ，这意味着，在衬底的传送过程中室内的实际工艺的环境温度保持在 $700^{\circ}\text{C}$ ，因而，在完成衬底向室内的传送时衬底温度几乎达到 $700^{\circ}\text{C}$ 。正如图3所示，本发明的方法的主要工序包括半导体表面的清洁处理，吸附层的形成和退火，这些已参照图2(a) — 2(c)详细描述过。从图3中得知，当没有气体导入时，室内压强通常保持在小于 $1 \times 10^{-4}\text{Pa}$ 的高真空。不过，在本发明的方法中，小于 $1 \times 10^{-4}\text{Pa}$ 的本底或基础压强不是极限的，最佳基础压强可根据表面清洁工序中的衬底温度和室内的环境气体来设定。

图4是样品的深度方向上的硼浓度分布图，该样品是通过图2(a) — 2(c)及图3所示系列工序制备的。图4中的硼分布是采用二次离子质谱仪(SIMS)获得的。为了提高SIMS在样品衬底表面上的分析精度，在完成退火处理之后，将样品从图1的装置中取出，尔后样品的衬底表面用非晶硅层覆盖，该非晶硅层是在室温下形成的，其厚度约 $450\text{\AA}$ ，以便准备SIMS分析。因此应当注意，在图4的横轴方向上，原始的衬底表面被指示在约 $45\text{nm}$ 的距离处。所采用的硅衬底是N型的，其电阻率为 $5-7\Omega\text{cm}$ ，晶面取向为(100)。再者，在图2(b)的



工序中乙硼烷是在下述条件下被导入的: 充气压强为 $1.3 \times 10^{-2} \text{Pa}$ , 充气时间间隔100秒, 衬底温度 $825^\circ\text{C}$ 。而且, 在真空中 $825^\circ\text{C}$  温度下进行5分钟退火。如图4所示, 样品具有非常浅的 $\text{P}^+\text{N}$ 结深度, 大约在700Å量级范围。因此, 根据本发明, 一般可形成一个非常浅的结, 其结深度小于 $0.1 \mu\text{m}$ 。

图5是显示硼的峰值浓度或密集度与乙硼烷充气时间间隔之间的关系特性图, 此时乙硼烷充气压强是作为通过图2(a) — 2(c)和图3的工序而准备样品的一个参数而设定的。另一方面, 在乙硼烷充气期间的衬底温度和吸附层形成之后的退火条件是固定不变的。

图6是另一个特性图, 它显示通过图2(a) — 2(c)和图3的系列工序得到的掺杂层中的硼峰值浓度与乙硼烷充气期间的衬底温度之间的关系。在这种情况下, 乙硼烷的充气量和退火条件是固定不变的。

上面所做的描述是针对采用图1的装置通过图2(a) — 2(c)所表示的本发明的第一实施例。下面的说明是针对本发明的第二实施例, 它将结合图7(a) — 7(d)、图8和图9得到详细解释。在图7(a) — 7(d)的实施例中, 硼吸附层形成于硅衬底上。然后, 在吸附层上形成硅的外延生长层。在图7(a)的工序中, 硅衬底1的表面以与图2(a)的工序相似的方法被活化。在图7(b)的工序中, 杂质吸附层13b以与图2(b)的工序相似的方式形成。本实施例的特征在于, 增加图7(c)的工序, 以便在由图7(b)的工序形成的杂质吸附层13b上形成外延生长层15a。在图7(d)的工序中, 若需要可再进行退火以提供杂质扩散层14b。

图8是与图7(a) — 7(d)的系列工序相应的一个实际工艺流程图的例子。在图8中, 横轴表示操作时间, 纵轴表示衬底温度。如图8

所示，在由于使用乙硼烷而完成杂质吸附层的形成之后，紧接着就进行外延生产工序。但是，在其它情况下，退火工序也许加在外延生产工序之前。

图9显示出通过图7(a) — 7(d)和图8所示系列工序得到的硼掺杂层在深度方向上的硼浓度分布。在图9的情况中，杂质吸附层是在图7(b)的使用乙硼烷的工序中在下列条件下形成的：衬底温度为825℃，乙硼烷充气压强为 $1.3 \times 10^{-2}$ Pa，乙硼烷充气时间间隔为100秒。尔后，在图7(c)的工序中，在相同衬底温度下在吸附层上形成大约60Å厚的外延生长层。进一步，在图7(d)的工序中，在相同衬底温度下真空退火5分钟，从而得到图9的分布。从图9的分布可得知，衬底的表面上有P<sup>+</sup>区形成，该区的峰值浓度为 $4 \times 10^{20} \text{cm}^{-3}$ ，结深度约为700Å。在测定图9的分布之前，为提高SIMS分析精度，以与图4情形相似的方法在室温下在衬底上设置大约为450Å厚度的非晶硅层。

本发明人已确认，与图2(a) — 2(c)所示方法相比，在高浓度掺杂时，图7(a) — 7(d)所示方法能促进硼的活性。图10显示这样的数据，它表明分别通过图2(a) — 2(c)和图7(a) — 7(d)的方法形成的不同掺杂层的薄层电阻如何取决于退火时间间隔。在图10中，实线表示采用图7(a) — 7(d)的方法得到的数据，虚线表示采用图2(a) — 2(c)的方法得到的数据，根据这种事实，即在图7(c)的工序中衬底温度设定在825℃以及在30分钟内完成外延生长，可以很容易地理解：图10中的实线和虚线之间的差异不是简单地由操作时间变化所造成的。当然，图10中显示的样品数据是在图2(a) — 2(c)和图7(a) — 7(d)的方法中均将衬底温度固定在825℃的情况下得到的。

在本实施例中，在图7(c) 工序中外延生长层15a是采用二氯甲硅烷( $\text{SiH}_2\text{Cl}_2$ )作为源气体通过分子层外延方式形成的。采用这种外延技术，可以在825℃ 的衬底温度下形成膜厚小于100Å的外延生长层15a，而且在本实施例中具有很好的重复性。分子层外延技术在日本专利申请153978/1984和209575/1986号中有详细记载。外延生长层15a也可由其它方法形成，比如，可用分子束外延(MBE)和化学汽相淀积(CVD)代替分子层外延。

前面所做的说明是针对本发明的第二实施例，其特征在于，外延生长层形成于掺杂层之上。接下去，下面将参照图11(a) — 11(d)、图12和图13对本发明的第三实施例给予说明，其中杂质吸附层在预先形成的外延生长层上形成。图11(a) — 11(d)是本发明的第三实施例的系列工序图。在图11(a)的工序中，表面清洁处理是以与图2(a)和图7(a)工序相同的方式进行的。在图11(b)的工序中，通过与图7(c)工序相同的方式采用分子层外延在衬底1上形成外延生长层15b。以后，在图11(c)的工序中，形成杂质吸附层13c。尔后在图11(d)的工序中，若需要可进行退火以便形成杂质扩散层14c。

图12是与图11(a) — 11(d)显示的工序相应的实际工艺流程图。横轴表示操作时间，纵轴表示衬底温度。

图13是图11(d)中所示的杂质扩散层14c在深度方向上的硼浓度分布图。在制备样品中，根据图12的工艺流程在图11(b)工序中在衬底温度为825℃的条件下，形成厚约50Å的外延生长层。尔后，在图11(c)的工序中，在相同的衬底温度下按下述条件形成吸附层13c：乙硼烷充气压强为 $1.3 \times 10^{-2}$ Pa，乙硼烷充气时间为100秒。进一步，在相同衬底温度下在真空中进行5分钟退火处理。另外，在

这种情况下，以与图4和图10的情形类似的方式在衬底表面上形成约400Å的非晶硅层。从图13可以看出，形成了一个P<sup>+</sup>区，其峰值浓度为 $1.5 \times 10^{21} \text{cm}^{-3}$ ，结深度约为600Å。

图14(a) — 14(e)是显示本发明的第四实施例的工序流程图，它是图7(a) — 7(d)和图11(a) — 11(d)的工艺的结合。图14(a) — 14(c)的工序与图11(a) — 11(c)的工序相对应，图14(d) — 14(e)的工序与图7(b) — 7(d)的工序相对应。图15是表示图14(a) — 14(e)系列工序的实际工艺流程的一个例子。横轴表示操作时间，纵轴表示衬底温度。图16是掺杂层在深度方向上的硼浓度分布，该掺杂层是通过图14(a) — 14(e)和图15所示的系列工序得到的。图16所示的浓度分布是依照下列条件得到的。即，在图14(b)的工序中，在825°C的衬底温度下形成900Å的外延生长层15c。尔后在图14(c)的工序中形成吸附层13d，形成条件为：乙硼烷充气压强是 $1.3 \times 10^{-2} \text{Pa}$ ，充气时间是100秒。进一步，在图14(d)的工序中形成约300Å的外延生长层15d。尔后，真空退火5分钟。图17是显示通过图14(a) — 14(e)的系列工序得到的掺杂层14d的薄层电阻与乙硼烷充气量之间的关系特性图。图17中测量的所有样品是在相同N型硅衬底上在相同乙硼烷充气压强下形成的，只是乙硼烷充气时间不同。在乙硼烷充气和退火过程中，衬底温度是针对所有样品而共同设定的。进一步，对所有样品来说，在杂质吸附层上方和下方分别有约50Å厚的外延生长层。而且外延生长层是在825°C温度下形成的。

图18是显示掺杂层的薄层电阻与退火时间之间的关系示意图，掺杂层是通过图11(a) — 11(d)和图14(a) — 14(e)的相应系列工序形成的，退火时间是指图11(d)和图14(e)的相应工序中的。在图18中

实线表示采用图14(a) — 14(e) 的方法的情形，虚线表示采用图11(a) — 11(d) 的方法的情形。在这两种情况下，在表面清洁工序中衬底温度设为850°C，在其它工序中设为825°C。图18所示所有数据是取自下述的通用条件：外延生长层的厚度约为60Å，乙硼烷的充气压强和充气时间间隔分别为 $1.3 \times 10^{-2}$ Pa和100秒。

图19(a) — 19(c) 是包含图14(a) — 14(e) 所示的方法的本发明的第五实施例的工艺流程图。在图19(a) 的工序中，第一外延生长层15e形成于衬底1表面上。在图19(b) 的工序中，第一杂质吸附层13e和第二外延生长层15f相继形成。进一步，在图19(c) 的工序中，第二杂质吸附层13f和第三外延生长层15g相继形成于第二外延生长层15f上。采用这种工艺，能够形成具有所期望层数的交替层结构，这种层包括杂质吸附层和外延生长层。进一步，若需要，可进行退火，以便形成具有期望的深度方向上的杂质浓度分布的掺杂区。

前面依据本发明的几个实施例进行了描述。最后，作为本发明的一个显著特征，将对选择掺杂给予描述。从前面的实施例可知，本发明的基本特征是提供一种化学活性的半导体表面，以便在其上形成至少含有杂质元素的材料吸附层，杂质元素形成半导体中的掺杂物，采用吸附层作为杂质扩散源来将杂质掺入半导体中。根据本发明人的详细研究发现，吸附层实质上不会形成于绝缘膜上，或者在绝缘膜上保留的量与单晶和多晶表面相比至少小一个数量级。

图20(a) 和20(b) 显示在深度方向上测得的硼浓度分布，该测量是采用二次离子质谱仪分别对两个不同样品进行的，即，一个具有5—7Ω cm的电阻率并暴露单晶表面的N型硅衬底的样品和一个相同硅衬底但其表面上形成有100Å厚的氧化硅膜的样品。这两个样品的

掺杂物是在图1的装置中实现的，实施条件是：乙硼烷在800℃ 衬底温度下导入，其充气压强为 $1.9 \times 10^{-2}$ Pa，充气时间为100秒，从而形成吸附层并在此后通过普通的CVD装置淀积约3200Å的多晶硅膜。在图20(a)的情形中，硼被吸附于单晶硅衬底上，其峰值浓度约为 $2 \times 10^{20}$ 原子/厘米<sup>3</sup>，从分布图计算得到的总的硼掺杂量约为 $3 \times 10^{14}$ 原子/厘米<sup>2</sup>。另一方面在图20(b)的情形中，硼被吸附于氧化硅膜上，其峰值浓度约为 $1 \times 10^{18}$ 原子/厘米<sup>3</sup>，总的掺硼量约为 $1 \times 10^{12}$ 原子/厘米<sup>2</sup>。因此发现，在这种情形下，氧化膜上的硼吸附量比单晶表面上的吸附量小1%。

进一步，图21是显示在氧化膜上吸附的硼量与氧化膜厚度之间的关系曲线图，其中对于不同的氧化膜厚度乙硼烷的充气条件是不变的。测试或分析是以与图20(b)的情形相同的方式完成的。根据图21，当衬底温度在乙硼烷充气期间设定为800℃时，若氧化硅膜具有至少大于100Å的厚度，对于硼的高浓度掺杂来说，这种氧化硅能有效地起到掩膜作用。

上述特征的正确实施能完成图22(a) — 22(d)所示的选择掺杂。在图22(a)的工序中，硅衬底1的表面部分由氧化硅膜16覆盖，尔后，未被氧化膜16覆盖的硅表面被活化。在图22(b)的工序中，使用氧化膜16作为掩膜硼吸附层13g选择性地只形成于硅表面上。接下去在图22(c)的工序中，通过采用吸附层13g作为扩散源，退火处理有效地促使杂质扩散层14e形成，从而实现了硼向无氧化膜覆盖的区选择性掺杂。进一步，在图22(d)的工序中，若需要，可通过蚀刻将氧化膜16除去。

另一方面，当除去吸附于单晶表面或氧化硅膜上的硼时，可采用硝酸溶液作蚀刻剂只将硼吸附层去除，而保留硅晶体或氧化硅膜

的底基层。

上面结合图1-22(d)对本发明的几个实施例做了说明。在上面所述的实施例中，可以用各种III族元素化合物，如三甲基镓(TMG)、三氯化硼( $\text{BCl}_3$ )和癸硼烷( $\text{B}_{10}\text{H}_{14}$ )代替乙硼烷( $\text{B}_2\text{H}_6$ )，它们能作为P型掺杂气体在硅半导体上有效使用。按相似方式，用于硅半导体的N型掺杂气体可从下面一组物质中选择：砷化氢( $\text{AsH}_3$ )、三氯化磷( $\text{PCl}_3$ )、五氯化锑( $\text{SbCl}_5$ )、氢化锑( $\text{SbH}_3$ )和磷化氢( $\text{PH}_3$ )。在上述实施例中，衬底温度典型地设定为：表面清洁工序 $850^\circ\text{C}$ ，杂质吸附层形成工序 $825^\circ\text{C}$ ，外延生长工序 $825^\circ\text{C}$ 。从最近的研究中本发明人确认，在相应工序中适当设定条件可有效地实施本发明。即，在表面清洁处理时衬底温度根据本底压强和环境气体的种类在 $800^\circ\text{C}$ — $1200^\circ\text{C}$ 范围内优选设定。在形成吸附层时衬底温度最好设定在 $600^\circ\text{C}$ — $950^\circ\text{C}$ 范围内。进一步，在外延生长工序中衬底温度最好设定在 $900^\circ\text{C}$ — $1100^\circ\text{C}$ 范围内。

另外，天然氧化膜可采用HF气体处理或Ar反向溅射法(Ar reverse sputtering)除去。再者，例如，为抑制天然氧化膜的形成，可采用稀氢氟酸处理，从而实际上省去表面清洁工序。

如上所述，根据本发明，能容易地形成具有高掺杂浓度，从而具有非常小的电阻率和超浅的结深度的掺杂区。进一步与外延生长技术相结合，可形成在深度方向具有期望的杂质浓度分布的掺杂区。此外，本发明是基于吸附，这是与传统的离子注入法大不相同的，因此可消除特别由离子注入引起的损坏、沟道和阴影。所以，本发明在微半导体器件的制造技术中实现了显著的改进。

说明书附图

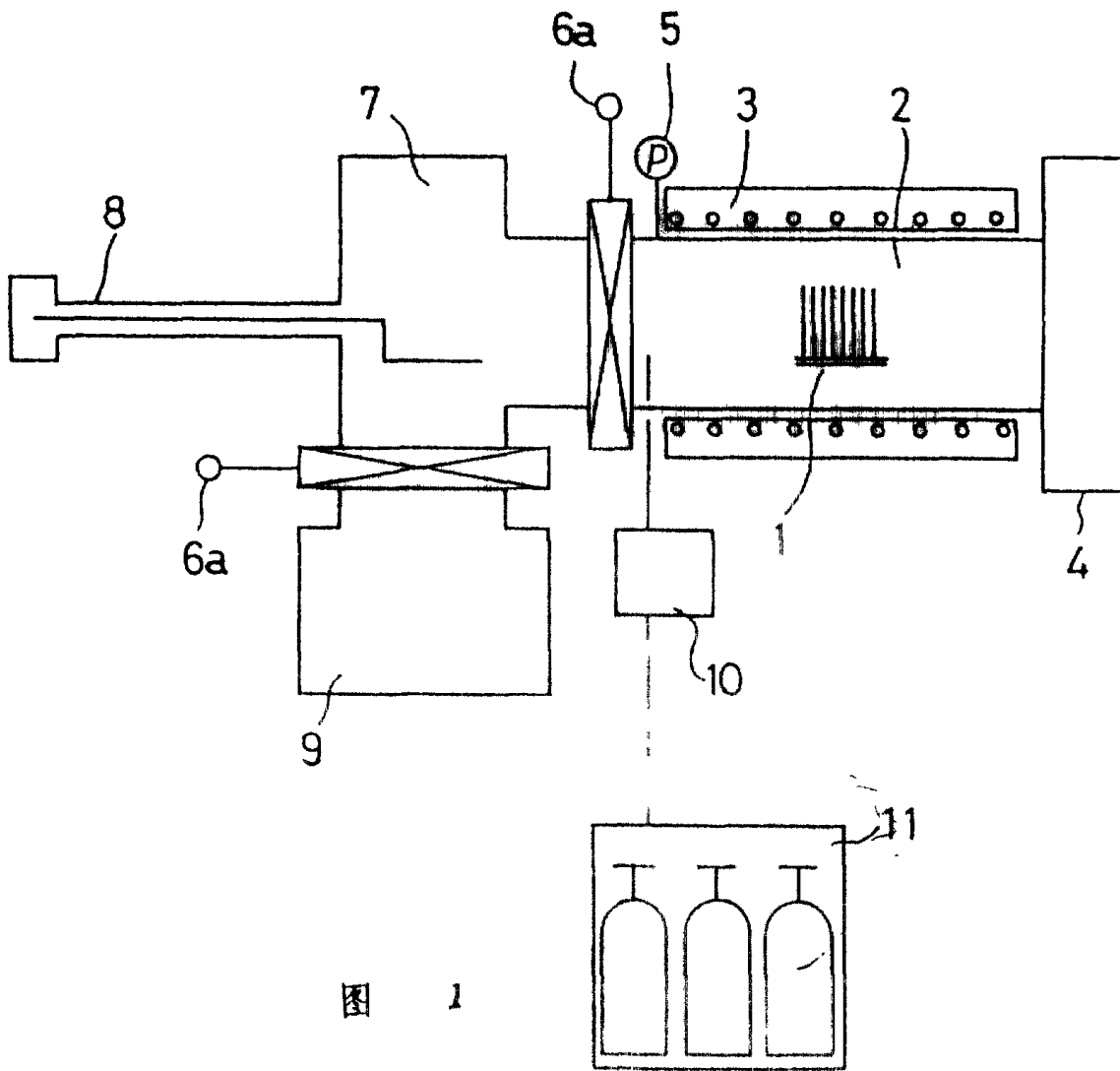
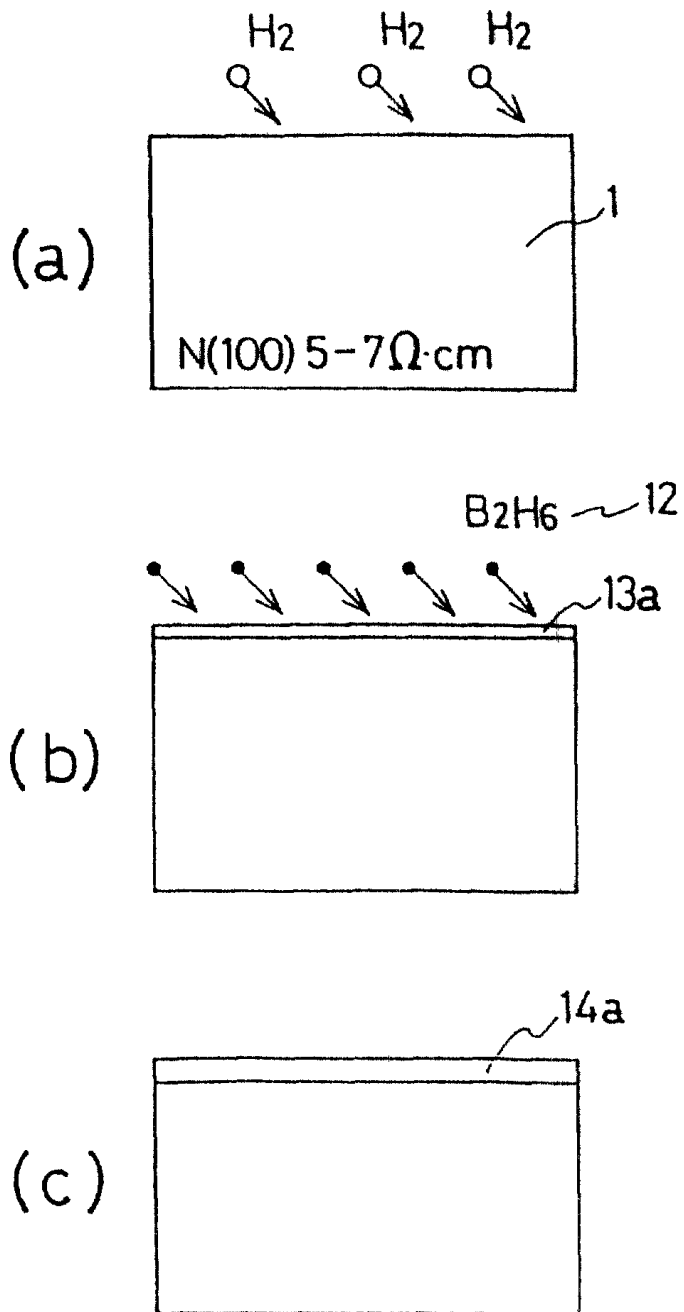


图 1





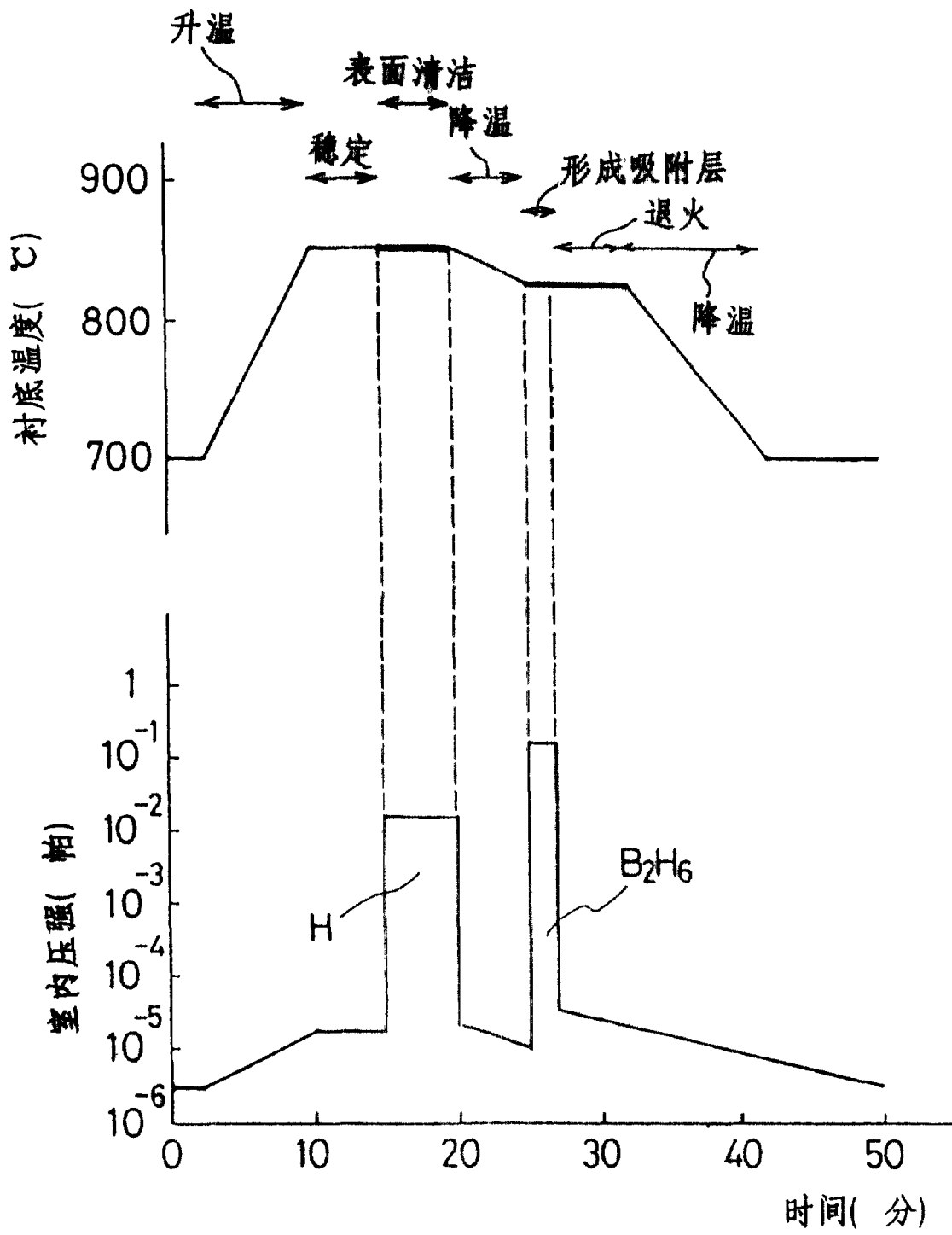


图 3

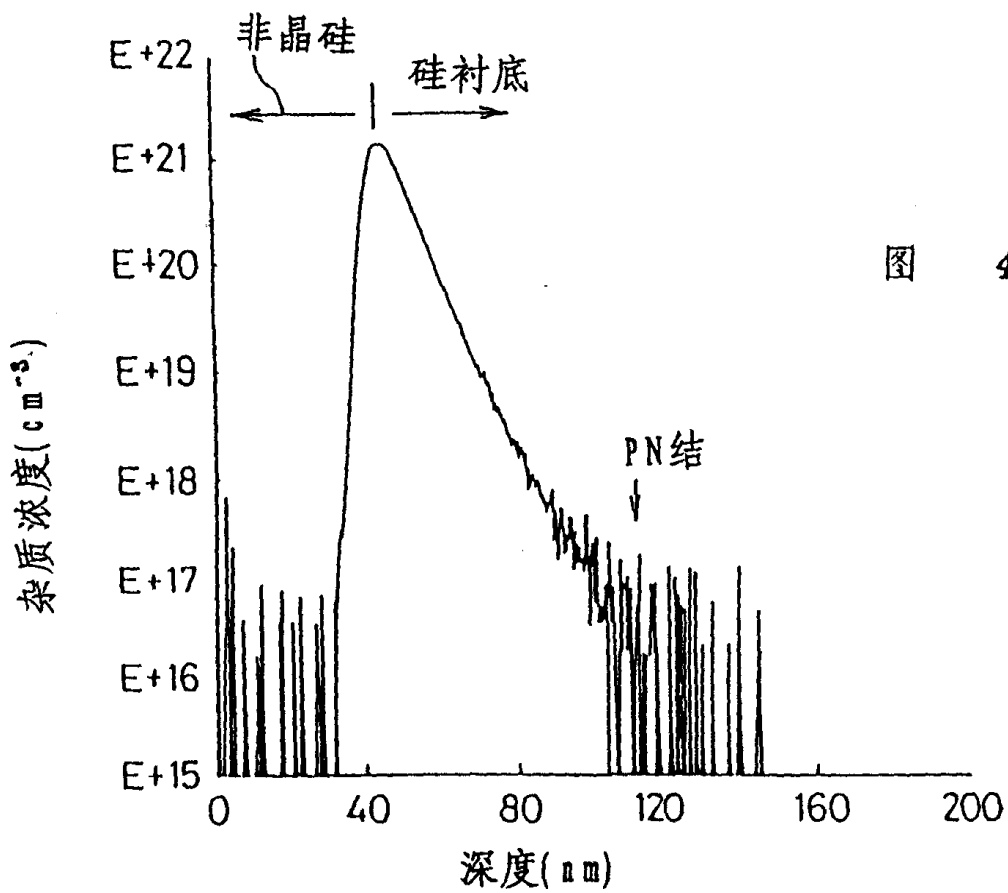


图 4

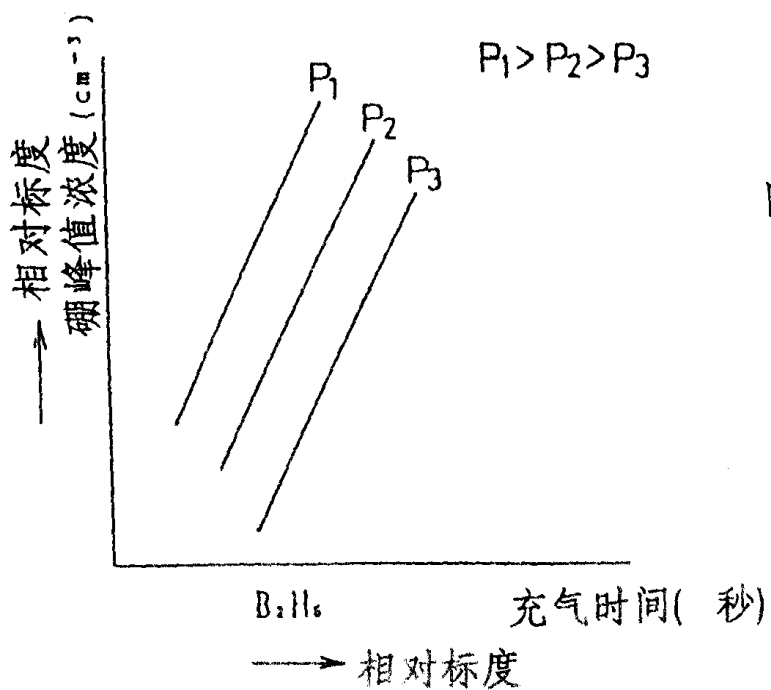


图 5

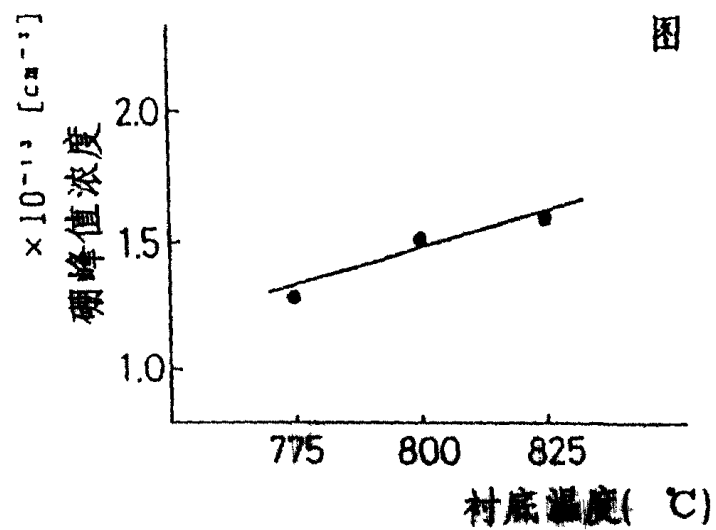
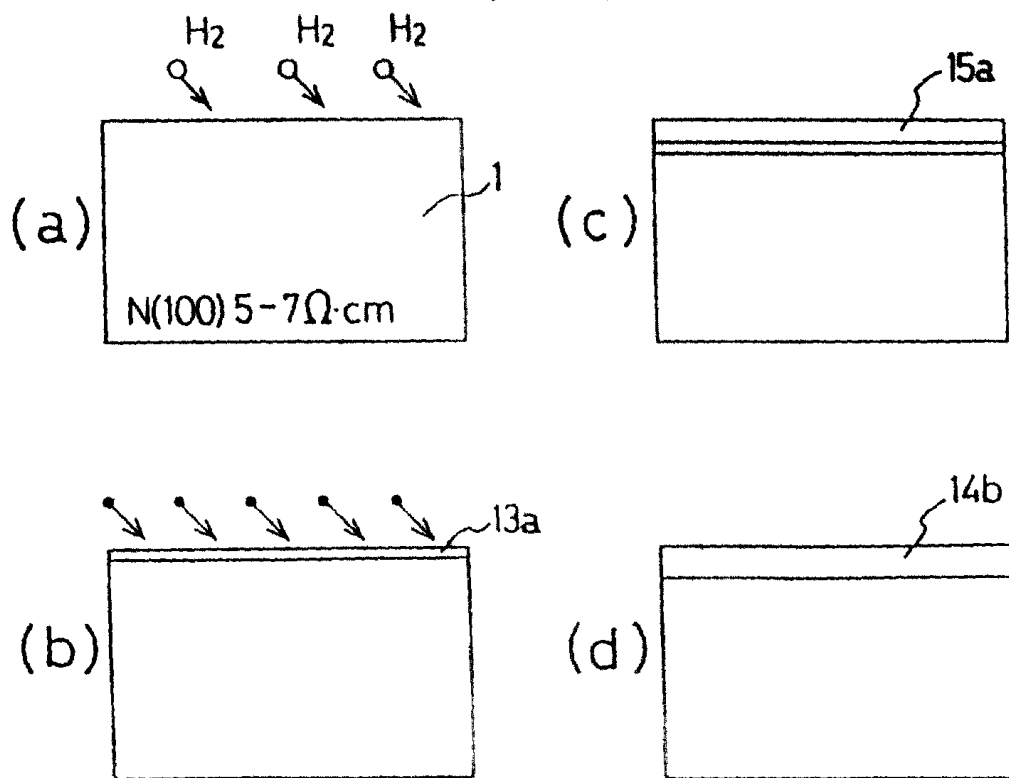


图 6

图 7



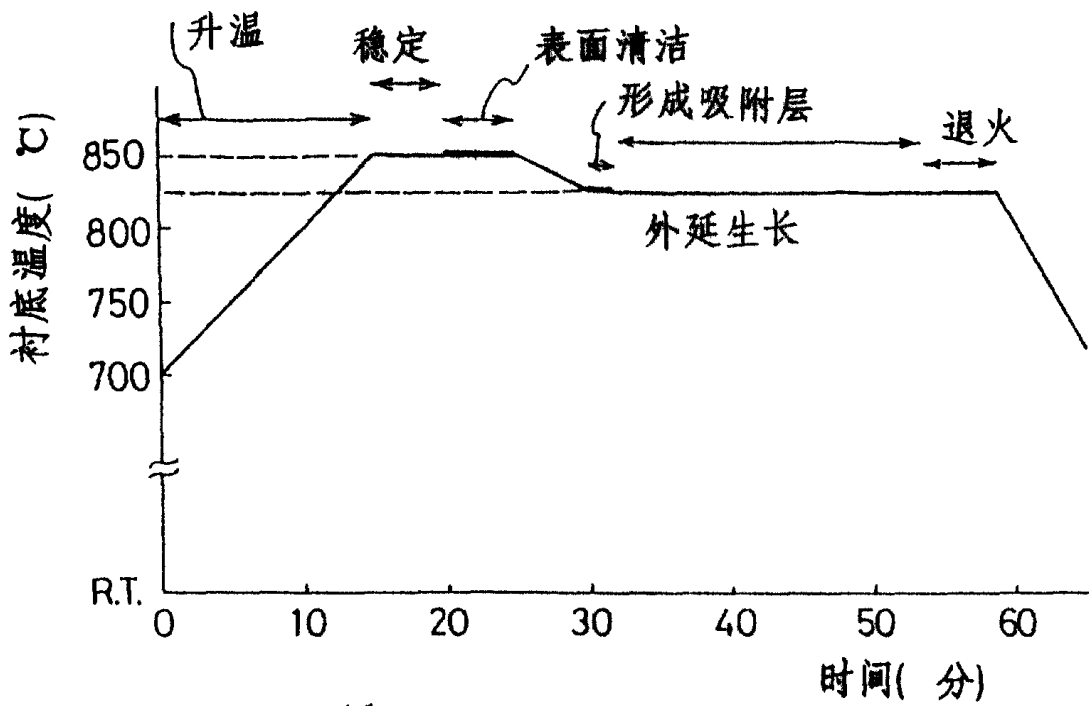


图 8

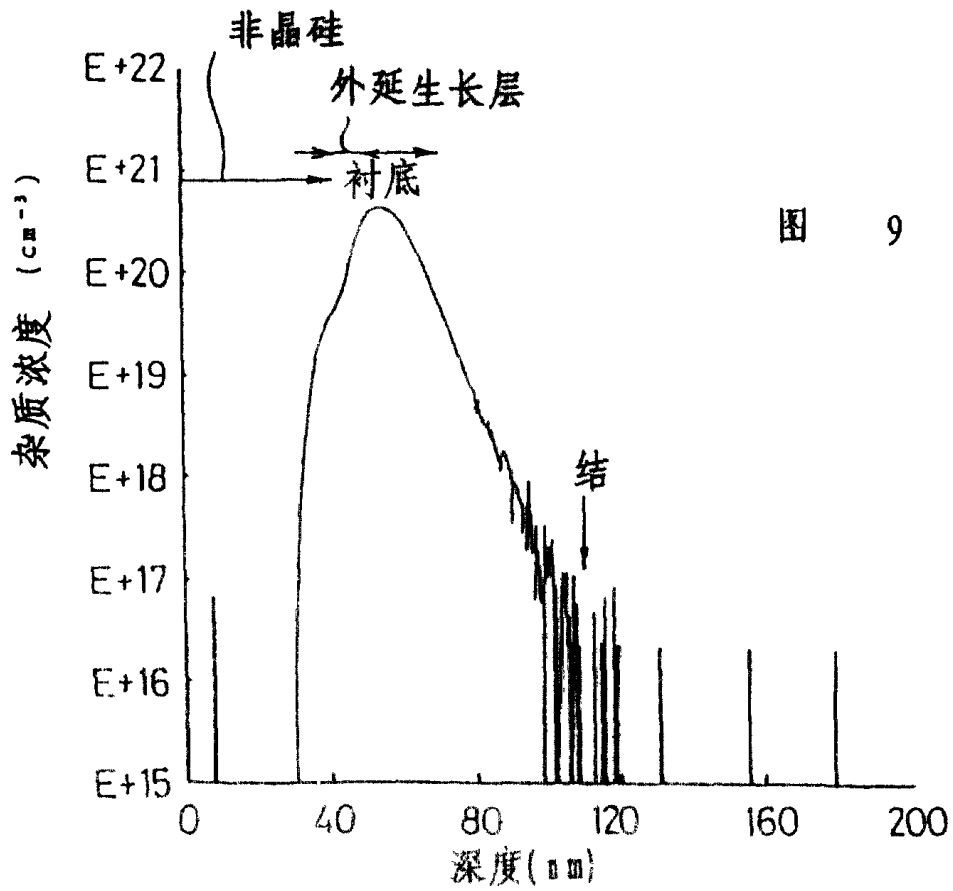
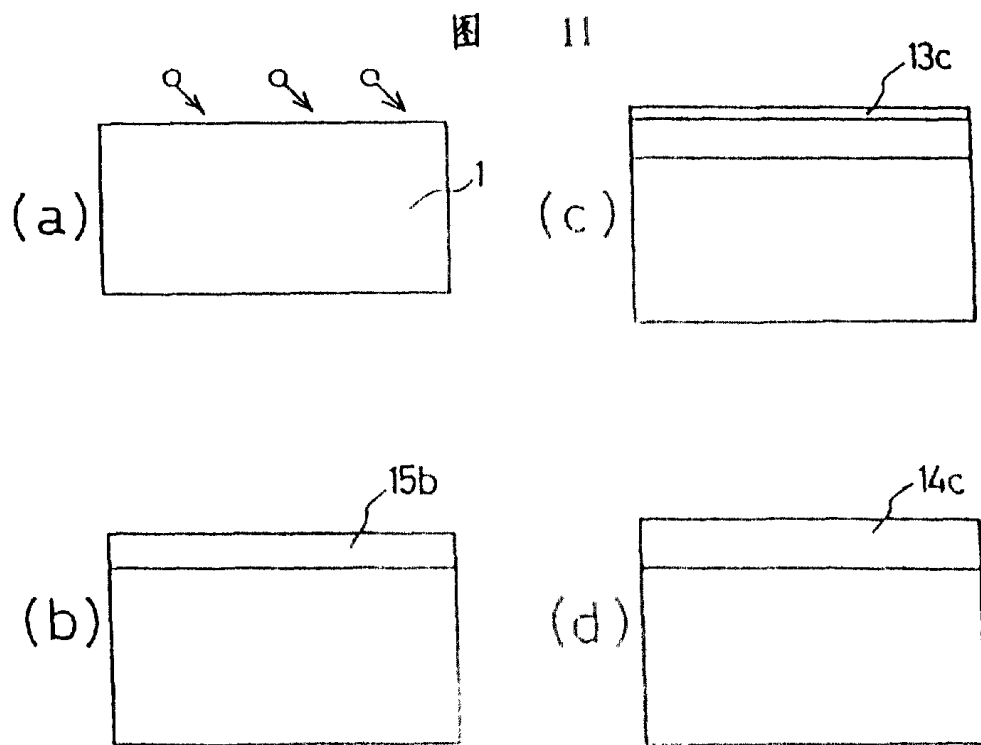
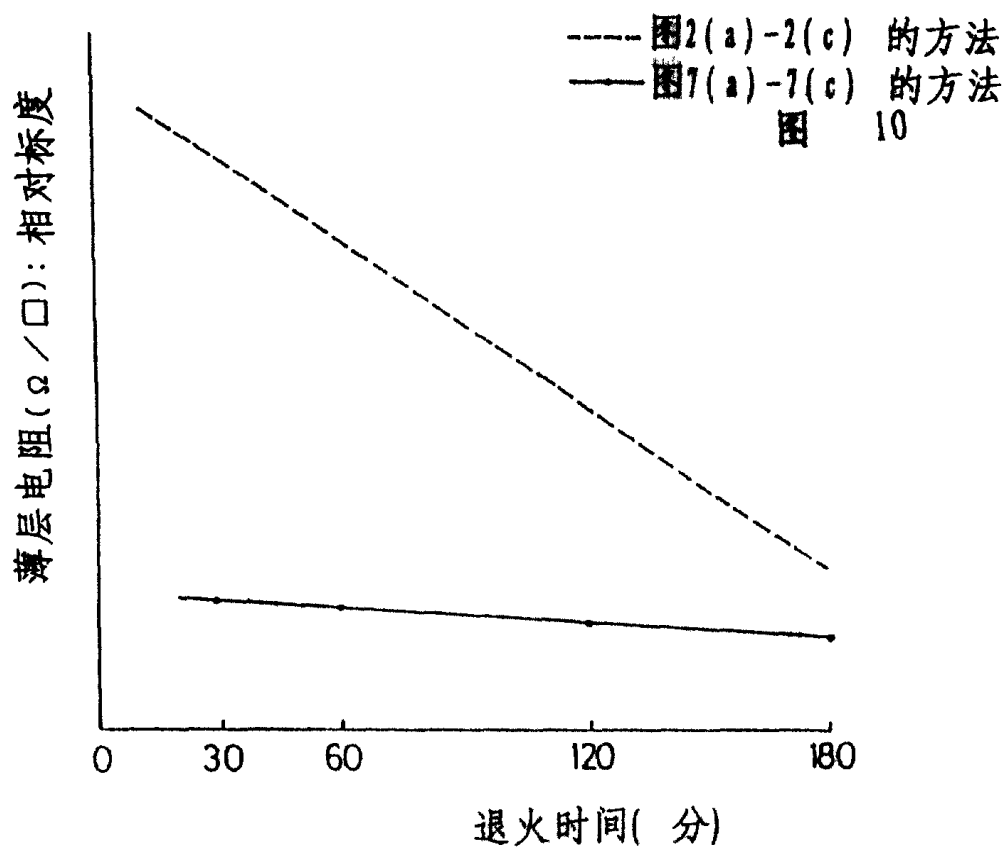


图 9



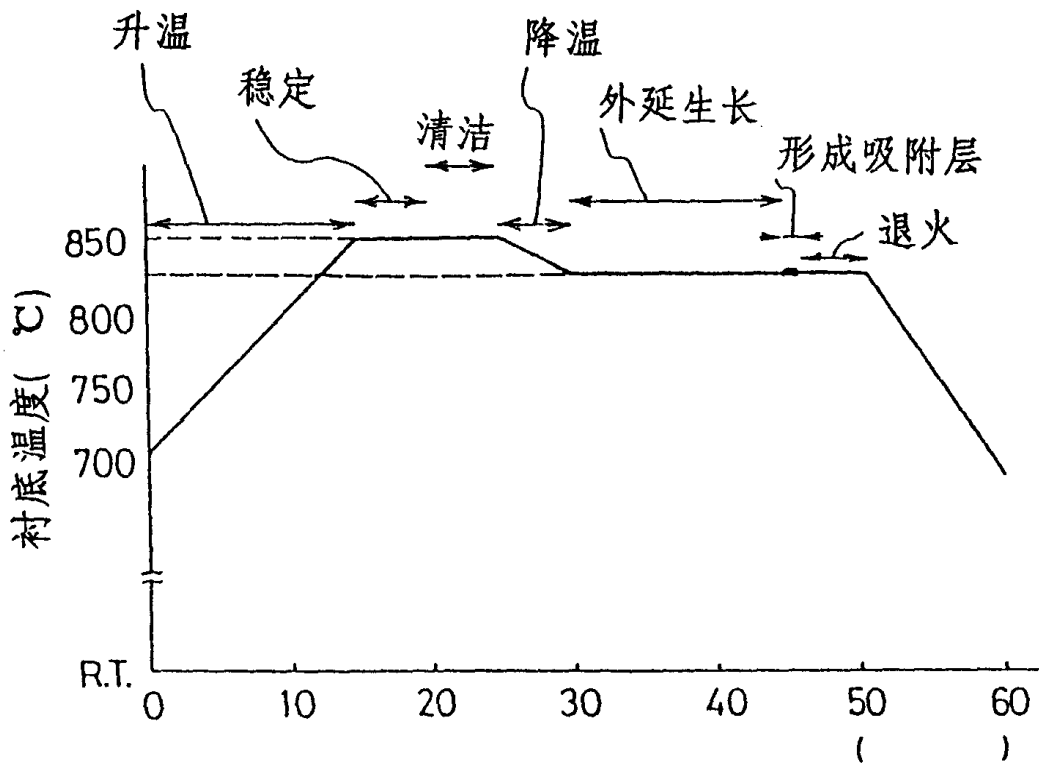


图 1 2

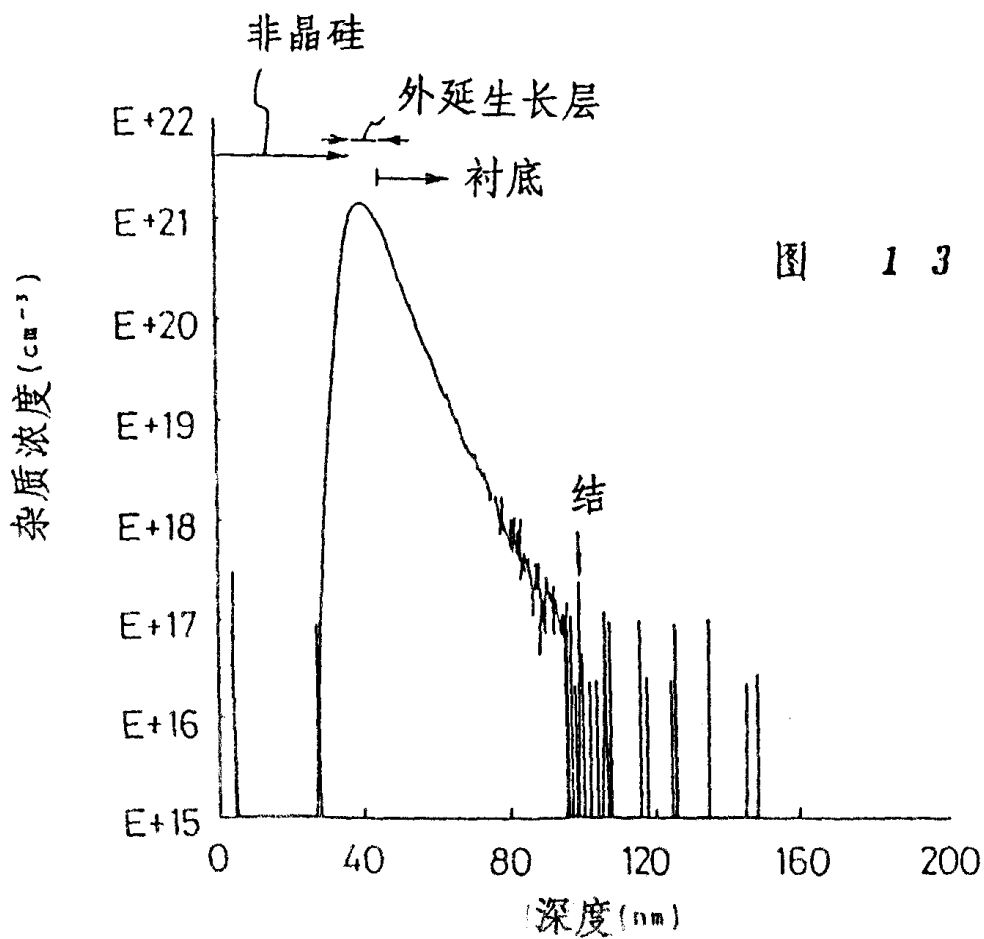
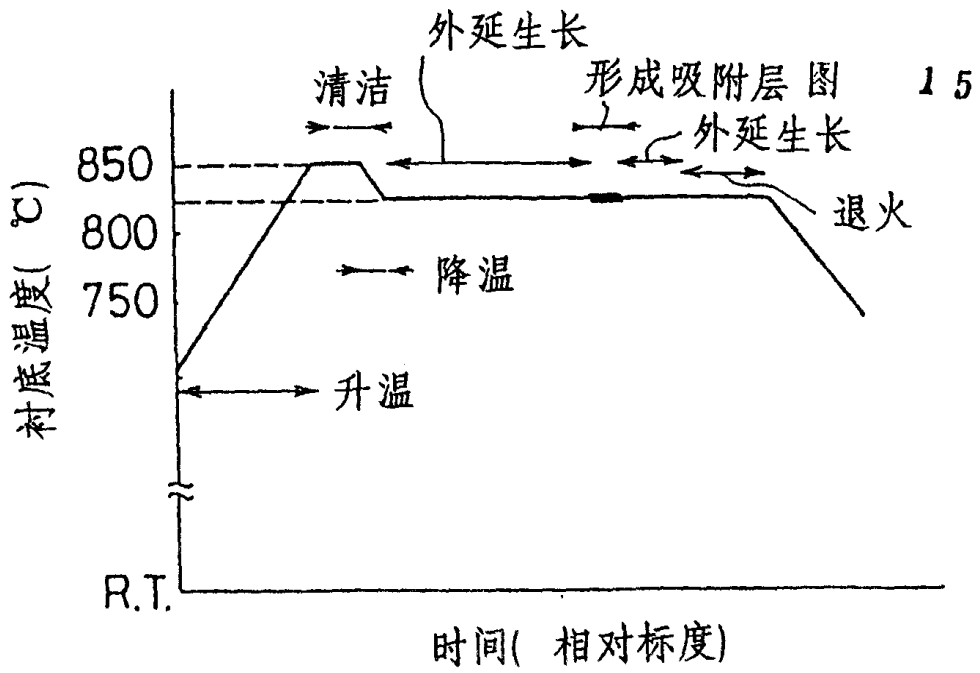
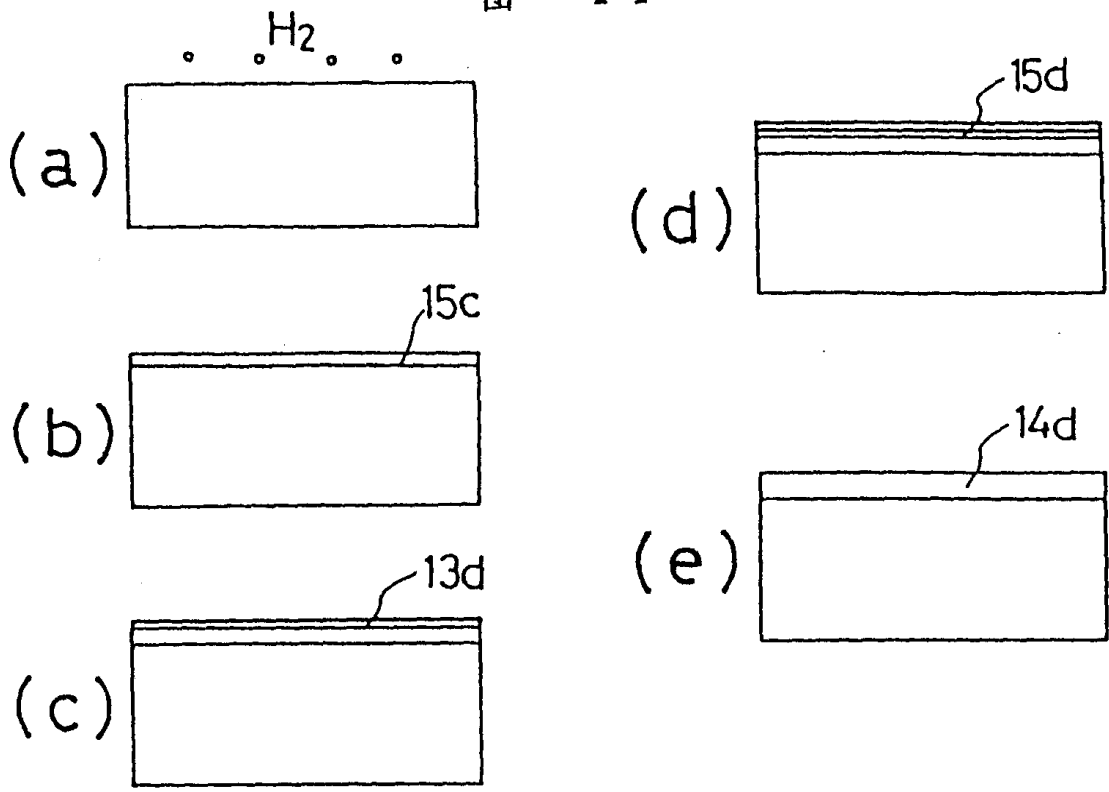


图 1 3

图 14





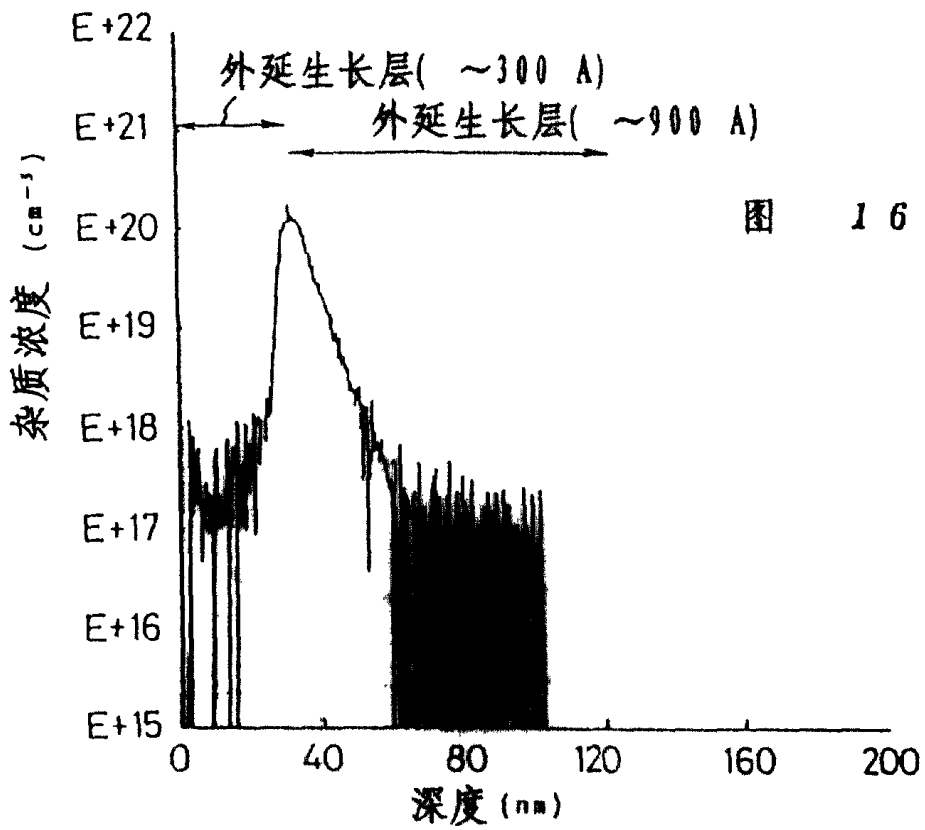


图 16

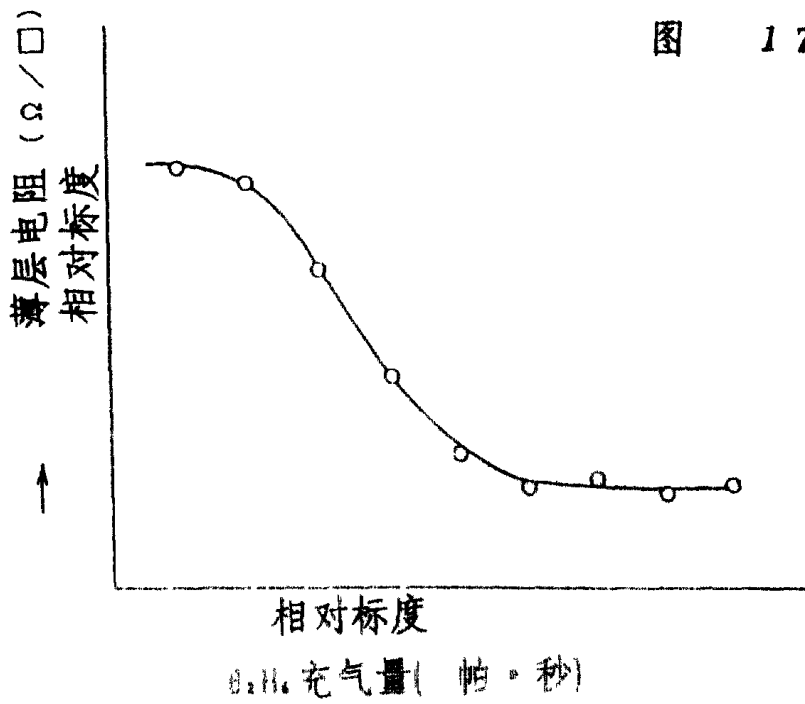


图 17

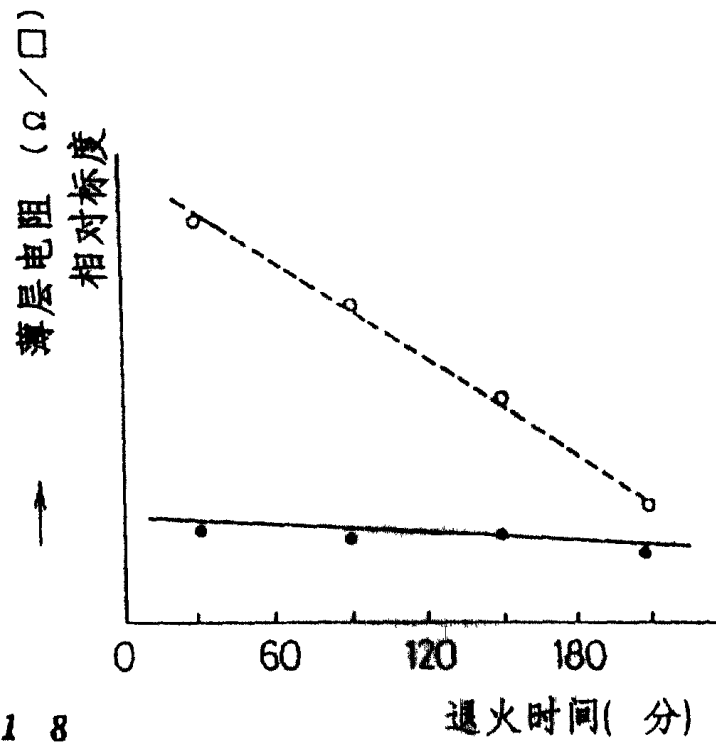


图 1 8

图 1 9

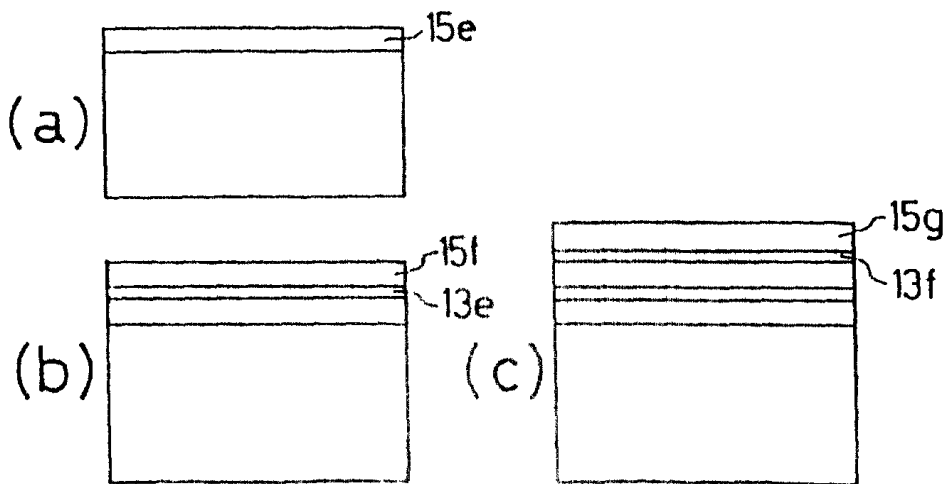


图 20 a

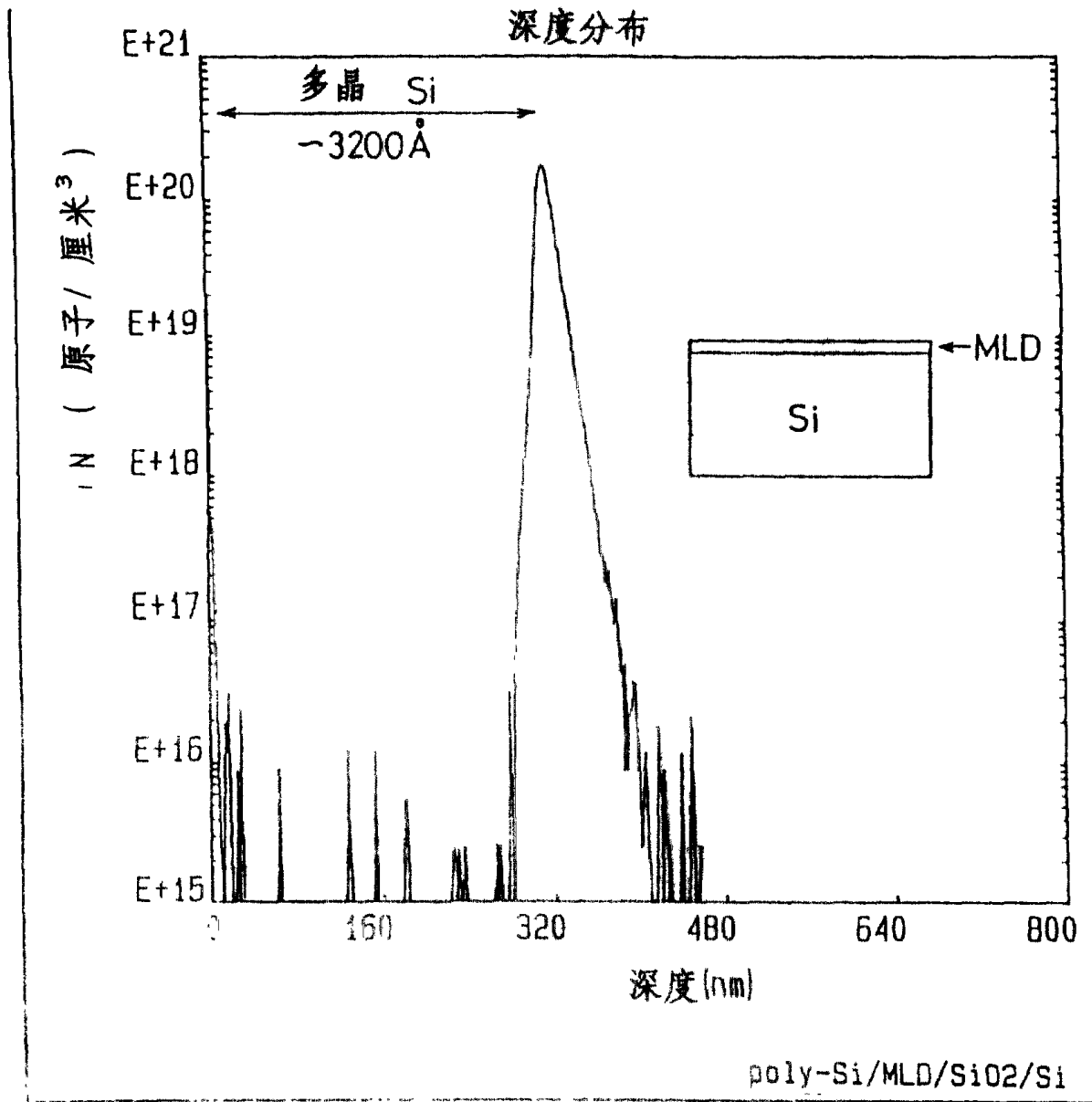


图 20 b

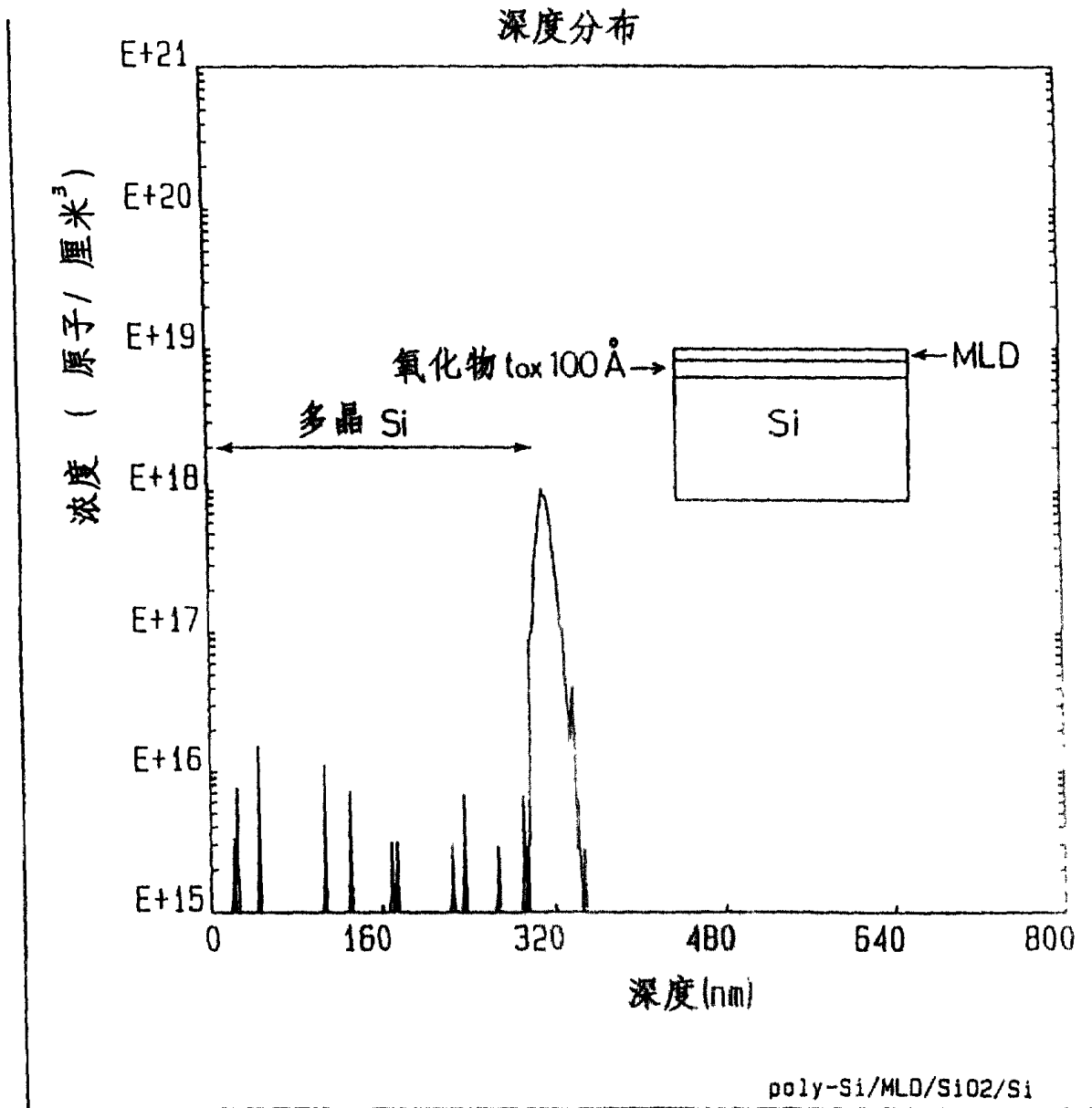


图 2 1

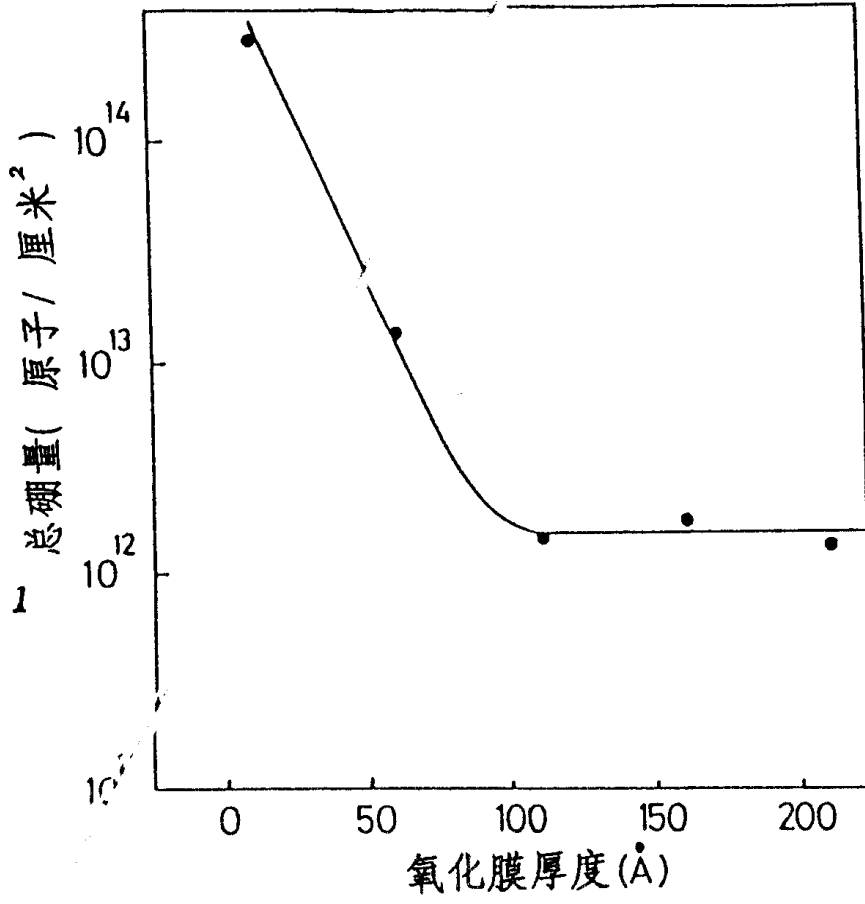
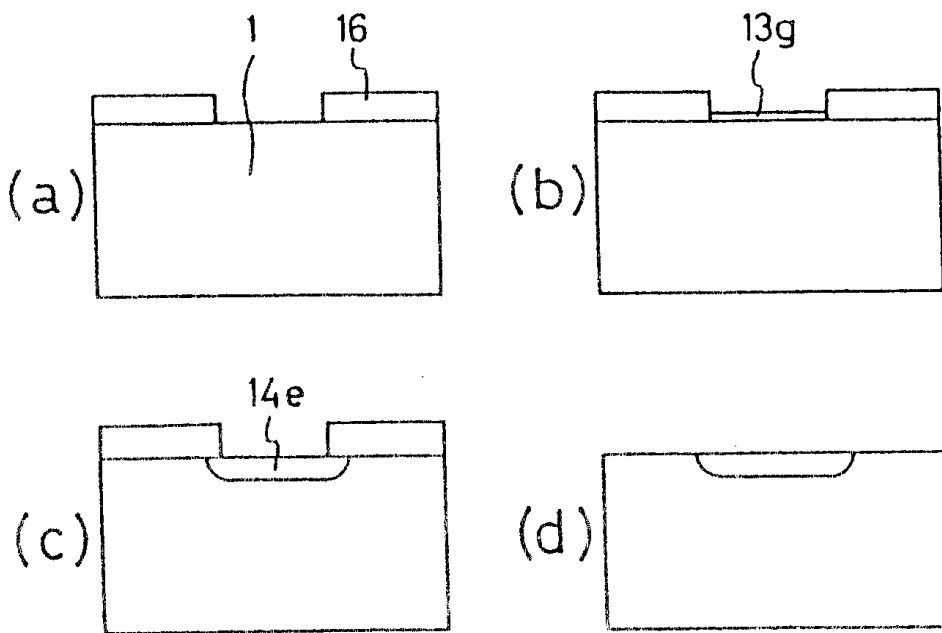


图 2 2



先有技术

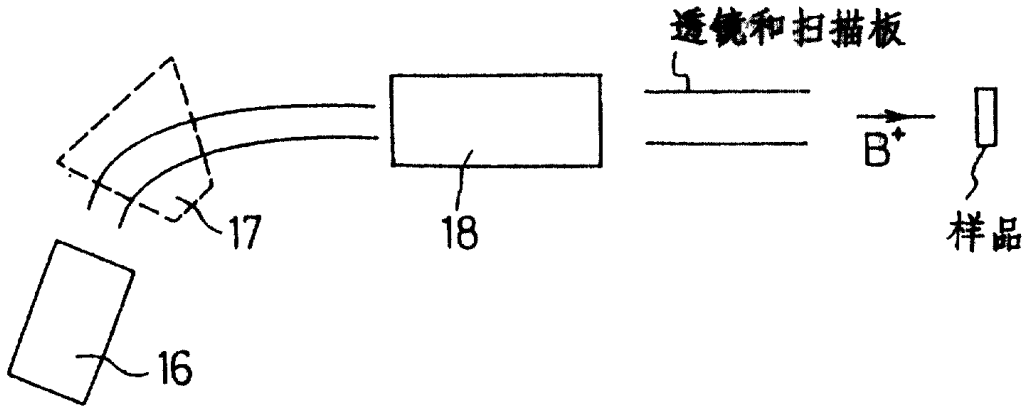


图 23

先有技术

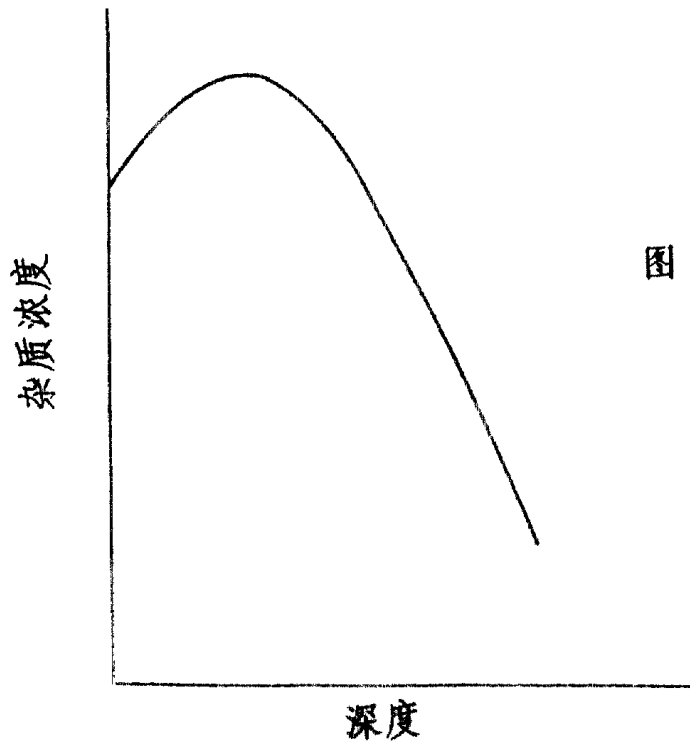


图 24