

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002年8月29日 (29.08.2002)

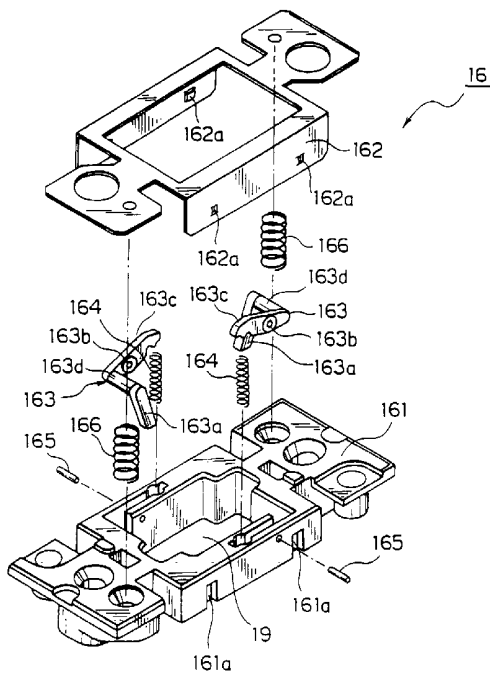
PCT

(10) 国際公開番号
WO 02/067000 A1

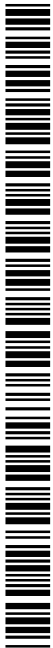
- (51) 国際特許分類: G01R 31/26 (74) 代理人: 前田 均, 外(MAEDA, Hitoshi et al.); 〒101-0064 東京都千代田区猿樂町2丁目1番1号 桐山ビル2階 前田・西出国際特許事務所 Tokyo (JP).
- (21) 国際出願番号: PCT/JP01/01237
- (22) 国際出願日: 2001年2月21日 (21.02.2001) (81) 指定国 (国内): CN.
- (25) 国際出願の言語: 日本語 添付公開書類:
— 国際調査報告書
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社 アドバンテスト (ADVANTEST CORPORATION) [JP/JP]; 〒179-0071 東京都練馬区旭町一丁目32番1号 Tokyo (JP).
2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。
- (72) 発明者: 齊藤 登 (SAITO, Noboru); 〒179-0071 東京都練馬区旭町1丁目32番地1号 株式会社 アドバンテスト内 Tokyo (JP).

(54) Title: INSERT FOR ELECTRONIC COMPONENT TEST DEVICE

(54) 発明の名称: 電子部品試験装置用インサート



(57) Abstract: An insert for electronic part test device, comprising a latch part moving between a position for covering and holding the upper surface of a tested electronic component stored in the insert and a position for moving away from the upper surface of the tested electronic component and a latch arm part rotatably supporting the latch part on an insert main body, wherein the tip of the latch part and the rotating center of the latch arm part are disposed generally on the same vertical line as viewed from the side of the insert, and the latch part and the rotating center of the latch arm part are offset as viewed from the horizontal plane of the insert.



WO 02/067000 A1



(57) 要約:

インサートに収納された被試験電子部品の上面に被さって保持する位置と被試験電子部品の上面から待避する位置との間を移動するラッチ部と、ラッチ部をインサート本体に回転可能に支持するラッチアーム部とを有し、インサートの側面視においてラッチ部の先端とラッチアーム部の回転中心とが略同一鉛直線上に配置され、インサートの平面視においてラッチ部とラッチアーム部の回転中心とがオフセットされている。

明細書

電子部品試験装置用インサート

技術分野

本発明は、半導体集積回路素子などの電子部品（以下、単にＩＣともいう。）をテストするための電子部品試験装置およびこれに用いられるトレイ並びにインサートに関し、特に被試験ＩＣの保持性、被試験ＩＣのコンタクト部への位置決め精度に優れるとともに構成部品の汎用性に優れたインサート、トレイおよび電子部品試験装置に関する。

背景技術

ハンドラ (handler) と称される電子部品試験装置では、トレイに収納された多数のＩＣを試験装置内に搬送し、各ＩＣをテストヘッドに電氣的に接触させ、電子部品試験装置本体（以下、テストともいう。）に試験を行わせる。そして、試験を終了すると各ＩＣをテストヘッドから搬出し、試験結果に応じたトレイに載せ替えることで、良品や不良品といったカテゴリへの仕分けが行われる。

従来の電子部品試験装置には、試験前のＩＣを収納したり試験済のＩＣを収納するためのトレイ（以下、カスタムトレイともいう。）と、電子部品試験装置内を循環搬送されるトレイ（以下、テストトレイともいう。）とが相違するタイプのものであり、この種の電子部品試験装置では、試験の前後においてカスタムトレイとテストトレイとの間でＩＣの載せ替えが行われており、ＩＣをテストヘッドに接触させてテストを行うテスト工程においては、ＩＣはテストトレイに搭載された状態でテストヘッドに押し付けられる。

従来の電子部品試験装置のテストトレイには、インサートと呼ばれるＩＣの搭載具がたとえば６４個装着されており、このインサート１６は、図２７に示すようにインサート本体に対して接近および離反するレバープレート１６２を有している。このレバープレート１６２は、ＩＣを保持する（飛び出しを防止する）ためのラッチ１６３に機械的に接続されており、図外のスプリングの弾性力によって、無負荷の状態では同図の上図に示すようにラッチ１６３が閉じた状態となっ

て、搬送中に I C が飛び出すのを防止する。一方、外部からレバープレート 1 6 2 を押し下げると、同図の下図に示すようにラッチ 1 6 3 が開き、I C の搬入および搬出などが可能となる。

ところで、テストヘッドのコンタクト部は、スプリングによって出沒可能に設けられた複数のコンタクトピンからなり、ボールグリッドアレイ (BGA : Ball Grid Array) 型 I C をテストする場合、その先端は、そのボール状入出力端子に応じて円錐状凹部とされている。

従来の電子部品試験装置では、I C のパッケージモールドの外周形状を用いて被試験 I C とコンタクトピンとの位置合わせを行っていたが、チップサイズパッケージ (CSP : Chip Size Package) 等の I C では、パッケージモールドの寸法精度がきわめてラフであり、外周形状と半田ボールとの位置精度が必ずしも保障されていない。このため、I C パッケージモールドの外周で位置決めを行うと、コンタクトピンに対して半田ボールがずれた状態で押し付けられることになり、コンタクトピンの鋭利な先端で半田ボールに損傷を与えるおそれがあった。

そこで本発明者らは、パッケージモールドではなく半田ボールそのもので位置決めしたものを開発した。これにより、半田ボールの損傷等が防止できるだけでなく、半田ボールの配列マトリックスが同じである限り、外形形状が異なってもインサートを共用化することができる。

ところが、たとえば図 2 8 に示すような外形形状が異なり半田ボールの配列マトリックスが同じである 2 種類の I C を 1 種類のインサートに搭載する場合、上述したラッチ 1 6 3 による保持が困難となる。

すなわち、インサート 1 6 に対して I C を半田ボールで位置決めすることとすると、半田ボールの高さ自体がきわめて小さいので、少しの振動によっても I C がガイドから外れてしまう。したがって、ラッチ 1 6 3 と I C との上下方向のクリアランス z はできる限り小さくすることが必要とされ、こうするには図 2 7 に示すラッチ 1 6 3 の先端を少し延長すればよい。

しかしながら、ラッチ 1 6 3 の先端を延長すると、同図の下図に示すようにラッチ 1 6 3 を開いたときの開閉量 x が小さくなり、これでは図 2 8 に示すような外形形状が大きい I C と小さい I C とを同じラッチ 1 6 3 で保持することはでき

ない。

尤も、ラッチ163の回転角度、すなわちレバープレート162の押し下げ量を大きくすればラッチ163の開閉量 x も大きくなるが、レバープレート162の押し下げ量は、ハンドラのテスト工程上の制約から増加させることは困難である。また、ラッチ163の回転中心を図において下方へ移動してもラッチ163の開閉量 x が大きくなるが、ラッチ163の回転中心を下方へずらすと、インサート自体が下方へ大きくなるので、テスト工程等への搬送中に他の機構と干渉するおそれがある。

一方、ボールグリッドアレイ(BGA:Ball Grid Aray)型ICをテストする場合、図29に示されるように、テストヘッド104のコンタクト部は、スプリング(不図示)によって出沒可能に設けられた複数のコンタクトピン51からなり、その先端には、図30のB部に示されるように、被試験ICのボール状入出力端子(以下、半田ボールHBともいう。)に応じた円錐状凹部51aが形成されている。従来の電子部品試験装置では、ICのパッケージモールドPMの外周形状を用いて被試験ICとコンタクトピン51との位置合わせを行っていた。

しかしながら、チップサイズパッケージ(CSP:Chip Size Package)等のICでは、パッケージモールドPMの寸法精度がきわめてラフであり、外周形状と半田ボールHBとの位置精度が必ずしも保障されていない。このため、ICパッケージモールドPMの外周で位置決めを行うと、図30のC部に示されるように、コンタクトピン51に対して半田ボールHBがずれた状態で押し付けられることになり、コンタクトピン51の鋭利な先端で半田ボールHBに損傷を与えるおそれがあった。

また、パッケージモールドPMの外周形状の寸法が精度良くされたICであっても、外周形状により位置決めを行うと、半田ボールHBのマトリックスが同じICであっても、外周形状が異なるとテストトレイのインサートまでも交換する必要が生じ、テストコストがアップすることになる。

また、チップサイズパッケージIC以外のICでも、コンタクトピン51による半田ボールHBへの損傷を回避するために、被試験ICをテストヘッドのコンタクトピン51へ押し付ける前に、被試験ICをソケット部で離し、ここで一旦

位置決めしていたので、I C試験装置のインデックスタイムが長くなるという問題があった。

発明の開示

本発明の第1の目的は、被試験電子部品の保持性に優れたインサート、トレイおよび電子部品試験装置を提供することにある。

また本発明の第2の目的は、被試験I Cのコンタクト部への位置決め精度に優れるとともに構成部品の汎用性に優れた電子部品試験装置用インサートを提供することにある。

(1-1) 上記第1の目的を達成するために、本発明の第1の観点によれば、被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、

前記インサートに収納された被試験電子部品の上面に被さって保持する位置と前記被試験電子部品の上面から待避する位置との間を移動するラッチ部と、前記ラッチ部をインサート本体に回転可能に支持するラッチアーム部とを有し、

前記インサートの側面視において前記ラッチ部の先端と前記ラッチアーム部の回転中心とが略同一鉛直線上に配置され、

前記インサートの平面視において前記ラッチ部と前記ラッチアーム部の回転中心とがオフセットされているインサートが提供される。

このとき、特に限定はされないが、前記ラッチ部が前記保持位置に移動する方向へ、前記ラッチアームに付勢する弾性体を有することがより好ましい。

本発明のインサートでは、被試験電子部品を保持および解放するにあたり、ラッチ部とラッチアーム部の回転中心とが側面視においてほぼ同一直線上に配置されているので、ラッチアーム部の回転角が小さくても、幾何学的にラッチ部の先端の開閉量（保持位置と待避位置との差）が大きくなる。これにより、パッケージモールドの大きさが異なる電子部品を同じインサートに搭載することができる。また、本発明のインサートでは、ラッチ部とラッチアーム部の回転中心とが平面視においてオフセットされているので、電子部品をインサートに出し入れする際もラッチアーム部が邪魔になることはない。

上記発明においては特に限定されないが、前記ラッチアーム部の力点が、当該ラッチアーム部の回転中心に対して前記ラッチ部の反対側に設けられ、前記インサート本体に設けられたレバープレートを介して前記力点に外力が作用するように構成しても（図6および図11参照）、あるいは前記ラッチアーム部の力点が、当該ラッチアーム部の回転中心に対して前記ラッチ部の反対側に設けられ、前記力点に直接的に外力が作用するように構成しても良い（図12参照）。

（1-2）上記第1の目的を達成するために、本発明の第2の観点によれば、被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、

インサート本体に対して移動可能に設けられ、前記被試験電子部品が搭載されるガイドコアと、

前記インサートに収納された被試験電子部品の上面に被さる位置と前記被試験電子部品の上面から待避する位置との間を移動するラッチ部と、前記ラッチ部をインサート本体に回転可能に支持するラッチアーム部とを有するラッチ機構と、

前記ガイドコアのインサート本体に対する移動と前記ラッチ部の移動とを連動させる連動機構と、を備えたインサートが提供される。

このとき、前記連動機構は、前記ガイドコアを前記インサート本体から離間させたのち、前記ラッチ部を待避位置へ移動させることが好ましい。また、前記連動機構は、前記ラッチ部を保持位置へ移動させたのち、前記ガイドコアを前記インサート本体へ接近させることが好ましい。

本発明のインサートでは、ラッチ機構によって電子部品を保持および解放するにあたり、電子部品が搭載されたガイドコアもインサート本体に対して接近離反させる。

すなわち、電子部品を搭載する際は、ラッチ部を待避位置へ移動させ、ガイドコアを離反位置へ移動させた状態で電子部品を搭載し、次いでラッチ部を保持位置へ移動させたのち、ガイドコアをインサート本体へ接近させる。つまり、少なくともラッチ部が閉じる際にはガイドコアは離反位置にあるので、電子部品の厚さが相違しても、ラッチ部が電子部品に干渉することがなくなる。

また、電子部品を取り出す際は、ラッチ部が保持位置でガイドコアが接近位置

にある状態から、まずガイドコアをインサート本体から離間させたのち、ラッチ部を待避位置へ移動させる。つまり、少なくともラッチ部が開く際にはガイドコアは離反位置にあるので、電子部品の厚さが相違しても、ラッチ部が電子部品に干渉することがなくなる。

このように、本発明のインサートによれば、パッケージモールドの厚さが異なる電子部品を同じインサートに搭載することができる。

(1-3) 本発明において適用される被試験電子部品は、特に限定されず、全てのタイプの電子部品が含まれるが、特に被試験電子部品の端子がボール状端子である、いわゆるボールグリッドアレイ型 IC に適用するとその効果も特に著しい。

このとき、本発明のインサートは、被試験電子部品の端子に接触してこれを位置決めするガイドを有することが好ましい。

このように、被試験電子部品のパッケージモールドを位置決めするのではなく、コンタクト部に押し当てられる端子自体を直接的にガイドで位置決めすることで、コンタクト部に対する被試験電子部品の端子の位置決め精度が著しく向上し、端子の損傷等を防止できる。

また、被試験電子部品の端子の配列マトリックスが共通すれば、パッケージモールドの形状が相違してもインサートを共用することができ、専用部品の製作や交換などの段取り作業時間に要するコストを低減することができる。

この種のガイドとしては、被試験電子部品の端子に接触してこれを位置決めする機能を備えたものであれば、その形状、設定位置、数、材質等々は特に限定されず、全てのものが含まれる。

たとえば、ガイドとして、ボールグリッドアレイ型 IC のボール状端子が嵌合する孔を挙げることができる。この場合、全てのボール状端子にそれぞれ嵌合する孔を設けることも、あるいは幾つかのボール状端子にそれぞれ嵌合する孔を設けることもできる。さらに、一つのボール状端子を一つの孔に嵌合させる手段以外にも、一つの孔に、ある一つのボール状の端子の一端と他のボール状端子の一端とを嵌合させることもできる。なお、ここでいう「孔」とは、ガイドコアを貫通する貫通孔以外にも、ガイドコアを貫通しない凹部なども含む趣旨である。

(1-4) 上記第1の目的を達成するために、本発明の第3の観点によれば、電

子部品試験装置のテストヘッドのコンタクト部へ被試験電子部品を搬入し、これを搬出するトレイであって、上記インサートを有するトレイが提供される。

(1-5) さらに、上記第1の目的を達成するために、本発明の第4の観点によれば、テストヘッドのコンタクト部へ被試験電子部品の端子を押し付けてテストを行う電子部品試験装置であって、上記トレイを有する電子部品試験装置が提供される。

(2-1) 上記第2の目的を達成するために、本発明の第5の観点によれば、被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、

前記被試験電子部品の端子に接触してこれを位置決めする第1のガイドを有し、インサート本体に対して微動可能に設けられたガイドコアを備えたインサートが提供される。

本発明のインサートでは、被試験電子部品のパッケージモールドを位置決めするのではなく、コンタクト部に押し当てられる端子自体を直接的に第1のガイドで位置決めするので、コンタクト部に対する被試験電子部品の端子の位置決め精度が著しく向上し、端子の損傷等を防止できる。

この場合、被試験電子部品の端子を位置決めする第1のガイドは、インサート本体に対して微動可能に設けられたガイドコアに形成されているので、インサート本体と被試験電子部品の端子との間に搭載誤差があっても、ガイドコアの微動動作によってこれを吸収することができる。

この結果、コンタクト部への押し付け前に被試験電子部品の位置修正を行う工程が不要となって、電子部品試験装置のインデックスタイムを短縮することができる。

また、被試験電子部品の端子の配列マトリックスが共通すれば、パッケージモールドの形状が相違してもインサートを共用することができ、専用部品の製作や交換などの段取り作業時間に要するコストを低減することができる。

さらに、被試験電子部品の配列マトリックスが相違する場合でも、ガイドコアのみの交換で足り、インサート本体は共用化できるので、専用部品の製作に要するコストを低減することができる。

(2-2) 上記発明においては特に限定されないが、ガイドコアは、前記電子部品試験装置の、前記被試験電子部品をピックアップする搬送機との位置決めを行う第2のガイドを有することがより好ましい。

第2のガイドを用いて電子部品試験装置のピックアップ搬送機との位置決めを行うことで、被試験電子部品をトレイへ載せる際および被試験電子部品をトレイから取り出す際に、トレイ本体やインサート本体とピックアップ搬送機との位置関係（位置誤差）に拘わらず、ピックアップ搬送機とガイドコアとの位置精度が確保できる。したがって、ピックアップ搬送機で精度よく被試験電子部品を保持していれば、ガイドコアの正規の位置に被試験電子部品を搭載することができる。また、ガイドコアに被試験電子部品が精度よく搭載されていれば、これをピックアップ搬送機で精度よく保持することができるので、搭載先へ精度よく被試験電子部品を搬送することができる。

(2-3) また、上記発明においては特に限定されないが、ガイドコアは、前記電子部品試験装置のテストヘッドのコンタクト部との位置決めを行う第3のガイドを有することがより好ましい。

第3のガイドを用いてテストヘッドのコンタクト部との位置決めを行うことで、被試験電子部品の端子をコンタクト部へ押し付ける際に、トレイ本体やインサート本体とコンタクト部との位置関係（位置誤差）に拘わらず、コンタクト部とガイドコアとの位置精度が確保できる。これにより、被試験電子部品の端子が正しくコンタクト部に押し付けられ、端子の損傷等を防止することができる。

(2-4) 上記発明においては特に限定されないが、前記第2のガイドと前記第3のガイドとを、共通の孔またはピンで構成することがより好ましい。

(2-5) 本発明において適用される被試験電子部品は、特に限定されず、全てのタイプの電子部品が含まれるが、特に被試験電子部品の端子がボール状端子である、いわゆるボールグリッドアレイ型ICに適用するとその効果も特に著しい。

また、本発明における第1のガイドは、被試験電子部品の端子に接触してこれを位置決めする機能を備えたものであれば、その形状、設定位置、数、材質等々は特に限定されず、全てのものが含まれる。

たとえば、第1のガイドとして、ボールグリッドアレイ型ICのボール状端子

が嵌合する孔を挙げることができる。この場合、全てのボール状端子にそれぞれ嵌合する孔を設けることも、あるいは幾つかのボール状端子にそれぞれ嵌合する孔を設けることもできる。さらに、一つのボール状端子を一つの孔に嵌合させる手段以外にも、一つの孔に、ある一つのボール状の端子の一端と他のボール状端子の一端とを嵌合させることもできる。なお、ここでいう「孔」とは、ガイドコアを貫通する貫通孔以外にも、ガイドコアを貫通しない凹部なども含む趣旨である。

(2-6) 上記第2の目的を達成するために、本発明の第6の観点によれば、電子部品試験装置のテストヘッドのコンタクト部へ被試験電子部品を搬入し、これを搬出するトレイであって、上記インサートを有するトレイが提供される。

(2-7) さらに、上記第2の目的を達成するために、本発明の第7の観点によれば、テストヘッドのコンタクト部へ被試験電子部品の端子を押し付けてテストを行う電子部品試験装置であって、上記トレイを有する電子部品試験装置が提供される。

この場合、前記トレイに前記被試験電子部品を搭載する前に、前記被試験電子部品の位置を修正するプリサイザをさらに有し、前記プリサイザは、前記被試験電子部品の端子に接触してこれを位置決めする第4のガイドと、前記被試験電子部品を前記第4のガイドにて位置決めする際に、前記被試験電子部品の端子以外の部分を案内して前記被試験電子部品の端子を前記第4のガイドに合致させる第5のガイドと、を有することがより好ましい。

さらにこの場合、前記プリサイザは、前記被試験電子部品をピックアップする搬送機との位置決めを行う第6のガイドを有することがより好ましい。

被試験電子部品が搭載されるカスタムトレイは、使用者によって搭載数や搭載ピッチが相違することが少なくないが、こうしたカスタムトレイに搭載された被試験電子部品を、電子部品試験装置内を搬送されるトレイに載せ替える際に、そのピッチを変更する必要がある。本発明のプリサイザはこの種のピッチ変更や、その他被試験電子部品の姿勢修正に用いて好ましいものである。

特に本発明では、プリサイザに被試験電子部品を載せると、まず第5のガイドによって端子以外の部分がガイドされ、そして電子部品の端子が第4のガイドに

合致する。これにより、プリサイサに移載された電子部品は、その位置が正確に定まることとなり、こうして位置精度が確保された電子部品を、第6のガイドを用いてピックアップ搬送機で保持すれば、保持の位置精度が高まることになる。

図面の簡単な説明

- 図1は本発明の電子部品試験装置の実施形態を示す斜視図、
図2は図1の電子部品試験装置における被試験電子部品の取り廻し方法を示すトレイのフローチャート、
図3は図1の電子部品試験装置のICストックカの構造を示す斜視図、
図4は図1の電子部品試験装置で用いられるカスタマトレイを示す斜視図、
図5は図1の電子部品試験装置で用いられるテストトレイを示す一部分解斜視図、
図6は本発明のインサートの実施形態を示す分解斜視図、
図7は図6に示すインサートの平面図、
図8は図7のVIII-VIII線に沿う断面図（ラッチ閉）、
図9は図7のVIII-VIII線に沿う断面図（ラッチ開）、
図10は図1のテストヘッドにおけるプッシャ、インサート、ソケットガイドおよびコンタクトピンの構造を示す断面図、
図11は本発明のインサートの他の実施形態を示す分解斜視図、
図12は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図13は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図14A～図14Dは図13のXIV-XIV線に沿う断面図、
図15は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図16は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図17は図16のXVII-XVII線に沿う断面図、
図18は図17のXVIII部を拡大した断面図、
図19は図1の電子部品試験装置における電子部品の載せ替え方法を説明するための要部斜視図、
図20は図1のテストヘッドにおけるプッシャ、インサート、ソケットガイドおよびコンタクトピンの構造を示す断面図、

図 2 1 は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図 2 2 は図 2 1 の XXII-XXII 線に沿う断面図、
図 2 3 は本発明のインサートのさらに他の実施形態を示す分解斜視図、
図 2 4 は図 2 3 の XXIV-XXIV 線に沿う断面図、
図 2 5 A は本発明に係るガイドコアの他の実施形態を示す斜視図、
図 2 5 B は図 2 5 A の XXVB-XXVB 線に沿う断面図、
図 2 6 A は本発明に係るガイドコアのさらに他の実施形態を示す斜視図、
図 2 6 B は図 2 6 A の XXVIB-XXVIB 線に沿う断面図、
図 2 7 は従来 of インサートを示す断面図、
図 2 8 は一般的なボールグリッドアレイ型 IC を示す側面図、
図 2 9 は一般的なコンタクトピン（ソケット）を示す斜視図、
図 3 0 は IC のボール端子とコンタクトピンの接触状態を示す要部断面図である。

発明を実施するための最良の形態

図 2 は本実施形態の電子部品試験装置における被試験電子部品（以下、単に被試験 IC または IC ともいう。）の取り廻し方法を理解するための図であって、実際には上下方向に並んで配置されている部材を平面的に示した部分もある。したがって、その機械的（三次元的）構造は図 1 を参照して説明する。

[第 1 実施形態]

本実施形態の電子部品試験装置 1 は、被試験 IC に高温もしくは低温の温度ストレスを与えた状態または温度ストレスを与えない状態で、IC が適切に動作するかどうかを試験（検査）し、当該試験結果に応じて IC を分類する装置であって、こうした温度ストレスを与えた状態または与えない状態での動作テストは、試験対象となる被試験 IC が多数搭載されたトレイ（以下、カスタムトレイ K S T ともいう。図 4 参照）から当該電子部品試験装置 1 内を搬送されるテストトレイ T S T（図 5 参照）に被試験 IC を載せ替えて実施される。

このため、本実施形態の電子部品試験装置 1 は、図 1 および図 2 に示すように、これから試験を行なう被試験 IC を格納し、また試験済の IC を分類して格納す

るIC格納部200と、IC格納部200から送られる被試験ICをチャンバ部100に送り込むローダ部300と、テストヘッドを含むチャンバ部100と、チャンバ部100で試験が行なわれた試験済のICを分類して取り出すアンローダ部400とから構成されている。

IC格納部200

IC格納部200には、試験前の被試験ICを格納する試験前ICストッカ201と、試験の結果に応じて分類された被試験ICを格納する試験済ICストッカ202とが設けられている。

これらの試験前ICストッカ201及び試験済ICストッカ202は、図3に示すように、枠状のトレイ支持枠203と、このトレイ支持枠203の下部から侵入して上部に向って昇降可能とするエレベータ204とを具備して構成されている。トレイ支持枠203には、カスタマトレイKSTが複数積み重ねられて支持され、この積み重ねられたカスタマトレイKSTのみがエレベータ204によって上下に移動される。

そして、試験前ICストッカ201には、これから試験が行われる被試験ICが格納されたカスタマトレイKSTが積層されて保持される一方で、試験済ICストッカ202には、試験を終えた被試験ICが適宜に分類されたカスタマトレイKSTが積層されて保持されている。

なお、これら試験前ICストッカ201と試験済ICストッカ202とは同じ構造とされているので、試験前ICストッカ201と試験済ICストッカ202とのそれぞれの数を必要に応じて適宜数に設定することができる。

図1及び図2に示す例では、試験前ストッカ201に2個のストッカSTK-Bを設け、またその隣にアンローダ部400へ送られる空ストッカSTK-Eを2個設けるとともに、試験済ICストッカ202に8個のストッカSTK-1, STK-2, …, STK-8を設けて試験結果に応じて最大8つの分類に仕分けして格納できるように構成されている。つまり、良品と不良品の別の外に、良品の中でも動作速度が高速のもの、中速のもの、低速のもの、あるいは不良の中でも再試験が必要なもの等に仕分けされる。

ローダ部300

上述したカスタマトレイKSTは、IC格納部200と装置基板105との間に設けられたトレイ移送アーム205によってローダ部300の窓部306に装置基板105の下側から運ばれる。そして、このローダ部300において、カスタマトレイKSTに積み込まれた被試験ICをX-Y搬送装置304によって一旦プリサイサ (preciser) 305に移送し、ここで被試験ICの相互の位置を修正したのち、さらにこのプリサイサ305に移送された被試験ICを再びX-Y搬送装置304を用いて、ローダ部300に停止しているテストトレイTSTに積み替える。

カスタマトレイKSTからテストトレイTSTへ被試験ICを積み替えるIC搬送装置304としては、図1に示すように、装置基板105の上部に架設された2本のレール301と、この2本のレール301によってテストトレイTSTとカスタマトレイKSTとの間を往復する(この方向をY方向とする)ことができる可動アーム302と、この可動アーム302によって支持され、可動アーム302に沿ってX方向に移動できる可動ヘッド303とを備えている。

このX-Y搬送装置304の可動ヘッド303には、吸着ヘッド(詳細な図示は省略する。)が下向に装着されており、この吸着ヘッドが空気を吸引しながら移動することで、カスタマトレイKSTから被試験ICを吸着し、その被試験ICをテストトレイTSTに積み替える。こうした吸着ヘッドは、可動ヘッド303に対して例えば8本程度装着されており、一度に8個の被試験ICをテストトレイTSTに積み替えることができる。

チャンバ部100

上述したテストトレイTSTは、ローダ部300で被試験ICが積み込まれたのちチャンバ部100に送り込まれ、当該テストトレイTSTに搭載された状態で各被試験ICがテストされる。

チャンバ部100は、テストトレイTSTに積み込まれた被試験ICに目的とする高温又は低温の熱ストレスを与える恒温槽101と、この恒温槽101で熱ストレスが与えられた状態にある被試験ICをテストヘッド104に接触させるテストチャンバ102と、テストチャンバ102で試験された被試験ICから、与えられた熱ストレスを除去する除熱槽103とで構成されている。

除熱槽 103 では、恒温槽 101 で高温を印加した場合は、被試験 IC を送風により冷却して室温に戻し、また恒温槽 101 で例えば -30°C 程度の低温を印加した場合は、被試験 IC を温風またはヒータ等で加熱して結露が生じない程度の温度まで戻す。そして、この除熱された被試験 IC をアンローダ部 400 に搬出する。

図 1 に示すように、チャンバ部 100 の恒温槽 101 及び除熱槽 103 は、テストチャンバ 102 より上方に突出するように配置されている。また、恒温槽 101 には、図 2 に概念的に示すように、垂直搬送装置が設けられており、テストチャンバ 102 が空くまでの間、複数枚のテストトレイ T S T がこの垂直搬送装置に支持されながら待機する。主として、この待機中において、被試験 IC に高温又は低温の熱ストレスが印加される。

テストチャンバ 102 には、その中央にテストヘッド 104 が配置され、テストヘッド 104 の上にテストトレイ T S T が運ばれて、被試験 IC の入出力端子 H B をテストヘッド 104 のコンタクトピン 51 に電氣的に接触させることによりテストが行われる。一方、試験が終了したテストトレイ T S T は、除熱槽 103 で除熱され、IC の温度を室温に戻したのち、アンローダ部 400 に排出される。

また、恒温槽 101 と除熱槽 103 の前側には、図 1 に示すように装置基板 105 が差し渡され、この装置基板 105 にテストトレイ搬送装置 108 が装着されている。この装置基板 105 上に設けられたテストトレイ搬送装置 108 によって、除熱槽 103 から排出されたテストトレイ T S T は、アンローダ部 400 およびローダ部 300 を介して恒温槽 101 へ返送される。

図 5 は本実施形態で用いられるテストトレイ T S T の構造を示す分解斜視図である。

このテストトレイ T S T は、方形フレーム 12 に複数の棧 (さん) 13 が平行かつ等間隔に設けられ、これら棧 13 の両側および棧 13 と対向するフレーム 12 の辺 12 a に、それぞれ複数の取付け片 14 が等間隔に突出して形成されている。これら棧 13 の間および棧 13 と辺 12 a との間と、2 つの取付け片 14 とによって、インサート収納部 15 が構成されている。

各インサート収納部 15 には、それぞれ 1 個のインサート 16 が収納されるようになっており、このインサート 16 はファスナ 17 を用いて 2 つの取付け片 14 にフローティング状態（微動可能な状態）で取付けられている。このために、インサート 16 の両端部には、それぞれ取付け片 14 への取付け用孔 21 が形成されている。こうしたインサート 16 は、たとえば 1 つのテストトレイ T S T に、16 × 4 個程度取り付けられる。

なお、各インサート 16 は、同一形状、同一寸法とされており、それぞれのインサート 16 には I C 収納部 19 が形成され、ここに被試験 I C が収納される。その詳細は後述する。

ここで、テストヘッド 104 に対して一度に接続される被試験 I C は、図 5 に示すように 4 行 × 16 列に配列された被試験 I C であれば、たとえば 4 列おきに 4 行の被試験 I C が同時に試験される。つまり、1 回目の試験では、1 列目から 4 列おきに配置された 16 個の被試験 I C をテストヘッド 104 のコンタクトピン 51 に接続して試験し、2 回目の試験では、テストトレイ T S T を 1 列分移動させて 2 列目から 4 列おきに配置された被試験 I C を同様に試験し、これを 4 回繰り返すことで全ての被試験 I C を試験する（いわゆる 16 個同時測定）。この試験の結果は、テストトレイ T S T に付された例えば識別番号と、テストトレイ T S T の内部で割り当てられた被試験 I C の番号で決まるアドレスに記憶される。

I C 収納部 19 には、図 7 に示すような開口部からなるガイド孔 191（本発明に係るガイド）が形成されており、このガイド孔 191 は、被試験 I C であるボールグリッドアレイ型 I C の半田ボール H B の位置に対応して形成されている。なお、パッケージモールドの外周面の大きさが多少異なっても、被試験 I C の半田ボール H B の配列マトリックスが同じである限り、半田ボール H B がこのガイド孔 191 に対して何ら障害なく円滑に嵌合できるように、I C 収納部 19 の底面には僅かな隙間 S が形成されている。

ちなみに、同図に示すガイド孔 191 は、B G A 型 I C の半田ボール H B のうち最外周の半田ボール H B のみが嵌合するように、一つの開口部として構成されているが、本発明のガイドはこれ以外にも種々の形態が考えられる。たとえば、B G A 型 I C の全ての半田ボール H B が嵌合するように多数のガイド孔を I C 収

納部 19 の底面に設け、全ての半田ボール HB に対して下側からコンタクトピン 51 が接触できるように貫通孔としても良い。また、BGA 型 IC の半田ボール HB のうち外側からたとえば 2 列の半田ボール HB のみが嵌合するガイド孔 191 を IC 収納部 19 の底面に設け、それ以外の半田ボール HB に対してもコンタクトピン 51 が接触できるように、IC 収納部 19 の底面の中央に開口部を形成しても良い。

特に本実施形態のインサート 16 は、図 6 に示すラッチ 163、コイルバネ 164 およびピン 165 からなるラッチ機構を有している。このラッチ機構のラッチ 163 は、一端にラッチ部 163a が形成され、これにラッチアーム部 163d が接続され、ラッチアーム部 163d に力点 163c が設けられている。また、ラッチ部 163a と力点 163c との間のラッチアーム部 163d には、回転中心 163b となる通孔が形成されて、ここにピン 165 が挿入されることで、当該ラッチ 163 がインサート本体 161 に回転可能に支持される。

ラッチ 163 のラッチ部 163a は、図 8 に示すように IC 収納部 19 に搭載された IC の上面に被さって当該 IC の飛び出しを防止する位置（以下、保持位置または閉位置とも言う。）と、図 9 に示すように IC の上面から待避して当該 IC の出し入れが可能となる位置（以下、待避位置または開位置ともいう。）との間を移動できるようになっている。

これに対してラッチアーム部 163d の力点 163c は、後述するレバープレート 162 に接し、このレバープレート 162 の上下移動にともなって力点 163c から外力が入力され、これによりラッチ 163 が開動する。

本実施形態のラッチ機構においては、図 8 に示すインサート 16 の側面視において、ラッチ部 162a の先端と、ラッチアーム部 163d の回転中心 163b とが、ほぼ同一鉛直線上に配置されている。これにより、1.5mm 程度のレバープレート 162 の上下動であっても、図 8 に示すラッチ部 163a の先端の開閉移動量 D が大きくなる。また、本実施形態のラッチ機構においては、図 7 に示すインサート 16 の平面視において、ラッチアーム部 163d は、ラッチ部 163a、すなわち IC 収納部 19 からオフセットされた位置に設けられている。これにより、IC 収納部 19 に対して何らの干渉なく IC を出し入れすることがで

きる。なお、ラッチアーム部163dの他端とインサート本体161との間に介装されるコイルバネ164は、レバープレート162からの外力が作用していないときにラッチ163を図8に示す保持位置に維持するための弾性体であり、テストトレイTSTの搬送中などにおいては、ICがラッチ部163aによって保持された状態となって飛び出しが防止される。

インサート16に設けられるレバープレート162は、インサート本体161との間に設けられたコイルバネ166によって図8に示す上昇位置に付勢されており、レバープレート162に形成された凸部162aと、インサート本体161に形成された凹部161aとが係合することで、この上昇位置の上限が規制されている。

図10は同電子部品試験装置のテストヘッド104におけるプッシャ30、インサート16（テストトレイTST側）、ソケットガイド40およびコンタクトピン51を有するソケット50の構造を示す断面図であり、プッシャ30は、テストヘッド104の上側に設けられており、図示しないZ軸駆動装置（たとえば流体圧シリンダ）によってZ軸方向に上下移動する。このプッシャ30は、一度にテストされる被試験ICの間隔に応じて（上記テストトレイにあつては4列おきに4行の計16個）、Z軸駆動装置に取り付けられている。

プッシャ30の中央には、被試験ICを押し付けるための押圧子31が形成され、その両側に後述するインサート16のガイド孔20およびソケットガイド40のガイドブッシュ41に挿入されるガイドピン32が設けられている。また、押圧子31とガイドピン32との間には、当該プッシャ30がZ軸駆動手段にて下降した際に、下限を規制するためのストッパガイド33が設けられており、このストッパガイド33は、ソケットガイド40のストッパ面42（片側のみを示す。）に当接することで、被試験ICを破壊しない適切な圧力で押し付けるプッシャの下限位置が決定される。

インサート16は、図5を参照しながら説明したように、テストトレイTSTに対してファスナ17を用いて取り付けられているが、その両側に、上述したプッシャ30のガイドピン32およびソケットガイド40のガイドブッシュ41が上下それぞれから挿入されるガイド孔20が形成されている。プッシャ30の下

降状態においては、同図の左側のガイド孔20は、上半分がプッシャ30のガイドピン32が挿入されて位置決めが行われる小径孔とされ、下半分がソケットガイド40のガイドブッシュ41が挿入されて位置決めが行われる大径孔とされている。ちなみに、図において右側のガイド孔20と、プッシャ30のガイドピン32およびソケットガイド40のガイドブッシュ41とは、遊嵌状態とされている。

一方、テストヘッド104に固定されるソケットガイド40の両側には、プッシャ30の2つのガイドピン32が挿入されて、これら2つのガイドピン32との間で位置決めを行うためのガイドブッシュ41が設けられており、このガイドブッシュ41の左側のものは、インサート16との間でも位置決めを行う。

ソケットガイド40の下側には、複数のコンタクトピン51を有するソケット50が固定されており、このコンタクトピン51は、図外のスプリングによって上方方向にバネ付勢されている。したがって、被試験ICを押し付けても、コンタクトピン51がソケット50の上面まで後退する一方で、被試験ICが多少傾斜して押し付けられても、全てのボール端子HBにコンタクトピン51が接触できるようにになっている。

アンローダ部400

アンローダ部400にも、ローダ部300に設けられたX-Y搬送装置304と同一構造のX-Y搬送装置404、404が設けられ、このX-Y搬送装置404、404によって、アンローダ部400に運び出されたテストレイTSTから試験済のICがカスタマトレイKSTに積み替えられる。

図1に示されるように、アンローダ部400の装置基板105には、当該アンローダ部400へ運ばれたカスタマトレイKSTが装置基板105の上面に臨むように配置される一対の窓部406、406が二対開設されている。

また、図示は省略するが、それぞれの窓部406の下側には、カスタマトレイKSTを昇降させるための昇降テーブルが設けられており、ここでは試験済の被試験ICが積み替えられて満杯になったカスタマトレイKSTを載せて下降し、この満杯トレイをトレイ移送アーム205に受け渡す。

ちなみに、本実施形態の電子部品試験装置1では、仕分け可能なカテゴリーの

最大が8種類であるものの、アンローダ部400の窓部406には最大4枚のカスタムトレイKSTしか配置することができない。したがって、リアルタイムに仕分けできるカテゴリは4分類に制限される。一般的には、良品を高速応答素子、中速応答素子、低速応答素子の3つのカテゴリに分類し、これに不良品を加えて4つのカテゴリで充分ではあるが、たとえば再試験を必要とするものなどのように、これらのカテゴリに属さないカテゴリが生じることもある。

このように、アンローダ部400の窓部406に配置された4つのカスタムトレイKSTに割り当てられたカテゴリ以外のカテゴリに分類される被試験ICが発生した場合には、アンローダ部400から1枚のカスタムトレイKSTをIC格納部200に戻し、これに代えて新たに発生したカテゴリの被試験ICを格納すべきカスタムトレイKSTをアンローダ部400に転送し、その被試験ICを格納すればよい。ただし、仕分け作業の途中でカスタムトレイKSTの入れ替えを行うと、その間は仕分け作業を中断しなければならない、スループットが低下するといった問題がある。このため、本実施形態の電子部品試験装置1では、アンローダ部400のテストトレイTSTと窓部406との間にバッファ部405を設け、このバッファ部405に希にしか発生しないカテゴリの被試験ICを一時的に預かるようにしている。

たとえば、バッファ部405に20～30個程度の被試験ICが格納できる容量をもたせるとともに、バッファ部405の各IC格納位置に格納されたICのカテゴリをそれぞれ記憶するメモリを設けて、バッファ部405に一時的に預かった被試験ICのカテゴリと位置とを各被試験IC毎に記憶しておく。そして、仕分け作業の合間またはバッファ部405が満杯になった時点で、バッファ部405に預かっている被試験ICが属するカテゴリのカスタムトレイKSTをIC格納部200から呼び出し、そのカスタムトレイKSTに収納する。このとき、バッファ部405に一時的に預けられる被試験ICは複数のカテゴリにわたる場合もあるが、こうしたときは、カスタムトレイKSTを呼び出す際に一度に複数のカスタムトレイKSTをアンローダ部400の窓部406に呼び出せばよい。

次に、主として図8および図9を参照しながらインサート16の動作を説明する。

たとえばXY搬送装置304を用いてテストトレイTSTに搭載されたICを取り出す場合を例に挙げて説明する。図8は被試験ICがテストトレイTSTに搭載された状態を示しており、この状態でXY搬送装置304の吸着ヘッドが各インサート16に接近すると、その吸着ヘッドの一部でレバープレート162が押し下げられる。これにともない、ラッチアーム部163dの力点163cも押し下げられ、ラッチアーム部163dは回転中心163bを中心にして図において時計方向に回転する。本例においては約20°である。

この状態を図9に示すが、ラッチ部163aはICの上面から完全に待避した位置まで移動し、これにより吸着ヘッドによるICの保持を行うことができる。なお、図8にデバイスサイズが大きいICとデバイスサイズが小さいICとを示しているが、同図に示すように何れのICも半田ボールHBの配列マトリックスが同じである限り、パッケージの大きさが相違しても、本例のラッチ部163aにて完全に保持することができる。

図11および図12に第1実施形態の変形例を示す。図11に示すインサート16は、ラッチアーム部163dとインサート本体161との間に介装される弾性体を巻きバネ164とし、これを回転中心163bに装着したものである。また、図12に示すインサートはレバープレート162を省略して、ラッチアーム部163dの力点163cをダイレクトに押し下げる構成としたものである。その他の構成については上述した図6のものと同一であるため、同一符号を付してその詳細な説明は省略する。

[第2実施形態]

上述した第1実施形態のインサート16によれば、図8に示すようにデバイスサイズが大きいICもデバイスサイズが小さいICも同じインサート16に搭載することができる。しかも、ラッチ部163aの先端とICの上面とのクリアランスを極力小さくできるので、半田ボールHBによる位置決めを行ってもガイド孔191からずれることはない。

しかしながら、上述した第1実施形態のインサートでは、パッケージモールドが厚いICと薄いICとを同一のインサートに搭載しようとする、厚いICを

載せたときにラッチ部163aの先端がICと干渉するおそれがある。尤も、厚いICを搭載したときのラッチ部とIC上面とのクリアランスを基準にすれば、干渉は回避できるものの、薄いICを搭載したときにそのクリアランスが大きくなって半田ボールHBがガイド孔191から外れるおそれがある。

以下に説明する第2実施形態では、主として厚さが相違するICを同じインサートに搭載することができるものである。図13に示すように、本実施形態ではインサート16の中央にガイドコア167がピン170を介してインサート本体161に装着されている。このピン170は、その両端がインサート本体161に取り付けられ、図14A～図14Dの断面図に示されるようにガイドコア167のフランジ1671に接し、ガイドコア167の抜けを阻止するものであり、ガイドコア167はインサート本体161に対して三次元的に微動可能、いわゆるフローティング状態で設けられている。

ガイドコア167には、開口部からなるガイド孔171（本発明に係るガイド）が形成されており、このガイド孔171は、被試験ICであるボールグリッドアレイ型ICの半田ボールHBの位置に対応して形成されている。なお、パッケージモールドの外周面の大きさが多少異なっても、被試験ICの半田ボールHBの配列マトリックスが同じである限り、半田ボールHBがこのガイド孔171に対して何ら障害なく円滑に嵌合できるように、ガイドコア167の底面は比較的広く形成されている。

ちなみに、同図に示すガイド孔171は、BGA型ICの半田ボールHBのうち最外周の半田ボールHBのみが嵌合するように、一つの開口部として構成されているが、本発明のガイドは、上述した第1実施形態のガイド孔191と同様に、これ以外にも種々の形態が考えられる。

また、ガイドコア167には、上述したXY搬送装置304の吸着ヘッドのガイドピンが嵌合する2つのガイド孔1672が設けられており、吸着ヘッドのガイドピンがガイドコア167のガイド孔1672に嵌合すると、インサート本体161やテストトレイTST自体の位置誤差に拘わらず、ダイレクトに吸着ヘッドとガイドコア167との位置合わせが行われることになる。

なお、このガイドコア167のガイド孔1672には、その下方からソケット

のガイドピン（図示省略）も嵌合できるようになっている。

ラッチ機構163については、上述した第1実施形態と同様の構成であるため同一の符号を付してその詳細な説明は省略するが、本実施形態では、さらにレバープレート162に2本のピン169が装着され、図14A～図14Dに示すようにこのピン169にガイドコア167のフランジ1671が載せられている。また、ガイドコア167とインサート本体161との間には、ガイドコア167を図14A～図14Dにおいて下方へ押し下げるコイルバネ168が介装されており、これらピン169、170およびコイルスプリング168により、レバープレート162の上下動とガイドコア167の上下動とラッチ機構163の開閉動との関係が以下ようになる。

まず、インサート16に何らの外力も作用していないときは、図14Aに示すように、レバープレート162はインサート本体161に対して上昇し、これによりラッチ機構163は閉位置となり、ガイドコア167はピン169によって上昇位置とされる。このときのラッチ部163aとガイドコア167の底面とのクリアランスH1は最も小さくなり、たとえば最も薄いICの厚さをH1に設定することで、それより厚いICであってもラッチ部163aは確実に閉じた状態を維持することができ、ICの位置ズレを防止することができる。

図14B～図14Dは、図14Aの状態からレバープレート162が徐々に下降していく状態を示したものである。まず、レバープレート162とラッチアーム部163dの力点163cとの間にはH2のクリアランスが設定されているので、レバープレート162がH2だけ下降するまでの間は、ラッチ機構163は動作しない。これに対して、ガイドコア167はピン169によって支持されているので、レバープレート162がH2だけ下降するとガイドコア167もH2だけ下降することになる。このレバープレート162がH2だけ下降した状態を図14Bに示す。この状態において、ラッチ部163aとガイドコア167の底面とのクリアランスは、当初のH1からH1+H2となる。

さらにレバープレート162が下降すると、ラッチアーム部の力点163cが押し下げられるのでラッチ部163aが開き始める。また、ガイドコア167も、ピン169がピン170と同じ高さになる位置まで下降し続ける。この状態を図

14Cに示す。

図14Dに示すように、レバープレート162が下限位置まで下降するとラッチ部163aは完全に開いてICの取り出しが可能となる。また、ガイドコア167はピン170に支持されてそれ以上下降はしない。

なお、ICを搭載する場合の動作は、この逆となる。このように、本実施形態のインサート16によれば、ICを取り出す際には、ガイドコア167が下降してICとラッチ部163aとの間にクリアランスが形成されたのち、ラッチ部163aが開き始め、逆にICを搭載する際には、ラッチ部163aが閉じてICの上面に被さる位置に移動したのち、ガイドコア167が上昇し始めるので、ラッチ部163aがICの側方から干渉することがなくなり、厚さの異なるICであっても同じインサート16を用いることができる。

本発明に係るガイドコア161の具体的構造は図13に示すものに何ら限定されず、これ以外にも種々の形態が考えられる。たとえば図15に示す他の実施形態は、ピン169をガイドコア167に圧入するとともに、レバープレート162に長孔162bを形成したものである。

[第3実施形態]

図16および図17に示すように、インサート16の中央には、ガイドコア161がピン1613を介してインサート本体に装着されている。このピン1613は、図17の断面図に示されるようにガイドコア161のフランジ1614に接し、ガイドコア161の抜けを阻止するだけのものであり、ガイドコア161はインサート本体に対して三次元的に微動可能とされている。いわゆる、フローティング状態で設けられている。

ガイドコア161には、図18に示すような開口部からなるガイド孔1612（本発明に係る第1のガイド）が形成されており、このガイド孔1612は、被試験ICであるボールグリッドアレイ型ICの半田ボールHBの位置に対応して形成されている。なお、パッケージモールドPMの外周面の大きさが多少異なっても、被試験ICの半田ボールHBの配列マトリックスが同じである限り、半田ボールHBがこのガイド孔1612に対して何ら障害なく円滑に嵌合できるよう

に、ガイドコア161の底面には僅かな隙間Sが形成されている。

ちなみに、同図に示すガイド孔1612は、BGA型ICの半田ボールHBのうち最外周の半田ボールHBのみが嵌合するように、一つの開口部として構成されているが、本発明の第1のガイドはこれ以外にも種々の形態が考えられる。

図25Aおよび図25Bに示す他の実施形態は、BGA型ICの全ての半田ボールHBが嵌合するガイド孔1612をガイドコア161の底面に設け、全ての半田ボールHBに対して下側からコンタクトピン51が接触できるように貫通孔とした例である。

また、図26Aおよび図26Bに示す他の実施形態は、BGA型ICの半田ボールHBのうち外側から2列の半田ボールHBのみが嵌合するガイド孔1612aをガイドコア161の底面に設け、それ以外の半田ボールHBに対してもコンタクトピン51が接触できるように、ガイドコア161の底面の中央に開口1612bを形成した例である。

また、ガイドコア161には、上述した吸着ヘッド307のガイドピン3071が嵌合する2つのガイド孔1611（本発明に係る第2のガイドおよび第3のガイドに相当する。）が設けられており、図17に二点鎖線で示すように吸着ヘッド307のガイドピン3071がガイドコア161のガイド孔1611に嵌合すると、インサート本体やテストトレイ自体の位置誤差に拘わらず、ダイレクトに吸着ヘッド307とガイドコア161との位置合わせが行われることになる。

なお、このガイドコア161のガイド孔1611には、その下方からソケットのガイドピン52（図19または図20参照）が嵌合できるようになっている。すなわち、ガイド孔1611は本発明に係る第3のガイドをも構成している。

本発明に係るガイドコア161の具体的構造は図16に示すものに何ら限定されず、これ以外にも種々の形態が考えられる。

図21および図22に示す他の実施形態は、ピン1613を用いなくて、その代わりにガイドコア161に可撓性を有するフック1615を形成し、このフック1615をインサート本体に係合させたものである。本例においても、ガイドコア161はインサート本体に対して三次元的に微動可能とされている。いわゆる、フローティング状態で設けられている。

また、図 2 3 および図 2 4 に示す他の実施形態は、ピン 1 6 1 3 に代えてタップピン 1 6 1 6 を用いたもので、本例においても、タップピン 1 6 1 6 の寸法を考慮することで、ガイドコア 1 6 1 はインサート本体に対して三次元的に微動可能とされている。いわゆる、フローティング状態で設けられている。

図 2 0 は同電子部品試験装置のテストヘッド 1 0 4 におけるプッシャ 3 0、インサート 1 6 (テストトレイ T S T 側)、ソケットガイド 4 0 およびコンタクトピン 5 1 を有するソケット 5 0 の構造を示す断面図であり、プッシャ 3 0 は、テストヘッド 1 0 4 の上側に設けられており、図示しない Z 軸駆動装置 (たとえば流体圧シリンダ) によって Z 軸方向に上下移動する。このプッシャ 3 0 は、一度にテストされる被試験 I C の間隔に応じて (上記テストトレイにあっては 4 列おきに 4 行の計 1 6 個)、Z 軸駆動装置に取り付けられている。

プッシャ 3 0 の中央には、被試験 I C を押し付けるための押圧子 3 1 が形成され、その両側に後述するインサート 1 6 のガイド孔 2 0 およびソケットガイド 4 0 のガイドブッシュ 4 1 に挿入されるガイドピン 3 2 が設けられている。また、押圧子 3 1 とガイドピン 3 2 との間には、当該プッシャ 3 0 が Z 軸駆動手段にて下降した際に、下限を規制するためのストッパガイド 3 3 が設けられており、このストッパガイド 3 3 は、ソケットガイド 4 0 のストッパ面 4 2 (片側のみを示す。) に当接することで、被試験 I C を破壊しない適切な圧力で押し付けるプッシャの下限位置が決定される。

インサート 1 6 は、図 5 を参照しながら説明したように、テストトレイ T S T に対してファスナ 1 7 を用いて取り付けられているが、その両側に、上述したプッシャ 3 0 のガイドピン 3 2 およびソケットガイド 4 0 のガイドブッシュ 4 1 が上下それぞれから挿入されるガイド孔 2 0 が形成されている。プッシャ 3 0 の下降状態においては、同図の左側のガイド孔 2 0 は、上半分がプッシャ 3 0 のガイドピン 3 2 が挿入されて位置決めが行われる小径孔とされ、下半分がソケットガイド 4 0 のガイドブッシュ 4 1 が挿入されて位置決めが行われる大径孔とされている。ちなみに、図において右側のガイド孔 2 0 と、プッシャ 3 0 のガイドピン 3 2 およびソケットガイド 4 0 のガイドブッシュ 4 1 とは、遊嵌状態とされている。

一方、テストヘッド104に固定されるソケットガイド40の両側には、プッシャ30の2つのガイドピン32が挿入されて、これら2つのガイドピン32との間で位置決めを行うためのガイドブッシュ41が設けられており、このガイドブッシュ41の左側のものは、インサート16との間でも位置決めを行う。

ソケットガイド40の下側には、複数のコンタクトピン51を有するソケット50が固定されており、このコンタクトピン51は、図外のスプリングによって上方向にバネ付勢されている。したがって、被試験ICを押し付けても、コンタクトピン51がソケット50の上面まで後退する一方で、被試験ICが多少傾斜して押し付けられても、全てのボール端子HBにコンタクトピン51が接触できるようにになっている。なお、コンタクトピン51の先端には、ボールグリッドアレイ型ICの半田ボールHBを収容する略円錐状凹部51aが形成されている(図28参照)。

また、ソケット50には、インサート16にフローティング状態で装着されたガイドコア161のガイド孔1611に嵌合するガイドピン52が別途設けられており、プッシャ30が下降してインサート16も下降すると、インサート16の位置誤差の有無に拘わらず、ガイドコア161がガイドピン52によって位置決めされ、これによりICのボール端子HBとコンタクトピン51との位置合わせが精度よく行える。

次に、主として図19を参照しながら作用を説明する。

まず、試験前のICが満載されたカスタマトレイKSは、ICストッカ201からローダ部300の窓部306へ搬送され、ここでXY搬送装置304を用いて8個ずつプリサイサ305へ載せ替えられる。カスタマトレイKSTに搭載された状態では、ICの位置はきわめてラフであり、XY搬送装置304の吸着ヘッド307はこれを吸着してプリサイサ305へ落とし込む。このプリサイサ305では、ICのパッケージの外周形状に応じた凹部3051によって、それまでラフであったICの位置が、比較的精度よく定まり、さらに凹部3051の底面に形成された開口部3052がICのボール端子HBをガイドすることで、プリサイサ305に対するIC端子の位置が正確に定まることになる。

次に、同じXY搬送装置304を用いて位置出しされたICを吸着するが、こ

のとき吸着ヘッド307のガイドピン3071とプリサイサ305のガイド孔3053とが嵌合することにより、これら吸着ヘッド307とプリサイサ305との位置関係が精度よく決まるので、ICは精度よく吸着ヘッド307に吸着されることになる。

この状態でXY搬送装置304の可動アーム302および可動ヘッド303を動作させて、ICをテストトレイTSTの一つのインサート16まで搬送する。そして、吸着ヘッド307を下降させてガイドピン3071をインサート16のガイドコア161のガイド孔1611に嵌合させることにより、吸着ヘッド307とガイドコア161との位置合わせを行い、この状態でICを放す。これにより、ICは、そのボール端子HBがガイドコア161のガイド孔1612に係合することになる。

全てのインサート16にICを搬送すると、テストトレイTSTをチャンバ部100内のテスト工程まで搬送する。このテスト工程においては、被試験ICは、図5に示すテストトレイTSTに搭載された状態、より詳細には個々の被試験ICは、同図のインサート16のガイドコア161に落とし込まれた状態でテストヘッド104の上部に搬送されてくる。

テストトレイTSTがテストヘッド104において停止すると、Z軸駆動装置が作動し始め、図20に示す一つのプッシャ30が一つのインサートに対応するように下降してくる。そして、プッシャ30の2本のガイドピン32, 32は、インサート16のガイド孔20, 20をそれぞれ貫通し、さらにソケットガイド40のガイドブッシュ41, 41に嵌合する。そして、ソケット50に設けられたガイドピン52がガイドコア161のガイド孔1611に嵌合することになる。

ここで、テストヘッド104（つまり、電子部品試験装置1側）に固定されたソケット50およびソケットガイド40に対して、インサート16およびプッシャ30はある程度の位置誤差を有しているが、プッシャ30の左側のガイドピン32がインサート16のガイド孔20の小径孔に嵌合することでプッシャ30とインサート16との位置合わせが行われ、その結果、プッシャ30の押圧子31は適切な位置で被試験ICを押し付けることができる。

また、インサート16の左側のガイド孔20の大径孔が、ソケットガイド40

の左側のガイドブッシュ41に嵌合することで、インサート16とソケットガイド40との位置合わせが行われ、これにより被試験ICとコンタクトピン51との位置精度が高まることになる。

特に本実施形態およびその他の変形例では、図20に示すように、被試験ICの半田ボールHB自体をインサート16のガイドコア161のガイド孔1612で位置決めし、これに加えて、ガイドコア161とソケットとをガイドピン52およびガイド孔1611で位置決めしているため、半田ボールHBとコンタクトピン51との位置合わせが高精度で実現できることになる。

このように、被試験ICの半田ボールHBとコンタクトピン51との位置精度が充分に出されているので、その他の位置合わせを行うことなくストッパガイド33がストッパ面42に当接するまでプッシャ30をさらに下降させ、押圧子31により被試験ICをコンタクトピン51に接触させる。この状態で静止して、所定のテストを実行する。

なお、以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するために記載されたものではない。したがって、上記の実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

請求の範囲

1. 被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、

前記インサートに収納された被試験電子部品の上面に被さって保持する位置と前記被試験電子部品の上面から待避する位置との間を移動するラッチ部と、前記ラッチ部をインサート本体に回転可能に支持するラッチアーム部とを有し、

前記インサートの側面視において前記ラッチ部の先端と前記ラッチアーム部の回転中心とが略同一鉛直線上に配置され、

前記インサートの平面視において前記ラッチ部と前記ラッチアーム部の回転中心とがオフセットされているインサート。

2. 前記ラッチ部が前記保持位置に移動する方向へ、前記ラッチアームに付勢する弾性体を有する請求項1記載のインサート。

3. 前記ラッチアーム部の力点が、当該ラッチアーム部の回転中心に対して前記ラッチ部の反対側に設けられ、前記インサート本体に設けられたレバークレーブを介して前記力点に外力が作用する請求項1記載のインサート。

4. 前記ラッチアーム部の力点が、当該ラッチアーム部の回転中心に対して前記ラッチ部の反対側に設けられ、前記力点に直接的に外力が作用する請求項1記載のインサート。

5. 被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、

インサート本体に対して移動可能に設けられ、前記被試験電子部品が搭載されるガイドコアと、

前記インサートに収納された被試験電子部品の上面に被さって保持する位置と前記被試験電子部品の上面から待避する位置との間を移動するラッチ部と、前記ラッチ部をインサート本体に回転可能に支持するラッチアーム部とを有するラッチ機構と、

前記ガイドコアのインサート本体に対する移動と前記ラッチ部の移動とを連動させる連動機構と、を備えたインサート。

6. 前記連動機構は、前記ガイドコアを前記インサート本体から離間させたのち、前記ラッチ部を待避位置へ移動させる請求項5記載のインサート。
7. 前記連動機構は、前記ラッチ部を保持位置へ移動させたのち、前記ガイドコアを前記インサート本体へ接近させる請求項5記載のインサート。
8. 前記被試験電子部品の端子が、ボール状端子である請求項1記載のインサート。
9. 前記被試験電子部品の端子に接触してこれを位置決めするガイドを有する請求項1記載のインサート。
10. 前記ガイドは、前記ボール状端子が嵌合する孔である請求項9記載のインサート。
11. 電子部品試験装置のテストヘッドのコンタクト部へ被試験電子部品を搬入し、これを搬出するトレイであって、請求項1記載のインサートを有するトレイ。
12. テストヘッドのコンタクト部へ被試験電子部品の端子を押し付けてテストを行う電子部品試験装置であって、請求項11記載のトレイを有する電子部品試験装置。
13. 被試験電子部品を搭載して電子部品試験装置内を取り廻すトレイに、微動可能に設けられるインサートであって、
前記被試験電子部品の端子に接触してこれを位置決めする第1のガイドを有し、インサート本体に対して微動可能に設けられたガイドコアを備えたインサート。
14. 前記ガイドコアは、前記電子部品試験装置の、前記被試験電子部品をピックアップする搬送機との位置決めを行う第2のガイドを有する請求項13記載のインサート。
15. 前記ガイドコアは、前記電子部品試験装置のテストヘッドのコンタクト部との位置決めを行う第3のガイドを有する請求項13記載のインサート。
16. 前記ガイドコアは、前記電子部品試験装置のテストヘッドのコンタクト部との位置決めを行う第3のガイドを有する請求項14記載のインサート。
17. 前記第2のガイドと前記第3のガイドとは、共通の孔またはピンである

請求項 1 6 記載のインサート。

1 8 . 前記被試験電子部品の端子が、ボール状端子である請求項 1 記載のインサート。

1 9 . 前記第 1 のガイドは、前記ボール状端子が嵌合する孔である請求項 1 8 記載のインサート。

2 0 . 電子部品試験装置のテストヘッドのコンタクト部へ被試験電子部品を搬入し、これを搬出するトレイであって、請求項 1 3 記載のインサートを有するトレイ。

2 1 . テストヘッドのコンタクト部へ被試験電子部品の端子を押し付けてテストを行う電子部品試験装置であって、請求項 2 0 記載のトレイを有する電子部品試験装置。

2 2 . 前記トレイに前記被試験電子部品を搭載する前に、前記被試験電子部品の位置を修正するプリサイサをさらに有し、

前記プリサイサは、

前記被試験電子部品の端子に接触してこれを位置決めする第 4 のガイドと、

前記被試験電子部品を前記第 4 のガイドにて位置決めする際に、前記被試験電子部品の端子以外の部分を案内して前記被試験電子部品の端子を前記第 4 のガイドに合致させる第 5 のガイドと、を有する請求項 2 1 記載の電子部品試験装置。

2 3 . 前記プリサイサは、前記被試験電子部品をピックアップする搬送機との位置決めを行う第 6 のガイドを有する請求項 2 2 記載の電子部品試験装置。

FIG. 1

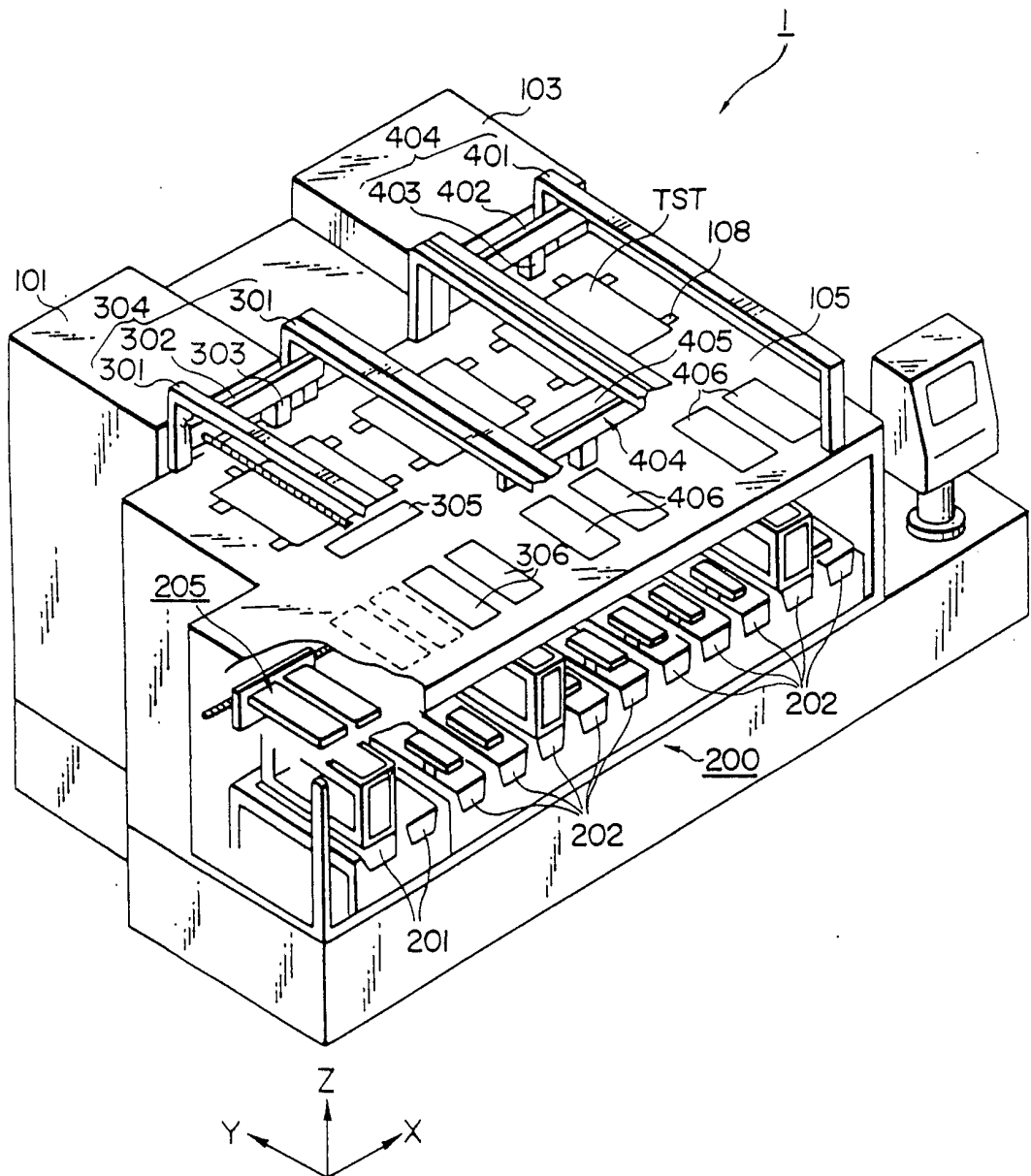


FIG. 2

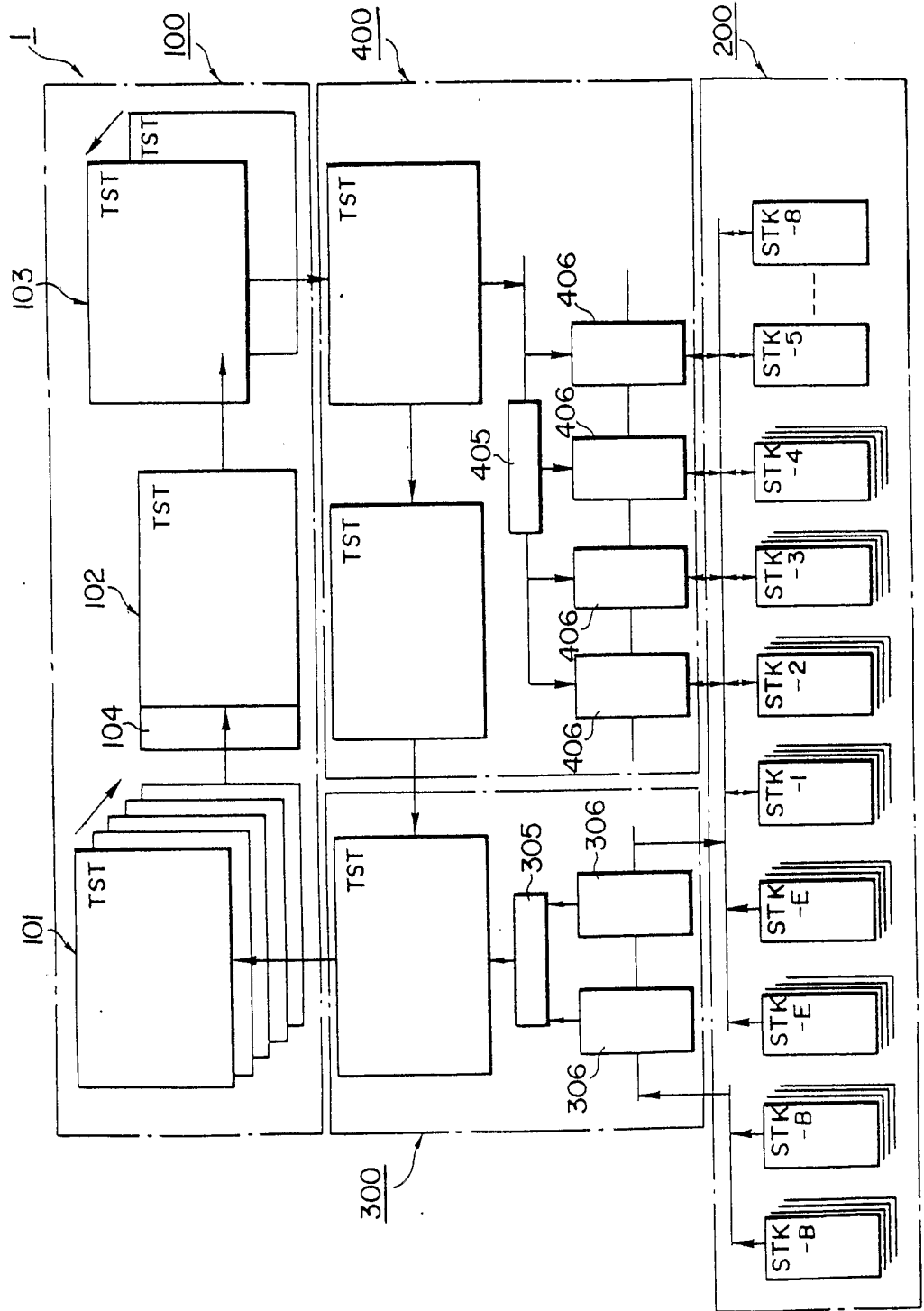


FIG. 3

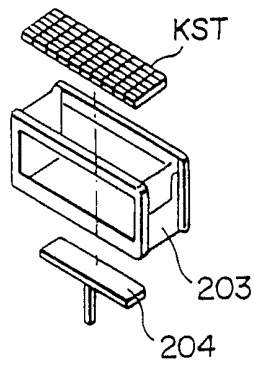


FIG. 4

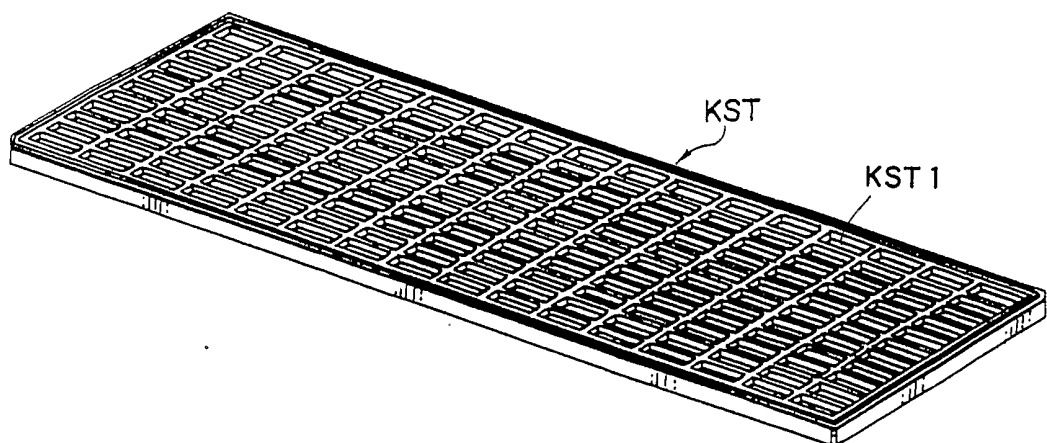


FIG. 5

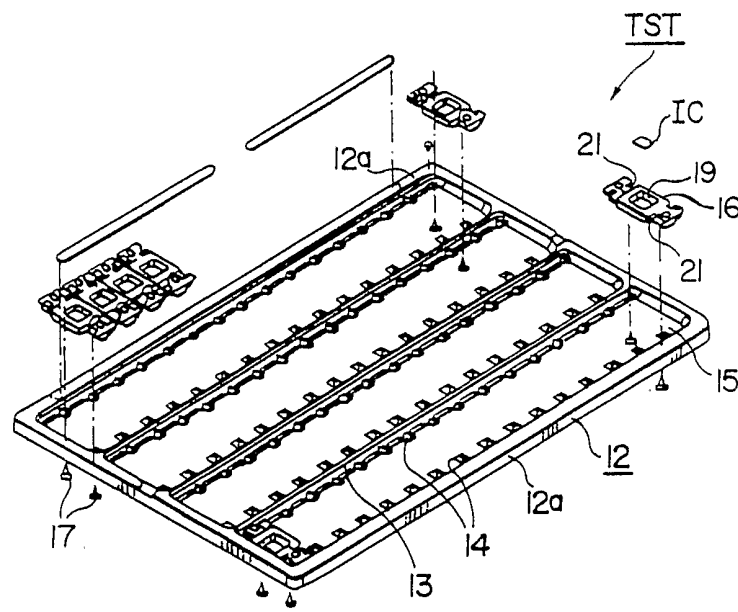


FIG. 6

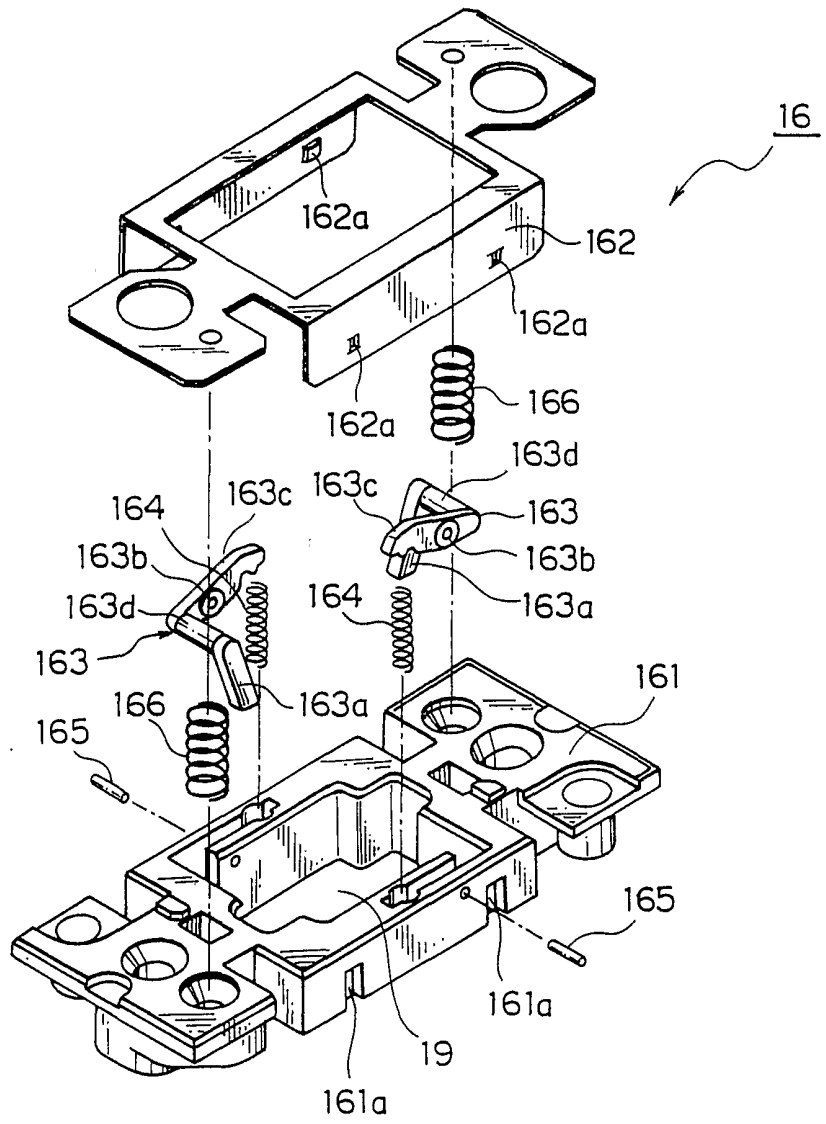


FIG. 7

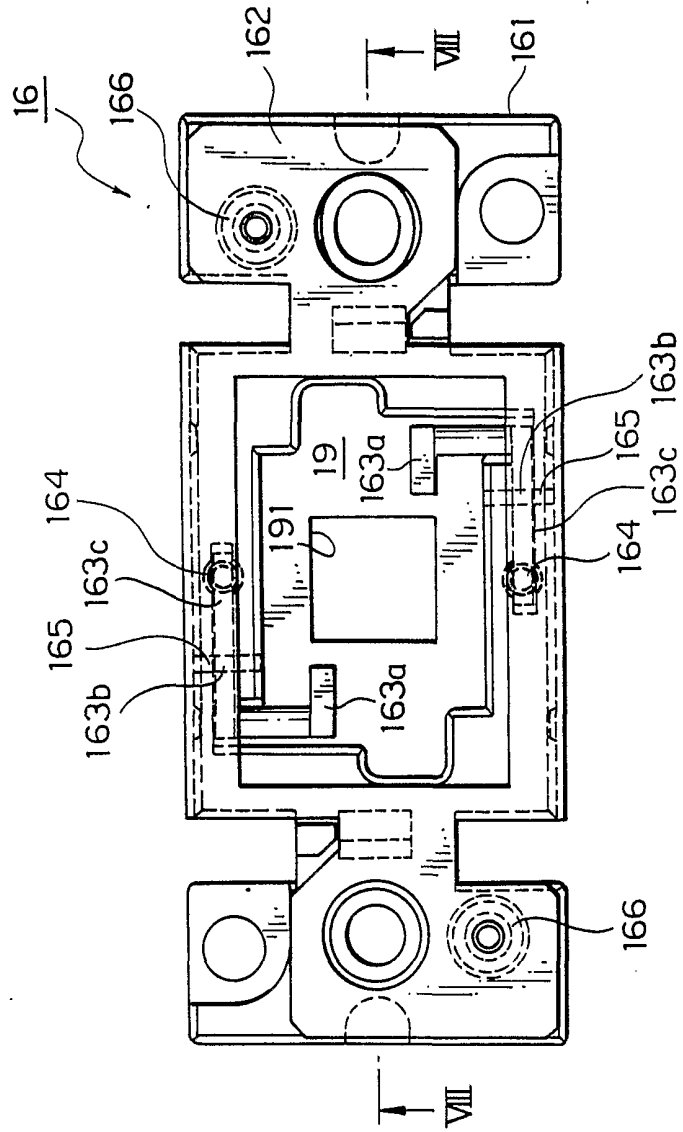


FIG. 8

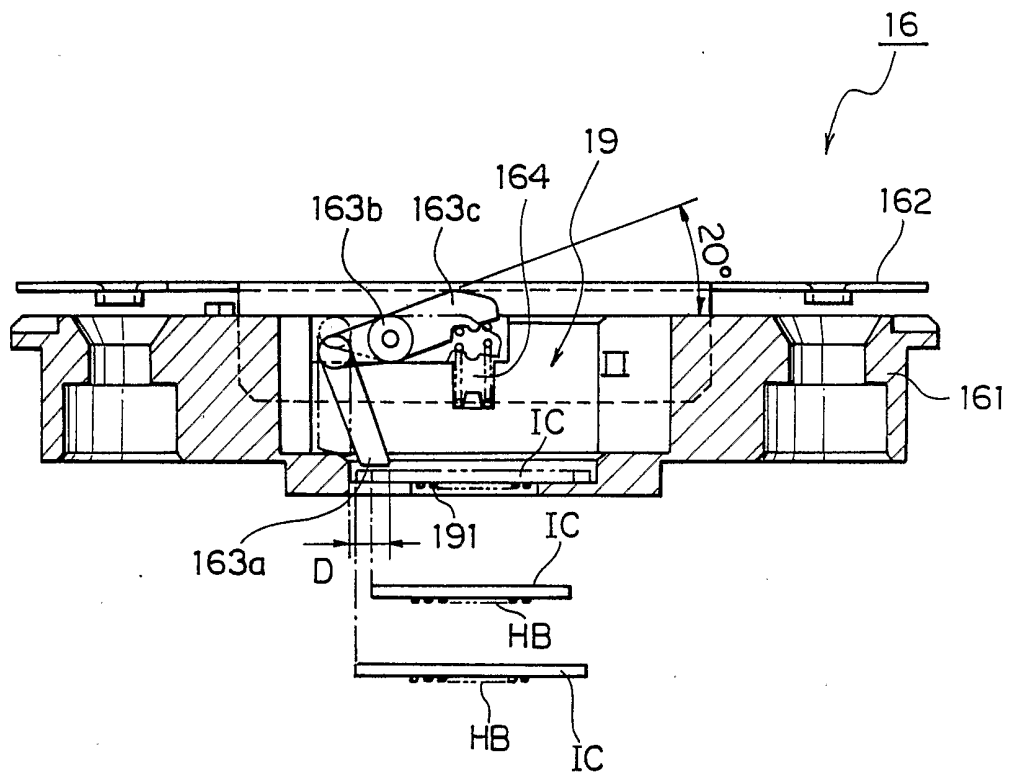


FIG. 9

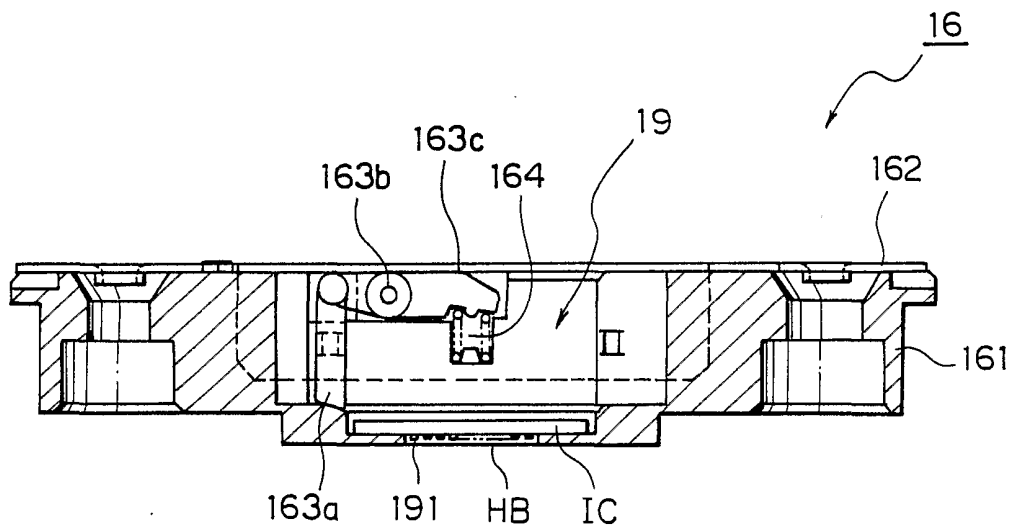


FIG. 10

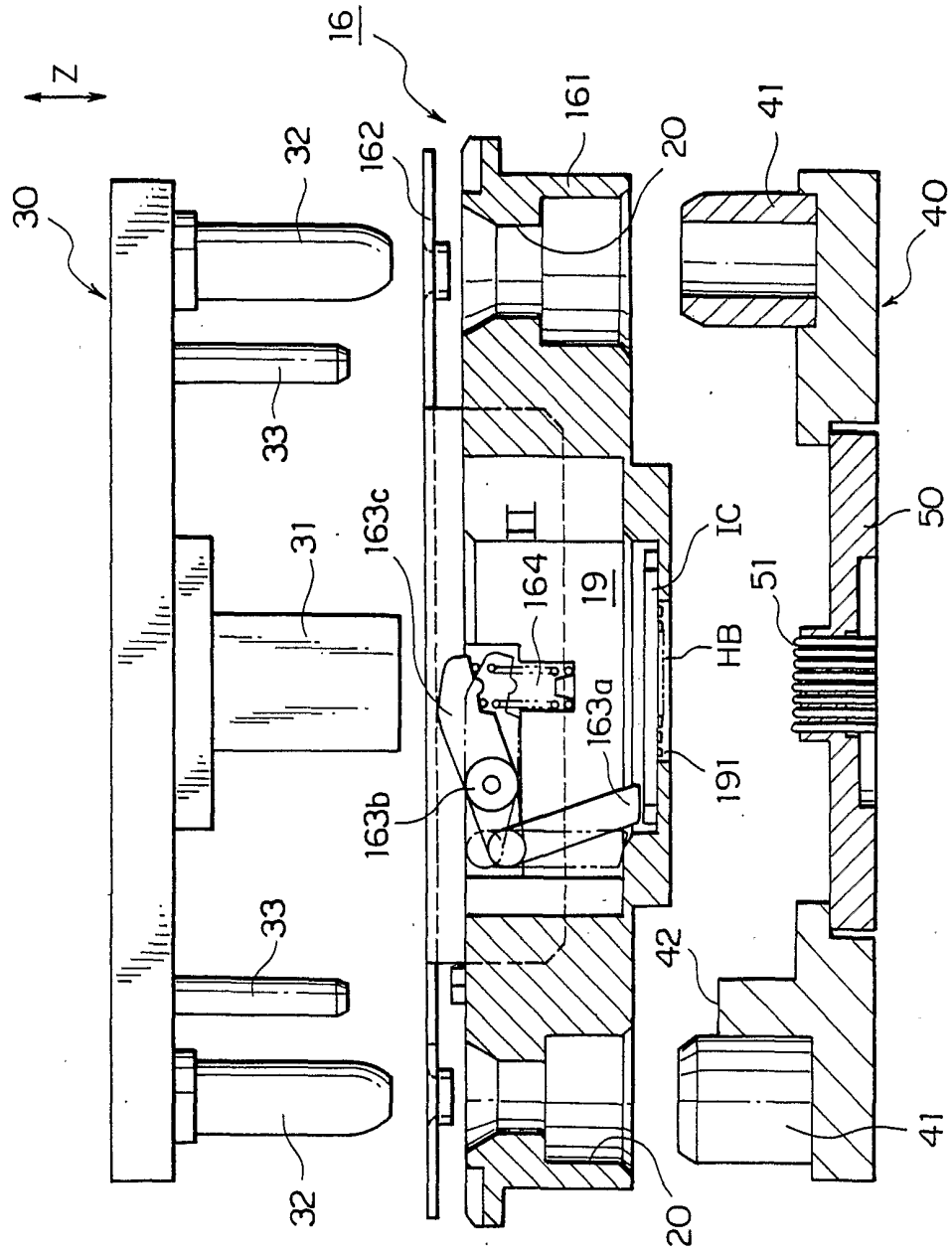


FIG. 11

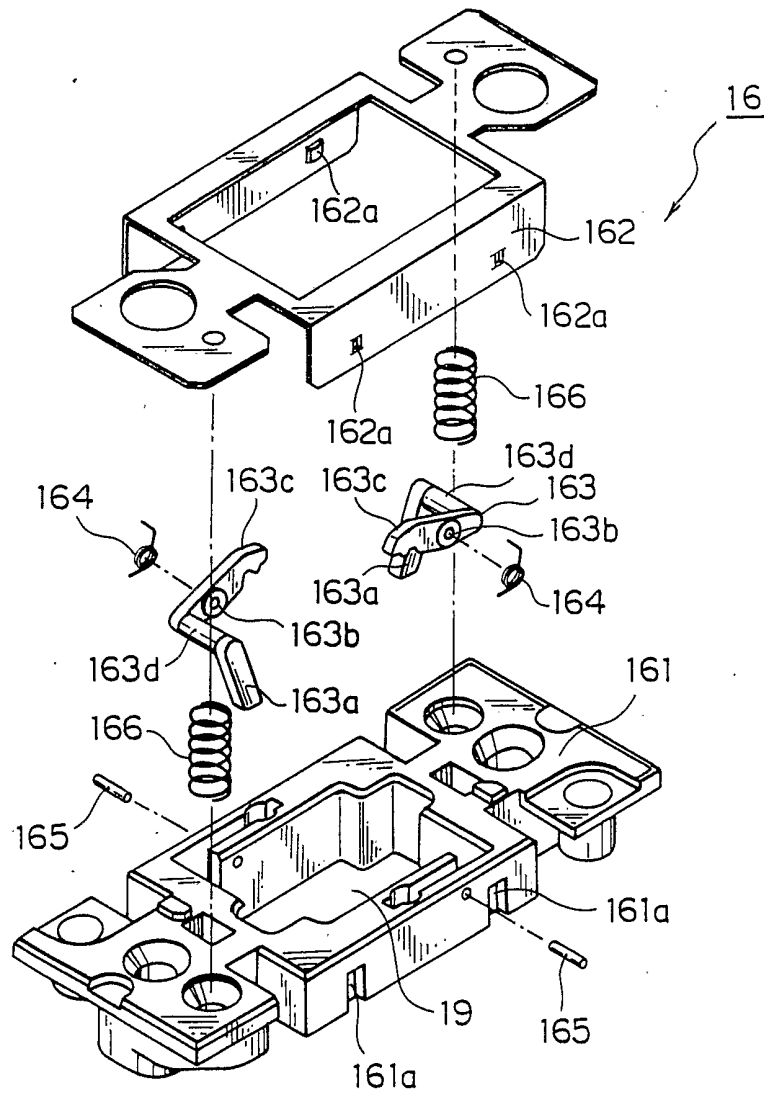


FIG. 12

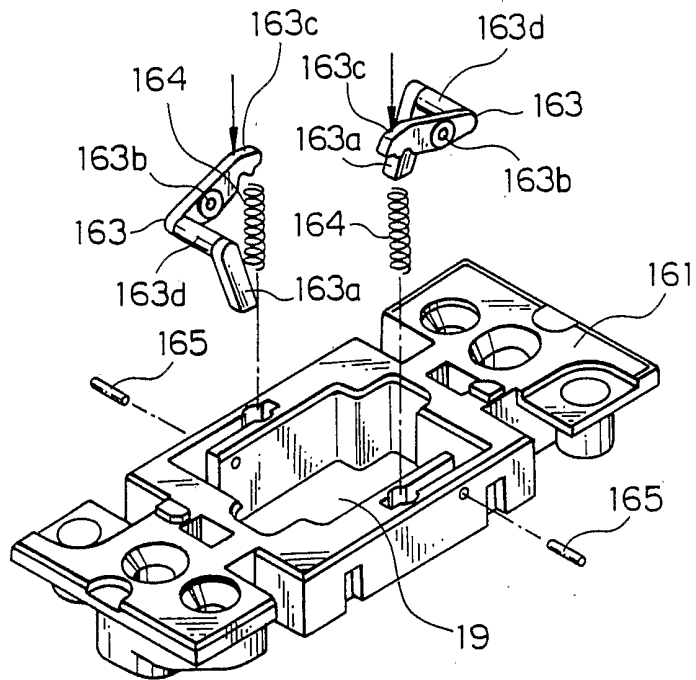


FIG. 13

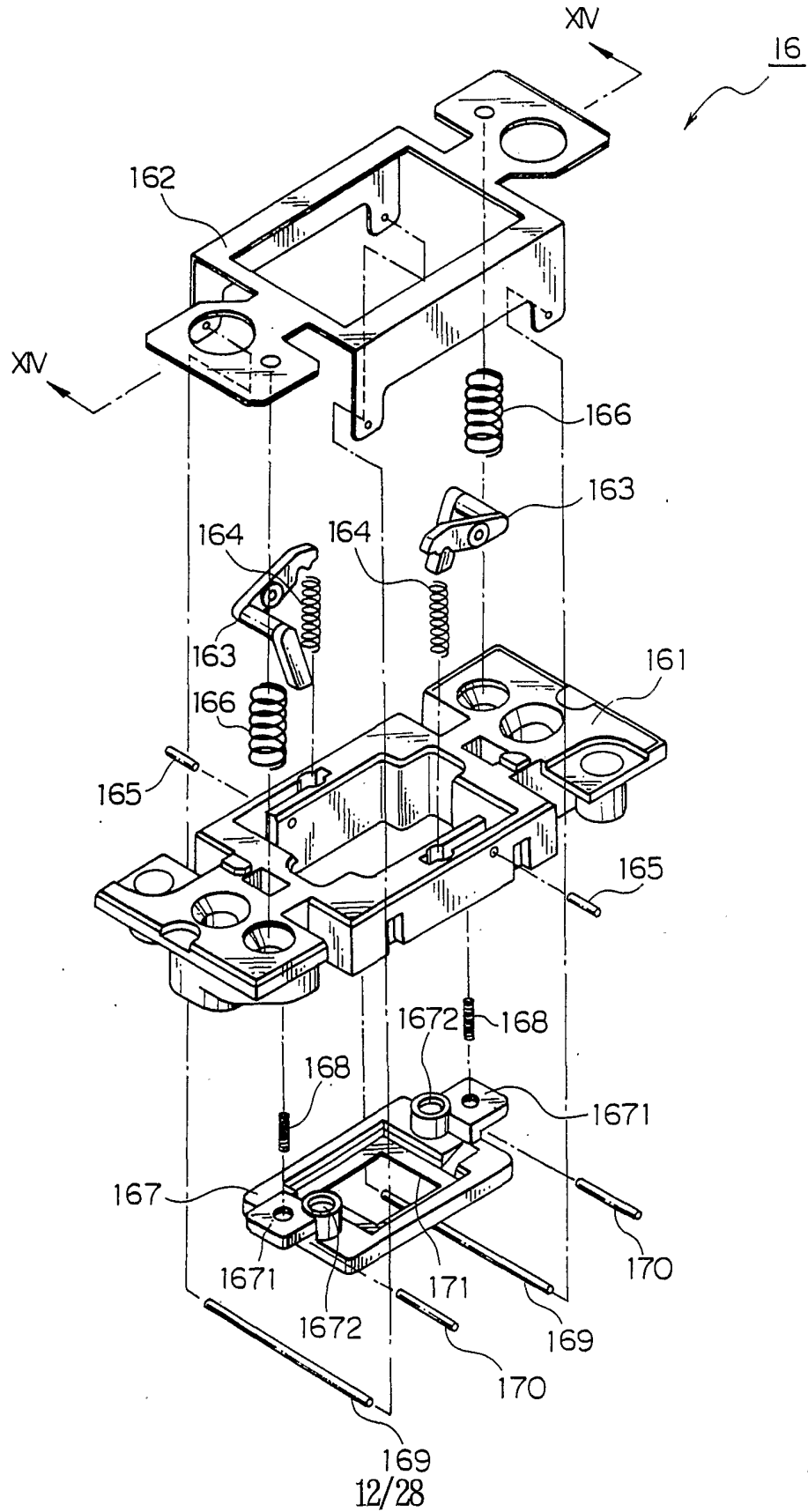


FIG. 14A

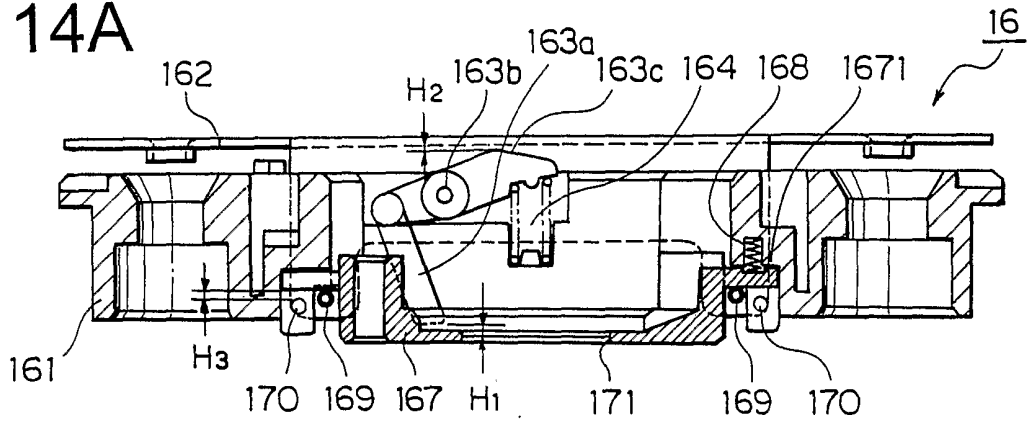


FIG. 14B

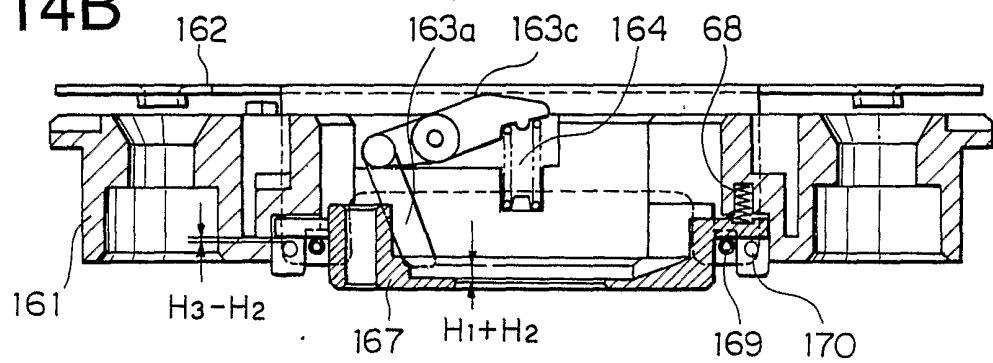


FIG. 14C

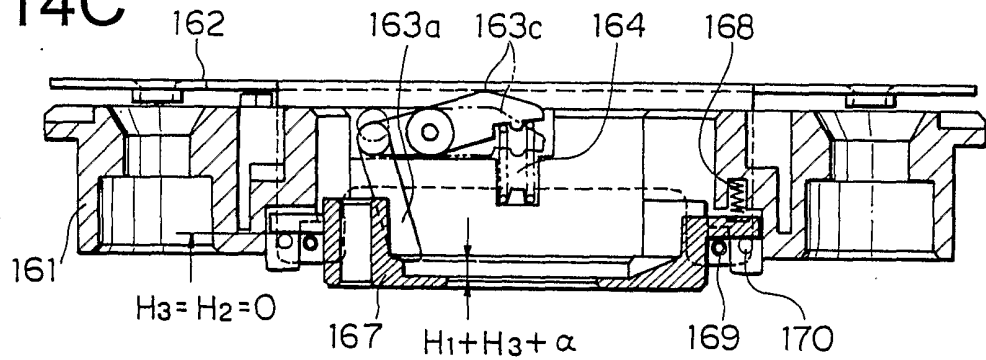


FIG. 14D

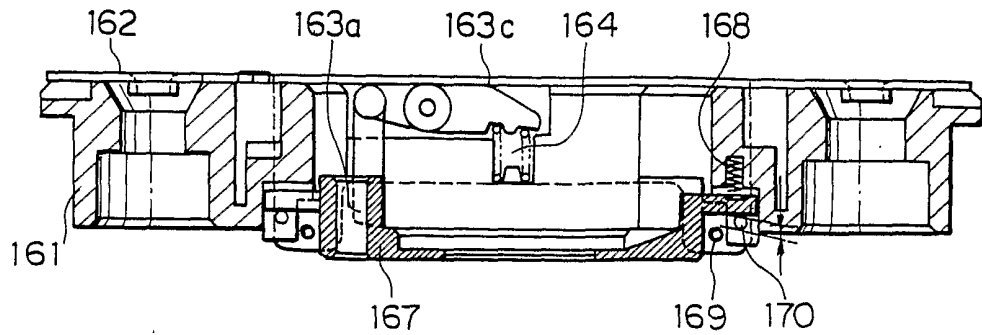


FIG. 15

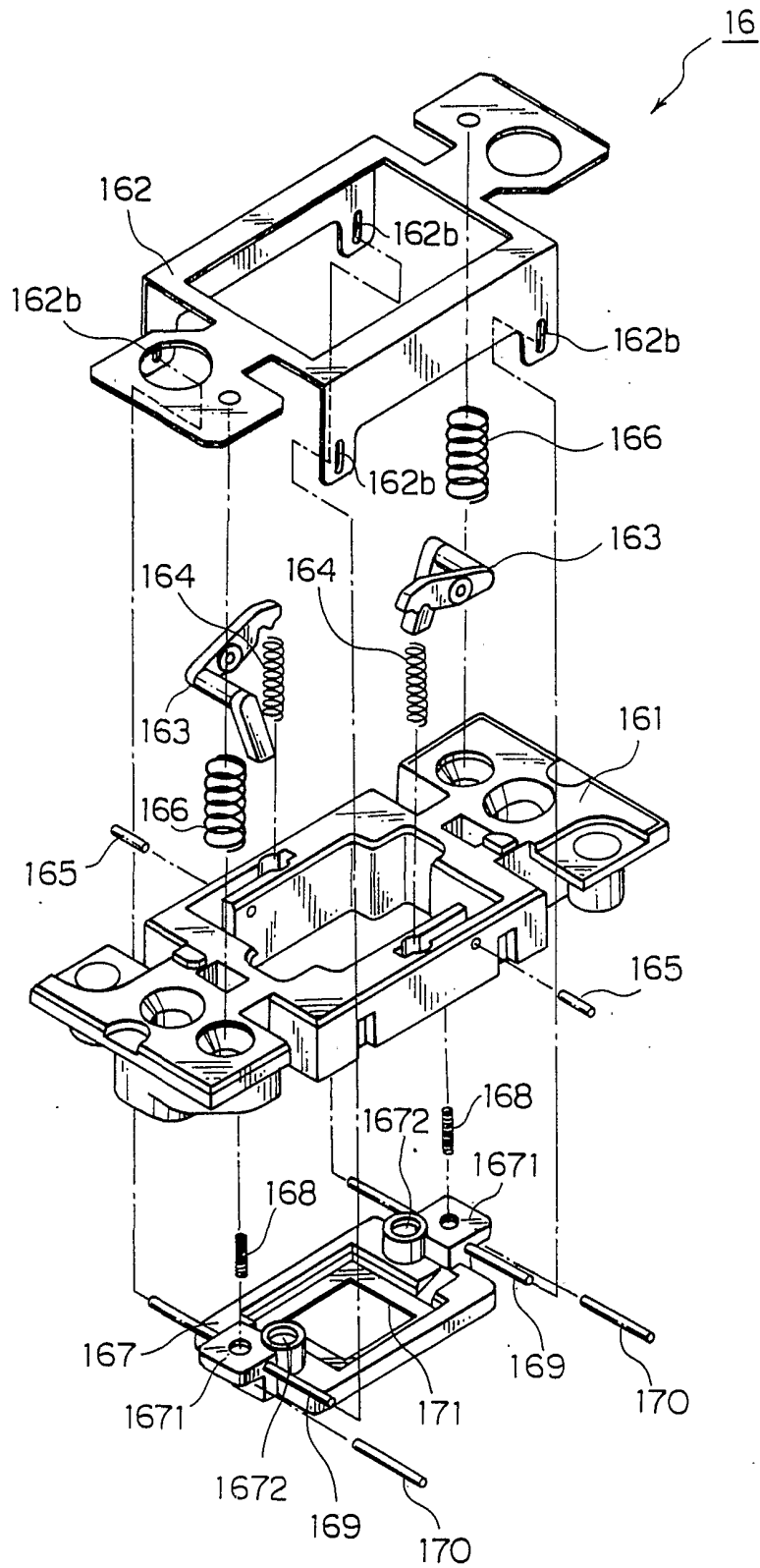


FIG. 16

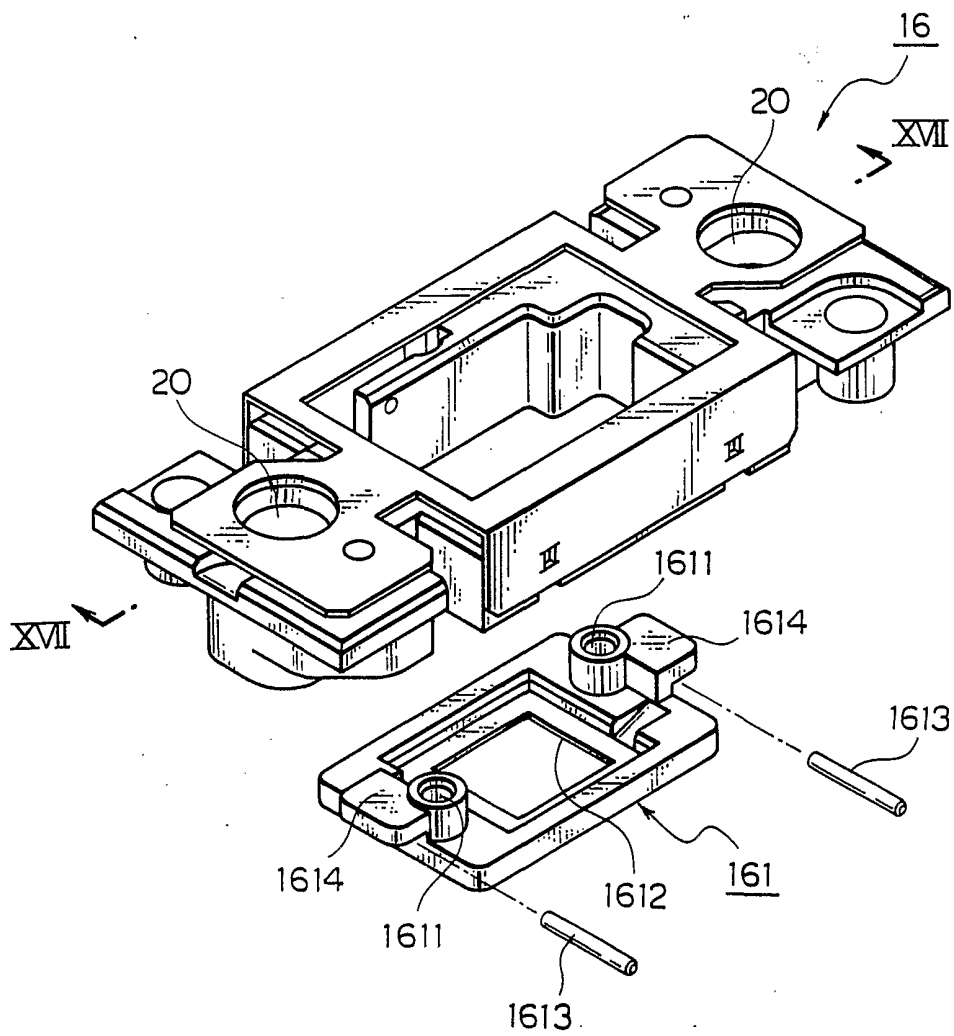


FIG. 17

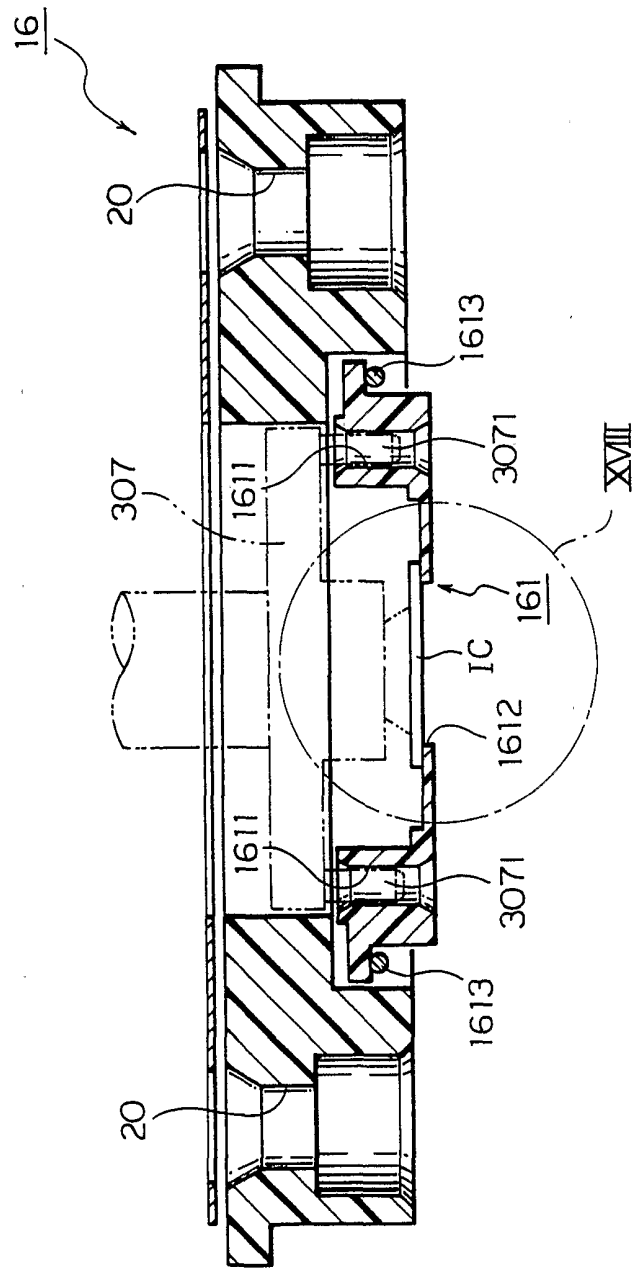


FIG. 18

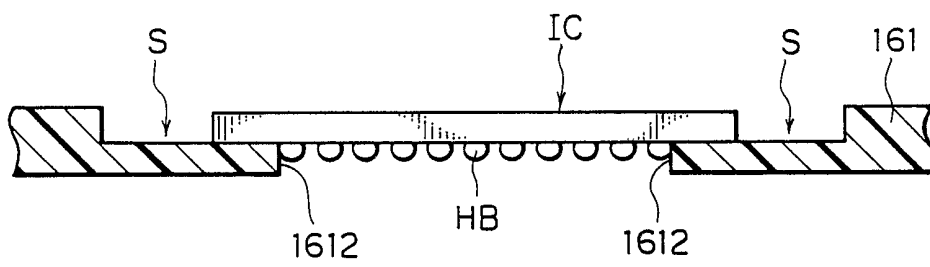


FIG. 19

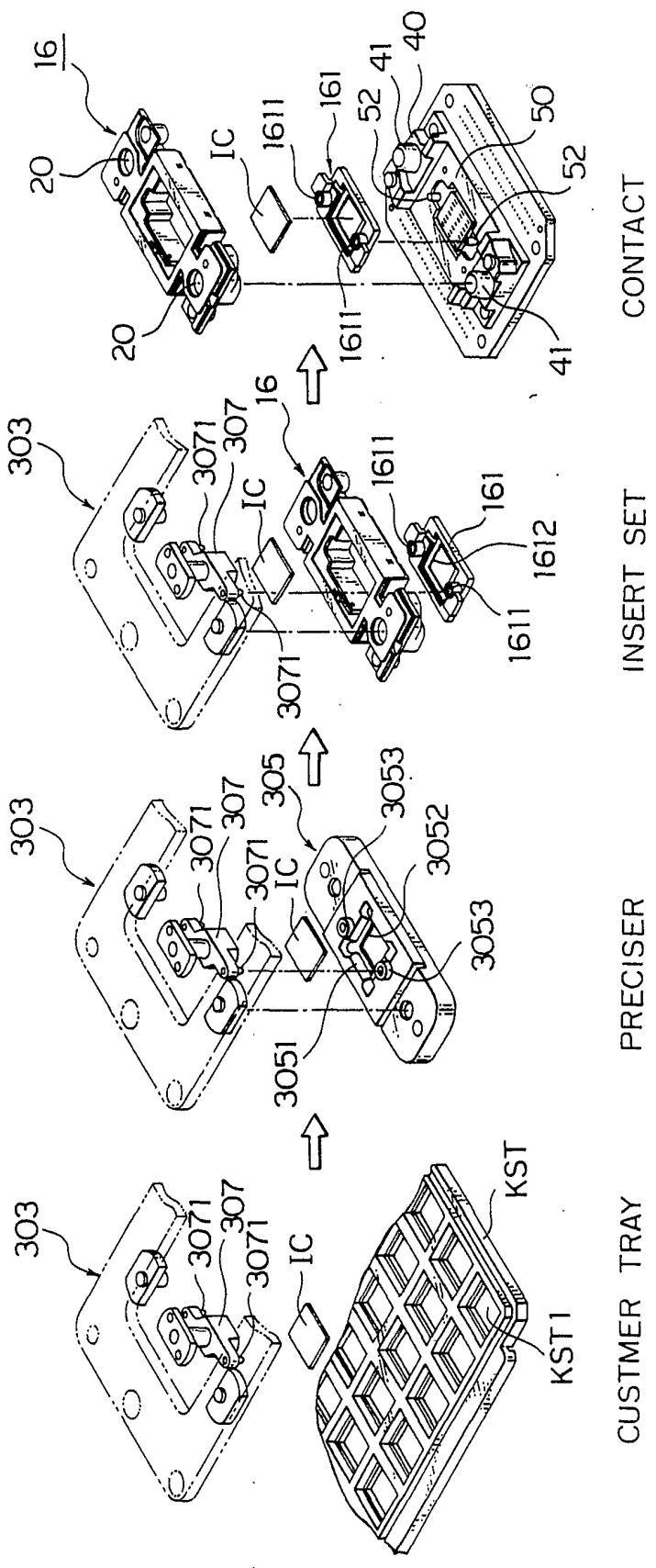


FIG. 20

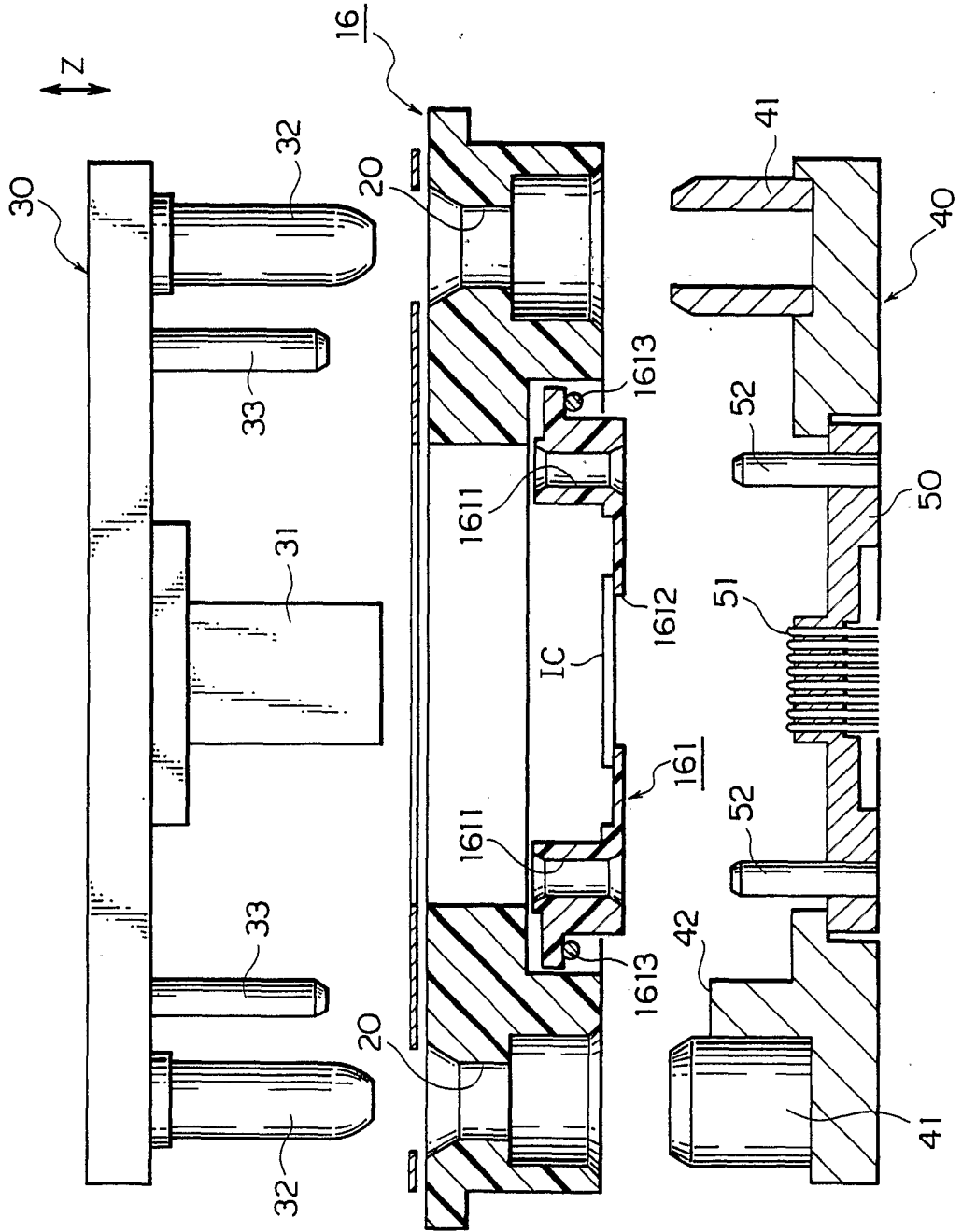


FIG. 21

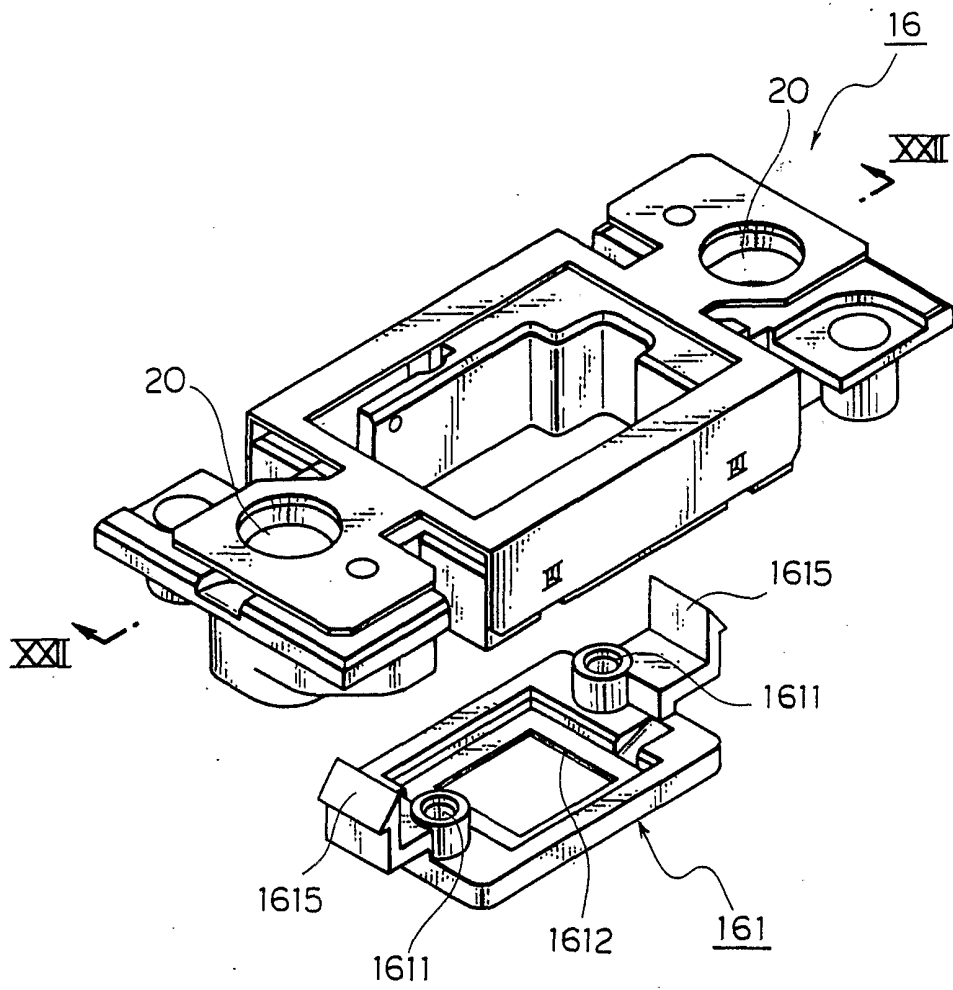


FIG. 22

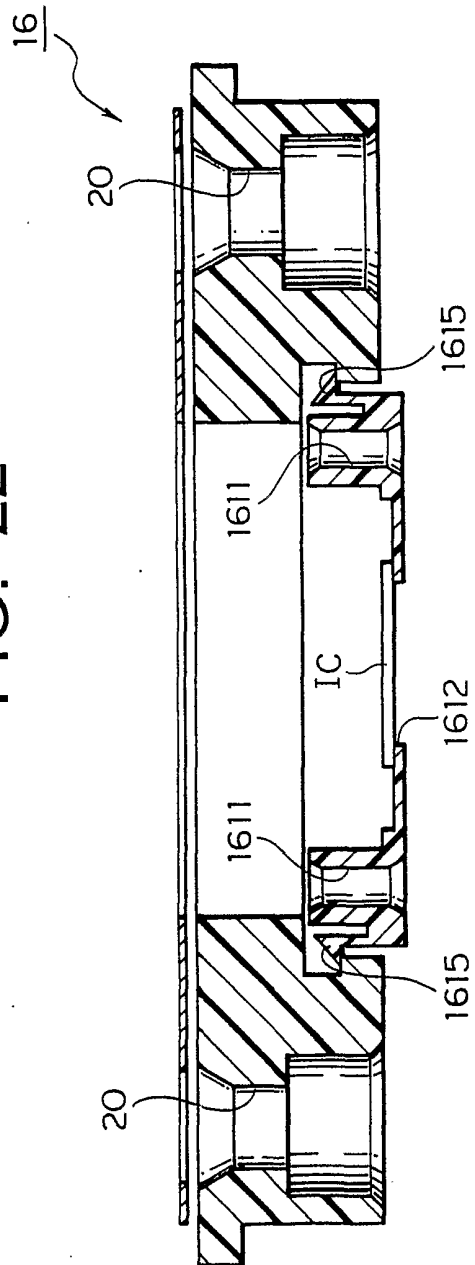


FIG. 23

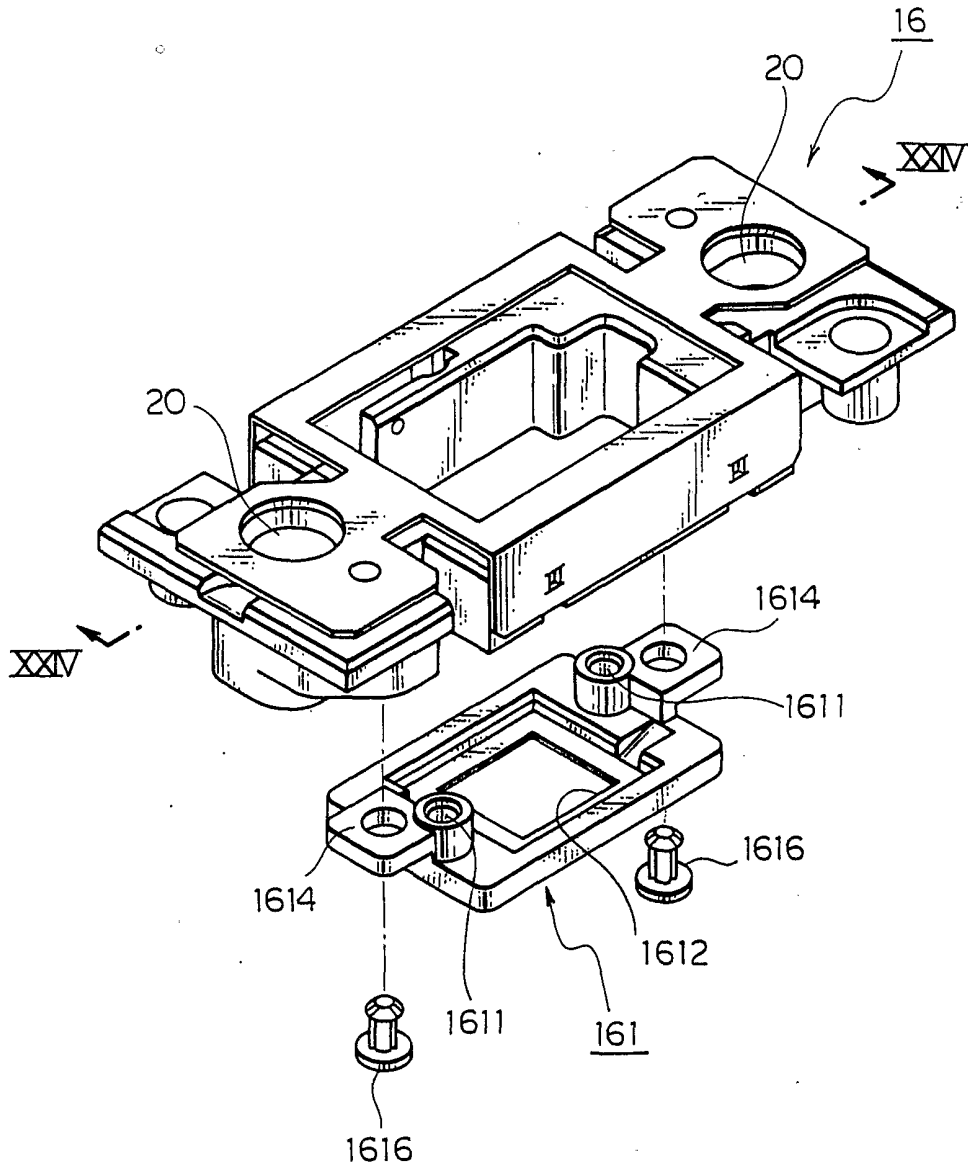


FIG. 24

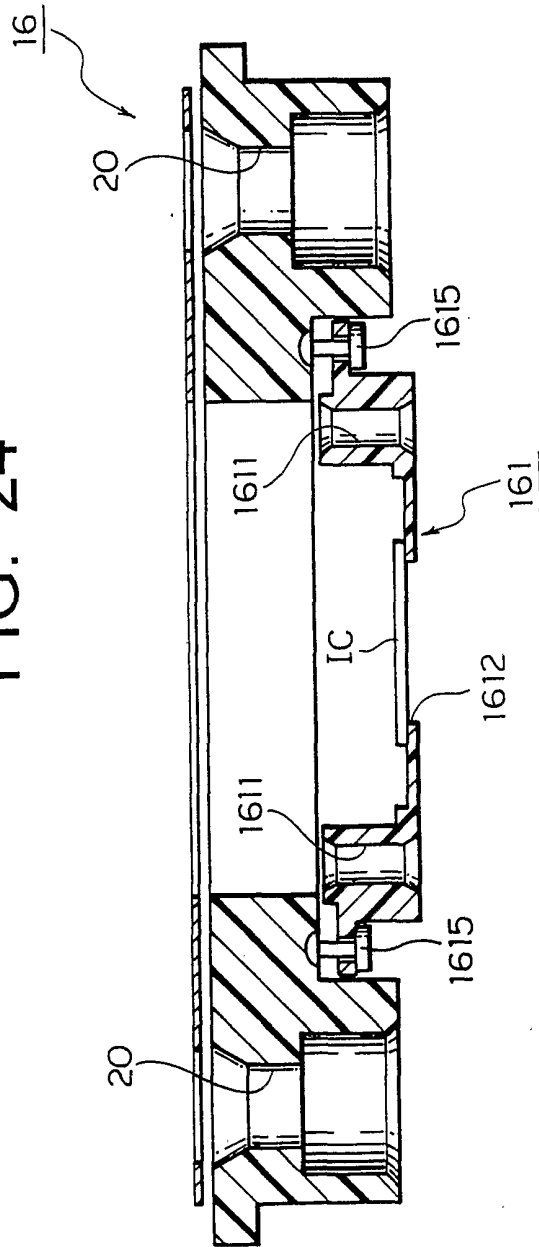


FIG. 25A

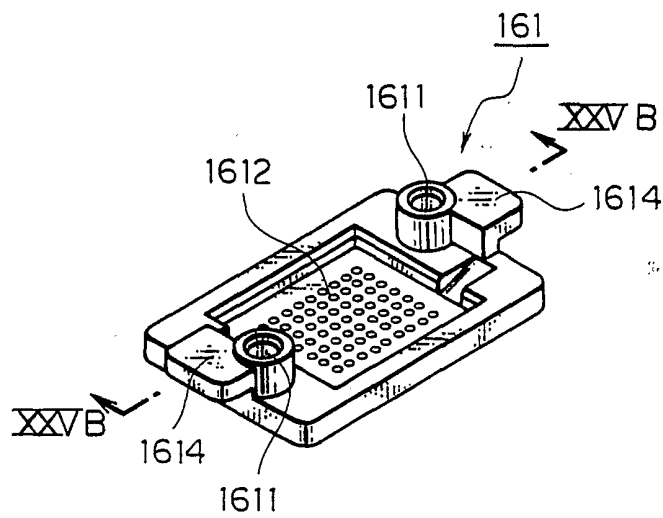


FIG. 25B

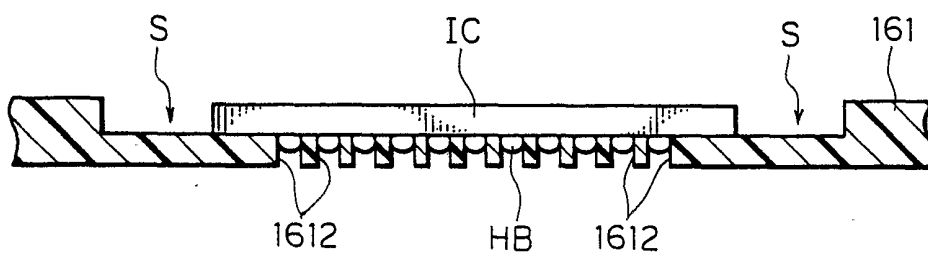


FIG. 26A

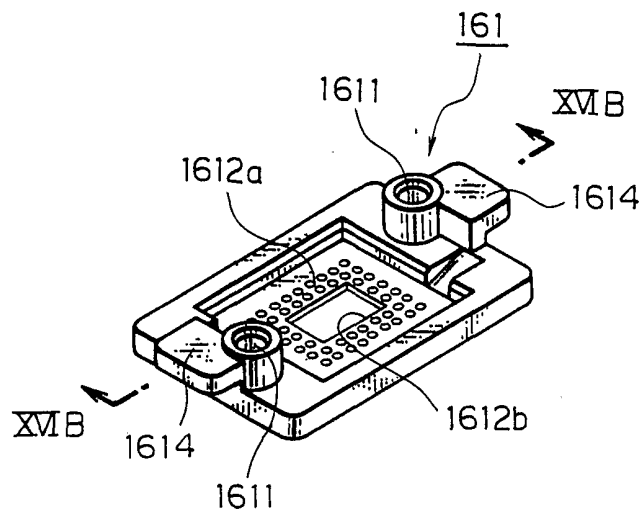


FIG. 26B

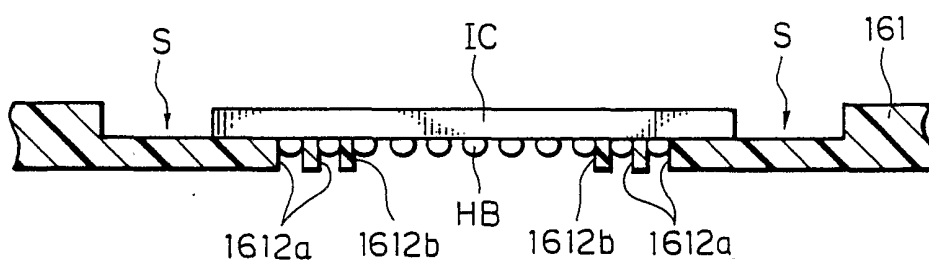


FIG. 27

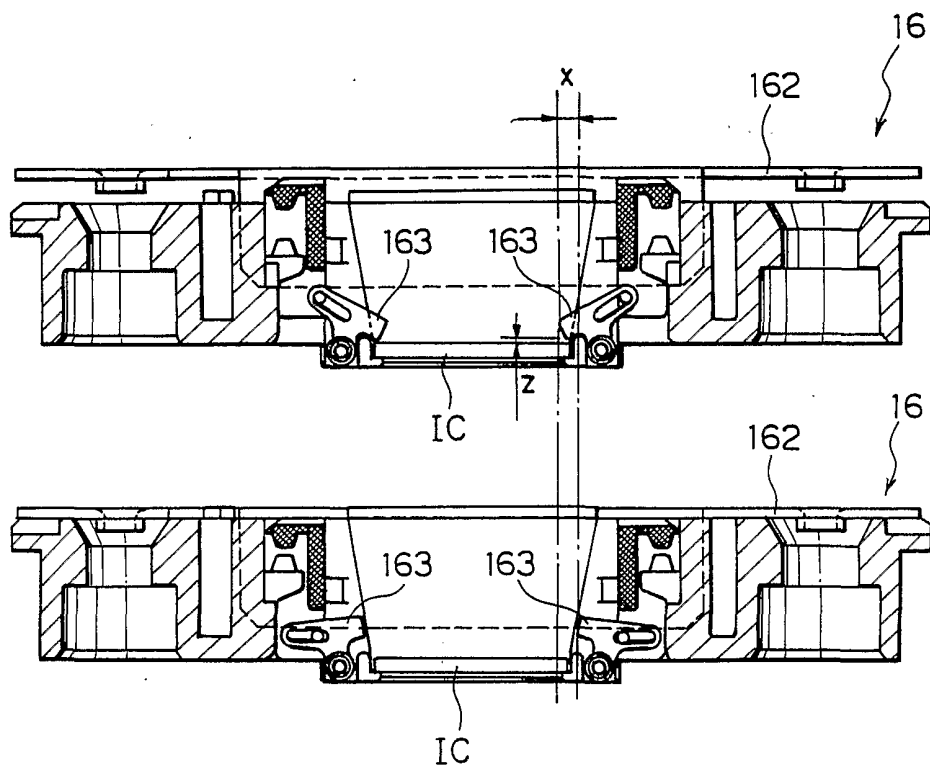


FIG. 28

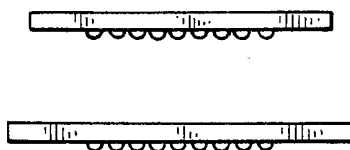


FIG. 29

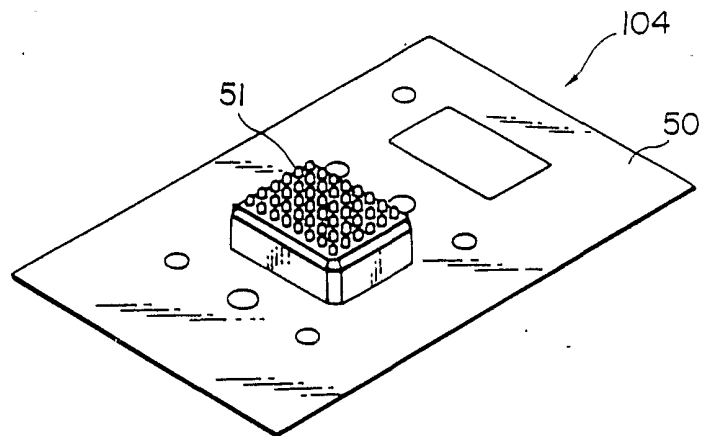
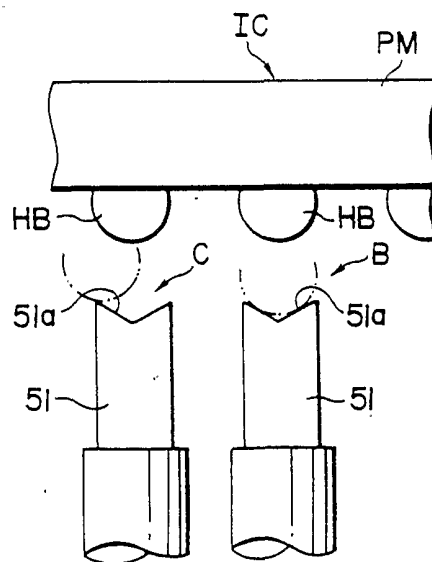


FIG. 30



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/01237

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G01R31/26

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G01R31/26
H01L21/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1940-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 2001-33518, A (Advantest Corporation), 09 February, 2001 (09.02.01),	1-9, 11-18, 20-23
Y	Full text; Figs. 1 to 16 (Family: none)	10, 19
Y	JP, 11-287842, A (Advantest Corporation), 19 October, 1999 (19.10.99), Full text; Figs. 1 to 26 & CN, 1230691, A & DE, 19914775, A	10, 19

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
22 May, 2001 (22.05.01)

Date of mailing of the international search report
05 June, 2001 (05.06.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

