

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5996017号
(P5996017)

(45) 発行日 平成28年9月21日(2016.9.21)

(24) 登録日 平成28年9月2日(2016.9.2)

(51) Int.Cl. F I
GO 1 R 19/00 (2006.01) GO 1 R 19/00 B
HO 1 M 10/48 (2006.01) HO 1 M 10/48 P

請求項の数 4 (全 12 頁)

(21) 出願番号	特願2015-41709 (P2015-41709)	(73) 特許権者	399107063 プライムアースE Vエナジー株式会社 静岡県湖西市岡崎20番地
(22) 出願日	平成27年3月3日(2015.3.3)	(74) 代理人	110001210 特許業務法人Y K I 国際特許事務所
(62) 分割の表示	特願2010-290936 (P2010-290936) の分割	(72) 発明者	小塚 悠介 静岡県湖西市岡崎20番地 プライムアースE Vエナジー株式会社内
原出願日	平成22年12月27日(2010.12.27)	(72) 発明者	加茂 光広 静岡県湖西市岡崎20番地 プライムアースE Vエナジー株式会社内
(65) 公開番号	特開2015-111153 (P2015-111153A)	(72) 発明者	官原 剛 静岡県湖西市岡崎20番地 プライムアースE Vエナジー株式会社内
(43) 公開日	平成27年6月18日(2015.6.18)		
審査請求日	平成27年3月3日(2015.3.3)		

最終頁に続く

(54) 【発明の名称】 電圧検出回路

(57) 【特許請求の範囲】

【請求項1】

二次電池の電圧検出回路であって、
 前記二次電池の両端子に入力側サンプリングスイッチを介して接続され、前記二次電池により充電されるメインキャパシタと、
 前記メインキャパシタに出力側サンプリングスイッチを介して接続される差動増幅回路と、
 を備え、
 前記差動増幅回路の出力端子と反転入力端子はサブキャパシタで接続され、
 前記メインキャパシタは、互いに直列接続された第1及び第2メインキャパシタからなり、
 前記差動増幅回路は第1及び第2差動増幅回路からなり、
 前記第1メインキャパシタと第2メインキャパシタの接続節点は基準電位に設定されるとともに前記第1及び第2差動増幅回路の非反転入力端子に接続され、
 前記第1メインキャパシタの前記接続節点と反対側の端子は前記第1差動増幅回路の反転入力端子に接続され、
 前記第2メインキャパシタの前記接続節点と反対側の端子は前記第2差動増幅回路の反転入力端子に接続され、さらに、
 前記第1差動増幅回路と前記第2差動増幅回路の出力の差分を演算する回路と、
 前記第1差動増幅回路と前記第2差動増幅回路に、直流信号以外の特定の周波数成分を

10

20

有する周波数信号を重畳するための信号源と、
を備え、

前記周波数信号を重畳したときの前記第 1 差動増幅回路と前記第 2 差動増幅回路の出力の差分を用いて前記入力側サンプリングスイッチの閉故障を検出することを特徴とする電圧検出回路。

【請求項 2】

請求項 1 記載の電圧検出回路において、

前記信号源は、前記二次電池と前記入力側サンプリングスイッチとの間に接続されることを特徴とする電圧検出回路。

【請求項 3】

請求項 1 記載の電圧検出回路において、

前記信号源は、前記第 1 及び第 2 メインキャパシタと前記第 1 及び第 2 差動増幅回路との間に接続されることを特徴とする電圧検出回路。

【請求項 4】

請求項 1、2 のいずれかに記載の電圧検出回路において、

前記信号源は、漏電検出回路の信号源であることを特徴とする電圧検出回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電圧検出回路に関する。

【背景技術】

【0002】

電動機により車両駆動力を得ている電気自動車やハイブリッド自動車等の電動車両は、二次電池を搭載し、この二次電池に蓄積された電力により電動機を駆動する。電動車両は、回生制動、すなわち車両制動時に電動機を発電機として機能させ、車両の運動エネルギーを電気エネルギーに変換することにより制動する機能を備える。変換された電気エネルギーは二次電池に戻され、加速を行う時等に再利用される。

【0003】

二次電池は、過放電あるいは過充電を行うと電池性能を劣化させることになるため、二次電池の充電状態 (SOC : State of Charge) を把握して充電あるいは放電を制御する必要がある。例えば、ハイブリッド自動車においては、二次電池が回生電力を受け入れられるように、また要求があれば直ちに電動機に対して電力を供給できるようにするために、その充電状態を満充電状態 (SOC = 100%) と、全く蓄電されていない状態 (SOC = 0%) のおよそ中間付近 (SOC = 50% ~ 60%) に制御される。従って、二次電池の SOC は高精度に検出することが必要であり、このためには二次電池の電圧を正確に検出する必要がある。

【0004】

二次電池の電圧は、フライングキャパシタを用いて検出することができる。すなわち、二次電池の両端に入力側サンプリングスイッチを介してフライングキャパシタを接続し、かつ、フライングキャパシタに出力側サンプリングスイッチを介して差動増幅回路を接続する。そして、まず、入力側サンプリングスイッチをオンして二次電池の電圧をフライングキャパシタにホールドする。次に、入力側サンプリングスイッチをオフし、出力側サンプリングスイッチをオンにしてフライングキャパシタに蓄電された電圧を差動増幅回路の非反転入力端子及び反転入力端子に供給し、差動増幅回路で 2 つの入力端子間の電位差を検出することでフライングキャパシタの電圧、すなわち二次電池の電圧を検出する。具体的には、差動増幅回路からの出力電圧を演算回路あるいは CPU (マイコン) に供給し、マイコンで出力電圧を読み取る。

【先行技術文献】

【特許文献】

【0005】

10

20

30

40

50

【特許文献1】特許第3791767号

【特許文献2】特開2009-63511号公報

【特許文献3】特開2007-205853号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

フライングキャパシタを用いた電圧検出回路では、フライングキャパシタの蓄電電圧を検出するため、フライングキャパシタの容量が大きくなるとその分だけ蓄電に時間を要し、結果として電圧計測時間もかかることになる。従って、電圧計測時間を短縮するためにはフライングキャパシタの容量を小さくする必要があるが、差動増幅回路（オペアンプ）で電圧を検出する際にフライングキャパシタで蓄積した電荷を定量的に消費してしまうため、電圧検出精度を考慮すると単にフライングキャパシタの容量を小さくすることはできない。

10

【0007】

さらに、二次電池が複数の電池ブロックを直列に接続して構成される場合、二次電池とフライングキャパシタとの間に複数の入力側サンプリングスイッチを接続し、これら複数の入力側サンプリングスイッチ（マルチプレクサ）を順次、選択的にオンして電池ブロックを順次フライングキャパシタに接続することが必要となるが、入力側サンプリングスイッチに異常が生じると二次電池の電圧を正確に検出することができない。

20

【0008】

本発明の目的は、キャパシタを用いた電圧検出回路において、電圧検出精度を確保しつつキャパシタの容量を低減し、これにより電圧計測時間の短縮を図ることにある。

【0009】

また、本発明の別の目的は、入力側サンプリングスイッチ（マルチプレクサ）に異常が生じた場合に、異常の発生を簡易かつ迅速に検出することにある。

【課題を解決するための手段】

【0010】

本発明は、二次電池の電圧検出回路であって、前記二次電池の両端子に入力側サンプリングスイッチを介して接続され、前記二次電池により充電されるメインキャパシタと、前記メインキャパシタに出力側サンプリングスイッチを介して接続される差動増幅回路とを備え、前記差動増幅回路の出力端子と反転入力端子はサブキャパシタで接続され、前記メインキャパシタは、互いに直列接続された第1及び第2メインキャパシタからなり、前記差動増幅回路は第1及び第2差動増幅回路からなり、前記第1メインキャパシタと第2メインキャパシタの接続節点は基準電位に設定されるとともに前記第1及び第2差動増幅回路の非反転入力端子に接続され、前記第1メインキャパシタの前記接続節点と反対側の端子は前記第1差動増幅回路の反転入力端子に接続され、前記第2メインキャパシタの前記接続節点と反対側の端子は前記第2差動増幅回路の反転入力端子に接続され、さらに、前記第1差動増幅回路と前記第2差動増幅回路の出力の差分を演算する回路と、前記第1差動増幅回路と前記第2差動増幅回路に、直流信号以外の特定の周波数成分を有する周波数信号を重畳するための信号源とを備え、前記周波数信号を重畳したときの前記第1差動増幅回路と前記第2差動増幅回路の出力の差分を用いて前記入力側サンプリングスイッチの閉故障を検出することを特徴とする。

30

40

【0011】

本発明の1つの実施形態では、前記信号源は、前記二次電池と前記入力側サンプリングスイッチとの間に接続される。

【0012】

本発明の他の実施形態では、前記信号源は、前記第1及び第2メインキャパシタと前記第1及び第2差動増幅回路との間に接続される。

【0013】

本発明のさらに他の実施形態では、前記信号源は、漏電検出回路の信号源である。

50

【発明の効果】

【0014】

本発明によれば、メインキャパシタの電圧を検出する差動増幅回路を積分回路として機能させることでメインキャパシタの容量を低減し、これにより電圧検出時間を短縮することができる。

【0015】

また、本発明によれば、周波数信号を供給することで入力側サンプリングスイッチの異常を簡易な構成で検出することができる。

【図面の簡単な説明】

【0016】

【図1】実施形態の基本回路構成図である。

【図2】第1実施形態の回路構成図である。

【図3】第2実施形態の回路構成図である。

【図4】第3実施形態の回路構成図である。

【図5】第4実施形態の回路構成図である。

【図6】変形例の回路構成図である。

【図7】その他の変形例の回路構成図である。

【図8】その他の変形例の回路構成図である。

【発明を実施するための形態】

【0017】

以下、図面に基づき本発明の実施形態について説明する。

【0018】

1. 基本構成

図1に、本実施形態におけるフライングキャパシタ式電圧検出回路の基本回路構成を示す。二次電池は組電池であり、複数の電池ブロックを直列接続して構成される。図では、電池ブロックB1, B2, B3を例示的に示すが、電池ブロックの数はこれに限定されるものではない。各電池ブロックは、複数の電池モジュールを直列接続して構成され、各電池モジュールはさらに1つまたは複数の単電池(セル)を直列接続して構成される。二次電池は、電気自動車やハイブリッド自動車等の電動車両に搭載される。二次電池は、例えばニッケル水素電池やリチウムイオン電池等である。また、本発明では二次電池は組電池に限定されず、単電池であってもよい。

【0019】

電池ブロックB1, B2, B3には、バスを介してそれぞれ入力側サンプリングスイッチSW1, SW2, SW3, SW4が接続される。すなわち、電池ブロックB1の負極端子にはバスを介して入力側サンプリングスイッチSW1が接続され、電池ブロックB1の正極端子及び電池ブロックB2の負極端子にはバスを介して入力側サンプリングスイッチSW2が接続される。また、電池ブロックB2の正極端子及び電池ブロックB3の負極端子にはバスを介して入力側サンプリングスイッチSW3が接続される。また、電池ブロックB3の正極端子にはバスを介して入力側サンプリングスイッチSW4が接続される。

【0020】

入力側サンプリングスイッチSW1及びSW3は、ともにメインキャパシタとしてのフライングキャパシタC1の一方の端子に接続され、入力側サンプリングスイッチSW2及びSW4は、ともに抵抗Rを介してフライングキャパシタC1の他方の端子に接続される。入力側サンプリングスイッチSW1~SW4は、マルチプレクサで構成される。

【0021】

また、フライングキャパシタC1の一方の端子は出力側サンプリングスイッチSWaを介して差動増幅回路(オペアンプ)10の非反転入力端子(+)に接続され、フライングキャパシタC1の他方の端子は出力側サンプリングスイッチSWb及び抵抗Rを介して差動増幅回路10の反転入力端子(-)に接続される。差動増幅回路10の非反転入力端子には基準電源Vccが接続される。また、差動増幅回路10の反転入力端子にはサブキャ

10

20

30

40

50

パシタとしてのフィードバックキャパシタC2が接続される。差動増幅回路10の反転入力端子にフィードバックキャパシタを接続した構成は積分回路として公知である。差動増幅回路10の出力はアナログデジタルコンバータA/Dを備える演算回路(あるいはCPU)12に供給される。

【0022】

このような構成において、電池ブロックB1~B3の電圧が順次検出される。すなわち、まず、電池ブロックB1の電圧を検出する際には、SW1, SW2をオンし、他のスイッチをオフする。これにより、電池ブロックB1の電圧によりフライングキャパシタC1が充電され、電池ブロックB1の電圧がホールドされる。フライングキャパシタC1を充電した後、SW1, SW2をオフし、出力側サンプリングスイッチSWa, SWbをオンにすることでフライングキャパシタC1と差動増幅回路10が接続され、高圧の組電池と差動増幅回路10とが電氣的に遮断された状態で電池ブロックB1の電圧が検出される。すなわち、差動増幅回路10の非反転入力端子には既知の基準電源電圧、差動増幅回路10の反転入力端子にはフライングキャパシタC1の電圧を積分した電圧が入力され、これらの差分値が演算回路12に供給され、電池ブロックB1の電圧が検出される。

10

【0023】

また、電池ブロックB2の電圧を検出する際には、SW2, SW3をオンしてフライングキャパシタC1を充電し、その後、SW2, SW3をオフしSWa, SWbをオンにして同様に差動増幅回路10で電池ブロックB2の電圧を検出する。電池ブロックB1の電圧を検出する際には積分回路でフライングキャパシタC1の電圧を積分するため、この課程においてフライングキャパシタC1は放電することとなり、次の電池ブロックB2の電圧を検出するに先立って、フライングキャパシタC1を別途、放電する必要がない。この点が積分回路を用いる利点の一つである。電池ブロックB3の電圧を検出する際には、SW3, SW4をオンしてフライングキャパシタC1を充電し、その後、SW3, SW4をオフしSWa, SWbをオンにして同様に差動増幅回路10で電池ブロックB3の電圧を検出する。

20

【0024】

このように、本実施形態のフライングキャパシタ式電圧検出回路は、フライングキャパシタC1の蓄電電圧を検出する差動増幅回路10を積分回路の一部として機能させる構成を有しており、このためフライングキャパシタC1で蓄積した電荷の消費量を減らすことができる。従って、従来においては差動増幅回路10での電荷消費のためにフライングキャパシタC1の容量を小さくすることが検出精度の観点から困難であったところ、本実施形態では検出精度を維持しつつフライングキャパシタC1の容量を小さくすることが可能となり、結果として電圧検出時間が従来よりも短縮される。また、積分回路でフライングキャパシタC1の蓄電電圧を検出するため、次にフライングキャパシタC1を充電するために前もってフライングキャパシタC1を放電する処理が不要となる。

30

【0025】

本実施形態の特徴は、フライングキャパシタC1の電圧を検出するための差動増幅回路を積分回路の一部として機能させる点にあり、フライングキャパシタC1の数は任意であって互いに直列接続された複数のフライングキャパシタを備えていてもよい。また、複数のフライングキャパシタを備える場合、それぞれのフライングキャパシタに対応してそれぞれの電圧を検出する複数の差動増幅回路を備えていてもよく、この場合には複数の差動増幅回路をそれぞれ積分回路の一部として機能させる。複数の差動増幅回路を備える利点としては、電圧検出回路が搭載されるシステム固有のコモンノイズが電圧検出回路に混入しても、複数の差動増幅回路のそれぞれの出力に同じようにコモンノイズが混入するため、これらの差分を演算することでコモンノイズを除去できる点にあり、電圧検出精度が向上する。

40

【0026】

次に、本実施形態の構成について、より詳細に説明する。

【0027】

50

2. 第1実施形態

図2に、第1実施形態のフライングキャパシタ式電圧検出回路の回路構成図を示す。組電池は、複数の電池ブロックB1, B2, …, B14を直列接続して構成される。電池ブロックB1の負極端子にはバスVB1を介して抵抗R1及び入力側サンプリグスイッチSW1が接続され、電池ブロックB1の正極端子にはバスVB2を介して抵抗R2及び入力側サンプリグスイッチSW2が接続される。電池ブロックB2の負極端子にはバスVB2を介して抵抗R2及び入力側サンプリグスイッチSW2が接続され、電池ブロックB2の正極端子にはバスVB3を介して抵抗R3及び入力側サンプリグスイッチSW3が接続される。以下同様であり、電池ブロックB14の負極端子にはバスVB14を介して抵抗R14及び入力側サンプリグスイッチSW14が接続され、電池ブロックB14の正極端子にはバスVB15を介して抵抗R15及び入力側サンプリグスイッチSW15が接続される。抵抗R1～R15は、通電電流を制限する電流制限抵抗として機能する。

10

【0028】

入力側サンプリグスイッチSW1～SW15のうち、偶数番目のスイッチSW2, SW4, SW6, …, SW14はともに共通にフライングキャパシタC1の一方の端子に接続される。また、奇数番目のスイッチSW1, SW3, SW5, …, SW15はともに共通にフライングキャパシタC1の他方の端子に接続される。

【0029】

また、フライングキャパシタC1の一方の端子は出力側サンプリグスイッチSWaを介して差動増幅回路10の非反転入力端子に接続され、フライングキャパシタC1の他方の端子は抵抗R19を介して差動増幅回路10の反転入力端子に接続される。差動増幅回路10の非反転入力端子には基準電源Vccが接続され、差動増幅回路10の反転入力端子にはフィードバックキャパシタC2が接続されて積分回路を構成する。また、フィードバックキャパシタC2と並列に抵抗R21及びスイッチSWcが接続され、スイッチSWcをオン/オフすることで積分回路を選択的に動作可能な構成である。差動増幅回路10の出力はA/Dを含む演算回路12に接続される。

20

【0030】

このような構成において、電池ブロックB1の電圧を検出する際には、SW1, SW2をオンし、他の入力側サンプリグスイッチをオフにして電池ブロックB1の電圧でフライングキャパシタC1を充電し、電池ブロックB1の電圧をホールドする。次に、SW1, SW2をオフし、SWa, SWbをオンし、SWcをオフにしてフライングキャパシタC1の電圧を差動増幅回路10で検出し、演算回路12に出力する。以下、同様にして順次、電池ブロックB1～B14の電圧を検出する。

30

【0031】

積分回路を用いて電圧を検出するため、定量的な消費電流が小さくなり、フライングキャパシタC1の容量を小さくすることができる。本願出願人は、本実施形態のフライングキャパシタC1の容量を、従来におけるフライングキャパシタC1の容量の約1/20にでき、1電池ブロック当たりの電圧検出時間も従来の約1/4まで短縮できることを確認している。

40

【0032】

3. 第2実施形態

図3に、本実施形態の回路構成図を示す。図2と異なる点は、メインキャパシタであるフライングキャパシタとしてフライングキャパシタC11, C12が設けられ、差動増幅回路として差動増幅回路10a, 10b, 10cが設けられる点である。

【0033】

入力側サンプリグスイッチSW1～SW15のうち、奇数番目のスイッチSW1, SW3, …, SW15はともに共通してフライングキャパシタC11の一方の端子に接続される。フライングキャパシタC11の他方の端子はフライングキャパシタC12の一方の端子に接続される。また、偶数番目のスイッチSW2, SW4, …, SW14はともに

50

共通してフライングキャパシタ C 1 2 の他方の端子に接続される。

【 0 0 3 4 】

フライングキャパシタ C 1 1、C 1 2 は互いに直列接続され、フライングキャパシタ C 1 1、C 1 2 の接続節点は出力側サンプリングスイッチ S W a を介して差動増幅回路 1 0 a の非反転入力端子及び差動増幅回路 1 0 b の非反転入力端子に接続される。フライングキャパシタ C 1 1 の接続節点とは反対側の端子は差動増幅回路 1 0 a の反転入力端子に接続される。また、フライングキャパシタ C 1 2 の接続節点とは反対側の端子は差動増幅回路 1 0 b の反転入力端子に接続される。

【 0 0 3 5 】

差動増幅回路 1 0 a の非反転入力端子及び差動増幅回路 1 0 b の非反転入力端子はともに基準電源 V c c に接続され、さらに抵抗 R 2 1 を介して差動増幅回路 1 0 c の非反転入力端子に接続される。また、差動増幅回路 1 0 a の反転入力端子にはサブキャパシタであるフィードバックキャパシタ C 2 1 が接続されて積分回路を構成し、差動増幅回路 1 0 b の反転入力端子にもフィードバックキャパシタ C 2 2 が接続されて積分回路を構成する。フィードバックキャパシタ C 2 1 及びフィードバックキャパシタ C 2 2 とは並列にそれぞれ抵抗 1 8 とスイッチ S W d、抵抗 R 1 9 とスイッチ S W e が接続され、それぞれの積分回路は選択的に動作可能に構成される。差動増幅回路 1 0 a の出力は抵抗 R 2 0 を介して差動増幅回路 1 0 c の反転入力端子に接続され、差動増幅回路 1 0 b の出力は抵抗 R 2 2 を介して差動増幅回路 1 0 c の非反転入力端子に接続される。差動増幅回路 1 0 c の出力は A / D を含む演算回路 1 2 に接続される。

【 0 0 3 6 】

このような構成において、電池ブロック B 1 の電圧を検出する際には、S W 1、S W 2 をオンし、他の入力側サンプリングスイッチをオフして電池ブロック B 1 の電圧によりフライングキャパシタ C 1 1、C 1 2 を充電する。

【 0 0 3 7 】

次に、S W 1、S W 2 をオフし、出力側サンプリングスイッチ S W a、S W b、S W c をオンする。すると、フライングキャパシタ C 1 1 の蓄電電圧は差動増幅回路 1 0 a で検出され、差動増幅回路 1 0 c の反転入力端子に供給される。また、フライングキャパシタ C 1 2 の蓄電電圧は差動増幅回路 1 0 b で検出され、差動増幅回路 1 0 c の非反転入力回路に供給される。フライングキャパシタ C 1 1、C 1 2 の容量を同一とすると、差動増幅回路 1 0 a からの出力電圧と差動増幅回路 1 0 b からの出力電圧はほぼ同一であり（符号は反転している）、検出システムにコモンモードノイズが存在する場合には、差動増幅回路 1 0 a の出力と差動増幅回路 1 0 b の出力にはともにコモンモードノイズが混入することとなるが、差動増幅回路 1 0 c で両信号の差分を演算するためコモンモードノイズは除去される。以上のようにして、フライングキャパシタ C 1 1 の蓄電電圧とフライングキャパシタ C 1 2 の蓄電電圧の和、すなわち電池ブロック B 1 の電圧が検出され、演算回路 1 2 に供給される。他の電池ブロックについても同様である。

【 0 0 3 8 】

4 . 第 3 実施形態

上記の第 2 実施形態では、差動増幅回路 1 0 c で 2 つの信号の差分を演算しているが、この部分も演算回路 1 2 でソフトウェア的に処理することもできる。図 4 に、この場合の回路構成を示す。図 3 と異なる点は、差動増幅回路 1 0 c が存在せず、演算回路 1 2 で 2 つの信号の差分演算を実行している点である。この実施形態によれば、コモンモードノイズを除去して検出精度を向上させつつ部品点数を削減することができる。

【 0 0 3 9 】

5 . 第 4 実施形態

上記の各実施形態では、入力側サンプリングスイッチ S W 1、S W 2、・・・のオン/オフを順次切り替えて電池ブロック B 1、B 2、・・・の電圧を順次検出しているため、これらの入力側サンプリングスイッチ S W 1、S W 2、・・・に異常が生じ、例えば閉故障、すなわちオン状態のまま継続してしまう故障が発生すると、その入力側サンプリングスイ

10

20

30

40

50

ちに直列に接続されている電流制限抵抗や入力側サンプリグスイッチが短絡回路を構成してしまい、電流制限抵抗及び入力側サンプリグスイッチが発熱あるいは破壊され、正常に電池ブロックの電圧を検出することができず、結果として電池ブロックの状態ひいては組電池の状態を誤判定してしまう可能性がある。

【 0 0 4 0 】

そこで、本実施形態では、入力側サンプリグスイッチ $SW1$, $SW2$, \dots の閉故障を検出するための構成について説明する。

【 0 0 4 1 】

図5に、本実施形態の回路構成図を示す。基本構成は図4の構成であり、これが簡略化して示されている。

【 0 0 4 2 】

すなわち、電池ブロック $B1$, $B2$, $B3$ が互いに直列に接続され、電池ブロック $B1$ の負極端子にはバスを介して入力側サンプリグスイッチ $SW1$ が接続され、電池ブロック $B1$ の正極端子及び電池ブロック $B2$ の負極端子にはバスを介して入力側サンプリグスイッチ $SW2$ が接続される。電池ブロック $B2$ の正極端子及び電池ブロック $B3$ の負極端子にはバスを介して入力側サンプリグスイッチ $SW3$ が接続され、電池ブロック $B3$ の正極端子にはバスを介して入力側サンプリグスイッチ $SW4$ が接続される。 $SW2$ 及び $SW4$ はともに共通にフライングキャパシタ $C11$ の一方の端子に接続され、フライングキャパシタ $C11$ の他方の端子はフライングキャパシタ $C12$ の一方の端子に接続される。フライングキャパシタ $C11$, $C12$ は互いに直列に接続される。 $SW1$ 及び $SW3$ はともに共通にフライングキャパシタ $C12$ の他方の端子に接続される。

【 0 0 4 3 】

フライングキャパシタ $C11$, $C12$ の接続節点には出力側サンプリグスイッチ SWa を介して基準電源 Vcc が接続され、さらに差動増幅回路 $10a$, $10b$ の非反転入力端子に接続される。フライングキャパシタ $C11$ の一方の端子は出力側サンプリグスイッチ SWb 及び抵抗 $R1$ を介して差動増幅回路 $10a$ の反転入力端子に接続される。また、フライングキャパシタ $C12$ の他方の端子は出力側サンプリグスイッチ SWc 及び抵抗 $R2$ を介して差動増幅回路 $10b$ の反転入力端子に接続される。差動増幅回路 $10a$ の反転入力端子にはフィードバックキャパシタ $C21$ が接続されて積分回路を構成し、差動増幅回路 $10b$ の反転入力端子にもフィードバックキャパシタ $C22$ が接続されて積分回路を構成する。差動増幅回路 $10a$, $10b$ の出力は演算回路 12 に接続される。演算回路 12 は、差動増幅回路 $10a$, $10b$ の出力をそれぞれデジタル信号に変換する A/D を備え、両信号の差分を演算することでコモンモードノイズを除去する。

【 0 0 4 4 】

一方、このようなフライングキャパシタ式電圧検出回路とは別に、システムには漏電検出回路 14 が設けられ、システム内の漏電を検出する。漏電検出回路は、周波数信号を送信する送信器 $14a$ と、周波数信号を受信する受信器 $14b$ を備える。漏電がない場合には、受信器で一定強度の周波数信号を受信するが、システム内に何らかの漏電が生じているとその受信強度が変化し、この強度変化を検出することでシステム内の漏電の有無を検出する。

【 0 0 4 5 】

本実施形態では、この漏電検出回路 14 を援用し、漏電検出回路 14 をフライングキャパシタ式電圧検出回路に接続する。すなわち、漏電検出回路 14 の送信器 $14a$ を抵抗 $R3$ 及びキャパシタ $C5$ を介して電池ブロック $B1$ の負極端子と入力側サンプリグスイッチ $SW1$ との間に接続し、送信器 $14a$ からの周波数信号を電圧検出回路に供給する。

【 0 0 4 6 】

入力側サンプリグスイッチ $SW1 \sim SW4$ に閉故障がない正常状態では、既述したように差動増幅回路 $10a$ の出力と差動増幅回路 $10b$ の出力はほぼ同一（符号は反転している）である。ところが、入力側サンプリグスイッチ $SW1 \sim SW4$ のいずれかが閉故障すると、電圧検出回路のインピーダンスが変化し、送信器 $14a$ からの周波数信号によ

10

20

30

40

50

り差動増幅回路10a、10bの出力に相違が生じる。具体的には、入力側サンプリングスイッチSW1～SW4の全てが正常に動作している場合、SW1とSW2のみをオンして電池ブロックB1の電圧を検出する際にはフライングキャパシタC11、C12の容量が同一であるとして差動増幅回路10a、10bは互いに回路的に対称でありインピーダンスも等しいが、例えばSW3が閉故障しているとSW3が接続している回路のインピーダンスが変化し、差動増幅回路10a、10bの対称性がくずれて出力電圧が異なる。演算回路12は、差動増幅回路10a、10bの出力の相違を検出することで、入力側サンプリングスイッチSW1～SW4の閉故障を検出する。

【0047】

送信器14aは、周波数成分を有する信号であれば任意の信号を送信することができ、例えば矩形波、正弦波、三角波、パルス波のいずれも用いることができる。

10

【0048】

なお、特開2009-42080号公報には、フライングキャパシタ回路にコモンモードノイズを印加するシグナル発生器が開示されており、差動増幅回路が故障した場合にそのフィルタ特性が悪化することに着目して、差動増幅回路の出力電圧が十分に減衰されないことを検出して差動増幅回路の故障を検出することが開示されているが、本実施形態のように入力側サンプリングスイッチSW1、SW2、・・・の閉故障については何らの開示もなく、かつ、本実施形態のように2つの差動増幅回路10a、10bの出力電圧の相違に着目して故障を検出するものでもないことを付言しておく。

【0049】

20

6. その他の変形例

図5に示す構成ではシステムに設けられている漏電検出回路14を援用して電圧検出回路の入力側サンプリングスイッチSW1、SW2、・・・の閉故障を検出しているが、漏電検出回路14の代わりに、別の信号源を電圧検出回路に接続してもよい。

【0050】

図6に、図5の変形例を示す。漏電検出回路14に代えて送信器16を設け、キャパシタC5を介して電池ブロックB1と入力側サンプリングスイッチSW1の間に接続する構成である。送信器16は、送信器14aと同様に周波数信号を供給する。周波数信号は矩形波、正弦波、三角波、パルス波のいずれでもよい。

【0051】

30

図7に、図5の他の変形例を示す。漏電検出回路14に代えて送信器18を設け、キャパシタC5を介して出力側サンプリングスイッチSWbと抵抗R1との間に接続するとともに、キャパシタC6を介して出力側サンプリングスイッチSWcと抵抗R2との間に接続する構成である。送信器18は、送信器14aと同様に周波数信号を供給する。

【0052】

図8に、図5のさらに他の変形例を示す。漏電検出回路14に代えて送信器20を設け、キャパシタC5を介してフライングキャパシタC11、C12の接続節点と出力側サンプリングスイッチSWaの間に接続する構成である。送信器20は、送信器14aと同様に周波数信号を供給する。

【0053】

40

以上、本発明の実施形態について説明したが、本発明はこれらに限定されるものではなく、さらに他の変形例も可能である。

【0054】

例えば、図6～図8においては送信器16、18、20から周波数信号を供給しているが、供給すべき信号は必ずしも周期的である必要はなく、直流信号以外の周波数成分を有する信号であればよく、コモンモードノイズを供給する構成であってもよい。

【0055】

また、図5の構成において、漏電検出回路14を図7のように出力側サンプリングスイッチSWb、SWcと差動増幅回路10a、10bの間に接続してもよい。また、図6～図8の構成において、送信器16、18、20を設けるのではなく、差動増幅回路10a

50

、10bの非反転入力端子に接続される基準電源Vccに周波数成分を重畳する構成としてもよい。

【0056】

また、送信器の接続場所は、上記の実施形態に限られず、入力側サンプリングスイッチSW1～SW4の全てが正常に動作している場合に、差動増幅回路10a、10bに周波数成分を重畳できる場所であればよい。

【0057】

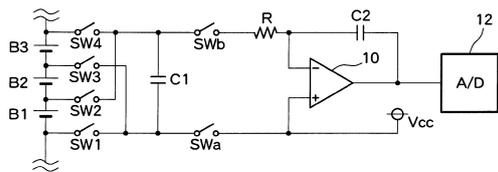
また、上記の実施形態では、差動増幅回路10a、10bに同等の周波数成分を重畳しているが、異なる値を重畳するような構成としてもよい。その場合、重畳される周波数の影響を考慮して電圧計測・閉故障検出を行えばよい。

【符号の説明】

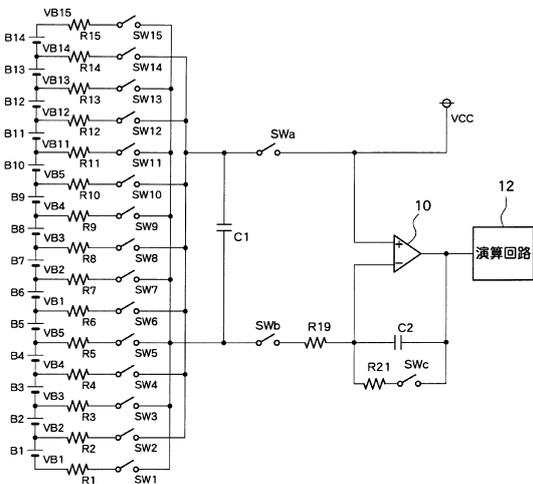
【0058】

10, 10a, 10b, 10c 差増増幅回路、12 演算回路、14 漏電検出回路、16, 18, 20 送信器。C1, C2, C11, C12 フライングキャパシタ(メインキャパシタ)、C2, C21, C22 フィードバックキャパシタ(サブキャパシタ)。

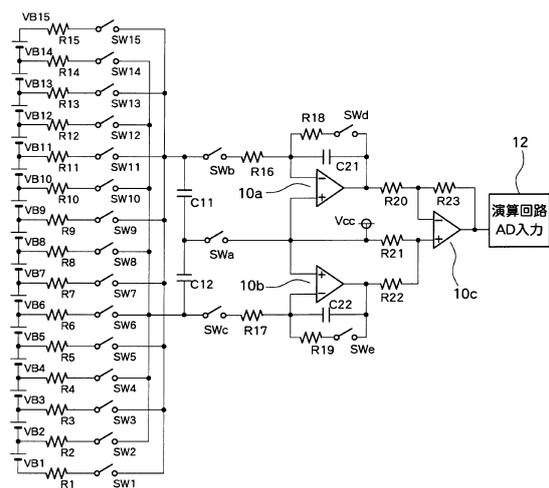
【図1】



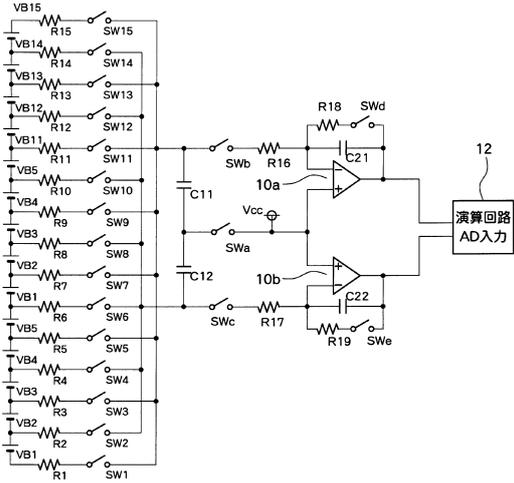
【図2】



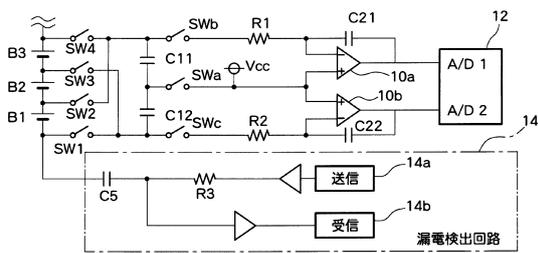
【図3】



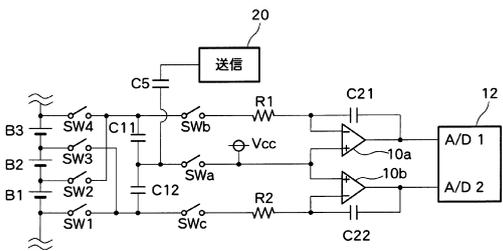
【図4】



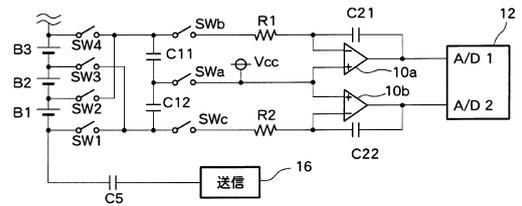
【図5】



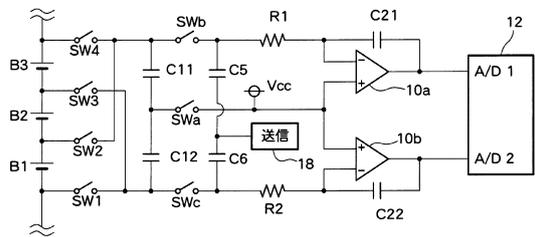
【図8】



【図6】



【図7】



フロントページの続き

審査官 續山 浩二

- (56)参考文献 特開2002-281681(JP,A)
特開2001-289887(JP,A)
特開2005-315853(JP,A)
特開2009-192302(JP,A)
特開2009-042080(JP,A)
特開2002-315212(JP,A)
特開昭60-071964(JP,A)
特開2010-243157(JP,A)
特開平05-022077(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R	19/00
H01M	10/48
G01R	31/36
H02J	7/00