



(12) 发明专利申请

(10) 申请公布号 CN 104393000 A

(43) 申请公布日 2015. 03. 04

(21) 申请号 201410559714. 6

(22) 申请日 2014. 10. 20

(71) 申请人 上海天马微电子有限公司
地址 201201 上海市浦东新区汇庆路 889 号
申请人 天马微电子股份有限公司

(72) 发明人 楼均辉 霍思涛 吴勇

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 刘松

(51) Int. Cl.

H01L 27/12(2006. 01)

H01L 21/77(2006. 01)

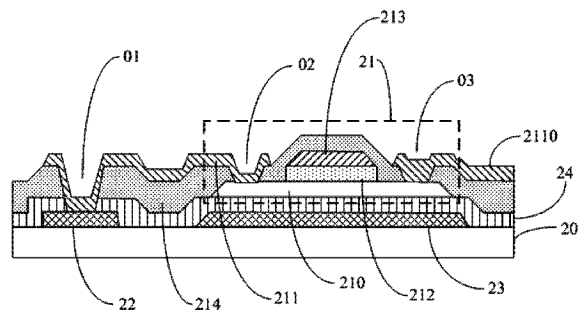
权利要求书2页 说明书5页 附图5页

(54) 发明名称

一种阵列基板及其制作方法、显示装置

(57) 摘要

本发明公开了一种阵列基板及其制作方法、显示装置,用以减少工艺步骤,从而降低生产成本,提高生产效率。所述阵列基板包括衬底基板,设置在所述衬底基板上的薄膜晶体管、与每个薄膜晶体管的源极/漏极连接的数据线,以及位于衬底基板上的遮光层,其中,所述数据线与所述遮光层位于同一层,在所述数据线上方设置有第一过孔以暴露部分所述数据线,所述薄膜晶体管包括半导体有源层和第一透明电极,在所述半导体有源层上方设置有第二过孔以暴露部分所述半导体有源层,所述第一透明电极通过所述第一过孔和所述第二过孔将所述数据线与所述半导体有源层电连接。



1. 一种阵列基板,包括衬底基板,设置在所述衬底基板上的薄膜晶体管、与每个薄膜晶体管的源极/漏极连接的数据线,以及位于衬底基板上的遮光层,其中,所述数据线与所述遮光层位于同一层,在所述数据线上方设置有第一过孔以暴露部分所述数据线,所述薄膜晶体管包括半导体有源层和第一透明电极,在所述半导体有源层上方设置有第二过孔以暴露部分所述半导体有源层,所述第一透明电极通过所述第一过孔和所述第二过孔将所述数据线与所述半导体有源层电连接。

2. 根据权利要求1所述的阵列基板,其特征在于,所述遮光层和所述数据线的材料为金属钼 Mo。

3. 根据权利要求1所述的阵列基板,其特征在于,所述半导体有源层为氧化物半导体层有源层。

4. 根据权利要求1所述的阵列基板,其特征在于,所述源极/漏极与所述第一透明电极位于同一层且电连接。

5. 根据权利要求1所述的阵列基板,其特征在于,在所述遮光层与半导体有源层之间设置有缓冲层,在所述半导体有源层上依次设置有栅极绝缘层、栅电极、第一绝缘层和第一透明电极,所述第一过孔贯穿所述缓冲层和所述第一绝缘层,所述第二过孔贯穿所述第一绝缘层。

6. 根据权利要求5所述的阵列基板,其特征在于,所述半导体有源层上方还设置有第三过孔以暴露部分所述半导体有源层,所述第一透明电极包括像素电极,所述像素电极通过所述第三过孔与所述半导体有源层电连接。

7. 根据权利要求6所述的阵列基板,其特征在于,所述阵列基板还包括位于所述第一透明电极上方的钝化层以及位于该钝化层上的公共电极。

8. 一种显示装置,其特征在于,所述装置包括权利要求1-7任一项所述的阵列基板。

9. 一种阵列基板的制作方法,包括在衬底基板上形成薄膜晶体管和数据线,所述薄膜晶体管包括半导体有源层和第一透明电极层,其特征在于:

采用第一次构图工艺在衬底基板上形成遮光层和所述数据线;在所述数据线上方形形成第一过孔以暴露部分数据线,在半导体有源层上方形成第二过孔以暴露部分所述半导体有源层;

将暴露的所述数据线与暴露的所述半导体有源层通过第一透明电极电连接。

10. 根据权利要求9所述的方法,其特征在于,所述采用第一次构图工艺在衬底基板上形成遮光层和所述数据线,包括:

在衬底基板上沉积金属层;

在所述金属层上涂覆光刻胶,并对所述光刻胶进行曝光及显影,刻蚀没有被所述光刻胶覆盖的所述金属层;

去除剩余所述光刻胶,形成所述遮光层和所述数据线。

11. 根据权利要求9所述的方法,其特征在于,所述在衬底基板上形成薄膜晶体管,具体包括:

在形成有所述遮光层和所述数据线的衬底基板上依次形成缓冲层、半导体有源层、栅极绝缘层、栅电极和第一绝缘层;

刻蚀所述第一绝缘层和所述缓冲层,形成第一过孔和第二过孔;

在所述第一绝缘层上沉积第一透明电极,所述第一透明电极通过所述第一过孔和所述第二过孔将所述数据线与所述半导体有源层电连接。

12. 根据权利要求 11 所述的方法,其特征在于,所述方法还包括:

刻蚀所述第一绝缘层和所述缓冲层形成第一过孔和第二过孔的同时,在所述半导体有源层的上方形成第三过孔,所述第一透明电极包括像素电极,所述像素电极通过所述第三过孔与所述半导体有源层电连接。

一种阵列基板及其制作方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及其制作方法、显示装置。

背景技术

[0002] 目前,薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display, TFT-LCD)具有体积小、功耗低、无辐射等优点,在当前的平板显示器市场占据了主导地位,控制各像素开关的薄膜晶体管(Thin Film Transistor, TFT)按其结构可以分为:顶栅型 TFT 和底栅型 TFT。和底栅型 TFT 相比,顶栅型 TFT 结构能够大幅度减小源漏电极和栅极间的寄生电容,从而减少负载(loadings),降低栅驱动电路尺寸,进而减小显示面板的边框。

[0003] 如图 1 所示,现有技术中的顶栅型 TFT 阵列基板包括:衬底基板 10,形成在衬底基板 10 上的遮光层 11,形成在遮光层 11 上的缓冲层 12,形成在缓冲层 12 上的半导体有源层 13,形成在半导体有源层 13 上的栅极绝缘层 14,形成在栅极绝缘层 14 上的栅电极 15,形成在栅电极 15 上的第一绝缘层 16,形成在第一绝缘层 16 上的源极 17、漏极 18、以及数据线(图中未示出),形成在漏极 18 上并与漏极 18 电连接的像素电极 19,形成在像素电极 19 上的钝化层 110,形成在钝化层 110 上的公共电极 111。像素电极 19 和公共电极 111 组成电容,形成水平电场,使液晶分子有规律的进行偏转,而 TFT 晶体管就是这个电容充放电的开关,栅线和数据线则为开关的开启提供电压,具体的,栅线用于提供 TFT 显示所需的行扫描信号,数据线用于提供 TFT 显示所需的源信号。

[0004] 综上所述,现有技术由于顶栅型 TFT 阵列基板中的半导体有源层对光敏感,所以为了避免外界光影响 TFT 特性,需要在缓冲层下方制作一层遮光层以阻挡外界光线,该遮光层选用不透光材料,通常选用金属材料。现有技术中的顶栅型 TFT 阵列基板至少需要用到遮光层、栅电极层和源、漏电极层三层金属层,在制作过程中分别对应三次金属成膜工艺和三道金属掩膜(mask)工艺,生产工艺时间较长,成本较高。

发明内容

[0005] 有鉴于此,本发明提供了一种阵列基板及其制作方法、显示装置。

[0006] 一种阵列基板,包括衬底基板,设置在所述衬底基板上的薄膜晶体管、与每个薄膜晶体管的源极/漏极连接的数据线,以及位于衬底基板上的遮光层,其中,所述数据线与所述遮光层位于同一层,在所述数据线上设置第一过孔以暴露部分所述数据线,所述薄膜晶体管包括半导体有源层和第一透明电极,在所述半导体有源层上方设置有第二过孔以暴露部分所述半导体有源层,所述第一透明电极通过所述第一过孔和所述第二过孔将所述数据线与所述半导体有源层电连接。

[0007] 一种显示装置,包括上述的阵列基板。

[0008] 一种阵列基板的制作方法,包括在衬底基板上形成薄膜晶体管和数据线,所述薄膜晶体管包括半导体有源层和第一透明电极层,其中:

[0009] 采用第一次构图工艺在衬底基板上形成遮光层和所述数据线;在所述数据线上方

形成第一过孔以暴露部分数据线,在半导体有源层上方形成第二过孔以暴露部分所述半导体有源层;

[0010] 将暴露的所述数据线与暴露的所述半导体有源层通过第一透明电极电连接。

[0011] 本发明提供一种阵列基板及其制作方法、显示装置至少达到如下的技术效果之一:

[0012] 本发明提供的阵列基板,由于该阵列基板中的数据线与遮光层是采用同一次构图工艺在衬底基板上形成的,并且在数据线上方设置有第一过孔以暴露部分数据线,薄膜晶体管包括半导体有源层和第一透明电极,在半导体有源层上方设置有第二过孔以暴露部分半导体有源层,第一透明电极通过第一过孔和第二过孔将数据线与半导体有源层电连接,即本发明在制作遮光层时,同时制作数据线,同时在数据线上方设置第一过孔以暴露部分数据线,在半导体有源层上方设置第二过孔以暴露部分半导体有源层,用第一透明电极作跨桥,连接暴露出的数据线和半导体有源层,这样整个阵列基板结构中没有用到源漏金属层,减少工艺步骤、时间和生产成本,提高生产效率。

附图说明

[0013] 图 1 为现有技术阵列基板的截面结构示意图;

[0014] 图 2 为本发明实施例提供的一种阵列基板的截面结构示意图;

[0015] 图 3 为本发明实施例提供的一种阵列基板的制作方法流程图;

[0016] 图 4 为本发明实施例提供的阵列基板的制作过程中形成遮光层和数据线的方法流程图;

[0017] 图 5 为本发明实施例提供的阵列基板的制作过程中形成薄膜晶体管的方法流程图;

[0018] 图 6- 图 9 为本发明实施例提供的一种阵列基板在制作过程中的不同阶段的结构示意图;

[0019] 图 10 为本发明实施例提供一种显示装置的结构示意图。

具体实施方式

[0020] 本发明具体实施例提供了一种阵列基板及其制作方法、显示装置,用以减少工艺步骤,从而降低生产成本,提高生产效率。

[0021] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0022] 下面给出本发明具体实施例提供的技术方案的详细介绍。

[0023] 如图 2 所示,本发明具体实施例提供了一种阵列基板,包括衬底基板 20,设置在衬底基板上的薄膜晶体管 21、与每个薄膜晶体管 21 的源极/漏极连接的数据线 22,以及位于衬底基板 20 上的遮光层 23,其中,数据线 22 与遮光层 23 位于同一层,优选地,本发明具体实施例中的遮光层 23 和数据线 22 的材料为金属钼 (Mo),在数据线 22 上方设置有第一过孔 01 以暴露部分数据线 22,薄膜晶体管 21 包括半导体有源层 210 和第一透明电极 211,在半

导体有源层 210 上方设置有第二过孔 02 以暴露部分半导体有源层 210, 第一透明电极 211 通过第一过孔 01 和第二过孔 02 将数据线 22 与半导体有源层 210 电连接。

[0024] 优选地, 本发明具体实施例中的半导体有源层 210 上方还设置有第三过孔 03 以暴露部分半导体有源层 210, 第一透明电极 211 包括像素电极 2110, 像素电极 2110 通过第三过孔 03 与半导体有源层 210 电连接。其中, 半导体有源层 210 可以采用氧化物半导体有源层, 当采用氧化物半导体有源层时, 薄膜晶体管的源极 / 漏极可以直接与氧化半导体有源层电连接。氧化物半导体有源层的材料为氧化锌、氧化镓镓锌、或者氧化锌、或者氧化物铝镓锌。

[0025] 具体地, 如图 2 所示, 本发明具体实施例中在遮光层 23 与半导体有源层 210 之间设置有缓冲层 24, 薄膜晶体管 21 中的半导体有源层 210 上依次设置有栅极绝缘层 212、栅电极 213、第一绝缘层 214 和第一透明电极 211, 其中, 第一过孔 01 贯穿缓冲层 24 和第一绝缘层 214, 以暴露部分数据线 22, 第二过孔 02 贯穿第一绝缘层 214, 以暴露部分半导体有源层 210。

[0026] 下面结合附图详细介绍本发明具体实施例提供的上述阵列基板的制作方法。

[0027] 如图 3 所示, 本发明具体实施例提供了一种阵列基板的制作方法, 包括在衬底基板上形成薄膜晶体管和数据线, 薄膜晶体管包括半导体有源层和第一透明电极层, 具体包括以下步骤:

[0028] S301、采用第一次构图工艺在衬底基板上形成遮光层和数据线; 在所述数据线上方形形成第一过孔以暴露部分数据线, 在半导体有源层上方形成第二过孔以暴露部分所述半导体有源层;

[0029] S302、将暴露的所述数据线与暴露的所述半导体有源层通过第一透明电极电连接。

[0030] 具体地, 如图 4 所示, 采用第一次构图工艺在衬底基板上形成遮光层和数据线, 包括:

[0031] S401、在衬底基板上沉积金属层;

[0032] S402、在所述金属层上涂覆光刻胶, 并对所述光刻胶进行曝光及显影, 刻蚀没有被所述光刻胶覆盖的所述金属层;

[0033] S403、去除剩余所述光刻胶, 形成所述遮光层和所述数据线。

[0034] 具体地, 如图 5 所示, 在衬底基板上形成薄膜晶体管, 具体包括:

[0035] S501、在形成有所述遮光层和所述数据线的衬底基板上依次形成缓冲层、半导体有源层、栅极绝缘层、栅电极和第一绝缘层;

[0036] S502、刻蚀所述第一绝缘层和所述缓冲层, 形成第一过孔和第二过孔;

[0037] S503、在所述第一绝缘层上沉积第一透明电极, 所述第一透明电极通过所述第一过孔和所述第二过孔将所述数据线与所述半导体有源层电连接。

[0038] 优选地, 本发明具体实施例在刻蚀所述第一绝缘层和所述缓冲层形成第一过孔和第二过孔的同时, 在所述半导体有源层的上方形成第三过孔, 像素电极通过所述第三过孔与所述半导体有源层电连接。

[0039] 下面结合附图 6- 附图 9 详细介绍本发明具体实施例提供的阵列基板的具体制作过程。

[0040] 如图 6 所示,首先在衬底基板 20 上沉积一层金属层,优选地,本发明具体实施例中的衬底基板 20 为玻璃基板;之后在该金属层上涂覆光刻胶,并对涂覆的光刻胶进行曝光及显影,显影后刻蚀去除掉没有被光刻胶覆盖的金属层,保留被光刻胶覆盖的金属层;最后去除剩余的光刻胶,形成遮光层 23 和数据线 22。本发明具体实施例中的 TFT 为顶栅型 TFT,遮光层 23 能够避免外界光影响 TFT 特性,遮光层 23 选用不透光材料,通常选用金属材料,优选地,本发明具体实施例中的遮光层 23 和数据线 22 的材料为金属钼 (Mo)。

[0041] 如图 7 所示,在遮光层 23 和数据线 22 上依次形成缓冲层 24、半导体有源层 210、栅极绝缘层 212、栅电极 213 和第一绝缘层 214,其中,形成缓冲层 24、半导体有源层 210、栅极绝缘层 212、栅电极 213 以及第一绝缘层 214 的具体制作过程与现有技术的工艺过程类似,在此不予赘述。接着,刻蚀第一绝缘层 214 和缓冲层 24,形成第一过孔 01 和第二过孔 02,其中,第一过孔 01 贯穿缓冲层 24 和第一绝缘层 214,第一过孔 01 的位置暴露出部分数据线 22,第二过孔 02 贯穿第一绝缘层 214,第二过孔 02 的位置暴露出部分半导体有源层 210。优选地,本发明具体实施例在刻蚀第一绝缘层 214 和缓冲层 24,形成第一过孔 01 和第二过孔 02 的同时,也刻蚀第一绝缘层 214 和缓冲层 24,形成第三过孔 03,第三过孔 03 贯穿第一绝缘层 214,第三过孔 03 的位置也暴露出部分半导体有源层 210,其中,第二过孔 02 和第三过孔 03 分别位于栅极绝缘层 212 和栅电极 213 的异侧。即,优选地,本发明具体实施例中的第一过孔 01、第二过孔 02 和第三过孔 03 是在同一次工艺过程中形成的,并不需要增加工艺步骤,能够节省时间,从而提高生产效率。

[0042] 如图 8 所示,在图 7 制作得到的阵列基板的基础上通过构图工艺形成第一透明电极 211,本发明具体实施例中的构图工艺包括光刻胶的涂覆,对光刻胶进行曝光及显影的光刻过程、光刻后的刻蚀过程和刻蚀后的去除光刻胶过程中的部分过程或全部过程。本发明具体实施例形成的第一透明电极 211 通过第一过孔 01 和第二过孔 02 将数据线 22 与半导体有源层 210 电连接,较佳地,本发明具体实施例中薄膜晶体管的源极/漏极与第一透明电极 211 位于同一层且电连接,即,本发明具体实施例中的第一透明电极 211 包括薄膜晶体管的源极和漏极,也包括数据线 22 与源极电连接的跨桥,薄膜晶体管的源极与跨桥连接为一体,因此,本发明具体实施例中的薄膜晶体管结构中没有用到源漏金属层,省掉了一道制作金属层的工艺过程,同时也减少了一道制作源漏金属层的掩模板,能够节省生产成本。

[0043] 优选地,本发明具体实施例通过构图工艺形成第一透明电极 211,第一透明电极 211 还包括像素电极 2110,像素电极 2110 通过第三过孔 03 与半导体有源层 210 电连接,本发明具体实施例中的像素电极 2110 作为薄膜晶体管的漏极。即,本发明具体实施例中的第一透明电极 211 和像素电极 2110 是在同一次工艺过程中形成的,并不需要增加工艺步骤,能够节省时间,从而提高生产效率。优选地,本发明具体实施例中的第一透明电极 211 和像素电极 2110 的材料为氧化铟锡 (Indium Tin Oxide, ITO),当然也可以为氧化铟锡和氧化铟锌的单层膜或复合膜。其中,半导体有源层 210 可以采用氧化物半导体有源层,当采用氧化物半导体有源层时,薄膜晶体管的源极/漏极可以直接与氧化物半导体有源层电连接。氧化物半导体有源层的材料为氧化锌、氧化铟镓锌、或者氧化锌、或者氧化物铝镓锌。

[0044] 在其他实施例中,薄膜晶体管的源极/漏极与第一透明电极可以不同层,第一透明电极形成在源漏极层上方,第一透明电极包括数据线 22 与源极电连接的跨桥和像素电极,薄膜晶体管的源极与跨桥电连接,薄膜晶体管的漏极与像素电极电连接。

[0045] 如图 9 所示,在图 8 制作得到的阵列基板的基础上通过构图工艺形成钝化层 25 以及位于该钝化层 25 上的公共电极 26,钝化层 25 和公共电极 26 的具体制作过程与现有技术的工艺过程类似,在此不予赘述。

[0046] 综上,通过上述方法制作得到的阵列基板如图 9 所示,该阵列基板包括衬底基板 20,位于衬底基板 20 上的数据线 22 和遮光层 23,数据线 22 与遮光层 23 位于同一层且在同一构图工艺中得到,位于数据线 22 和遮光层 23 上的缓冲层 24,位于缓冲层 24 上的半导体有源层 210,位于半导体有源层 210 上的栅极绝缘层 212,位于栅极绝缘层 212 上的栅电极 213,位于栅电极 213 上的第一绝缘层 214,位于第一绝缘层 214 上的第一透明电极 211,位于第一透明电极 211 上的钝化层 25,以及位于钝化层 25 上的公共电极 26。其中,数据线 22 上方设置有第一过孔 01,半导体有源层 210 上方设置有第二过孔 02 和第三过孔 03,第一过孔 01、第二过孔 02 和第三过孔 03 在同一次制作工艺中得到,第一过孔 01 贯穿缓冲层 24 和第一绝缘层 214,第二过孔 02 和第三过孔 03 贯穿第一绝缘层 214,第一透明电极 211 通过第一过孔 01 和第二过孔 02 将数据线 22 与半导体有源层 210 电连接,第一透明电极 211 包括像素电极 2110,像素电极 2110 通过第三过孔 03 与半导体有源层 210 电连接。

[0047] 本发明具体实施例还提供了一种显示装置,该显示装置包括图 9 所示的阵列基板。本发明具体实施例提供的显示装置可以为图 10 所示的手机,也可以是电脑、液晶电视等显示装置。

[0048] 综上所述,本发明具体实施例提供一种新的顶栅型 TFT 结构,在该结构中,用遮光层兼作数据线,在数据线上方设置第一过孔以暴露部分数据线,在半导体有源层上方设置第二过孔以暴露部分半导体有源层,第一透明电极通过第一过孔和第二过孔将数据线与半导体有源层电连接,这样整个顶栅型 TFT 结构中没有用到源漏金属层,能够减少一道金属成膜工艺,减少一道金属掩模板,从而减少工艺时间和生产成本,提高生产效率。

[0049] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和集合。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的集合之内,则本发明也意图包含这些改动和变型在内。

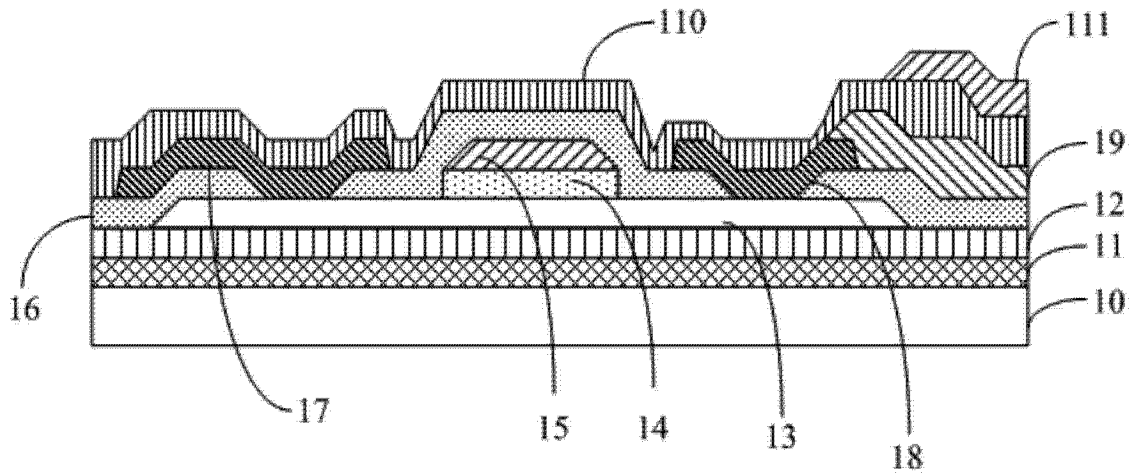


图 1

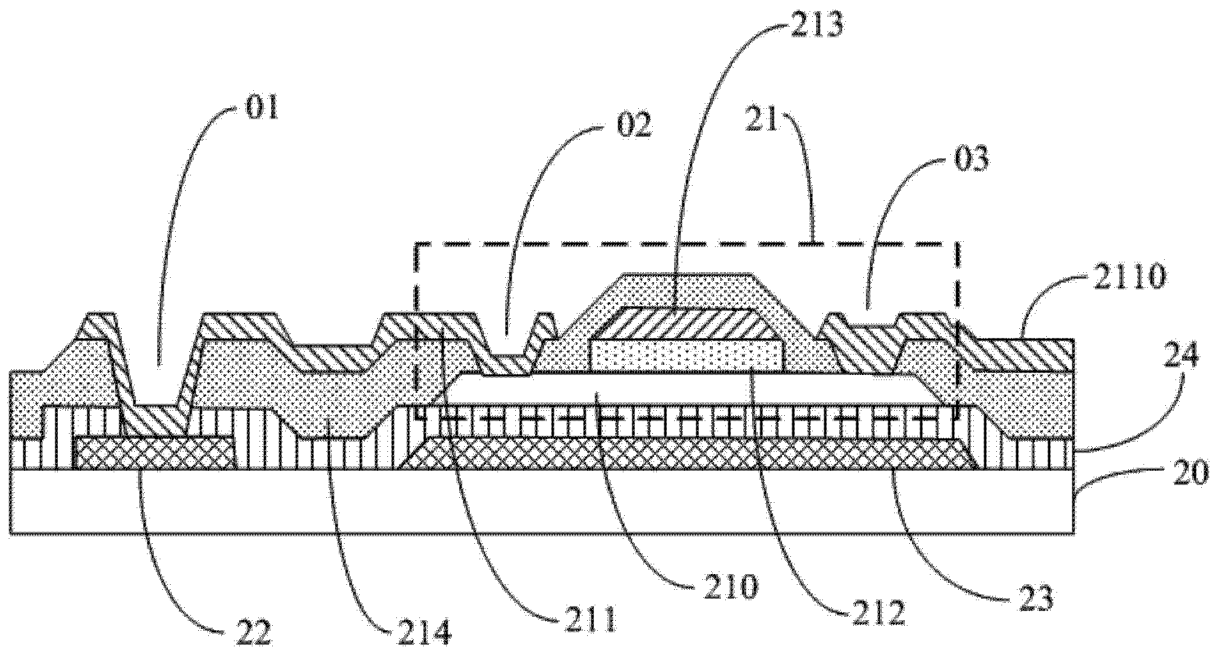


图 2

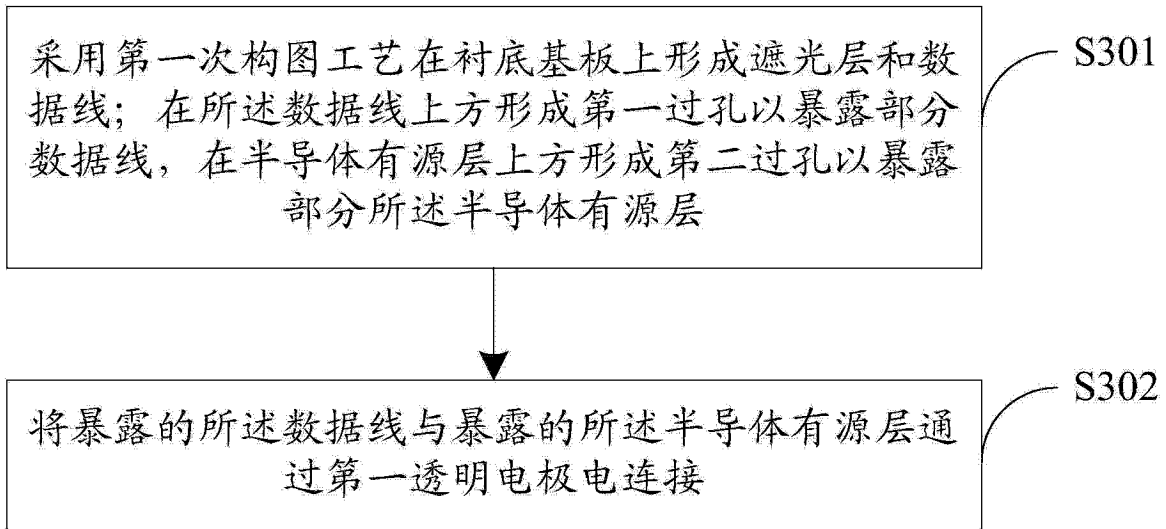


图 3

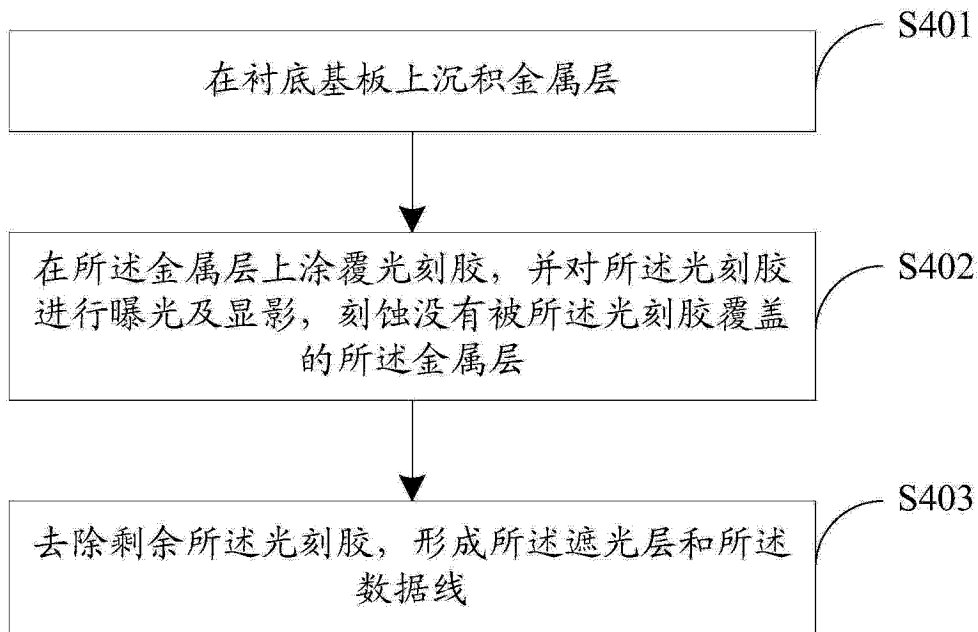


图 4

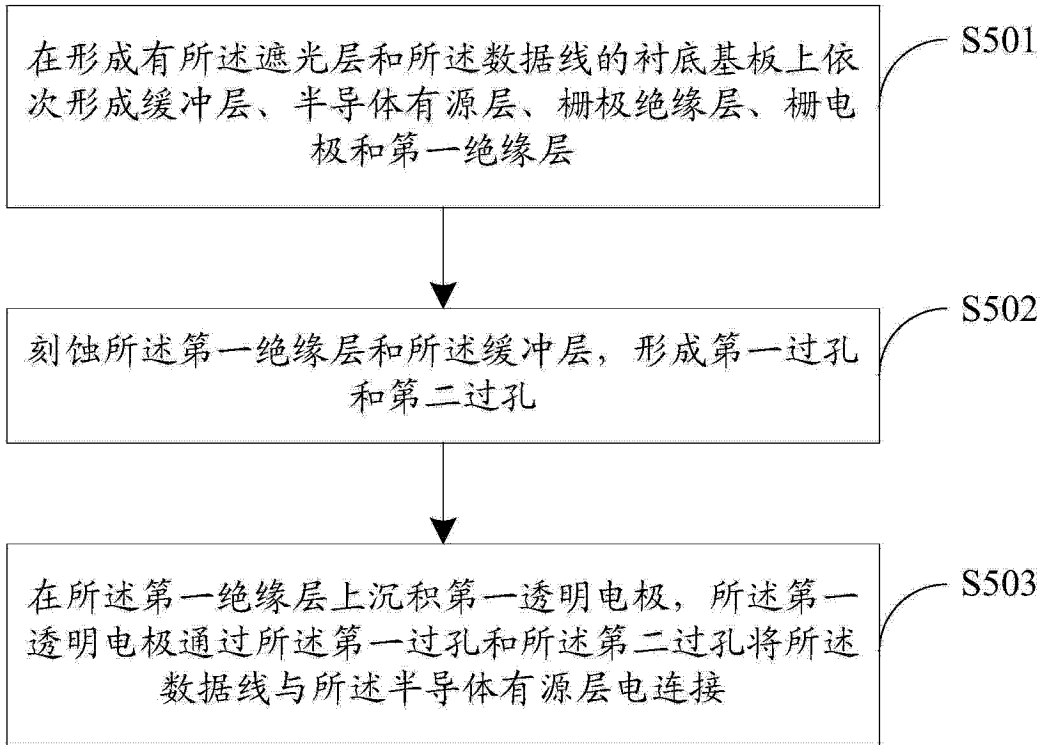


图 5

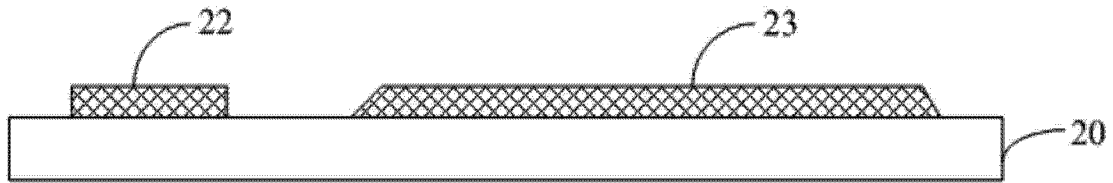


图 6

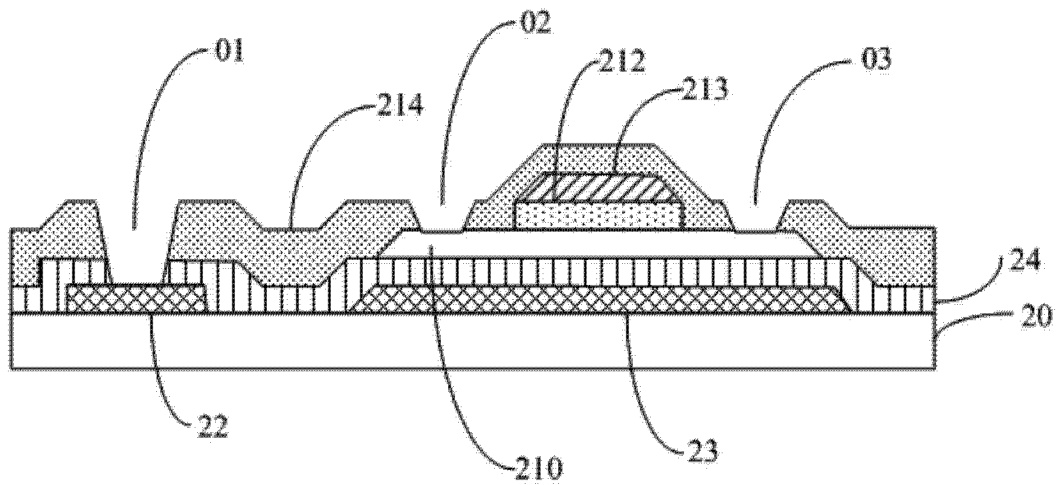


图 7

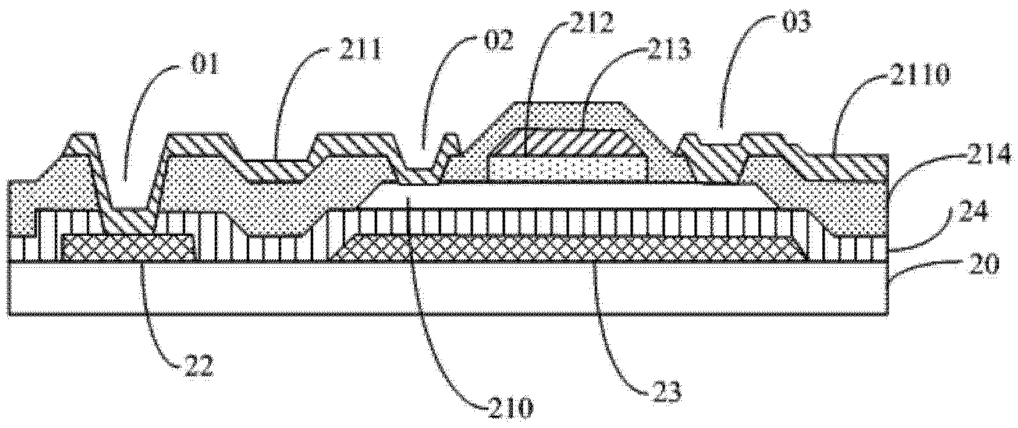


图 8

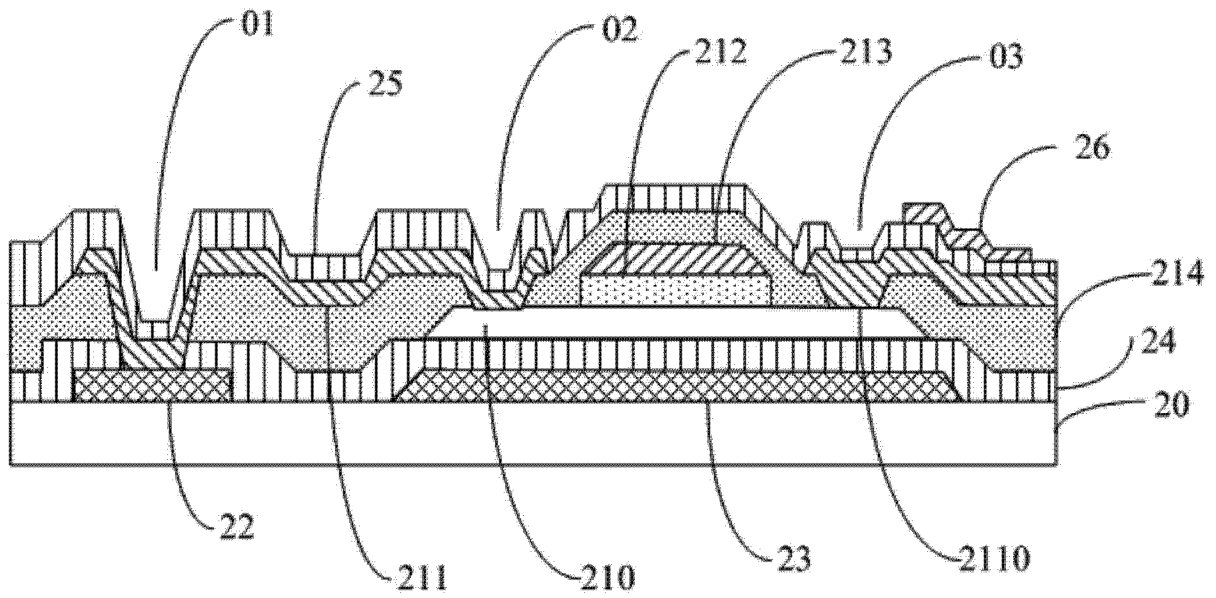


图 9

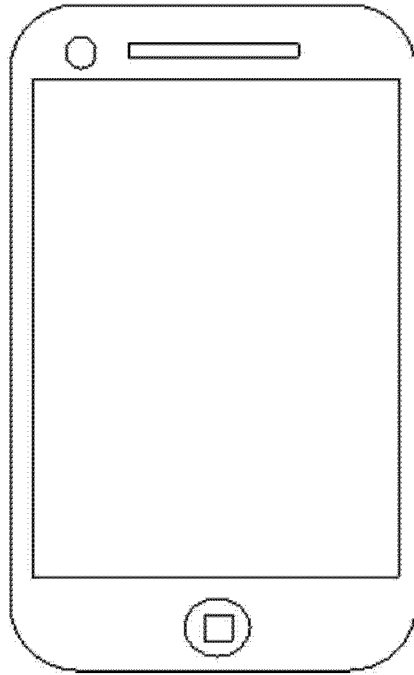


图 10