



(12) 实用新型专利

(10) 授权公告号 CN 203799666 U

(45) 授权公告日 2014. 08. 27

(21) 申请号 201420218833. 0

(22) 申请日 2014. 04. 30

(73) 专利权人 四川华立德科技有限公司

地址 610000 四川省成都市青羊区青羊工业
集中发展区文光路 199 号

(72) 发明人 赵晋

(74) 专利代理机构 成都金英专利代理事务所

(普通合伙) 51218

代理人 袁英

(51) Int. Cl.

G11C 11/4074(2006. 01)

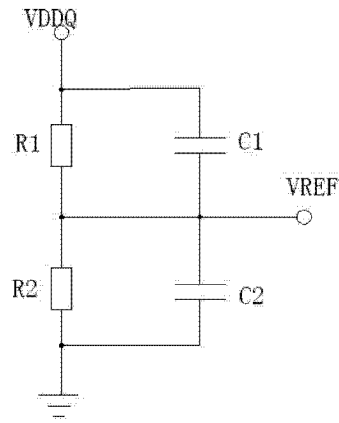
权利要求书1页 说明书2页 附图1页

(54) 实用新型名称

基于 DDR2 内存的分压电路

(57) 摘要

本实用新型公开了一种基于 DDR2 内存的分压电路,它包括由第一分压电阻 R1 和第二分压电阻 R2 构成的串联电阻电路、由第一滤波电容 C1 和第二滤波电容 C2 构成的串联电容电路,第一分压电阻 R1 的一端与电源电压 VDDQ 连接,第一分压电阻 R1 的另一端与第二分压电阻 R2 的一端串联,第二分压电阻 R2 的另一端接地,第一滤波电容 C1 的一端连接于电源电压 VDDQ 和第一分压电阻 R1 的公共端,第一滤波电容 C1 的另一端与第二滤波电容 C2 的一端串联,第二滤波电容 C2 的另一端与第二分压电阻 R2 共地,串联电阻电路和串联电容电路的中点与 DDR2 内存参考电源端口连接。本实用新型采用电阻分压的方式得到 VREF 的电压,即节约成本,又能在布局上比较灵活,且能够紧密的跟随 VDDQ 电压。



1. 基于 DDR2 内存的分压电路,其特征在于:它包括由第一分压电阻 R1 和第二分压电阻 R2 构成的串联电阻电路、由第一滤波电容 C1 和第二滤波电容 C2 构成的串联电容电路,第一分压电阻 R1 的一端与电源电压 VDDQ 连接,第一分压电阻 R1 的另一端与第二分压电阻 R2 的一端串联,第二分压电阻 R2 的另一端接地,第一滤波电容 C1 的一端连接于电源电压 VDDQ 和第一分压电阻 R1 的公共端,第一滤波电容 C1 的另一端与第二滤波电容 C2 的一端串联,第二滤波电容 C2 的另一端与第二分压电阻 R2 共地,串联电阻电路和串联电容电路的中点与 DDR2 内存参考电源端口连接。

基于 DDR2 内存的分压电路

技术领域

[0001] 本实用新型涉及一种基于 DDR2 内存的分压电路。

背景技术

[0002] DDR SDRAM 与传统的 SDRAM 相比 :DDR 运用了更先进的同步电路,使指定地址、数据的输送和输出主要步骤既独立执行,又保持与 CPU 完全同步 ;DDR 使用了 DLL (Delay Locked Loop, 延时锁定回路提供一个数据滤波信号) 技术,当数据有效时,存储控制器可使用这个数据滤波信号来精确定位数据,每 16 次输出一次,并重新同步来自不同存储器模块的数据。DDR 本质上不需要提高时钟频率就能加倍提高 SDRAM 的速度,它允许在时钟脉冲的上升沿和下降沿读出数据,因而其速度是标准 SDRAM 的两倍。

[0003] 由于 DDR-SDRAM 的优点使其已经成为台式电脑,笔记本电脑和视频卡的标准内存配置。但是它的电源管理又成为了设计者一个头痛的问题。目前 DDR SDRAM (双倍速率同步动态随机存储器) 系统通常要求有三个电源,分别为 VDDQ、VTT 和 VREF。DDR2 存储器具有推挽式的输出缓冲,而输入接收器是一个差分级,要求一个参考偏压重点 VREF。参考电源 VREF 要求跟随 VDDQ,并且 $VREF=VDDQ/2$,现在都使用 LP2995 稳压器提供,但是这种方式存在以下不足:(1)集成芯片 LP2995 稳压器的成本较高;(2)电路布局上不灵活;(3)放置离 VREF 管脚较远,不能紧密的跟随 VDDQ 电压,VREF 电压跟随不及时。

实用新型内容

[0004] 本实用新型的目的在于克服现有技术的不足,提供一种基于 DDR2 内存的分压电路,其采用电阻分压的方式得到 VREF 电压,电路结构简单,节约了成本,在布局上也比较灵活,该分压电路放置得离 Vref 管脚比较近,可紧密跟随 VDDQ 电压。

[0005] 本实用新型的目的在于通过以下技术方案来实现的:基于 DDR2 内存的分压电路,它包括由第一分压电阻 R1 和第二分压电阻 R2 构成的串联电阻电路、由第一滤波电容 C1 和第二滤波电容 C2 构成的串联电容电路,第一分压电阻 R1 的一端与电源电压 VDDQ 连接,第一分压电阻 R1 的另一端与第二分压电阻 R2 的一端串联,第二分压电阻 R2 的另一端接地,第一滤波电容 C1 的一端连接于电源电压 VDDQ 和第一分压电阻 R1 的公共端,第一滤波电容 C1 的另一端与第二滤波电容 C2 的一端串联,第二滤波电容 C2 的另一端与第二分压电阻 R2 共地,串联电阻电路和串联电容电路的中点与 DDR2 内存参考电源端口连接。

[0006] 本实用新型所述的第一分压电阻 R1 和第二分压电阻,其阻值均为 3.9Kohm。

[0007] 本实用新型所述的第一滤波电容 C1 和第二滤波电容 C2,其容值均为 10nF。

[0008] 本实用新型的有益效果是:采用电阻分压的方式得到 VREF 的电压,电路结构简单,既节约了成本,又能在布局上比较灵活,该分压电路放置得离 Vref 管脚比较近,可紧密跟随 VDDQ 电压。

附图说明

[0009] 图 1 为本实用新型电路结构原理图。

具体实施方式

[0010] 下面结合附图进一步详细描述本实用新型的技术方案,但本实用新型的保护范围不局限于以下所述。

[0011] 如图 1 所示,基于 DDR2 内存的分压电路,它包括由第一分压电阻 R1 和第二分压电阻 R2 构成的串联电阻电路、由第一滤波电容 C1 和第二滤波电容 C2 构成的串联电容电路,第一分压电阻 R1 的一端与电源电压 VDDQ 连接,第一分压电阻 R1 的另一端与第二分压电阻 R2 的一端串联,第二分压电阻 R2 的另一端接地,第一滤波电容 C1 的一端连接于电源电压 VDDQ 和第一分压电阻 R1 的公共端,第一滤波电容 C1 的另一端与第二滤波电容 C2 的一端串联,第二滤波电容 C2 的另一端与第二分压电阻 R2 共地,串联电阻电路和串联电容电路的中点与 DDR2 内存参考电源端口连接。

[0012] 基于 DDR2 内存的分压电路的第一分压电阻 R1 和第二分压电阻,其阻值均为 3.9Kohm。

[0013] 基于 DDR2 内存的分压电路的第一滤波电容 C1 和第二滤波电容 C2,其容值均为 10nF。

[0014] 本实用新型的工作过程如下:VDDQ 电压经第一电阻 R1 和第二电阻 R2 分压,得到的 VREF 电压为 VDDQ 电压的一半,且保证紧密的跟随 VDDQ 电压,伴随 VDDQ 输入的干扰信号经第一滤波电容 C1 和第二滤波电容 C2 滤波,得到滤波后的电压 VREF。

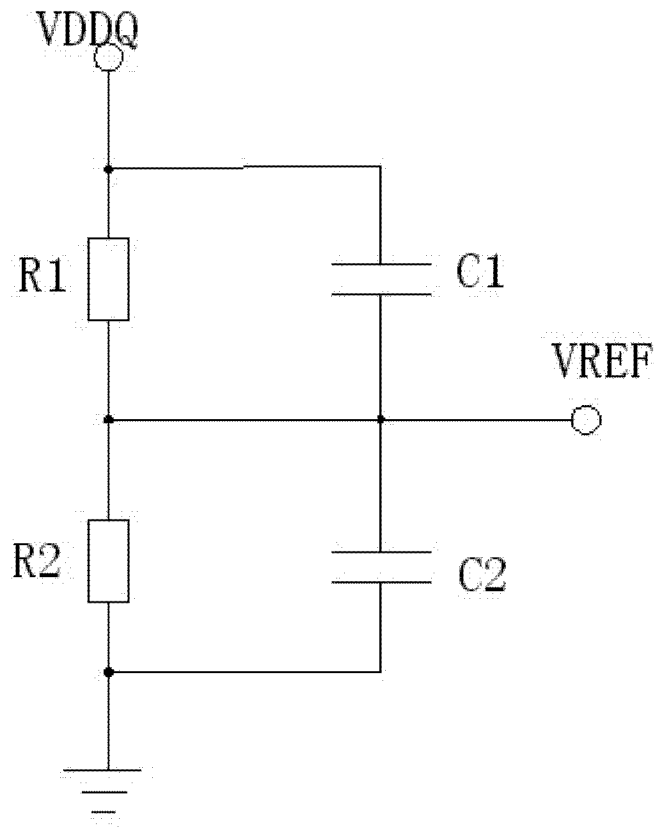


图 1