



(12) 发明专利

(10) 授权公告号 CN 110570819 B

(45) 授权公告日 2022.06.21

(21) 申请号 201910854467.5

(22) 申请日 2019.09.10

(65) 同一申请的已公布的文献号
申请公布号 CN 110570819 A

(43) 申请公布日 2019.12.13

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
专利权人 合肥京东方卓印科技有限公司

(72) 发明人 袁志东 金台镇 李永谦 孙林
焦超 袁燊 丁泽华 冯雪欢
李蒙

(74) 专利代理机构 北京润泽恒知识产权代理有
限公司 11319
专利代理师 李娜

(51) Int.Cl.

G09G 3/3233 (2016.01)

(56) 对比文件

CN 101266755 A, 2008.09.17

CN 106952615 A, 2017.07.14

CN 104715723 A, 2015.06.17

审查员 刘豪杰

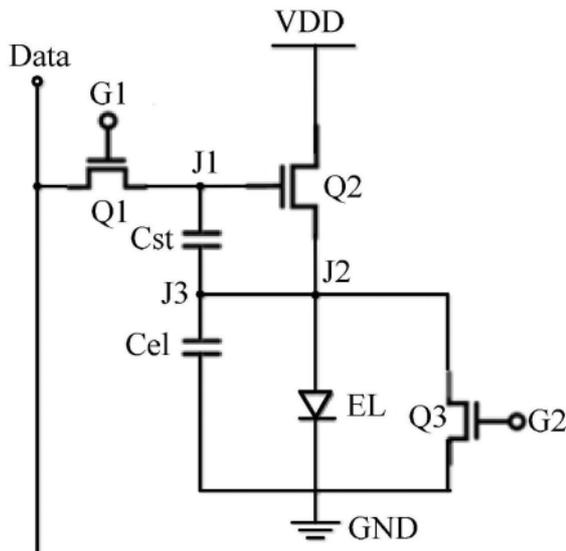
权利要求书1页 说明书9页 附图3页

(54) 发明名称

像素驱动电路及其驱动方法、阵列基板以及显示装置

(57) 摘要

本发明提供一种像素驱动电路、阵列基板、显示装置及像素驱动电路的驱动方法,像素驱动电路包括:驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,并可以有效简化像素驱动电路结构。



1. 一种像素驱动电路,应用于阵列基板,其特征在于,所述像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,所述驱动开关单元的控制端与所述数据输入开关单元的第一端连接,所述驱动开关单元的第一端与所述发光器件的阳极连接,所述存储电容的两端分别与所述驱动开关单元的控制端和所述发光器件的阳极连接,所述本征电容的两端分别与所述发光器件的阴极和阳极连接,所述复位开关单元的第一端与所述发光器件的阳极连接,所述复位开关单元的第二端与所述发光器件的阴极连接,所述本征电容的电容值大于或等于预设倍数的所述存储电容的电容值,所述像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长;

所述阵列基板包括辅助阴极,所述复位开关单元的第二端通过所述辅助阴极与所述发光器件的阴极连接;所述复位开关单元通过所述辅助阴极对所述驱动开关单元进行复位;所述辅助阴极设置在所述阵列基板的源极漏极层中且与所述阳极对应的区域;

所述数据输入开关单元包括第一NTFT管,所述驱动开关单元包括第二NTFT管,所述复位开关单元包括第三NTFT管;

所述第一NTFT管的第一端与所述第二NTFT管的控制端连接,所述第一NTFT管的第二端与数据信号线连接,所述第一NTFT管的控制端被配置为接收第一扫描信号;

所述第二NTFT管的第一端与所述阳极连接,所述第二NTFT管的第二端与电源线连接,所述第二NTFT管的控制端与所述第一NTFT管的第一段连接;

所述第三NTFT管的第一端与所述阳极连接,所述第三NTFT管的第二端与所述阴极连接,所述第三NTFT管的控制端被配置为接收第二扫描信号;

其中,所述预设倍数为8倍。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述辅助阴极与所述第三NTFT管的第一极和第二极同层设置。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路的阈值电压侦测阶段时长大于或等于15us。

4. 一种阵列基板,其特征在于,包括:阵列排布的多个像素单元,每个所述像素单元包括权利要求1至3中任一项所述的像素驱动电路。

5. 一种显示装置,其特征在于,包括权利要求4所述的阵列基板。

6. 一种根据权利要求1至3中任一项所述的像素驱动电路的驱动方法,包括复位阶段、阈值电压侦测阶段、数据写入和补偿阶段以及发光阶段,其中,

在所述复位阶段,开启所述复位开关单元和所述数据输入开关单元,通过所述复位开关单元和所述数据输入开关单元开启所述驱动开关单元,以对所述驱动开关单元进行复位;

在所述阈值电压侦测阶段,关闭所述复位开关单元,通过所述数据输入开关单元和所述本征电容侦测所述驱动开关单元的阈值电压后,关闭所述驱动开关单元;所述阈值电压侦测阶段时长大于或等于预设时长;

在所述数据写入和补偿阶段,通过所述数据输入开关单元输入数据信号,开启所述驱动开关单元,所述本征电容对所述驱动开关单元的阈值电压和迁移率进行补偿;

在所述发光阶段,关闭所述数据输入开关单元,通过所述驱动开关单元驱动所述发光器件发光。

像素驱动电路及其驱动方法、阵列基板以及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素驱动电路、一种阵列基板、一种显示装置和一种像素驱动电路的驱动方法。

背景技术

[0002] AMOLED (Active-Matrix Organic Light Emitting Diode,主动矩阵有机发光二极管) 面板具有对比度高,可视角度广以及响应速度快等优点,AMOLED面板有望取缔液晶面板成为下一代显示器的主流选择。

[0003] 由于OLED (Organic Light Emitting Diode,有机发光二极管) 产品需要EL (Electroluminescent,电致发光) 器件进行发光,EL器件所需发光电流需要由驱动晶体管提供,为了OLED产品发光的均匀性,必须提高驱动晶体管特性的一致性,因此,补偿驱动晶体管的阈值电压和迁移率漂移产生的电流差异变得尤为重要。现有技术中的像素驱动电路如图1所示,图1所示的像素驱动电路有其固定的驱动时序,图1所示的像素驱动电路能够补偿驱动晶体管 D_{rT} 的阈值电压和迁移率漂移产生的电流差异。

[0004] 但是,现有技术中的像素驱动电路还存在以下缺点:像素驱动电路需要通过Sense line (感测信号线) 引入Vinitial复位信号提供给晶体管 $Q1'$ 的源极,使得像素驱动电路的结构复杂,导致应用该像素驱动电路的OLED产品的面积大,不利于实现窄边框的OLED产品。

发明内容

[0005] 鉴于上述问题,本发明实施例的目的在于提供一种像素驱动电路、一种阵列基板、一种显示装置和一种像素驱动电路的驱动方法,以解决现有技术中的像素驱动电路结构复杂的问题。

[0006] 为了解决上述问题,本发明实施例提供了一种像素驱动电路,应用于阵列基板,所述像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,所述驱动开关单元的控制端与所述数据输入开关单元的第一端连接,所述驱动开关单元的第一端与所述发光器件的阳极连接,所述存储电容的两端分别与所述驱动开关单元的控制端和所述发光器件的阳极连接,所述本征电容的两端分别与所述发光器件的阴极和阳极连接,所述复位开关单元的第一端与所述发光器件的阳极连接,所述复位开关单元的第二端与所述发光器件的阴极连接,所述本征电容的电容值大于或等于预设倍数的所述存储电容的电容值,所述像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。

[0007] 可选地,所述阵列基板包括辅助阴极,所述复位开关单元的第二端通过所述辅助阴极与所述发光器件的阴极连接。

[0008] 可选地,所述复位开关单元为第一开关管,所述辅助阴极与所述第一开关管的第一极和第二极同层设置。

[0009] 可选地,所述本征电容的电容值大于或等于8倍的所述存储电容的电容值。

- [0010] 可选地,所述像素驱动电路的阈值电压侦测阶段时长大于或等于15us。
- [0011] 可选地,所述数据输入开关单元、所述驱动开关单元以及所述复位开关单元为NTFT管。
- [0012] 第一方面,本发明实施例还提供了一种阵列基板,包括:阵列排布的多个像素单元,每个所述像素单元包括所述的像素驱动电路。
- [0013] 第二方面,本发明实施例还提供了一种显示装置,包括所述的阵列基板。
- [0014] 第三方面,本发明实施例还提供了一种根据所述的像素驱动电路的驱动方法,包括复位阶段、阈值电压侦测阶段、数据写入和补偿阶段以及发光阶段,其中,
- [0015] 在所述复位阶段,开启所述复位开关单元和所述数据输入开关单元,通过所述复位开关单元和所述数据输入开关单元开启所述驱动开关单元,以对所述驱动开关单元进行复位;
- [0016] 在所述阈值电压侦测阶段,关闭所述复位开关单元,通过所述数据输入开关单元和所述本征电容侦测所述驱动开关单元的阈值电压后,关闭所述驱动开关单元;所述阈值电压侦测阶段时长大于或等于预设时长;
- [0017] 在所述数据写入和补偿阶段,通过所述数据输入开关单元输入数据信号,开启所述驱动开关单元,所述本征电容对所述驱动开关单元的阈值电压和迁移率进行补偿;
- [0018] 在所述发光阶段,关闭所述数据输入开关单元,通过所述驱动开关单元驱动所述发光器件发光。
- [0019] 本发明实施例包括以下优点:设置像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明实施例不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,且由于复位开关单元的第二端与发光器件的阴极连接,复位开关单元无需Vinitial复位信号即可以对驱动开关单元进行复位,使得像素驱动电路无需引入Vinitial复位信号来提供给复位开关单元的第二端,即像素驱动电路无需设置感测信号线来提供Vinitial复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI (Pixels Per Inch,每英寸所拥有的像素数目) 显示的OLED产品。

附图说明

- [0020] 图1是现有技术中的像素驱动电路的结构示意图;
- [0021] 图2是本发明的一种像素驱动电路实施例的结构示意图;
- [0022] 图3是本发明的一种像素驱动电路实施例中辅助阴极在阵列基板上的截面示意图;
- [0023] 图4是本发明的一种像素驱动电路实施例在阵列基板上的平面版图;
- [0024] 图5是图2所示像素驱动电路对应的驱动时序示意图。

具体实施方式

[0025] 为使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0026] 参照图2，其示出了本发明的一种像素驱动电路实施例的结构示意图，该像素驱动电路应用于阵列基板，如图2所示，像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容，驱动开关单元的控制端与数据输入开关单元的第一端连接，驱动开关单元的第一端与发光器件的阳极连接，存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接，本征电容的两端分别与发光器件的阴极和阳极连接，复位开关单元的第一端与发光器件的阳极连接，复位开关单元的第二端与发光器件的阴极连接，本征电容的电容值大于或等于预设倍数的存储电容的电容值，像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。

[0027] 图2中，数据输入开关单元的控制端接收第一扫描信号G1，数据输入开关单元的第二端连接数据信号线Data，数据输入开关单元配置为响应于第一扫描信号G1传输数据信号线Data上的复位电压Vref和数据信号Vdata；驱动开关单元的控制端与数据输入开关单元的第一端之间具有第一节点J1，驱动开关单元的控制端与第一节点J1连接，驱动开关单元的第二端连接电源VDD，驱动开关单元配置为生成驱动发光器件EL发光的驱动电流Ids；发光器件EL的阳极与驱动开关单元的第一端之间具有第二节点J2，发光器件EL的阳极与第二节点J2连接，发光器件EL的阴极接地，发光器件EL配置为响应于驱动电流Ids发光；复位开关单元的控制端接收第二扫描信号G2，复位开关单元的第一端与第二节点J2连接，复位开关单元配置为响应于第二扫描信号G2将数据输入开关单元传输的复位电压Vref施加至驱动开关单元的控制端；存储电容Cst的一端与第一节点J1连接，存储电容Cst的另一端与第二节点J2连接，存储电容Cst配置为在驱动开关单元开启时存储电荷；本征电容Ce1的一端与存储电容Cst的另一端之间具有第三节点J3，第三节点J3与第二节点J2连接，本征电容Ce1的一端与第三节点J3连接，本征电容Ce1的另一端与发光器件EL的阴极连接，本征电容Ce1配置为在驱动开关单元开启（例如驱动开关单元在复位阶段T1和阈值电压侦测阶段T2开启）时存储电荷，以使驱动开关单元的第一端电位维持为复位电压Vref与驱动开关单元的阈值电压Vth之差。

[0028] 通过设置本征电容Ce1的电容值大于或等于预设倍数的存储电容Cst的电容值，像素驱动电路的阈值电压侦测阶段T2时长大于或等于预设时长，可以使得在阈值电压侦测阶段T2后，本征电容Ce1存储的电荷量远大于存储电容Cst存储的电荷量，从而使驱动开关单元中与发光器件EL的阳极连接的第一端电位维持为像素驱动电路的复位电压Vref与驱动开关单元的阈值电压Vth之差，确保实现对驱动开关单元的阈值电压Vth和迁移率k漂移的补偿。

[0029] 此外，由于复位开关单元的第二端与发光器件EL的阴极连接，复位开关单元无需Vinitial复位信号即可以对驱动开关单元进行复位，使得像素驱动电路无需引入Vinitial复位信号来提供给复位开关单元的第二端，即像素驱动电路无需设置感测信号线来提供Vinitial复位信号，从而有效简化了像素驱动电路结构，便于实现窄边框高PPI显示的OLED产品。

[0030] 具体地，预设时长可以大于或等于驱动开关单元的第一端电位从零上升至复位电

压 V_{ref} 与驱动开关单元的阈值电压 V_{th} 之差的时长。

[0031] 可选地,在本发明的一个实施例中,阵列基板为顶发射结构,参照图3和图4,阵列基板1可以包括辅助阴极,复位开关单元的第二端通过辅助阴极与发光器件EL的阴极3连接,以实现复位开关单元通过辅助阴极直接对驱动开关单元进行复位,使得像素驱动电路无需引入 $V_{initial}$ 复位信号来提供给复位开关单元的第二端,即像素驱动电路无需设置感测信号线来提供 $V_{initial}$ 复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI显示的OLED产品。

[0032] 图3中,1为阵列基板,2为辅助阴极,辅助阴极2设置在阵列基板1的SD (Source/Drain,源极/漏极)层中,3为发光器件的阴极,4为阵列基板1的阳极层。

[0033] 可选地,参照图4,复位开关单元为第一开关管例如第三NTFT管Q3,辅助阴极2可以与第一开关管的第一极和第二极(例如第三NTFT管Q3的漏极和源极)同层设置。其中,第一开关管的第一极作为复位开关单元的第一端,第一开关管的第二极作为复位开关单元的第二端。

[0034] 具体地,参照图4,辅助阴极2的金属层可以与第一开关管的第一极和第二极(例如第三NTFT管Q3的漏极和源极)形成的金属层同层设置在SD层5上,以便于第一开关管的第二极(例如第三NTFT管Q3的源极)通过辅助阴极与发光器件EL的阴极3连接,图4中,发光器件EL和本征电容 C_{e1} 未示出。

[0035] 图4中,SD层5不仅设置辅助阴极2,SD层5还设置第一开关管的第一极和第二极(例如第三NTFT管Q3的漏极和源极),辅助阴极2与第一开关管的第二极(例如第三NTFT管Q3的源极)连接,辅助阴极2还与发光器件的阴极3连接。图4包括多个图2中的像素驱动电路,图4中仅对其中一个像素驱动电路进行标注。图4中,6为GT (Gate,栅极)层,7为shield(挡光)层,8为用于连接GT层6与shield层7的CNT (Connect,连接)孔,9为用于连接GT层6与SD层5的ILD (Inter Layer Dielectrics,层间电介质)孔。

[0036] 可选地,在本发明的一个实施例中,本征电容 C_{e1} 的电容值可以大于或等于8倍的存储电容 C_{st} 的电容值,例如,存储电容 C_{st} 的电容值可以为0.2pf,本征电容 C_{e1} 的电容值可以为2pf,以使在像素驱动电路的阈值电压侦测阶段T2后,本征电容 C_{e1} 存储的电荷量远大于存储电容 C_{st} 存储的电荷量,从而使驱动开关单元的第一端电位维持为复位电压 V_{ref} 与驱动开关单元的阈值电压 V_{th} 之差。

[0037] 可选地,在本发明的一个实施例中,像素驱动电路的阈值电压侦测阶段T2时长可以大于或等于15us,以确保在阈值电压侦测阶段T2驱动开关单元的第一端电位可以从零上升至复位电压 V_{ref} 与驱动开关单元的阈值电压 V_{th} 之差。

[0038] 可选地,在本发明的一个实施例中,参照图2,数据输入开关单元、驱动开关单元以及复位开关单元可以为NTFT管,以便于像素驱动电路的工艺实现,节省像素驱动电路的生产成本。图2中,数据输入开关单元为第一NTFT管Q1,驱动开关单元为第二NTFT管Q2,复位开关单元为第三NTFT管Q3。其中,第一NTFT管Q1的控制极作为数据输入开关单元的控制端,第一NTFT管Q1的漏极作为数据输入开关单元的第二端,第一NTFT管Q1的源极作为数据输入开关单元的第一端;第二NTFT管Q2的控制极作为驱动开关单元的控制端,第二NTFT管Q2的漏极作为驱动开关单元的第二端,第二NTFT管Q2的源极作为驱动开关单元的第一端;第三NTFT管Q3的控制极作为复位开关单元的控制端,第三NTFT管Q3的漏极作为复位开关单元的

第一端,第三NTFT管Q3的源极作为复位开关单元的第二端。

[0039] 可选地,图2所示像素驱动电路对应的驱动时序可以如图5所示,其中,VDD为电源电压波形,G1为第一扫描信号波形,G2为第二扫描信号波形,Data为数据信号线上的复位电压Vref和数据信号Vdata的波形,Vs为驱动开关单元的第一端电位波形。需要说明的是,图5中所示的时序图中电位的高低仅是示意性的,不代表真实电位值或相对比例,对应于本发明的实施例,低电平信号L对应于N型晶体管的关闭信号,而高电平信号H对应于N型晶体管的开启信号。

[0040] 如图5所示,图2所示像素驱动电路的驱动过程包括复位阶段T1、阈值电压侦测阶段T2、数据写入和补偿阶段T3以及发光阶段T4,其中,

[0041] 在复位阶段T1,输入第一扫描信号G1和第二扫描信号G2,开启复位开关单元和数据输入开关单元,数据输入开关单元传输数据信号线Data上的复位电压Vref,通过复位开关单元和数据输入开关单元开启驱动开关单元,以对驱动开关单元进行复位。在复位阶段T1,驱动开关单元的栅极电位 $V_g = V_{ref}$,复位电压Vref大于驱动开关单元的阈值电压Vth,驱动开关单元的源极电位 $V_s = 0v$,驱动开关单元的栅源极电位差 $V_{gs} = V_{ref}$ 。复位阶段T1可以消除驱动开关单元的常开迟滞对侦测驱动开关单元阈值电压的影响。

[0042] 在阈值电压侦测阶段T2,输入第一扫描信号G1,数据输入开关单元保持开启,关闭复位开关单元,数据输入开关单元传输数据信号线Data上的复位电压Vref,通过数据输入开关单元和本征电容Ce1侦测驱动开关单元的阈值电压Vth后,关闭驱动开关单元。在阈值电压侦测阶段T2,驱动开关单元的栅极电位 $V_g = V_{ref}$,驱动开关单元的源极电位 $V_s = V_{ref} - V_{th}$,因此驱动开关单元关闭,驱动开关单元关闭前,电源VDD通过驱动开关单元对本征电容Ce1和存储电容Cst充电,本征电容Ce1和存储电容Cst存储电荷,由于本征电容Ce1的电容值大于或等于预设倍数的存储电容Cst的电容值,当复位开关单元关闭后,驱动开关单元的栅极电位变化对驱动开关单元的源极电位的影响非常小,可忽略不计。

[0043] 在数据写入和补偿阶段T3,输入第一扫描信号G1,数据输入开关单元保持开启,复位开关单元保持关闭,通过数据输入开关单元输入数据信号线Data上的数据信号Vdata,开启驱动开关单元,本征电容Ce1对驱动开关单元的阈值电压Vth和迁移率k进行补偿。在数据写入和补偿阶段T3,驱动开关单元的栅极电位 $V_g = V_{data}$,由于数据写入和补偿阶段T3驱动开关单元的开启时间短,电源VDD通过驱动开关单元对本征电容Ce1和存储电容Cst充电时间短,本征电容Ce1充电引起驱动开关单元的源极电位变化小,可认为驱动开关单元的源极电位维持不变,即驱动开关单元的源极电位 $V_s = V_{ref} - V_{th}$,由于驱动电流 $I_{ds} = k(V_{gs} - V_{th})^2 = k(V_{data} - V_{ref})^2$,k为驱动开关单元的迁移率,驱动开关单元的驱动电流Ids与驱动开关单元的阈值电压Vth大小无关,实现了对驱动开关单元的阈值电压Vth的补偿;另外,由于在数据写入和补偿阶段T3,驱动开关单元开启,电源VDD通过驱动开关单元对本征电容Ce1充电,实际上驱动开关单元的源极电位 $V_s > V_{ref} - V_{th}$,假设驱动开关单元的源极电位变化值为 ΔV_s ,则 ΔV_s 包含驱动开关单元的迁移率k的变化,因此,在数据写入和补偿阶段T3,还可以实现对驱动开关单元的迁移率k的漂移进行补偿。

[0044] 在发光阶段T4,关闭数据输入开关单元,通过驱动开关单元驱动发光器件EL发光,由于驱动开关单元的驱动电流Ids与驱动开关单元的阈值电压Vth大小无关,且对驱动开关单元的迁移率k的漂移进行了补偿,使得应用本发明实施例的像素驱动电路的显示装置显

示亮度均匀性好,可以实现高PPI显示。

[0045] 本发明实施例的像素驱动电路包括以下优点:设置像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明实施例不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,且由于复位开关单元的第二端与发光器件的阴极连接,复位开关单元无需Vinitia1复位信号即可以对驱动开关单元进行复位,使得像素驱动电路无需引入Vinitia1复位信号来提供给复位开关单元的第二端,即像素驱动电路无需设置感测信号线来提供Vinitia1复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI显示的OLED产品。

[0046] 本发明实施例还提供了一种阵列基板,包括:阵列排布的多个像素单元,每个像素单元包括上述的像素驱动电路。

[0047] 本发明实施例的阵列基板包括以下优点:设置像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明实施例不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,且由于复位开关单元的第二端与发光器件的阴极连接,复位开关单元无需Vinitia1复位信号即可以对驱动开关单元进行复位,使得像素驱动电路无需引入Vinitia1复位信号来提供给复位开关单元的第二端,即像素驱动电路无需设置感测信号线来提供Vinitia1复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI显示的OLED产品。

[0048] 本发明实施例还提供了一种显示装置,包括上述的阵列基板。具体地,本发明实施例的显示装置可以为OLED面板或AMOLED面板。

[0049] 本发明实施例的显示装置包括以下优点:设置阵列基板中的像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明实施例不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,且由于复位开关单元的第二端与发光器件的阴极连接,复位开关单元无需Vinitia1复位信号即可以对驱动开关单元进行复位,使得像素驱动电路无需引入Vinitia1复位信号来提供给复位开关单元的第二

端,即像素驱动电路无需设置感测信号线来提供Vinitial复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI显示的OLED产品。

[0050] 本发明实施例还提供了一种根据上述的像素驱动电路的驱动方法。图5为本发明一实施例提供的一种像素驱动电路的驱动方法的时序图。下面结合图5所示的时序图,对本发明实施例提供的像素驱动电路的驱动方法进行说明。需要说明的是,图5中所示的时序图中电位的高低仅是示意性的,不代表真实电位值或相对比例,对应于本发明的实施例,低电平信号L对应于N型晶体管的关闭信号,而高电平信号H对应于N型晶体管的开启信号。

[0051] 如图5所示,本发明实施例提供的像素驱动电路的驱动方法可以包括四个阶段,分别为复位阶段T1、阈值电压侦测阶段T2、数据写入和补偿阶段T3以及发光阶段T4,其中,

[0052] 在复位阶段T1,输入第一扫描信号G1和第二扫描信号G2,开启复位开关单元和数据输入开关单元,数据输入开关单元传输数据信号线Data上的复位电压Vref,通过复位开关单元和数据输入开关单元开启驱动开关单元,以对驱动开关单元进行复位。在复位阶段T1,驱动开关单元的栅极电位 $V_g = V_{ref}$,复位电压Vref大于驱动开关单元的阈值电压Vth,驱动开关单元的源极电位 $V_s = 0v$,驱动开关单元的栅源极电位差 $V_{gs} = V_{ref}$ 。复位阶段T1可以消除驱动开关单元的常开迟滞对侦测驱动开关单元阈值电压的影响。

[0053] 在阈值电压侦测阶段T2,输入第一扫描信号G1,数据输入开关单元保持开启,关闭复位开关单元,数据输入开关单元传输数据信号线Data上的复位电压Vref,通过数据输入开关单元和本征电容Ce1侦测驱动开关单元的阈值电压Vth后,关闭驱动开关单元。在阈值电压侦测阶段T2,驱动开关单元的栅极电位 $V_g = V_{ref}$,驱动开关单元的源极电位 $V_s = V_{ref} - V_{th}$,因此驱动开关单元关闭,驱动开关单元关闭前,电源VDD通过驱动开关单元对本征电容Ce1和存储电容Cst充电,本征电容Ce1和存储电容Cst存储电荷,由于本征电容Ce1的电容值大于或等于预设倍数的存储电容Cst的电容值,当复位开关单元关闭后,驱动开关单元的栅极电位变化对驱动开关单元的源极电位的影响非常小,可忽略不计;其中,阈值电压侦测阶段时长大于或等于预设时长例如15us,以确保在阈值电压侦测阶段驱动开关单元的第一端电位可以从零上升至复位电压与驱动开关单元的阈值电压之差。

[0054] 在数据写入和补偿阶段T3,输入第一扫描信号G1,数据输入开关单元保持开启,复位开关单元保持关闭,通过数据输入开关单元输入数据信号线Data上的数据信号Vdata,开启驱动开关单元,本征电容Ce1对驱动开关单元的阈值电压Vth和迁移率k进行补偿。在数据写入和补偿阶段T3,驱动开关单元的栅极电位 $V_g = V_{data}$,由于数据写入和补偿阶段T3驱动开关单元的开启时间短,电源VDD通过驱动开关单元对本征电容Ce1和存储电容Cst充电时间短,本征电容Ce1充电引起驱动开关单元的源极电位变化小,可认为驱动开关单元的源极电位维持不变,即驱动开关单元的源极电位 $V_s = V_{ref} - V_{th}$,由于驱动电流 $I_{ds} = k (V_{gs} - V_{th})^2 = k (V_{data} - V_{ref})^2$,k为驱动开关单元的迁移率,驱动开关单元的驱动电流Ids与驱动开关单元的阈值电压Vth大小无关,实现了对驱动开关单元的阈值电压Vth的补偿;另外,由于在数据写入和补偿阶段T3,驱动开关单元开启,电源VDD通过驱动开关单元对本征电容Ce1充电,实际上驱动开关单元的源极电位 $V_s > V_{ref} - V_{th}$,假设驱动开关单元的源极电位变化值为 ΔV_s ,则 ΔV_s 包含驱动开关单元的迁移率k的变化,因此,在数据写入和补偿阶段T3,还可以实现对驱动开关单元的迁移率k的漂移进行补偿。

[0055] 在发光阶段T4,关闭数据输入开关单元,通过驱动开关单元驱动发光器件EL发光,

由于驱动开关单元的驱动电流 I_{ds} 与驱动开关单元的阈值电压 V_{th} 大小无关,且对驱动开关单元的迁移率 k 的漂移进行了补偿,使得应用本发明实施例的像素驱动电路的显示装置显示亮度均匀性好,可以实现高PPI显示。

[0056] 本发明实施例的像素驱动电路的驱动方法包括以下优点:由于像素驱动电路包括数据输入开关单元、驱动开关单元、复位开关单元、发光器件、存储电容以及本征电容,驱动开关单元的控制端与数据输入开关单元的第一端连接,驱动开关单元的第一端与发光器件的阳极连接,存储电容的两端分别与驱动开关单元的控制端和发光器件的阳极连接,本征电容的两端分别与发光器件的阴极和阳极连接,复位开关单元的第一端与发光器件的阳极连接,复位开关单元的第二端与发光器件的阴极连接,本征电容的电容值大于或等于预设倍数的存储电容的电容值,像素驱动电路的阈值电压侦测阶段时长大于或等于预设时长。本发明实施例不仅可以补偿驱动开关单元的阈值电压和迁移率漂移,且由于复位开关单元的第二端与发光器件的阴极连接,复位开关单元无需 $V_{initial}$ 复位信号即可以对驱动开关单元进行复位,使得像素驱动电路无需引入 $V_{initial}$ 复位信号来提供给复位开关单元的第二端,即像素驱动电路无需设置感测信号线来提供 $V_{initial}$ 复位信号,从而有效简化了像素驱动电路结构,便于实现窄边框高PPI显示的OLED产品。

[0057] 对于阵列基板和显示装置实施例而言,由于其包括像素驱动电路,所以描述的比较简单,相关之处参见像素驱动电路实施例的部分说明即可。对于像素驱动电路的驱动方法实施例而言,像素驱动电路的相关之处参见像素驱动电路实施例的部分说明即可。

[0058] 本说明书中的各个实施例均采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似的部分互相参见即可。

[0059] 本领域内的技术人员应明白,本发明实施例的实施例可提供为方法、装置、或计算机程序产品。因此,本发明实施例可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且,本发明实施例可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质(包括但不限于磁盘存储器、CD-ROM、光学存储器等)上实施的计算机程序产品的形式。

[0060] 本发明实施例是参照根据本发明实施例的方法、终端设备(系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理终端设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理终端设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0061] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理终端设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0062] 这些计算机程序指令也可装载到计算机或其他可编程数据处理终端设备上,使得在计算机或其他可编程终端设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程终端设备上执行的指令提供用于实现在流程图一个流程或多个流程

和/或方框图一个方框或多个方框中指定的功能的步骤。

[0063] 尽管已描述了本发明实施例的优选实施例,但本领域内的技术人员一旦得知了基本创造性概念,则可对这些实施例做出另外的变更和修改。所以,所附权利要求意欲解释为包括优选实施例以及落入本发明实施例范围的所有变更和修改。

[0064] 最后,还需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者终端设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者终端设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者终端设备中还存在另外的相同要素。

[0065] 以上对本发明所提供的一种像素驱动电路、一种阵列基板、一种显示装置和一种像素驱动电路的驱动方法,进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

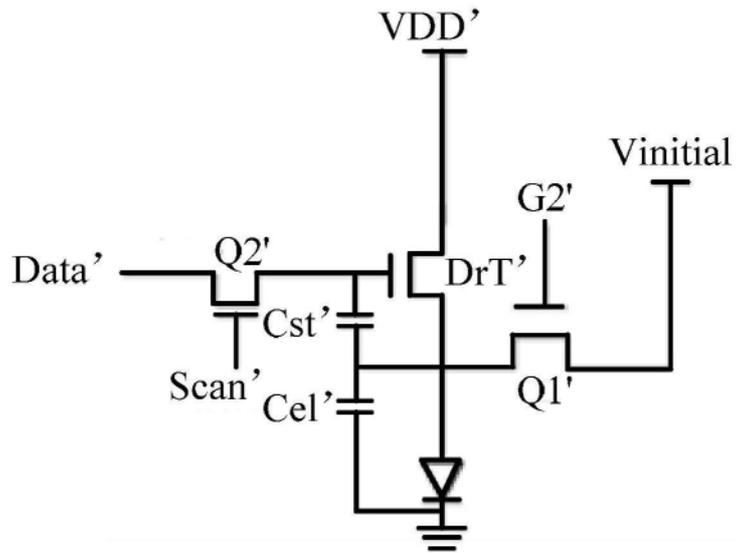


图1

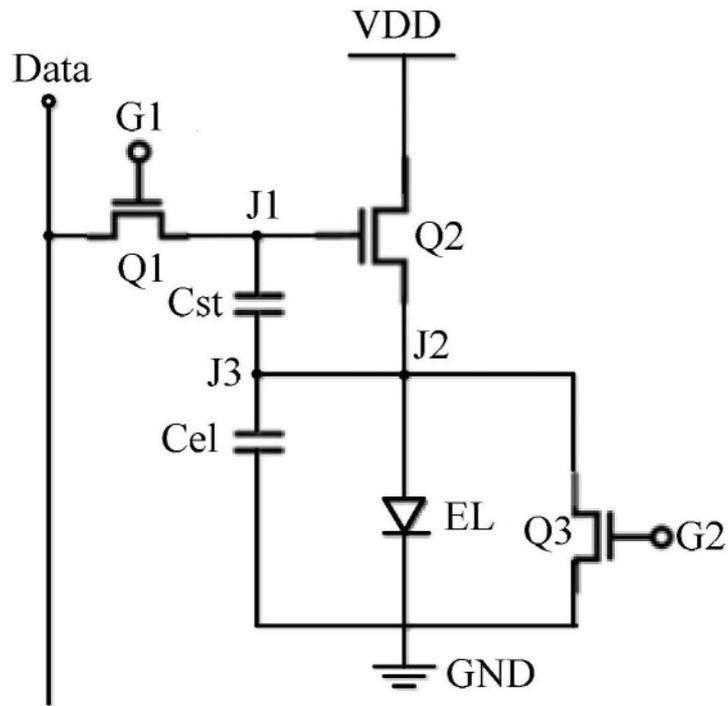


图2

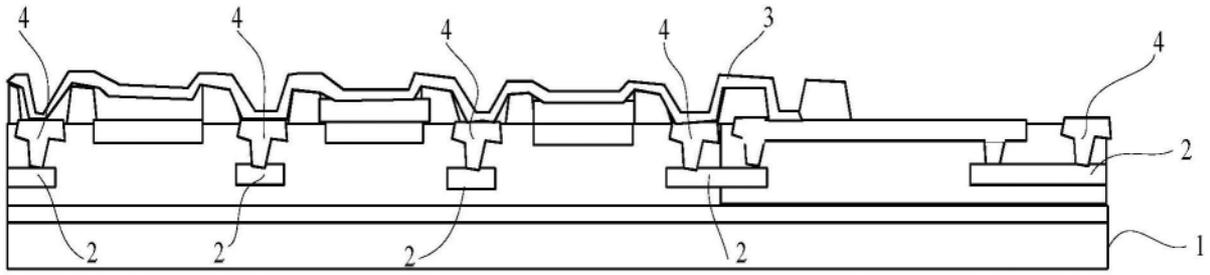


图3

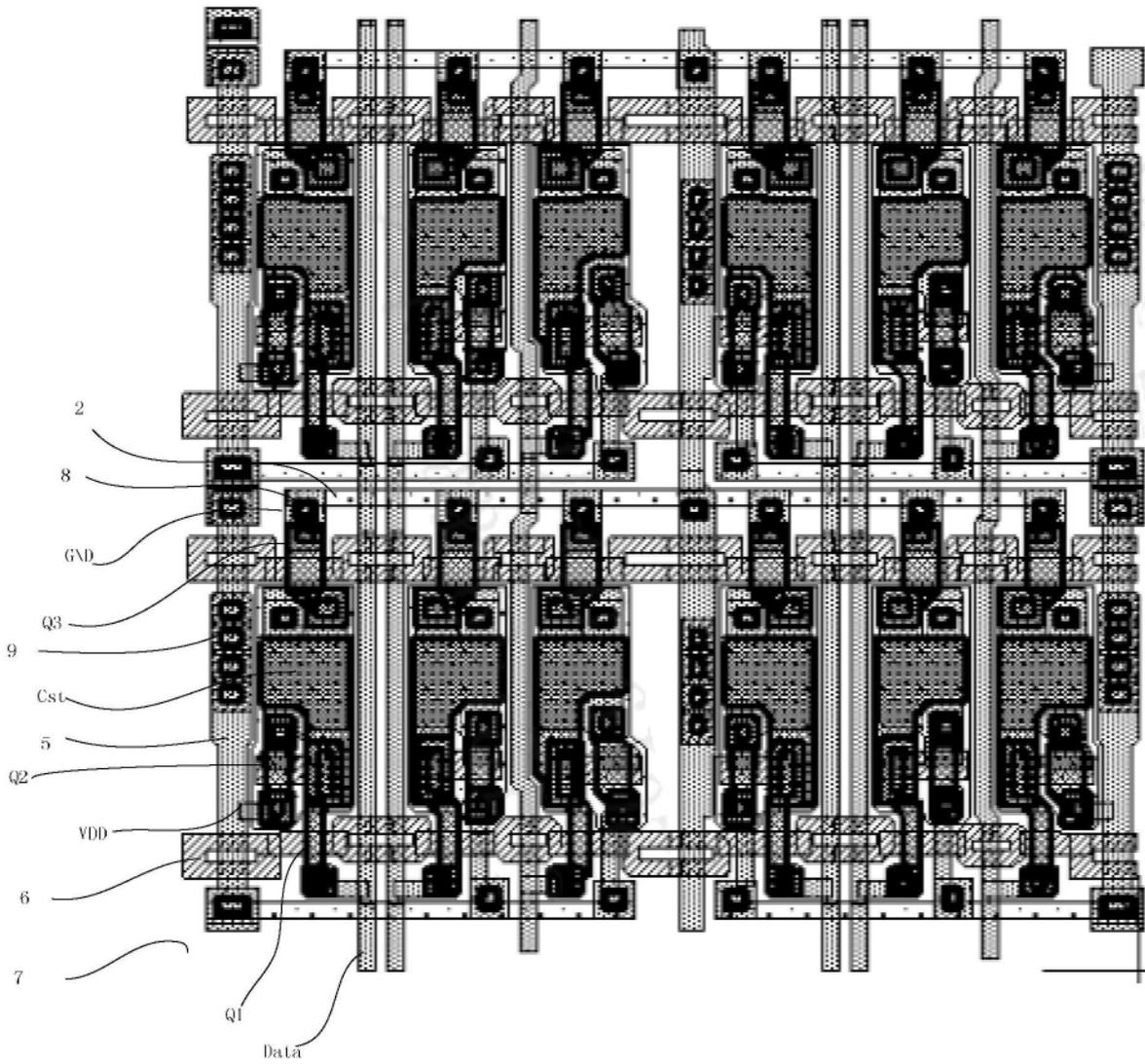


图4

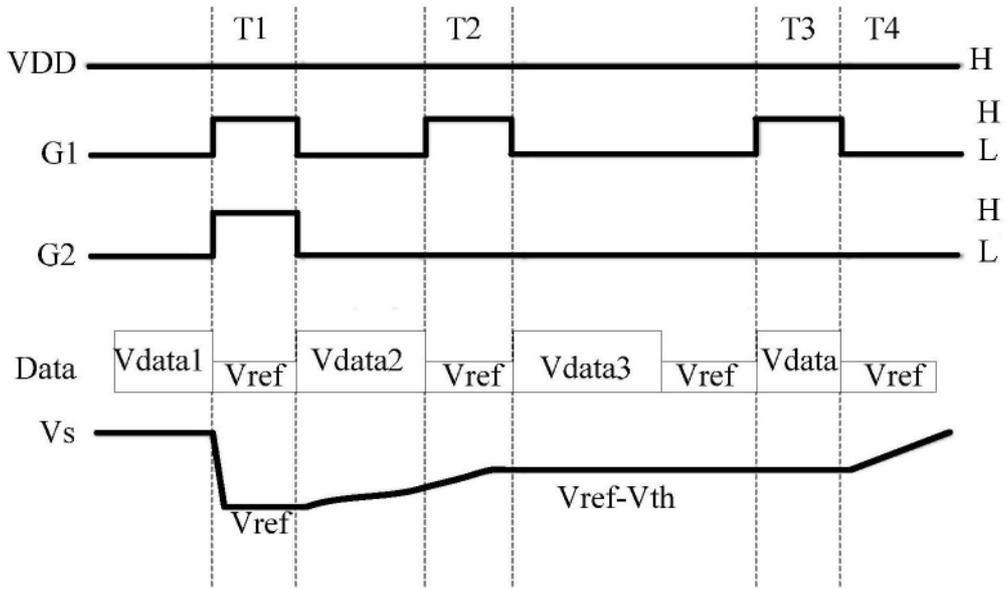


图5