



(12)实用新型专利

(10)授权公告号 CN 208904019 U

(45)授权公告日 2019. 05. 24

(21)申请号 201821934974.7

(22)申请日 2018.11.22

(73)专利权人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 龙春平

(74)专利代理机构 北京中博世达专利商标代理  
有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/02(2006.01)

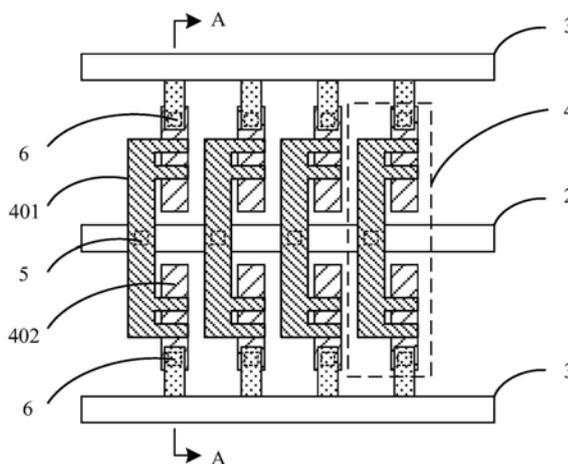
权利要求书4页 说明书12页 附图12页

(54)实用新型名称

显示基板、静电放电保护电路和显示装置

(57)摘要

本实用新型公开一种显示基板、静电放电保护电路和显示装置,涉及显示技术领域,以解决静电放电保护电路遭遇大电流或者瞬时大电荷冲击易损坏的问题。其中,所述显示基板包括衬底基板、设置于衬底基板上的至少一条信号线、至少一条放电线和多个静电放电保护单元,每条信号线与至少一个静电放电保护单元相连,各静电放电保护单元与至少一个放电线相连;每个静电放电保护单元包括至少一个静电放电电容,每个静电放电电容包括第一电极、第二电极,及设置于第一电极和第二电极之间的绝缘介质,相应的信号线与第一电极电连接,相应的放电线与第二电极电连接。本实用新型的显示基板能够将静电电荷由信号线释放到放电线,起到静电分流作用。



CN 208904019 U

1. 一种显示基板,包括显示区和设置于所述显示区四周的边框区,所述边框区设置有至少一个衬垫,所述衬垫用于向所述显示区提供信号;所述显示基板包括衬底基板,其特征在于,所述显示基板还包括设置于所述衬底基板上的至少一条信号线、至少一条放电线和位于所述边框区的多个静电放电保护单元;

所述至少一条信号线接收所述衬垫提供的信号,并将信号传递给所述显示区;每条信号线与至少一个静电放电保护单元相连;

各静电放电保护单元与所述至少一个放电线相连;

每个所述静电放电保护单元包括至少一个静电放电电容,每个所述静电放电电容包括第一电极、第二电极,及设置于所述第一电极和所述第二电极之间的绝缘介质,相应的信号线与所述第一电极电连接,相应的放电线与所述第二电极电连接。

2. 根据权利要求1所述的显示基板,其特征在于,所述显示基板包括设置于所述衬底基板上的半导体层、栅极金属层及栅极绝缘层,所述栅极金属层位于所述半导体层朝向或背向所述衬底基板的一侧,所述栅极绝缘层设置于所述栅极金属层与所述半导体层之间;

所述栅极金属层包括所述静电放电电容的第一电极,以及位于所述显示基板中的驱动开关管的栅极;

所述半导体层包括所述静电放电电容的第二电极,以及所述驱动开关管的有源层;

所述栅极绝缘层中处于所述第一电极与所述第二电极之间的部分作为所述静电放电电容的绝缘介质。

3. 根据权利要求2所述的显示基板,其特征在于,所述第二电极为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18} \sim 10^{22}/\text{cm}^3$ 。

4. 根据权利要求2所述的显示基板,其特征在于,所述栅极金属层位于所述半导体层朝向所述衬底基板的一侧;所述显示基板还包括依次设置于所述栅极金属层、所述栅极绝缘层及所述半导体层所构成的叠层薄膜背向所述衬底基板一侧的源漏金属层;

所述源漏金属层包括所述至少一条信号线、所述至少一条放电线,以及所述驱动开关管的源极和漏极;

每个所述静电放电电容的第一电极上方设置有贯通所述栅极绝缘层的第一过孔,每条所述信号线通过所述第一过孔与所述第一电极电连接;

每个所述静电放电电容的第二电极与至少一条所述放电线电连接。

5. 根据权利要求2所述的显示基板,其特征在于,所述栅极金属层位于所述半导体层背向所述衬底基板的一侧;所述显示基板还包括依次设置于所述半导体层、所述栅极绝缘层及所述栅极金属层所构成的叠层薄膜背向所述衬底基板一侧的层间绝缘层和源漏金属层;

所述源漏金属层包括所述至少一条信号线、所述至少一条放电线,以及所述驱动开关管的源极和漏极;

每个所述静电放电电容的第一电极上方设置有贯通所述层间绝缘层的第一过孔,每条所述信号线通过所述第一过孔与所述第一电极电连接;

每个所述静电放电电容的第二电极上方设置有贯通所述栅极绝缘层和所述层间绝缘层的第二过孔,每条所述放电线通过所述第二过孔与所述第二电极电连接。

6. 根据权利要求5所述的显示基板,其特征在于,每个所述静电放电电容的第二电极上方设置有一个第二过孔;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与

所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个所述第一连接电极的一端与相应的放电线电连接,另一端通过相应的第二过孔与第二电极电连接。

7. 根据权利要求5所述的显示基板,其特征在于,每个所述静电放电电容的第二电极上方设置有两个第二过孔,所述两个第二过孔在所述衬底基板上的正投影分别位于相应的第一电极在所述衬底基板上的正投影的两侧;

所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个所述第一连接电极的一端与相应的放电线电连接,另一端通过相应的第二过孔与第二电极电连接。

8. 根据权利要求5所述的显示基板,其特征在于,每个所述静电放电保护单元包括第一静电放电电容和第二静电放电电容;所述第一静电放电电容的第一电极与所述第二静电放电电容的第一电极均连接到同一信号线上,所述第一静电放电电容的第二电极和所述第二静电放电电容的第二电极连接到同一条放电线或者不同的放电线。

9. 根据权利要求8所述的显示基板,其特征在于,所述显示基板还包括依次设置于所述源漏金属层背向所述衬底基板一侧的钝化层和像素电极层;

所述像素电极层包括第二连接电极,及显示基板的各子像素的像素电极;

每个所述静电放电保护单元中,第一静电放电电容的第二电极和第二静电放电电容的第二电极的上方设置有至少两个第三过孔,所述至少两个第三过孔分别贯通所述像素电极层、所述钝化层、所述层间绝缘层和所述栅极绝缘层;

所述第二连接电极的一端通过其中一个第三过孔与所述第一静电放电电容的第二电极电连接,所述第二连接电极的另一端通过另一个第三过孔与所述第二静电放电电容的第二电极电连接。

10. 根据权利要求8所述的显示基板,其特征在于,每个所述静电放电保护单元中,第一静电放电电容和第二静电放电电容分别位于所述信号线的两侧。

11. 根据权利要求1~10任一项所述的显示基板,其特征在于,每个所述静电放电电容的第一电极包括两个并排设置的子电极。

12. 一种显示基板,包括显示区和设置于所述显示区四周的边框区,所述边框区设置有至少一个衬垫,所述衬垫用于向所述显示区提供信号;所述显示基板包括衬底基板,其特征在于,所述显示基板还包括设置于所述衬底基板上的至少两条信号线和位于所述边框区的多个静电放电保护单元,各静电放电保护单元与所述至少两条信号线相连;

所述至少两条信号线包括至少一条第一信号线和至少一条第二信号线,每条第一信号线与至少一个静电放电保护单元相连;各静电放电保护单元与所述至少一条第二信号线相连;

每个所述静电放电保护单元包括至少一个静电放电器件,每个所述静电放电器件包括第一电极、第二电极,及设置于所述第一电极和所述第二电极之间的绝缘介质,相应的第一信号线与所述第一电极电连接,相应的第二信号线与所述第二电极电连接。

13. 根据权利要求12所述的显示基板,其特征在于,所述显示基板包括设置于所述衬底基板上的半导体层、栅极金属层及栅极绝缘层,所述栅极金属层位于所述半导体层朝向或背向所述衬底基板的一侧,所述栅极绝缘层设置于所述栅极金属层与所述半导体层之间;

所述栅极金属层包括所述静电放电器件的第一电极,以及位于所述显示基板中的驱动开关管的栅极;

所述半导体层包括所述静电放电器件的第二电极,以及所述驱动开关管的有源层;

所述栅极绝缘层中处于所述第一电极与所述第二电极之间的部分作为所述静电放电器件的绝缘介质。

14. 根据权利要求13所述的显示基板,其特征在于,所述第二电极为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18} \sim 10^{22}/\text{cm}^3$ 。

15. 根据权利要求13所述的显示基板,其特征在于,所述栅极金属层位于所述半导体层朝向所述衬底基板的一侧;所述显示基板还包括依次设置于所述栅极金属层、所述栅极绝缘层及所述半导体层所构成的叠层薄膜背向所述衬底基板一侧的源漏金属层;

所述源漏金属层包括所述至少一条第一信号线、所述至少一条第二信号线,以及所述驱动开关管的源极和漏极;

每个所述静电放电器件的第一电极上方设置有贯通所述栅极绝缘层的第一过孔,每条所述第一信号线通过所述第一过孔与所述第一电极电连接;

每个所述静电放电器件的第二电极与至少一条所述第二信号线电连接。

16. 根据权利要求13所述的显示基板,其特征在于,所述栅极金属层位于所述半导体层背向所述衬底基板的一侧;所述显示基板还包括依次设置于所述半导体层、所述栅极绝缘层及所述栅极金属层所构成的叠层薄膜背向所述衬底基板一侧的层间绝缘层和源漏金属层;

所述源漏金属层包括所述至少一条第一信号线、至少一条第二信号线,以及所述驱动开关管的源极和漏极;

每个所述静电放电器件的第一电极上方设置有贯通所述层间绝缘层的第一过孔,每条所述第一信号线通过所述第一过孔与所述第一电极电连接;

每个所述静电放电器件的第二电极上方设置有贯通所述栅极绝缘层和所述层间绝缘层的第二过孔,每条所述第二信号线通过所述第二过孔与所述第二电极电连接。

17. 根据权利要求16所述的显示基板,其特征在于,每个所述静电放电器件的第二电极上方设置有一个第二过孔;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的第二信号线电连接,另一端通过相应的第二过孔与第二电极电连接。

18. 根据权利要求16所述的显示基板,其特征在于,每个所述静电放电器件的第二电极上方设置有两个第二过孔,所述两个第二过孔在所述衬底基板上的正投影分别位于相应的第一电极在所述衬底基板上的正投影的两侧;

所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的第二信号线电连接,另一端通过相应的第二过孔与第二电极电连接。

19. 根据权利要求16所述的显示基板,其特征在于,每个所述静电放电保护单元包括第一静电放电器件和第二静电放电器件;所述第一静电放电器件的第一电极与所述第二静电放电器件的第一电极均连接到同一第一信号线上,所述第一静电放电器件的第二电极和所

述第二静电放电器件的第二电极连接到同一条第二信号线或者不同的第二信号线。

20. 根据权利要求19所述的显示基板,其特征在于,所述显示基板还包括依次设置于所述源漏金属层背向所述衬底基板一侧的钝化层和像素电极层;

所述像素电极层包括第二连接电极,及显示基板的各子像素的像素电极;

每个所述静电放电保护单元中,第一静电放电器件的第二电极和第二静电放电器件的第二电极的上方设置有至少两个第三过孔,所述至少两个第三过孔分别贯通所述像素电极层、所述钝化层、所述层间绝缘层和所述栅极绝缘层;

所述第二连接电极的一端通过其中一个第三过孔与所述第一静电放电器件的第二电极电连接,所述第二连接电极的另一端通过另一个第三过孔与所述第二静电放电器件的第二电极电连接。

21. 根据权利要求19所述的显示基板,其特征在于,每个所述静电放电保护单元中,第一静电放电器件和第二静电放电器件分别位于所述第一信号线的两侧。

22. 根据权利要求12~21任一项所述的显示基板,其特征在于,每个所述静电放电器件的第一电极包括两个并排设置的子电极。

23. 根据权利要求12~21任一项所述的显示基板,其特征在于,所述第一信号线包括显示面板单元测试控制线,所述第二信号线包括显示面板单元测试线。

24. 一种静电放电保护电路,其特征在于,设置于如权利要求1~11任一项所述的显示基板中;

所述静电放电保护电路包括至少一个静电放电电容,所述静电放电电容的输入端与信号线连接,输出端与放电线连接。

25. 根据权利要求24所述的静电放电保护电路,其特征在于,所述静电放电保护电路包括两个静电放电电容,两个所述静电放电电容的输入端均连接到所述信号线,输出端连接到同一放电线或者不同的放电线。

26. 一种显示装置,其特征在于,包括如权利要求1~11任一项所述的显示基板,或者,包括如权利要求12~23任一项所述的显示基板。

## 显示基板、静电放电保护电路和显示装置

### 技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种显示基板、静电放电保护电路和显示装置。

### 背景技术

[0002] 在显示器制造行业,静电损伤(ESD:Electro Static Discharge)是一种常见的现象,静电问题直接影响生产的显示装置良品率。通常,采用在显示基板的四周设置静电放电保护电路的方式,将高压静电释放或均衡,以使显示装置在生产、运输及工作过程中免受静电伤害。

[0003] 相关技术中,静电放电保护电路通常采用薄膜晶体管作为静电放电保护电路的最要作用器件,当静电积累达到一定程度以后,分离薄膜晶体管栅电极和源、漏电极的绝缘介质薄膜就有可能发生击穿,从而引起显示基板中薄膜晶体管阈值电压的漂移或者栅极和源、漏电极之间的短路。该种静电放电保护电路在放电时,如果遭遇大电流或者瞬时大电荷冲击,容易导致薄膜晶体管栅极被击穿,从而使静电放电保护电路烧坏。

### 实用新型内容

[0004] 针对上述现有技术中所存在的问题,本实用新型的实施例提供一种显示基板、静电放电保护电路和显示装置,以解决静电放电保护电路遭遇大电流或者瞬时大电荷冲击易损坏的问题。

[0005] 为了实现上述目的,本实用新型的实施例采用如下技术方案:

[0006] 第一方面,本实用新型的实施例提供一种显示基板,包括显示区和设置于所述显示区四周的边框区,所述边框区设置有至少一个衬垫,所述衬垫用于向所述显示区提供信号;所述显示基板包括衬底基板,所述显示基板还包括设置于所述衬底基板上的至少一条信号线、至少一条放电线和位于所述边框区的多个静电放电保护单元;所述至少一条信号线接收所述衬垫提供的信号,并将信号传递给所述显示区;每条信号线与至少一个静电放电保护单元相连,各静电放电保护单元与所述至少一个放电线相连;每个所述静电放电保护单元包括至少一个静电放电电容,每个所述静电放电电容包括第一电极、第二电极,及设置于所述第一电极和所述第二电极之间的绝缘介质,相应的信号线与所述第一电极电连接,相应的放电线与所述第二电极电连接。

[0007] 本实用新型实施例提供的显示基板,当信号线上积累大量静电电荷,或者静电电压较高、电流较大时,第二电极能够导通,将静电电荷由信号线释放到放电线,起到静电分流作用。

[0008] 可选的,所述显示基板包括设置于所述衬底基板上的半导体层、栅极金属层及栅极绝缘层,所述栅极金属层位于所述半导体层朝向或背向所述衬底基板的一侧,所述栅极绝缘层设置于所述栅极金属层与所述半导体层之间;所述栅极金属层包括所述静电放电电容的第一电极,以及位于所述显示基板中的驱动开关管的栅极;所述半导体层包括所述静

电放电电容的第二电极,以及所述驱动开关管的有源层;所述栅极绝缘层中处于所述第一电极与所述第二电极之间的部分作为所述静电放电电容的绝缘介质。

[0009] 可选的,所述第二电极为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18} \sim 10^{22}/\text{cm}^3$ 。

[0010] 可选的,所述栅极金属层位于所述半导体层朝向所述衬底基板的一侧;所述显示基板还包括依次设置于所述栅极金属层、所述栅极绝缘层及所述半导体层所构成的叠层薄膜背向所述衬底基板一侧的源漏金属层;所述源漏金属层包括所述至少一条信号线、所述至少一条放电线,以及所述驱动开关管的源极和漏极;每个所述静电放电电容的第一电极上方设置有贯通所述栅极绝缘层的第一过孔,每条所述信号线通过所述第一过孔与所述第一电极电连接;每个所述静电放电电容的第二电极与至少一条所述放电线电连接。

[0011] 可选的,所述栅极金属层位于所述半导体层背向所述衬底基板的一侧;所述显示基板还包括依次设置于所述半导体层、所述栅极绝缘层及所述栅极金属层所构成的叠层薄膜背向所述衬底基板一侧的层间绝缘层和源漏金属层;所述源漏金属层包括所述至少一条信号线、所述至少一条放电线,以及所述驱动开关管的源极和漏极;每个所述静电放电电容的第一电极上方设置有贯通所述层间绝缘层的第一过孔,每条所述信号线通过所述第一过孔与所述第一电极电连接;每个所述静电放电电容的第二电极上方设置有贯通所述栅极绝缘层和所述层间绝缘层的第二过孔,每条所述放电线通过所述第二过孔与所述第二电极电连接。

[0012] 可选的,每个所述静电放电电容的第二电极上方设置有一个第二过孔;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的放电线电连接,另一端通过相应的第二过孔与第二电极电连接。

[0013] 可选的,每个所述静电放电电容的第二电极上方设置有两个第二过孔,所述两个第二过孔在所述衬底基板上的正投影分别位于相应的第一电极在所述衬底基板上的正投影的两侧;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的放电线电连接,另一端通过相应的第二过孔与第二电极电连接。

[0014] 可选的,每个所述静电放电保护单元包括第一静电放电电容和第二静电放电电容;所述第一静电放电电容的第一电极与所述第二静电放电电容的第一电极均连接到同一信号线上,所述第一静电放电电容的第二电极和所述第二静电放电电容的第二电极连接到同一条放电线或者不同的放电线。

[0015] 可选的,所述显示基板还包括依次设置于所述源漏金属层背向所述衬底基板一侧的钝化层和像素电极层;所述像素电极层包括第二连接电极,及显示基板的各子像素的像素电极;每个所述静电放电保护单元中,第一静电放电电容的第二电极和第二静电放电电容的第二电极的上方设置有至少两个第三过孔,所述至少两个第三过孔贯通所述像素电极层、所述钝化层、所述层间绝缘层和所述栅极绝缘层;所述第二连接电极的一端通过其中一个所述第三过孔与所述第一静电放电电容的第二电极电连接,所述第二连接电极的另一端通过另一个所述第三过孔与所述第二静电放电电容的第二电极电连接。

[0016] 可选的,每个所述静电放电保护单元中,第一静电放电电容和第二静电放电电容

分别位于所述信号线的两侧。

[0017] 可选的,每个所述静电放电电容的第一电极包括两个并排设置的子电极。

[0018] 第二方面,本实用新型的实施例还提供一种显示基板,包括显示区和设置于所述显示区四周的边框区,所述边框区设置有至少一个衬垫,所述衬垫用于向所述显示区施加信号;所述显示基板包括衬底基板,所述显示基板还包括设置于所述衬底基板上的至少两条信号线和位于所述边框区的多个静电放电保护单元,各静电放电保护单元与所述至少两条信号线相连;所述至少两条信号线包括至少一条第一信号线和至少一条第二信号线,每条第一信号线与至少一个静电放电保护单元相连;各静电放电保护单元与所述至少一条第二信号线相连;每个所述静电放电保护单元包括至少一个静电放电器件,每个所述静电放电器件包括第一电极、第二电极,及设置于所述第一电极和所述第二电极之间的绝缘介质,相应的第一信号线与所述第一电极电连接,相应的第二信号线与所述第二电极电连接。

[0019] 本实用新型实施例提供的显示基板,当第一信号线上积累大量静电电荷,或者静电电压较高、电流较大时,第二电极能够导通,将静电电荷由信号线释放到第二信号线,起到静电分流作用。

[0020] 可选的,所述显示基板包括设置于所述衬底基板上的半导体层、栅极金属层及栅极绝缘层,所述栅极金属层位于所述半导体层朝向或背向所述衬底基板的一侧,所述栅极绝缘层设置于所述栅极金属层与所述半导体层之间;所述栅极金属层包括所述静电放电器件的第一电极,以及位于所述显示基板中的驱动开关管的栅极;所述半导体层包括所述静电放电器件的第二电极,以及所述驱动开关管的有源层;所述栅极绝缘层中处于所述第一电极与所述第二电极之间的部分作为所述静电放电器件的绝缘介质。

[0021] 可选的,所述第二电极为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18} \sim 10^{22}/\text{cm}^3$ 。

[0022] 可选的,所述栅极金属层位于所述半导体层朝向所述衬底基板的一侧;所述显示基板还包括依次设置于所述栅极金属层、所述栅极绝缘层及所述半导体层所构成的叠层薄膜背向所述衬底基板一侧的源漏金属层;所述源漏金属层包括所述至少一条第一信号线、所述至少一条第二信号线,以及所述驱动开关管的源极和漏极;每个所述静电放电器件的第一电极上方设置有贯通所述栅极绝缘层的第一过孔,每条所述第一信号线通过所述第一过孔与所述第一电极电连接;每个所述静电放电器件的第二电极与至少一条所述第二信号线电连接。

[0023] 可选的,所述栅极金属层位于所述半导体层背向所述衬底基板的一侧;所述显示基板还包括依次设置于所述半导体层、所述栅极绝缘层及所述栅极金属层所构成的叠层薄膜背向所述衬底基板一侧的层间绝缘层和源漏金属层;所述源漏金属层包括所述至少一条第一信号线、至少一条第二信号线,以及所述驱动开关管的源极和漏极;每个所述静电放电器件的第一电极上方设置有贯通所述层间绝缘层的第一过孔,每条所述第一信号线通过所述第一过孔与所述第一电极电连接;每个所述静电放电器件的第二电极上方设置有贯通所述栅极绝缘层和所述层间绝缘层的第二过孔,每条所述第二信号线通过所述第二过孔与所述第二电极电连接。

[0024] 可选的,每个所述静电放电器件的第二电极上方设置有一个第二过孔;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所

述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的第二信号线电连接,另一端通过相应的第二过孔与第二电极电连接。

[0025] 可选的,每个所述静电放电器件的第二电极上方设置有两个第二过孔,所述两个第二过孔在所述衬底基板上的正投影分别位于相应的第一电极在所述衬底基板上的正投影的两侧;所述源漏金属层还包括多个第一连接电极,所述第一连接电极与所述第二过孔一一对应,且每个所述第一连接电极设置于对应的第二过孔上方及内部,每个第一连接电极的一端与相应的第二信号线电连接,另一端通过相应的第二过孔与第二电极电连接。

[0026] 可选的,每个所述静电放电保护单元包括第一静电放电器件和第二静电放电器件;所述第一静电放电器件的第一电极与所述第二静电放电器件的第一电极均连接到同一第一信号线上,所述第一静电放电器件的第二电极和所述第二静电放电器件的第二电极连接到同一条第二信号线或者不同的第二信号线。

[0027] 可选的,所述显示基板还包括依次设置于所述源漏金属层背向所述衬底基板一侧的钝化层和像素电极层;所述像素电极层包括第二连接电极,及显示基板的各子像素的像素电极;每个所述静电放电保护单元中,第一静电放电器件的第二电极和第二静电放电器件的第二电极的上方设置有至少两个第三过孔,所述至少两个第三过孔分别贯通所述像素电极层、所述钝化层、所述层间绝缘层和所述栅极绝缘层;所述第二连接电极的一端通过其中一个第三过孔与所述第一静电放电器件的第二电极电连接,所述第二连接电极的另一端通过另一个第三过孔与所述第二静电放电器件的第二电极电连接。

[0028] 可选的,每个所述静电放电保护单元中,第一静电放电器件和第二静电放电器件分别位于所述第一信号线的两侧。

[0029] 可选的,每个所述静电放电器件的第一电极包括两个并排设置的子电极。

[0030] 可选的,所述第一信号线包括显示面板单元测试控制线,所述第二信号线包括显示面板单元测试线。

[0031] 第三方面,本实用新型的实施例还提供一种静电放电保护电路,设置于如第一方面所述的显示基板中;所述静电放电保护电路包括至少一个静电放电电容,所述静电放电电容的输入端与信号线连接,输出端与放电线连接。

[0032] 本实用新型实施例所提供的静电放电保护电路所能实现的有益效果,与第一方面所提供的显示基板所能达到的有益效果相同,在此不做赘述。

[0033] 可选的,所述静电放电保护电路包括两个静电放电电容,两个所述静电放电电容的输入端均连接到所述信号线,输出端连接到同一放电线或者不同的放电线。

[0034] 第四方面,一种显示装置,包括如第一方面或第二方面所述的显示基板。

[0035] 本实用新型实施例所提供的显示装置所能实现的有益效果,与第一方面或第二方面所提供的显示基板所能达到的有益效果相同,在此不做赘述。

## 附图说明

[0036] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本实用新型的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

- [0037] 图1为本实用新型实施例中显示基板的第一种结构示意图；
- [0038] 图2为图1所示示意图的A-A剖面图；
- [0039] 图3为本实用新型实施例中显示基板的第二种结构示意图；
- [0040] 图4为图3所示示意图的B-B剖面图；
- [0041] 图5为本实用新型实施例中显示基板的第三种结构示意图；
- [0042] 图6为图5所示示意图的C-C剖面图；
- [0043] 图7为本实用新型实施例中显示基板显示区阵列及边框区静电放电保护电路的第一种结构示意图；
- [0044] 图8为本实用新型实施例中静电放电保护电路的第一种结构示意图；
- [0045] 图9为本实用新型实施例中静电放电保护电路的第二种结构示意图；
- [0046] 图10为本实用新型实施例中静电放电保护电路的第三种结构示意图；
- [0047] 图11为本实用新型实施例中显示基板显示区阵列及边框区静电放电保护电路的第二种结构示意图；
- [0048] 图12为本实用新型实施例中另一种显示基板的第一种结构示意图；
- [0049] 图13为图12所示示意图的A-A剖面图；
- [0050] 图14为本实用新型实施例中另一种显示基板的第二种结构示意图；
- [0051] 图15为图14所示示意图的B-B剖面图；
- [0052] 图16为本实用新型实施例中另一种显示基板的第三种结构示意图；
- [0053] 图17为图16所示示意图的C-C剖面图；
- [0054] 图18为本实用新型实施例中另一种显示基板显示区阵列及边框区静电放电保护电路的第一种结构示意图；
- [0055] 图19为本实用新型实施例中静电放电保护电路的第四种结构示意图；
- [0056] 图20为本实用新型实施例中静电放电保护电路的第五种结构示意图；
- [0057] 图21为本实用新型实施例中静电放电保护电路的第六种结构示意图；
- [0058] 图22为本实用新型实施例中另一种显示基板显示区阵列及边框区静电放电保护电路的第二种结构示意图。
- [0059] 附图标记：
- |                     |              |
|---------------------|--------------|
| [0060] 1-衬底基板，      | 2-信号线，       |
| [0061] 3-放电线，       | 4-静电放电保护单元，  |
| [0062] 41-第一静电放电电容， | 42-第二静电放电电容， |
| [0063] 401-第一电极，    | 402-第二电极，    |
| [0064] 403-绝缘介质，    | 5-第一过孔，      |
| [0065] 6-第二过孔，      | 71-第一连接电极，   |
| [0066] 72-第二连接电极，   | 8-第三过孔，      |
| [0067] 9-栅极绝缘层，     | 10-层间绝缘层，    |
| [0068] 11-衬垫，       | 12-第一信号线，    |
| [0069] 13-第二信号线，    | 14-第一静电放电器件， |
| [0070] 15-第二静电放电器件， | 16-显示区，      |
| [0071] 17-边框区。      |              |

## 具体实施方式

[0072] 下面将结合本实用新型申请实施例中的附图,对本实用新型申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本实用新型申请一部分实施例,而不是全部的实施例。基于本实用新型申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型申请保护的范围。

[0073] 请参阅图1和图7,本实用新型实施例提供的显示基板,包括显示区16和设置于所述显示区16四周的边框区17,所述边框区17设置有至少一个衬垫11,所述衬垫11用于向所述显示区16提供信号;所述显示基板包括衬底基板1,还包括设置于衬底基板1上的至少一条信号线2、至少一条放电线路3和位于所述边框区17的多个静电放电保护单元4;至少一条信号线2接收所述衬垫11提供的信号,并将信号传递给所述显示区16;每条信号线2与至少一个静电放电保护单元4相连,各静电放电保护单元4与至少一个放电线路3相连。如图1和图2所示,每个静电放电保护单元4包括至少一个静电放电电容,每个静电放电电容包括第一电极401、第二电极402,及设置于第一电极401和第二电极402之间的绝缘介质403,相应的信号线2与第一电极401电连接,相应的放电线路3与第二电极402电连接。

[0074] 本实用新型实施例提供的显示基板,当信号线2上积累大量静电电荷,或者静电电压较高、电流较大时,第二电极402能够导通,将静电电荷由信号线2释放到放电线路3,起到静电分流作用。

[0075] 本实用新型的实施例采用静电放电电容作为显示基板中静电放电保护电路的主要器件,一方面,静电放电电容两极间的电压不会产生突变,电容本身即具有抑制静电的效果,尤其是设置有大容量电容的电路甚至不需要静电放电防护;另一方面,静电放电对电子电路的干扰主要为传导干扰和辐射干扰,而静电本身就是一种宽频信号,利用电容可以为静电提供一条更好的释放路径,而不会将静电耦合到敏感电路,因此,采用静电放电电容去耦能很好的提升信号线2的去耦能力,进而可以很好地去掉静电放电,增强信号线2的抗干扰能力。

[0076] 本实用新型实施例中的静电放电保护单元4可以设置于显示基板的边框区17,在形成显示基板中常规功能层的同时,可以一起形成静电放电保护单元4中的各功能部件,不需要增加安装电容的工序,制作过程简单方便。

[0077] 例如,在一些实施例中,显示基板包括设置于衬底基板1上的半导体层、栅极金属层及栅极绝缘层9,栅极金属层位于半导体层朝向或背向衬底基板1的一侧,栅极绝缘层9设置于栅极金属层与半导体层之间。栅极金属层包括静电放电电容的第一电极401,以及位于显示基板中的驱动开关管的栅极,也就是说,可以在形成驱动开关管的栅极时,同层形成静电放电电容的第一电极401;半导体层包括静电放电电容的第二电极402,以及驱动开关管的有源层,也就是说,可以在形成驱动开关管的有源层时,同层形成静电放电电容的第二电极402;栅极绝缘层9中处于第一电极401与第二电极402之间的部分作为静电放电电容的绝缘介质403。

[0078] 将静电放电电容中的两个电极与驱动开关管种相应的功能层同层设置,可以通过一次构图工艺形成驱动开关管的栅极和静电放电电容的第一电极401,也可以通过一次构图工艺形成驱动开关管的有源层和静电放电电容的第二电极402,减少了制作显示基板的工艺步骤以及掩膜板的使用数量,节省了制作显示基板的时间,并节省了成本。

[0079] 在一些实施例中,第二电极402为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18}\sim 10^{22}/\text{cm}^3$ 。例如,第二电极402可以为重掺杂的低温多晶硅(LTPS)材料的半导体层,对低温多晶硅的第二电极402进行高浓度离子注入,该离子做为提供载流子的施主或者受主,嵌入多晶硅的晶体结构中,该离子的浓度可以按照实际需要进行选择,例如可以为 $10^{18}/\text{cm}^3$ 、 $10^{19}/\text{cm}^3$ 、 $10^{20}/\text{cm}^3$ 、 $10^{21}/\text{cm}^3$ 、 $10^{22}/\text{cm}^3$ 等,从而将第二电极402转化为低电阻的掺杂多晶硅薄膜,形成重掺杂的低温多晶硅层,从而可以增强第二电极402的导电性。将第二电极402设置为重掺杂的半导体层,第二电极402的电阻远远小于绝缘介质403的电阻,并且远远大于金属信号线2的电阻,因此重掺杂的半导体层在出现高电压大电流的时候可以导通,将静电电荷由信号线2释放到放电线3,起到静电分流作用。

[0080] 在本实用新型实施例中,静电放电保护单元4中的静电放电电容的结构也可以有多种方式进行设置,只要能使静电放电保护单元4起到上述静电保护的作用即可。下面以几种静电放电电容的结构的设置方式为例,详细介绍一下静电放电电容的结构。

[0081] 作为一种可能的设置方式,对于栅极金属层位于半导体层朝向衬底基板的一侧的一些实施例,显示基板还包括依次设置于栅极金属层、栅极绝缘层9及半导体层所构成的叠层薄膜背向衬底基板1一侧的源漏金属层;源漏金属层包括至少一条信号线2、至少一条放电线3,以及驱动开关管的源极和漏极;每个静电放电电容的第一电极401上方设置有贯通栅极绝缘层的第一过孔5,每条信号线2通过第一过孔5与第一电极401电连接;每个静电放电电容的第二电极402与至少一条放电线3电连接。

[0082] 对于栅极金属层位于半导体层背向所述衬底基板的一侧的一些实施例,如图2所示,显示基板还包括依次设置于半导体层、栅极绝缘层9及栅极金属层所构成的叠层薄膜背向衬底基板1一侧的层间绝缘层10和源漏金属层;源漏金属层包括至少一条信号线2、至少一条放电线3,以及驱动开关管的源极和漏极;每个静电放电电容的第一电极401上方设置有贯通层间绝缘层10的第一过孔5,每条信号线2通过第一过孔5与第一电极401电连接;每个静电放电电容的第二电极402上方设置有贯通栅极绝缘层9和层间绝缘层10的第二过孔6,每条放电线3通过第二过孔6与第二电极402电连接。

[0083] 例如,如图1和图2所示,每个静电放电电容的第二电极402上方设置有一个第二过孔6;源漏金属层还包括多个第一连接电极71,第一连接电极71与第二过孔6一一对应,且每个第一连接电极71设置于对应的第二过孔6上方及内部,每个第一连接电极71的一端与相应的放电线3(图2中未示出放电线3)电连接,另一端通过相应的第二过孔6与第二电极402电连接。

[0084] 又例如,如图3和图4所示,每个静电放电电容的第二电极402上方设置有两个第二过孔6,两个第二过孔6在衬底基板1上的正投影分别位于相应的第一电极401在衬底基板1上的正投影的两侧;源漏金属层还包括多个第一连接电极71,第一连接电极71与第二过孔6一一对应,且每个第一连接电极71设置于对应的第二过孔6上方及内部,每个第一连接电极71的一端与相应的放电线3电连接,另一端通过相应的第二过孔6与第二电极402电连接。

[0085] 需要说明的是,图1和图2、图3和图4中,每个静电放电保护单元4设置了两个静电放电电容,实际上,每个静电放电保护单元4中可以仅设置一个静电放电电容,也可以设置两个或多个静电放电电容。

[0086] 示例性的,每个静电放电保护单元4包括第一静电放电电容41和第二静电放电电

容42;第一静电放电电容41的第一电极401与第二静电放电电容42的第一电极401均连接到同一信号线2上,第一静电放电电容41的第二电极402和第二静电放电电容42的第二电极402连接到同一条放电线路3或者不同的放电线路3。

[0087] 在每个静电放电保护单元4中设置两个静电放电电容,可以增加信号线2中静电释放的路径,释放静电的效率更高,效果更好。

[0088] 对于静电放电电容的结构,作为另一种可能的设置方式,如图5和图6所示,显示基板还包括依次设置于源漏金属层背向衬底基板1一侧的钝化层和像素电极层;像素电极层包括第二连接电极72,及显示基板的各子像素的像素电极,也就是说,可以在形成显示基板中各像素电极时,同层形成第二连接电极72,可以通过一次构图工艺形成显示基板中各像素电极和第二连接电极72,减少了制作显示基板的工艺步骤以及掩膜板的使用数量,节省了制作显示基板的时间,并节省了成本;每个静电放电保护单元4中,第一静电放电电容41的第二电极402和第二静电放电电容42的第二电极402的上方设置有至少两个第三过孔8,至少两个第三过孔8分别贯通像素电极层、钝化层、层间绝缘层10和栅极绝缘层9;第二连接电极72的一端通过其中一个第三过孔8与第一静电放电电容41的第二电极402电连接,第二连接电极72的另一端通过另一个第三过孔8与第二静电放电电容42的第二电极402电连接。

[0089] 可以理解到,采用上述方式在每个静电放电保护单元4中设置两个静电放电电容,同样可以增加信号线2中静电释放的路径,释放静电的效率更高。同时,如果其中一个静电放电电容与放电线路的连接处发生损坏,导致静电无法分流到该静电放电电容所连接的放电线路,可以利用第二连接电极72将静电分流到另一个静电放电电容,进而释放静电,从而提高静电放电保护单元4的稳定性。

[0090] 对于设置了两个静电放电电容的静电放电保护单元4,在一些实施例中,每个静电放电保护单元4中,如图1、图3、图5所示,第一静电放电电容41和第二静电放电电容42可以分别位于信号线2的两侧。

[0091] 在一些实施例中,每个静电放电电容的第一电极401可以包括一个子电极,也可以如图1~图6所示,包括两个并排设置的子电极。采用两个子电极的第一电极401,可以降低静电放电电容的漏电流,使静电放电电容的性能更稳定。

[0092] 在正常工作时,静电放电保护电路不工作;当有静电放电发生时,信号线2瞬间聚集的大量电荷会通过静电放电保护电路迅速向放电线路3释放。在一些实施例中,信号线与放电线路的功能也可以互换,也就是说,当放电线路3上有静电放电发生时,放电线路3瞬间聚集的大量电荷也可以通过静电放电保护电路迅速向信号线2释放。

[0093] 本实用新型实施例中的信号线2,可以是显示基板中的栅线、数据线、时钟信号线中的任意一种,放电线路3可以是高电平( $V_{gh}$ )线,和/或,低电平( $V_{gl}$ )线,和/或,公共电极线。

[0094] 本实用新型还提供另一种显示基板,请参阅图12和图18,包括显示区16和设置于所述显示区16四周的边框区17,所述边框区17设置有至少一个衬垫11,所述衬垫11用于向所述显示区16提供信号;所述显示基板包括衬底基板1,还包括设置于衬底基板1上的至少两条信号线和位于边框区17的多个静电放电保护单元,各静电放电保护单元与所述至少两条信号线相连;至少两条信号线包括至少一条第一信号线12和至少一条第二信号线13,每条第一信号线12与至少一个静电放电保护单元相连;各静电放电保护单元与所述至少一条第二信号线13相连。如图12和图13所示,每个静电放电保护单元4包括至少一个静电放电器

件,每个静电放电器件包括第一电极401、第二电极402,及设置于第一电极401和第二电极402之间的绝缘介质403,相应的第一信号线12与第一电极401电连接,相应的第二信号线13与第二电极402电连接。

[0095] 本实用新型实施例提供的显示基板,当第一信号线12上积累大量静电电荷,或者静电电压较高、电流较大时,第二电极402能够导通,将静电电荷由第一信号线12释放到第二信号线13,起到静电分流作用。

[0096] 本实用新型实施例中的静电放电保护单元4可以设置于显示基板的边框区17,在形成显示基板中常规功能层的同时,可以一起形成静电放电保护单元4中的各功能部件,不需要增加安装静电放电器件的工序,制作过程简单方便。

[0097] 例如,在一些实施例中,显示基板包括设置于衬底基板1上的半导体层、栅极金属层及栅极绝缘层9,栅极金属层位于半导体层朝向或背向衬底基板1的一侧,栅极绝缘层9设置于栅极金属层与半导体层之间。栅极金属层包括静电放电器件的第一电极401,以及位于显示基板中的驱动开关管的栅极,也就是说,可以在形成驱动开关管的栅极时,同层形成静电放电器件的第一电极401;半导体层包括静电放电器件的第二电极402,以及驱动开关管的有源层,也就是说,可以在形成驱动开关管的有源层时,同层形成静电放电器件的第二电极402;栅极绝缘层9中处于第一电极401与第二电极402之间的部分作为静电放电器件的绝缘介质403。

[0098] 将静电放电器件中的两个电极与驱动开关管种相应的功能层同层设置,可以通过一次构图工艺形成驱动开关管的栅极和静电放电器件的第一电极401,也可以通过一次构图工艺形成驱动开关管的有源层和静电放电器件的第二电极402,减少了制作显示基板的工艺步骤以及掩模板的使用数量,节省了制作显示基板的时间,并节省了成本。

[0099] 在一些实施例中,第二电极402为重掺杂的半导体层,所述重掺杂的半导体层的载流子浓度为 $10^{18} \sim 10^{22}/\text{cm}^3$ 。例如,第二电极402可以为重掺杂的低温多晶硅(LTPS)材料的半导体层,对低温多晶硅的第二电极402进行高浓度离子注入,该离子作为载流子,其浓度可以按照实际需要进行选择,例如可以为 $10^{18}/\text{cm}^3$ 、 $10^{19}/\text{cm}^3$ 、 $10^{20}/\text{cm}^3$ 、 $10^{21}/\text{cm}^3$ 、 $10^{22}/\text{cm}^3$ 等,从而将第二电极402转化为低电阻的掺杂多晶硅薄膜,形成重掺杂的低温多晶硅层,从而可以增强第二电极402的导电性。将第二电极402设置为重掺杂的半导体层,第二电极402的电阻远远小于绝缘介质403的电阻,并且远远大于金属第一信号线12的电阻,因此重掺杂的半导体层在出现高电压大电流的时候可以导通,将静电电荷由第一信号线12释放到第二信号线13,起到静电分流作用。

[0100] 在本实用新型实施例中,静电放电保护单元4中的静电放电器件的结构也可以有多种方式进行设置,只要能使静电放电保护单元4起到上述静电保护的作用即可。下面以几种静电放电器件的结构的方式为例,详细介绍一下静电放电器件的结构。

[0101] 作为一种可能的设置方式,对于栅极金属层位于半导体层朝向衬底基板的一侧的一些实施例,显示基板还包括依次设置于栅极金属层、栅极绝缘层9及半导体层所构成的叠层薄膜背向衬底基板1一侧的源漏金属层;源漏金属层包括至少一条第一信号线12、至少一条第二信号线13,以及驱动开关管的源极和漏极;每个静电放电器件的第一电极401上方设置有贯通栅极绝缘层的第一过孔5,每条第一信号线12通过第一过孔5与第一电极401电连接;每个静电放电器件的第二电极402与至少一条第二信号线13电连接。

[0102] 对于栅极金属层位于半导体层背向所述衬底基板的一侧的一些实施例,如图13所示,显示基板还包括依次设置于半导体层、栅极绝缘层9及栅极金属层所构成的叠层薄膜背向衬底基板1一侧的层间绝缘层10和源漏金属层;源漏金属层包括至少一条第一信号线12、至少一条第二信号线13,以及驱动开关管的源极和漏极;每个静电放电器件的第一电极401上方设置有贯通层间绝缘层10的第一过孔5,每条第一信号线12通过第一过孔5与第一电极401电连接;每个静电放电器件的第二电极402上方设置有贯通栅极绝缘层9和层间绝缘层10的第二过孔6,每条第二信号线13通过第二过孔6与第二电极402电连接。

[0103] 例如,如图12和图13所示,每个静电放电器件的第二电极402上方设置有一个第二过孔6;源漏金属层还包括多个第一连接电极71,第一连接电极71与第二过孔6一一对应,且每个第一连接电极71设置于对应的第二过孔6上方及内部,每个第一连接电极71的一端与相应的第二信号线13(图13中未示出第二信号线13)电连接,另一端通过相应的第二过孔6与第二电极402电连接。

[0104] 又例如,如图14和图15所示,每个静电放电器件的第二电极402上方设置有两个第二过孔6,两个第二过孔6在衬底基板1上的正投影分别位于相应的第一电极401在衬底基板1上的正投影的两侧;源漏金属层还包括多个第一连接电极71,第一连接电极71与第二过孔6一一对应,且每个第一连接电极71设置于对应的第二过孔6上方及内部,每个第一连接电极71的一端与相应的第二信号线13电连接,另一端通过相应的第二过孔6与第二电极402电连接。

[0105] 需要说明的是,图12和图13、图14和图15中,每个静电放电保护单元4设置了两个静电放电器件,实际上,每个静电放电保护单元4中可以仅设置一个静电放电器件,也可以设置两个或多个静电放电器件。

[0106] 示例性的,每个静电放电保护单元4包括第一静电放电器件14和第二静电放电器件15;第一静电放电器件14的第一电极401与第二静电放电器件15的第一电极401均连接到同一第一信号线12上,第一静电放电器件14的第二电极402和第二静电放电器件15的第二电极402连接到同一条第二信号线13或者不同的第二信号线13。

[0107] 在每个静电放电保护单元4中设置两个静电放电器件,可以增加第一信号线12中静电释放的路径,释放静电的效率更高,效果更好。

[0108] 对于静电放电器件的结构,作为另一种可能的设置方式,如图16和图17所示,显示基板还包括依次设置于源漏金属层背向衬底基板1一侧的钝化层和像素电极层;像素电极层包括第二连接电极72,及显示基板的各子像素的像素电极,也就是说,可以在形成显示基板中各像素电极时,同层形成第二连接电极72,可以通过一次构图工艺形成显示基板中各像素电极和第二连接电极72,减少了制作显示基板的工艺步骤以及掩膜板的使用数量,节省了制作显示基板的时间,并节省了成本;每个静电放电保护单元4中,第一静电放电器件14的第二电极402和第二静电放电器件15的第二电极402的上方设置有至少两个第三过孔8,至少两个第三过孔8分别贯通像素电极层、钝化层、层间绝缘层10和栅极绝缘层9;第二连接电极72的一端通过其中一个第三过孔8与第一静电放电器件14的第二电极402电连接,第二连接电极72的另一端通过另一个第三过孔8与第二静电放电器件15的第二电极402电连接。

[0109] 可以理解到,采用上述方式在每个静电放电保护单元4中设置两个静电放电器件,

同样可以增加第一信号线12中静电释放的路径,释放静电的效率更高。同时,如果其中一个静电放电器件与放电线的连接处发生损坏,导致静电无法分流到该静电放电器件所连接的放电线路,可以利用第二连接电极72将静电分流到另一个静电放电器件,进而释放静电,从而提高静电放电保护单元4的稳定性。

[0110] 对于设置了两个静电放电器件的静电放电保护单元4,在一些实施例中,每个静电放电保护单元4中,如图12、图14、图16所示,第一静电放电器件14和第二静电放电器件15可以分别位于第一信号线12的两侧。

[0111] 在一些实施例中,每个静电放电器件的第一电极401可以包括一个子电极,也可以如图12~图17所示,包括两个并排设置的子电极。采用两个子电极的第一电极401,可以降低静电放电器件的漏电流,使静电放电器件的性能更稳定。

[0112] 在正常工作时,静电放电保护电路不工作;当有静电放电发生时,第一信号线12瞬间聚集的大量电荷会通过静电放电保护电路迅速向第二信号线13释放。在一些实施例中,第一信号线与第二信号线之间的功能也可以互换,也就是说,当第二信号线13上有静电放电发生时,第二信号线13瞬间聚集的大量电荷也可以通过静电放电保护电路迅速向第一信号线12释放。

[0113] 示例性的,在对显示面板单元进行测试时,第一信号线12可以是显示面板单元测试(Cell test)控制线,第二信号线13可以是显示面板单元测试线。

[0114] 本实用新型的实施例还提供一种静电放电保护电路,设置于如上所述的显示基板中。如图7所示,该静电放电保护电路可以设置在显示基板的边框区17中,对显示基板的布线区内的线路进行静电放电保护。

[0115] 如图8所示,静电放电保护电路包括至少一个静电放电电容,静电放电电容的输入端与信号线2连接,输出端与放电线路3连接。

[0116] 本实用新型实施例所提供的静电放电保护电路所能实现的有益效果,与上述所提供的显示基板所能达到的有益效果相同,在此不做赘述。

[0117] 本实用新型实施例所提供的静电放电保护电路可以包括一个静电放电电容,也可以包括两个或多个静电放电电容。

[0118] 示例性的,静电放电保护电路包括两个静电放电电容,两个静电放电电容的输入端均连接到信号线2,输出端连接到同一放电线路3(如图9所示)或者不同的放电线路3(如图10和图11所示)。

[0119] 在正常工作时,静电放电保护电路不工作;当有静电放电发生时,信号线2瞬间聚集的大量电荷会通过静电放电保护电路迅速向放电线路3释放。

[0120] 在一些实施例中,信号线与放电线路之间也可以互换,也就是说,当放电线路3上有静电放电发生时,放电线路3瞬间聚集的大量电荷也可以通过静电放电保护电路迅速向信号线2释放。

[0121] 另外,如图18所示,该静电放电保护电路也可以设置在另一种显示基板的边框区17中,对另一种显示基板的布线区内的线路进行静电放电保护。

[0122] 如图19所示,静电放电保护电路包括至少一个静电放电器件,静电放电器件的输入端与第一信号线12连接,输出端与第二信号线13连接。

[0123] 本实用新型实施例所提供的静电放电保护电路可以包括一个静电放电器件,也可

以包括两个或多个静电放电器件。

[0124] 示例性的,静电放电保护电路包括两个静电放电器件,两个静电放电器件的输入端均连接到第一信号线12,输出端连接到同一第二信号线13(如图20所示)或者不同的第二信号线13(如图21和图22所示)。

[0125] 在正常工作时,静电放电保护电路不工作;当有静电放电发生时,第一信号线12瞬间聚集的大量电荷会通过静电放电保护电路迅速向第二信号线13释放。或者,第一信号线与第二线之间的功能也可以互换,也就是说,当第二信号线13上有静电放电发生时,第二信号线13瞬间聚集的大量电荷也可以通过静电放电保护电路迅速向第一信号线12释放。

[0126] 本实用新型的实施例还提供一种显示装置,包括如上所述的显示基板。

[0127] 本实用新型实施例所提供的显示装置所能实现的有益效果,与上述所提供的显示基板所能达到的有益效果相同,在此不做赘述。

[0128] 另外,本实施例中的包括上述显示基板的显示装置可以为液晶面板、电子纸、OLED (Organic Light-Emitting Diode,有机发光二极管)面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0129] 以上所述,仅为本实用新型的具体实施方式,但本实用新型的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本实用新型揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本实用新型的保护范围之内。因此,本实用新型的保护范围应以所述权利要求要求的保护范围为准。

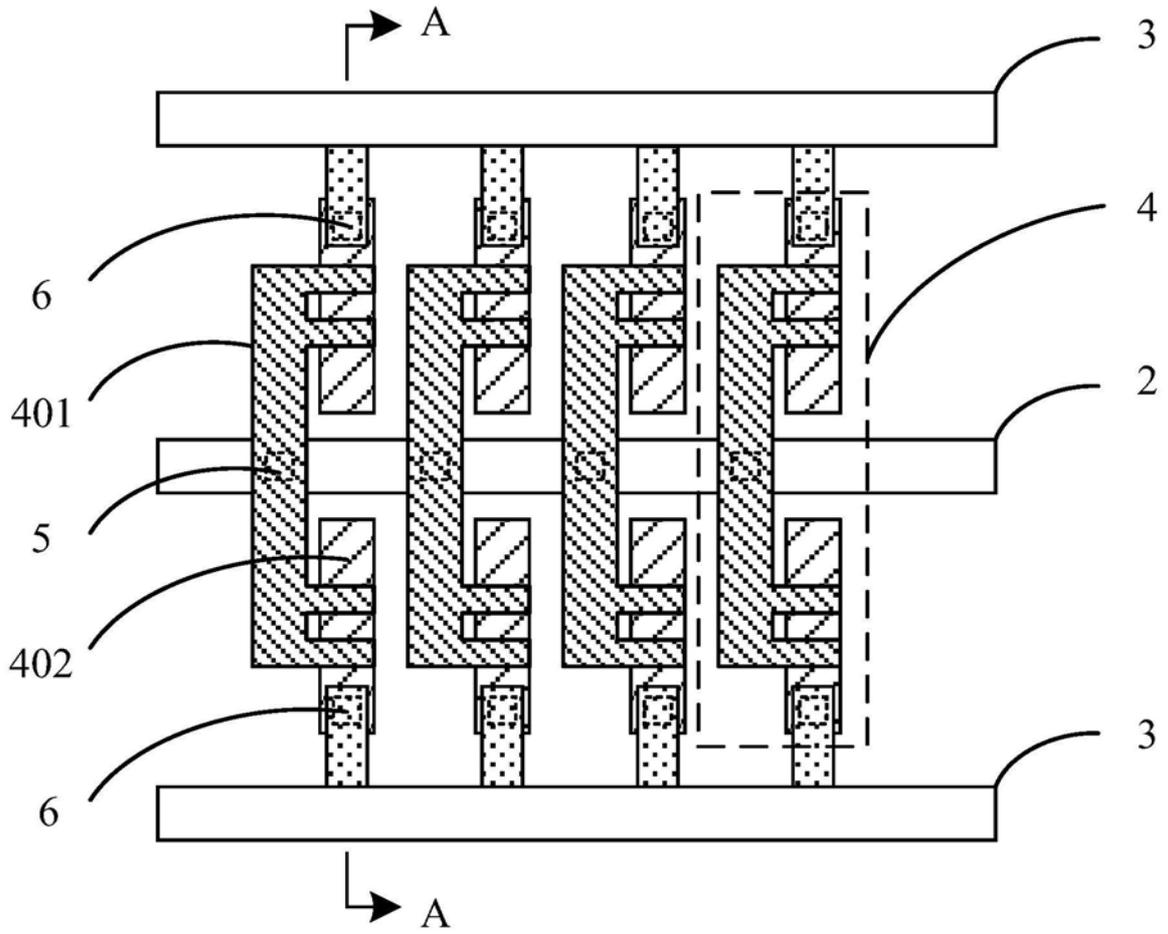


图1

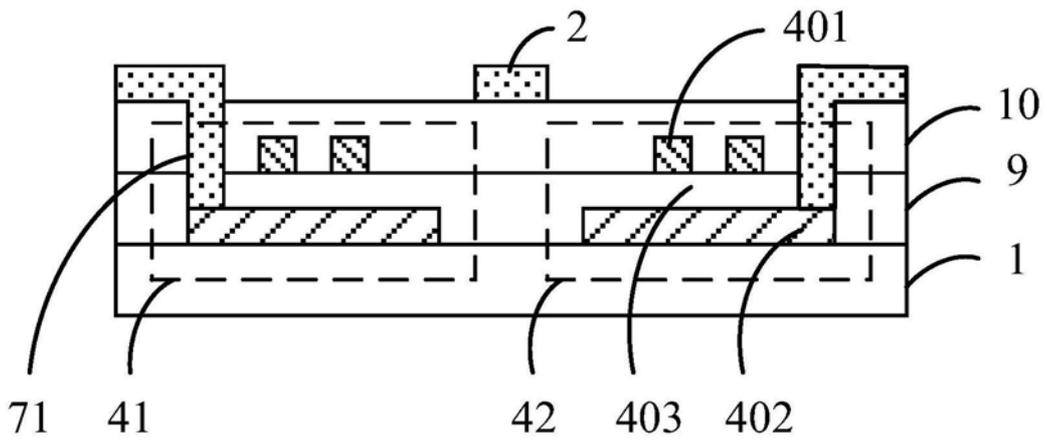


图2

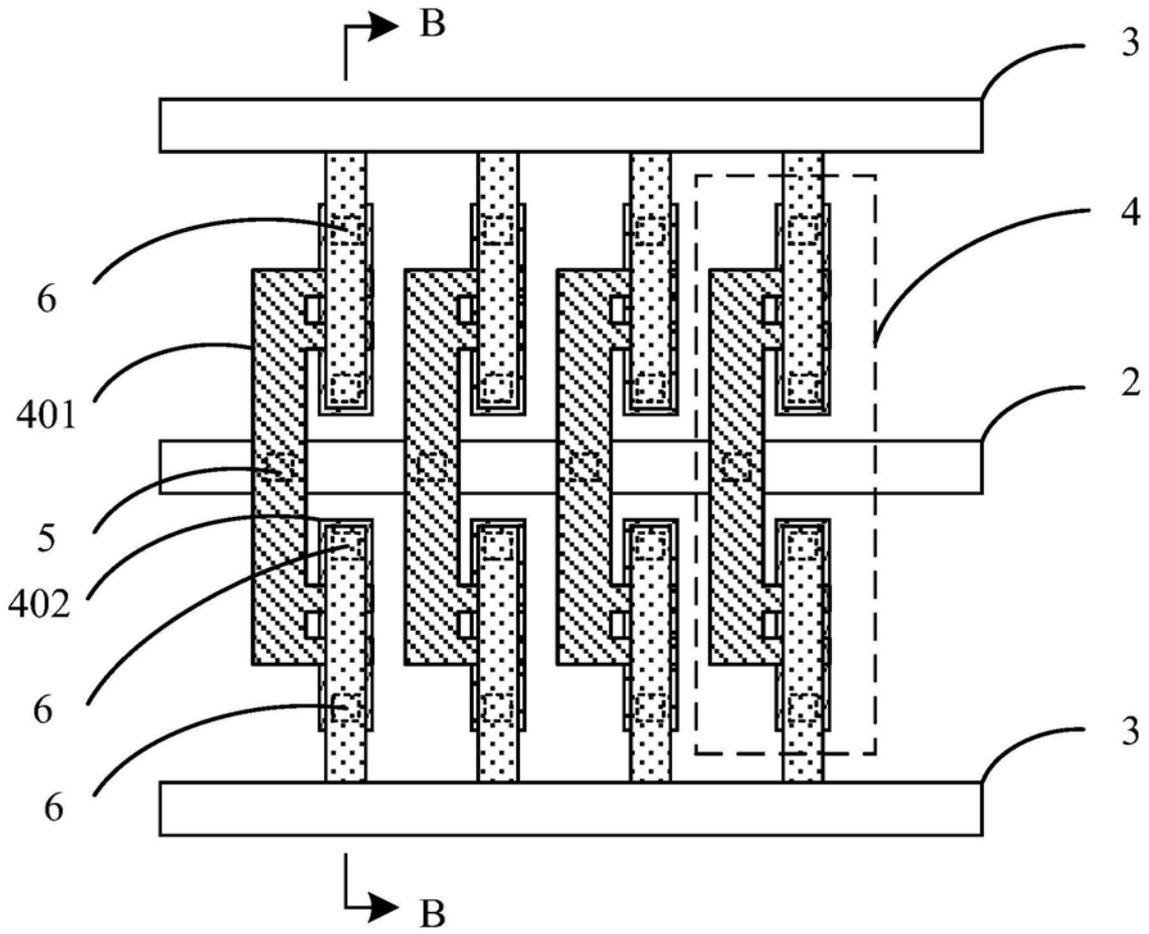


图3

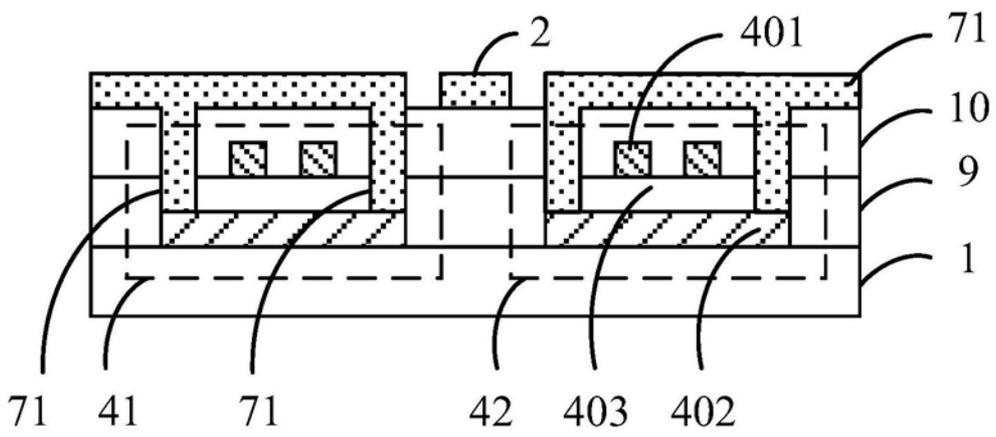


图4

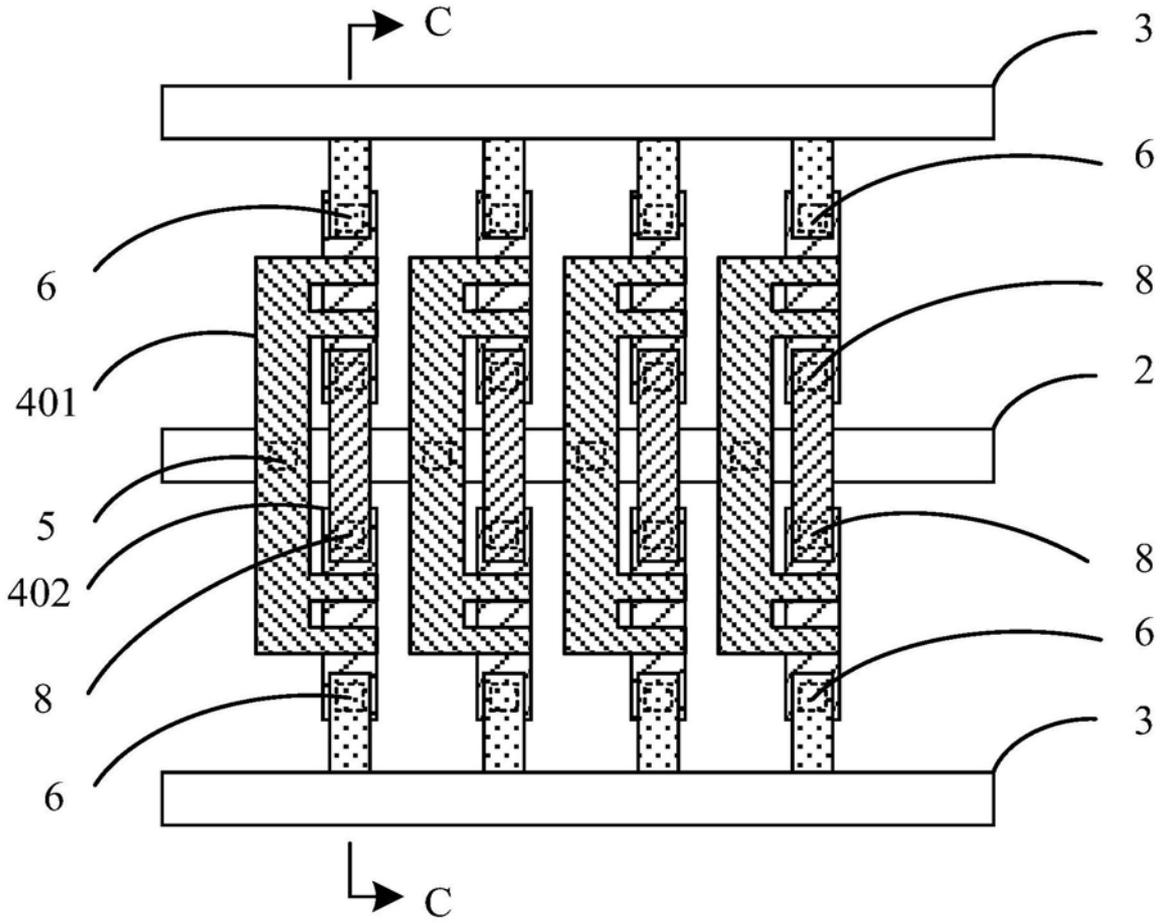


图5

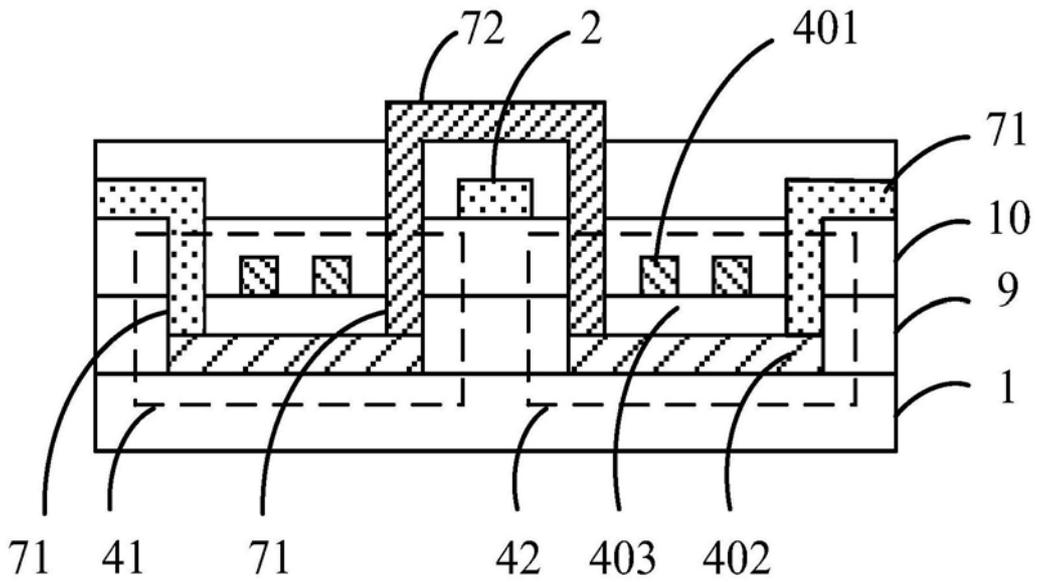


图6

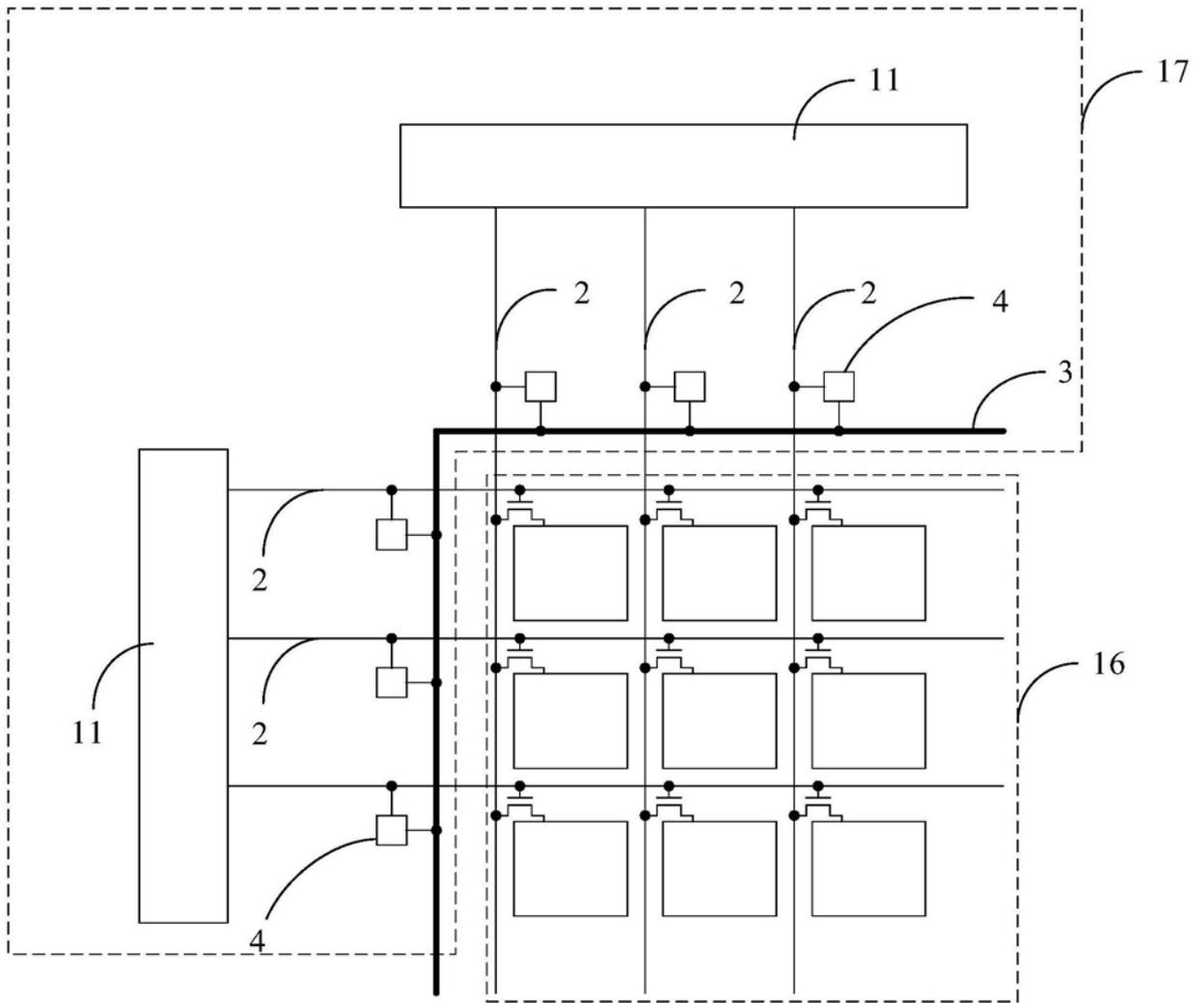


图7

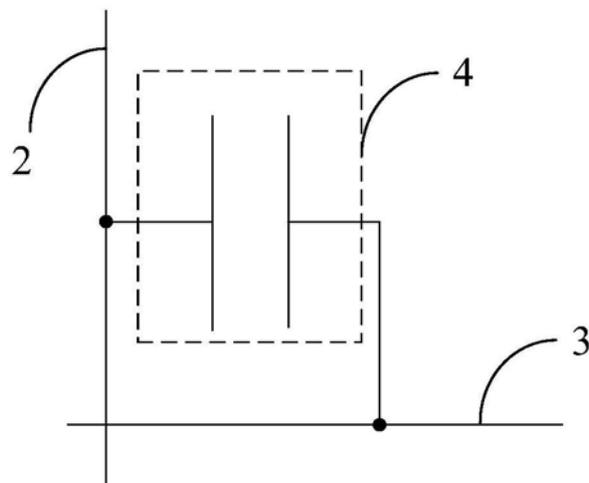


图8

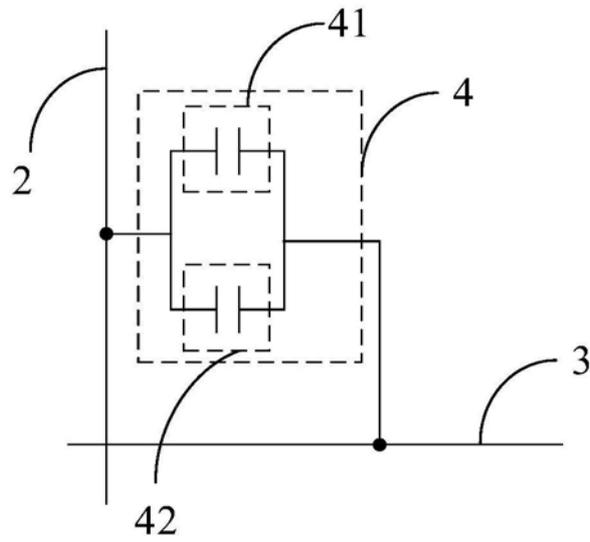


图9

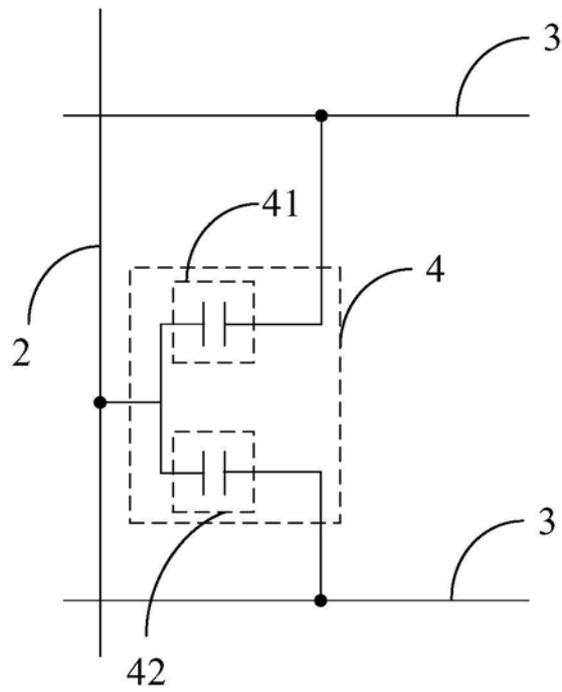


图10

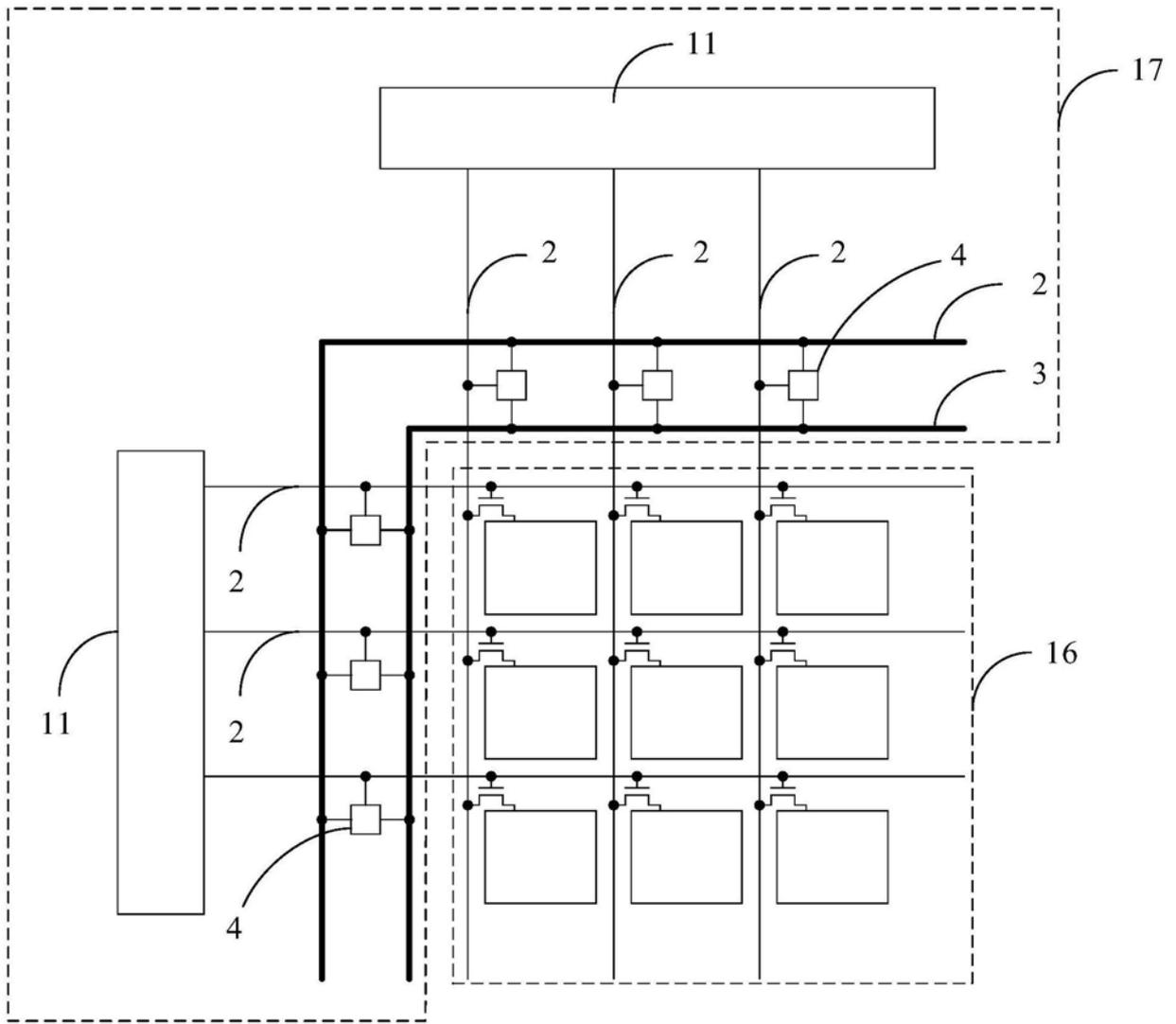


图11

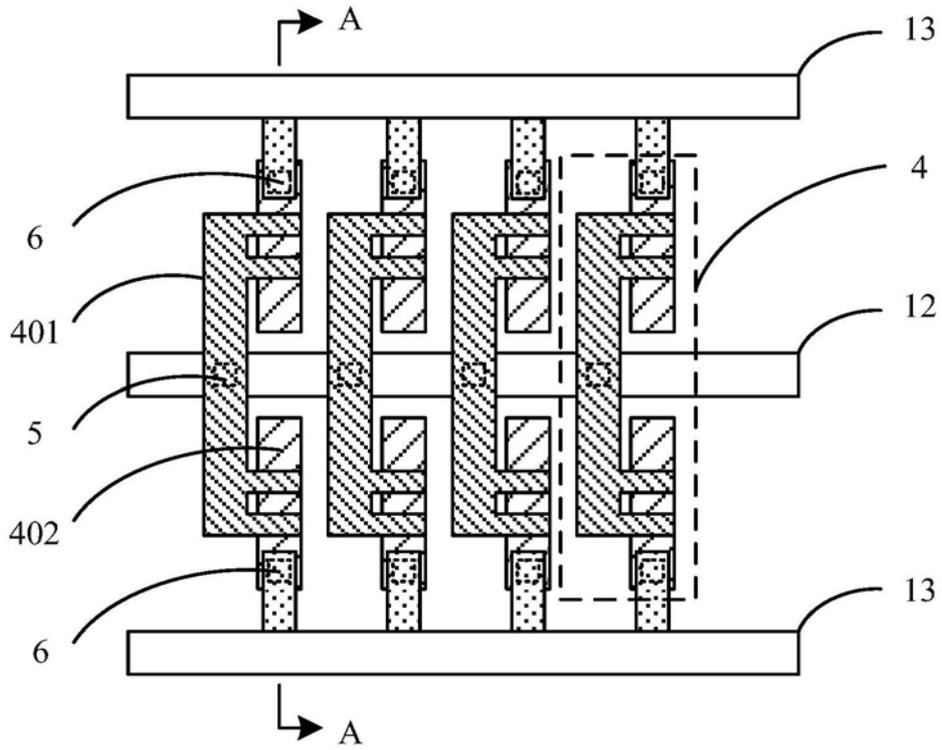


图12

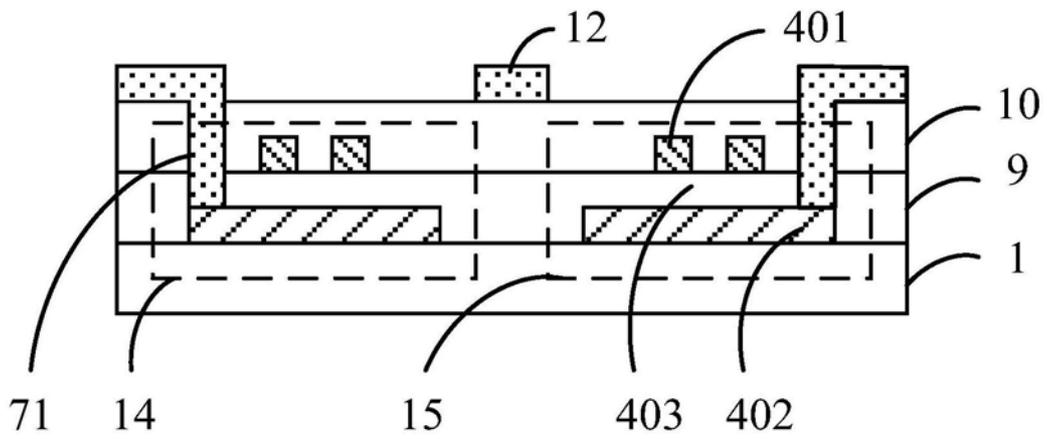


图13

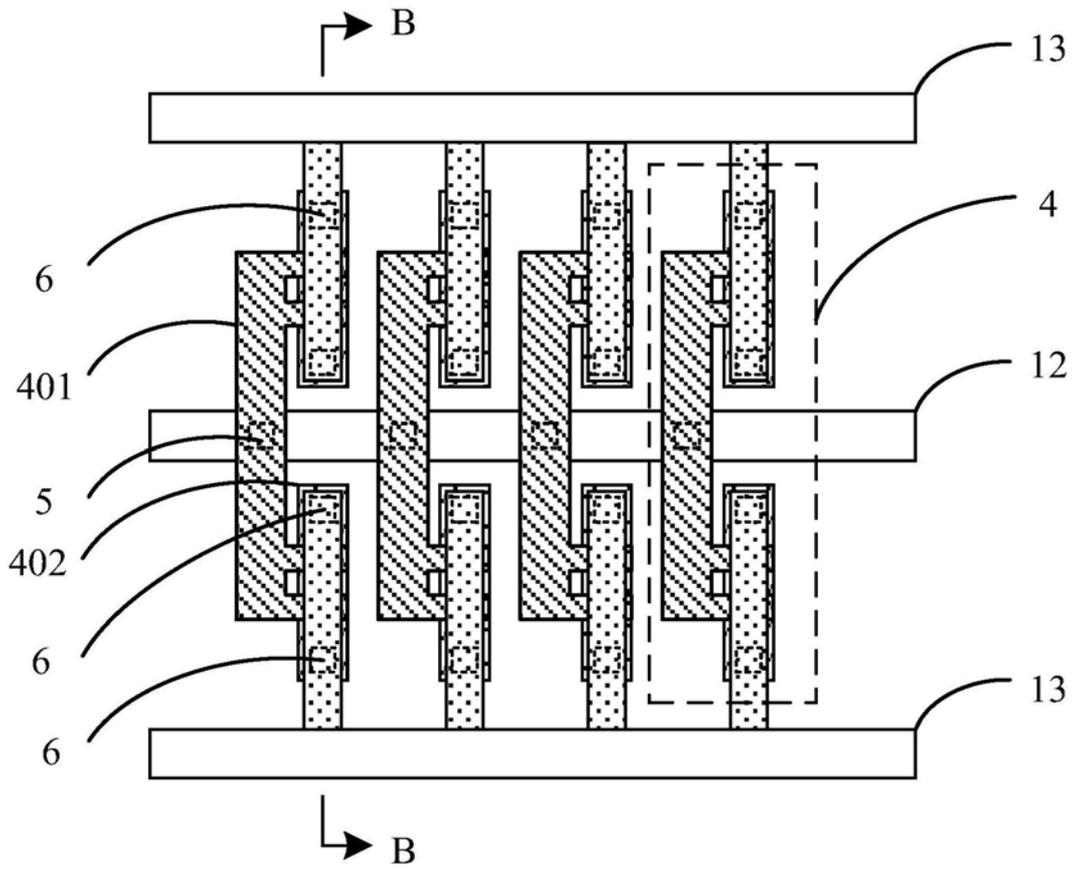


图14

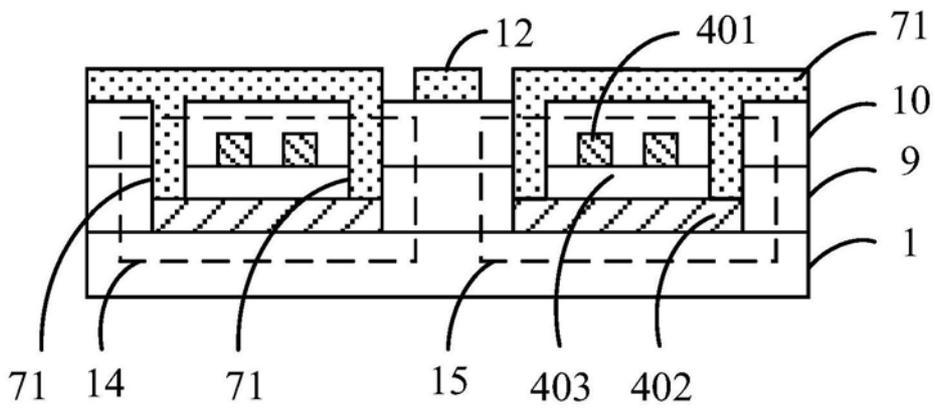


图15

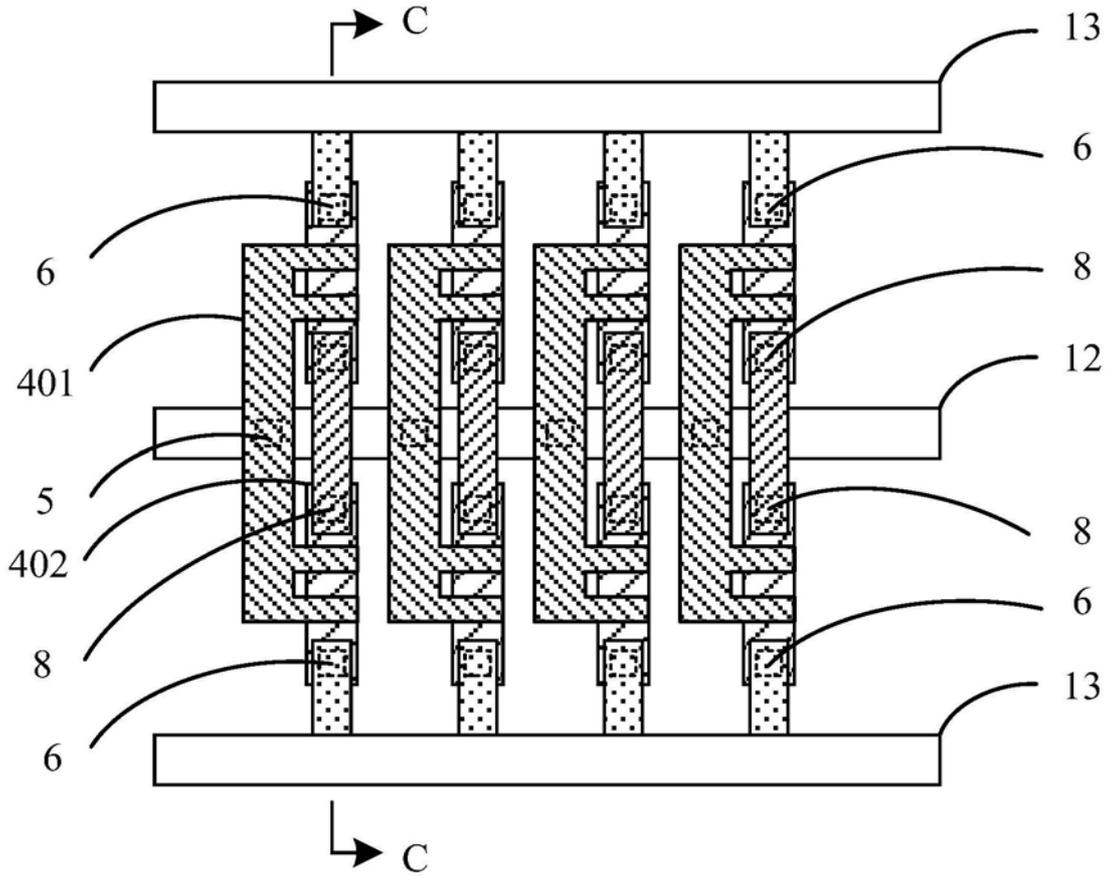


图16

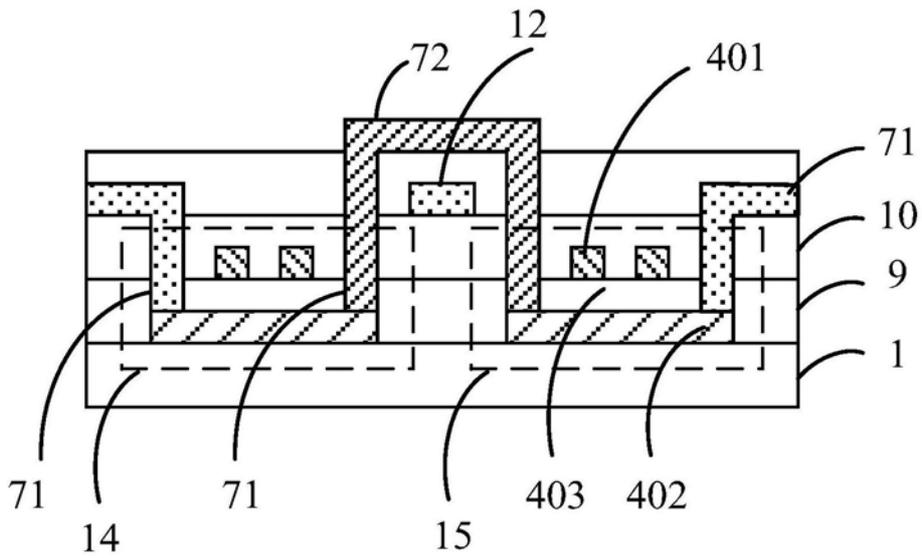


图17

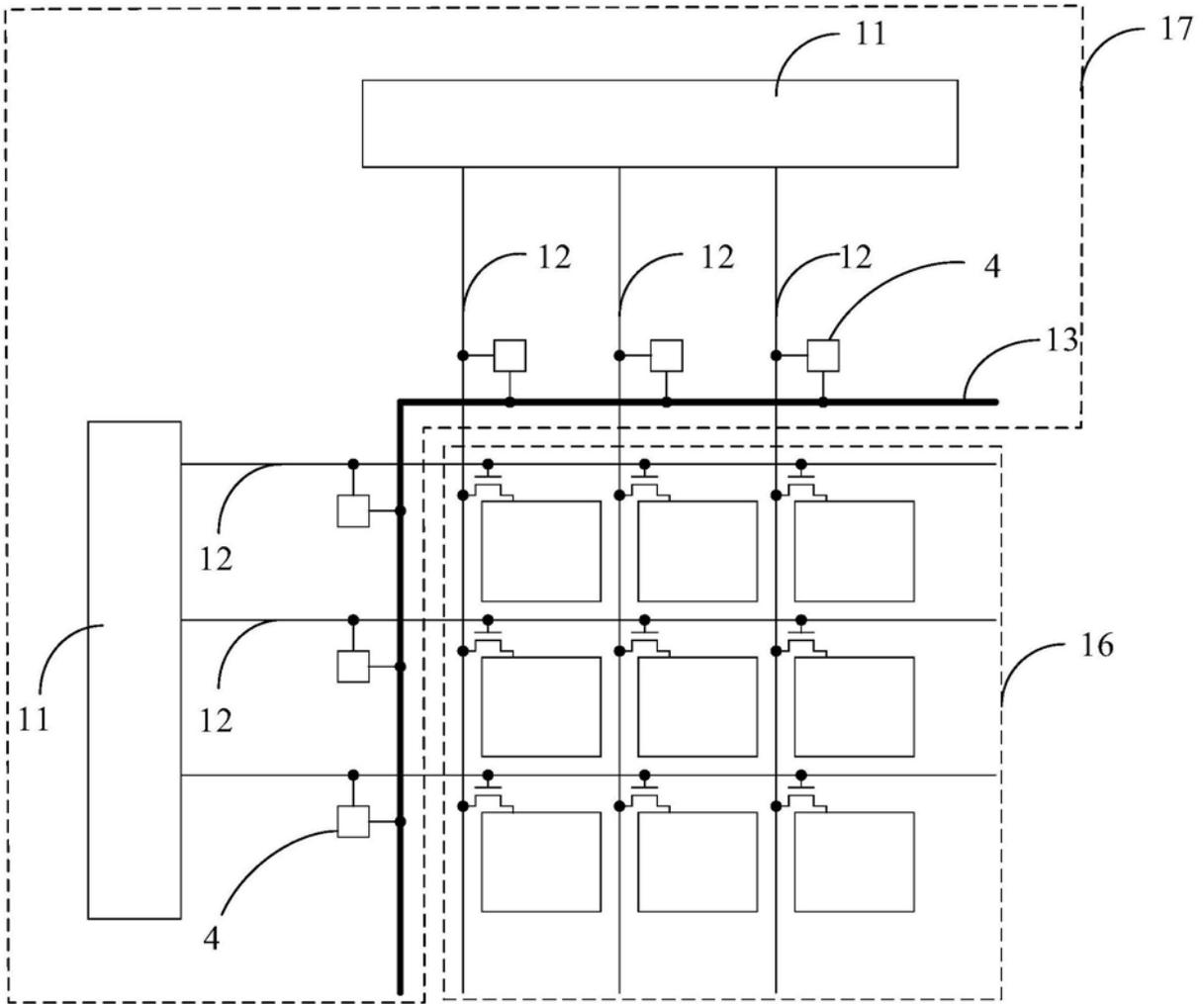


图18

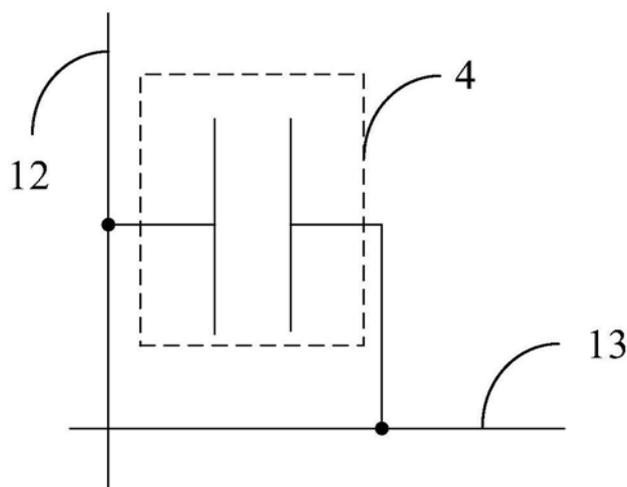


图19

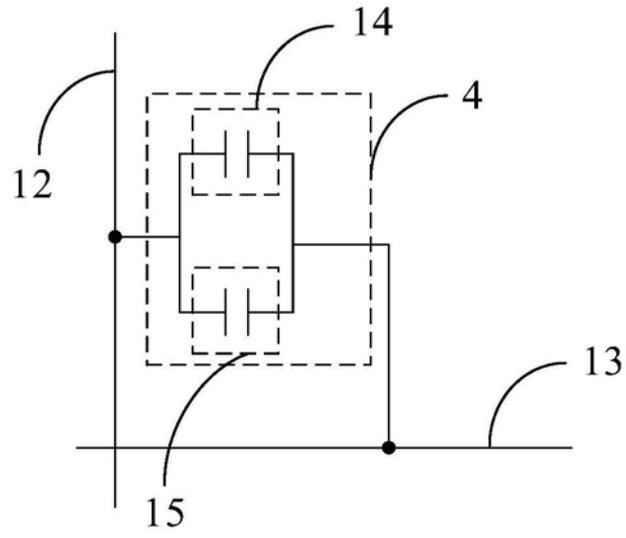


图20

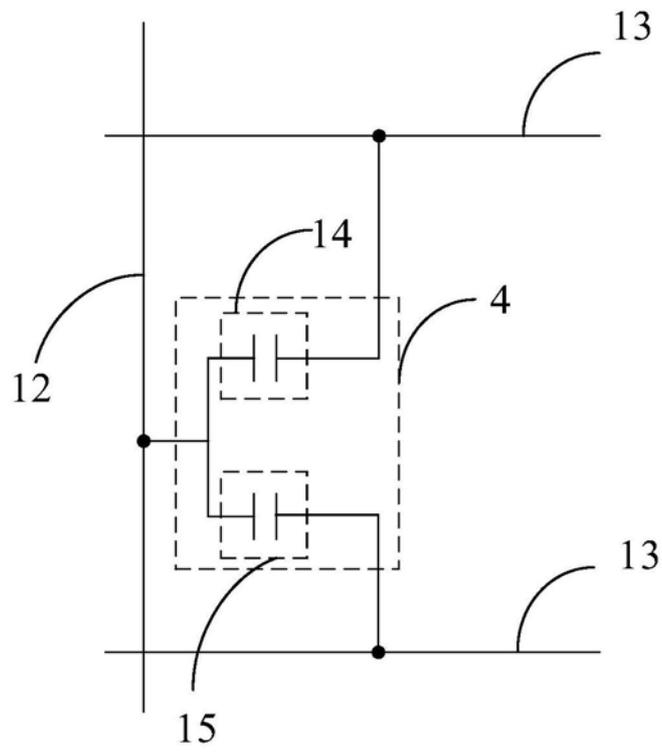


图21

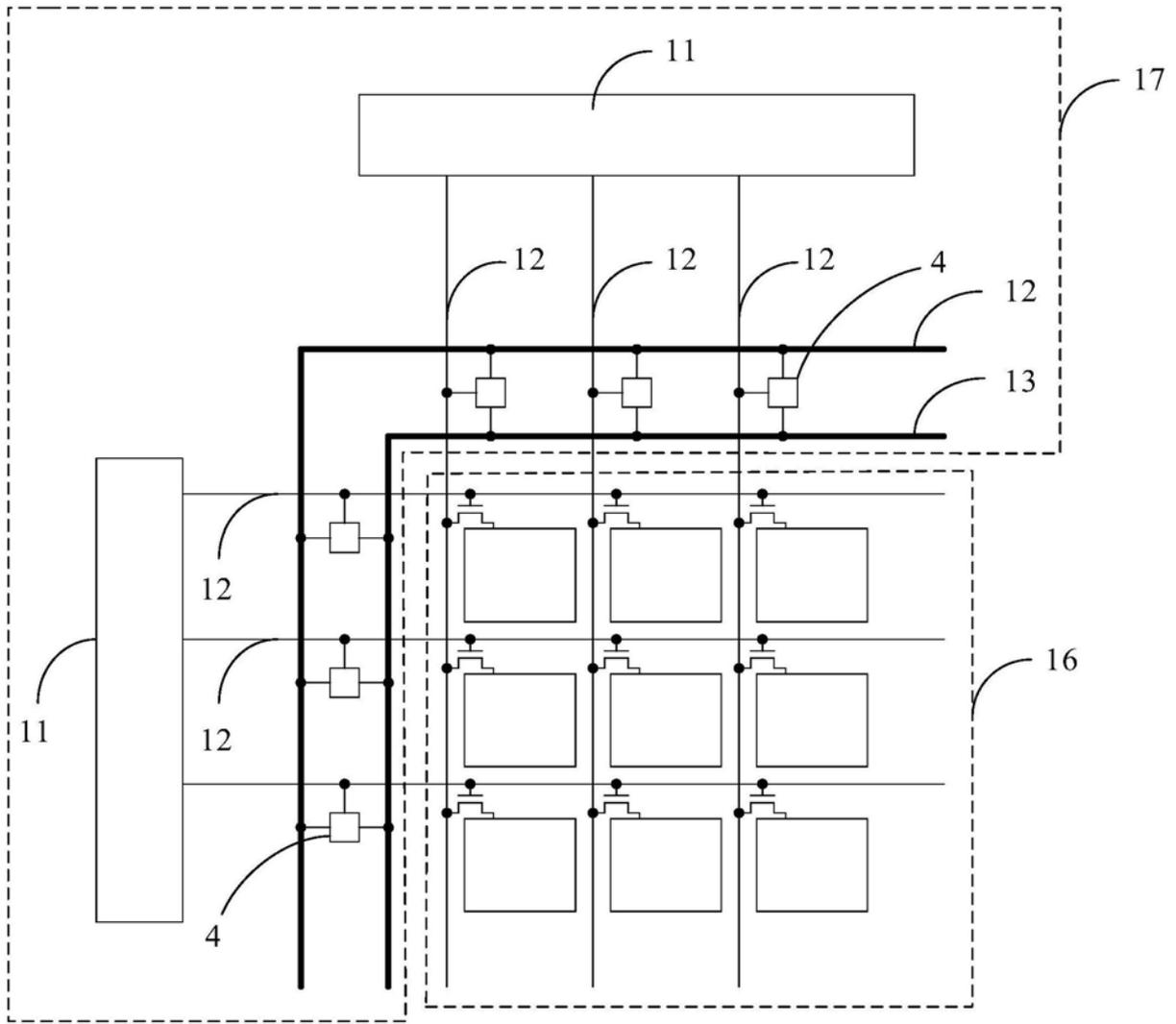


图22