



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I480952 B

(45) 公告日：中華民國 104 (2015) 年 04 月 11 日

(21) 申請案號：101128232

(22) 申請日：中華民國 98 (2009) 年 08 月 06 日

(51) Int. Cl. : H01L21/316 (2006.01)

H01L21/336 (2006.01)

H01L29/78 (2006.01)

(30) 優先權：2008/08/08 日本

2008-205968

(71) 申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72) 發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；宮人秀和 MIYAIRI, HIDEKAZU (JP)；秋
元健吾 AKIMOTO, KENGO (JP)；白石康次郎 SHIRAIISHI, KOJIRO (JP)

(74) 代理人：林志剛

(56) 參考文獻：

US 2006/0043377A1

審查人員：周楷智

申請專利範圍項數：19 項 圖式數：24 共 98 頁

(54) 名稱

半導體裝置和其製造方法

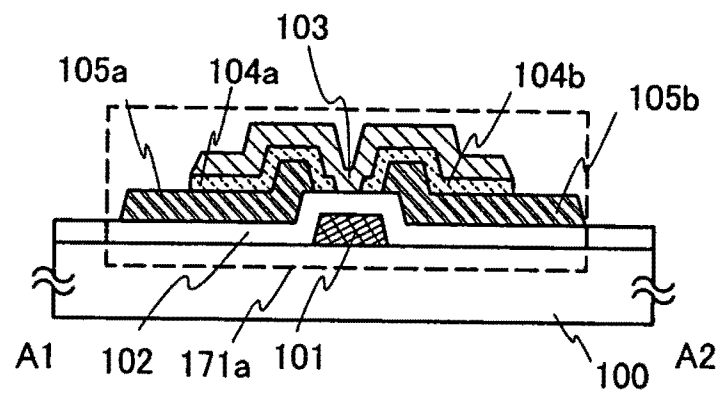
SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(57) 摘要

本發明的半導體裝置包括薄膜電晶體，該薄膜電晶體包括閘極電極層、該閘極電極層上的閘極絕緣層、該閘極絕緣層上的源極電極層及汲極電極層、該源極電極層及該汲極電極層上的緩衝層、該緩衝層上的半導體層，其中，重疊於該閘極電極層的該半導體層的一部分與該閘極絕緣層上接觸並設置在該源極電極層和該汲極電極層之間，並且，該半導體層是包含銦、鎵及鋅的氧化物半導體層，並且，該緩衝層包含具有 n 型導電型的金屬氧化物。

A semiconductor device including thin film transistors having high electrical properties and reliability is proposed. Further, a method for manufacturing the semiconductor devices with mass productivity is proposed. The semiconductor device includes a thin film transistor which includes a gate electrode layer, a gate insulating layer over the gate electrode layer, a source electrode layer and a drain electrode layer over the gate insulating layer, a buffer layer over the source electrode layer and the drain electrode layer, and a semiconductor layer over the buffer layer. A part of the semiconductor layer overlapping with the gate electrode layer is over and in contact with the gate insulating layer and is provided between the source electrode layer and the drain electrode layer. The semiconductor layer is an oxide semiconductor layer containing indium, gallium, and zinc. The buffer layer contains a metal oxide having n-type conductivity. The semiconductor layer and the source and drain electrode layers are electrically connected to each other through the buffer layer.

圖 1B



- 100 . . . 基板
- 101 . . . 閘極電極層
- 102 . . . 閘極絕緣層
- 103 . . . 半導體層
- 104a、104b . . . 緩衝層
- 105a . . . 源極電極層
- 105b . . . 汲極電極層
- 171a . . . 薄膜電晶體

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101128232

※申請日期：98.8.6 ※IPC分類：H01L 21/316 (2006.1)
 H01L 21/336 (2006.1)
 H01L 29/78 (2006.1)

原申請案號：098126568

一、發明名稱：(中文/英文)

半導體裝置和其製造方法

Semiconductor device and manufacturing method thereof

二、中文發明摘要：

本發明的半導體裝置包括薄膜電晶體，該薄膜電晶體包括閘極電極層、該閘極電極層上的閘極絕緣層、該閘極絕緣層上的源極電極層及汲極電極層、該源極電極層及該汲極電極層上的緩衝層、該緩衝層上的半導體層，其中，重疊於該閘極電極層的該半導體層的一部分與該閘極絕緣層上接觸並設置在該源極電極層和該汲極電極層之間，並且，該半導體層是包含銦、鎵及鋅的氧化物半導體層，並且，該緩衝層包含具有 n 型導電型的金屬氧化物。

三、英文發明摘要：

A semiconductor device including thin film transistors having high electrical properties and reliability is proposed. Further, a method for manufacturing the semiconductor devices with mass productivity is proposed. The semiconductor device includes a thin film transistor which includes a gate electrode layer, a gate insulating layer over the gate electrode layer, a source electrode layer and a drain electrode layer over the gate insulating layer, a buffer layer over the source electrode layer and the drain electrode layer, and a semiconductor layer over the buffer layer. A part of the semiconductor layer overlapping with the gate electrode layer is over and in contact with the gate insulating layer and is provided between the source electrode layer and the drain electrode layer. The semiconductor layer is an oxide semiconductor layer containing indium, gallium, and zinc. The buffer layer contains a metal oxide having n-type conductivity. The semiconductor layer and the source and drain electrode layers are electrically connected to each other through the buffer layer.

四、指定代表圖：

(一) 本案指定代表圖為：第(1B)圖。

(二) 本代表圖之元件符號簡單說明：

100：基板

101：閘極電極層

102：閘極絕緣層

103：半導體層

104a、104b：緩衝層

105a：源極電極層

105b：汲極電極層

171a：薄膜電晶體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種具有由將氧化物半導體膜用作通道形成區的薄膜電晶體（以下稱爲 TFT）構成的電路的半導體裝置及其製造方法。例如，本發明係關於一種將以液晶顯示面板爲代表的電光裝置或具有有機發光元件的發光顯示裝置作爲部件而安裝的電子設備。

另外，本說明書中的半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，並且電光裝置、半導體電路以及電子設備都是半導體裝置。

【先前技術】

近年來，對在配置爲矩陣狀的每個顯示像素中設置由 TFT 構成的開關元件的主動矩陣型顯示裝置（液晶顯示裝置、發光顯示裝置、電泳顯示裝置）正在積極地進行研究開發。由於主動矩陣型顯示裝置在每個像素（或每個點）中設置有開關元件，與單純矩陣方式相比，在增加像素密度的情況下能夠以低電壓進行驅動而具有優勢。

另外，將氧化物半導體膜用於通道形成區來形成薄膜電晶體（TFT）等並且將其應用於電子裝置或光學裝置的技術受到關注。例如，可以舉出將氧化鋅（ZnO）用作氧化物半導體膜的 TFT、將 $\text{InGaO}_3(\text{ZnO})_m$ 用作氧化物半導體膜的 TFT。在專利文獻 1 及專利文獻 2 中公開有如下技術：將使用這些氧化物半導體膜的 TFT 形成在具有透

光性的基板上並且將其應用於圖像顯示裝置的開關元件等。

[專利文獻 1] 日本專利申請公開第 2007-123861 號公報

[專利文獻 2] 日本專利申請公開第 2007-96055 號公報

將氧化物半導體膜用於通道形成區的薄膜電晶體要求十分快的工作速度、比較簡單的製成、足夠的可靠性。

當形成薄膜電晶體時，作為源極電極及汲極電極，使用低電阻的金屬材料。尤其是，當製造進行大面積顯示的顯示裝置時，起因於佈線的電阻的信號延遲問題較為明顯。所以，作為佈線或電極的材料，較佳的使用電阻值低的金屬材料。當採用由電阻值低的金屬材料構成的源極電極及汲極電極與氧化物半導體膜直接接觸的薄膜電晶體結構時，有可能導致接觸電阻增高。可以認為以下原因是導致接觸電阻增高的要因之一：在源極電極及汲極電極與氧化物半導體膜的接觸面上形成肖特基界面。

除此以外，在源極電極及汲極電極與氧化物半導體膜直接接觸的部分形成電容，頻率特性（稱為 f 特性）降低，而有可能妨礙薄膜電晶體的高速工作。

【發明內容】

本發明的一種實施例的課題之一在於提供一種使用包含銦（In）、鎵（Ga）及鋅（Zn）的氧化物半導體膜的薄

膜電晶體，其中減小了源極電極或汲極電極的接觸電阻，並且還提供其製造方法。

此外，本發明的一種實施例的課題之一還在於提高使用包含 In、Ga 及 Zn 的氧化物半導體膜的薄膜電晶體的工作特性和可靠性。

此外，本發明的一種實施例的課題之一還在於降低使用包含 In、Ga 及 Zn 的氧化物半導體膜的薄膜電晶體的電特性的不均勻性。尤其是，在液晶顯示裝置中，在各元件間的不均勻性較大的情況下，有可能發生起因於該 TFT 特性的不均勻性的顯示不均勻。

此外，也在具有發光元件的顯示裝置中，當以向像素電極流過一定的電流的方式配置的 TFT（驅動電路中的 TFT 或者配置在像素中的對發光元件供應電流的 TFT）的導通電流（ I_{on} ）的不均勻性較大時，有可能引起顯示畫面的亮度不均勻。

本發明的一種實施例的要點在於包括一種反交錯型（底閘結構）薄膜電晶體，其中，作為半導體層而使用包含 In、Ga 及 Zn 的氧化物半導體膜，並且在半導體層與源極電極層及汲極電極層之間設置有緩衝層。

在本說明書中，將使用包含 In、Ga 及 Zn 的氧化物半導體膜來形成的半導體層也記作“IGZO 半導體層”。

源極電極層和 IGZO 半導體層需要歐姆接觸，並且較佳的儘可能降低該接觸電阻。與此相同，汲極電極層和 IGZO 半導體層需要歐姆接觸，並且較佳的儘可能降低該

接觸電阻。

因此，藉由在源極電極層及汲極電極層與 IGZO 半導體層之間意圖性地設置與 IGZO 半導體層相比載子濃度高的緩衝層，形成歐姆接觸。

作為緩衝層，使用具有 n 型導電型的金屬氧化物。作為金屬氧化物，例如可以使用氧化鈦、氧化鉬、氧化鋅、氧化銦、氧化鎢、氧化鎂、氧化鈣、氧化錫等。緩衝層也可以包含賦予 n 型或 p 型導電型的雜質。作為雜質元素，可以使用銦、鎵、鋁、鋅、錫等。

緩衝層的載子濃度比 IGZO 半導體層的載子濃度高並且其導電性比 IGZO 半導體層的導電性優越，所以與源極電極或汲極電極與半導體層直接接合的情況相比，可以降低接觸電阻。

緩衝層還可以稱為汲區或源區。

為了降低薄膜電晶體的電特性的不均勻性，較佳的使 IGZO 半導體層處於非晶狀態。

本說明書所公開的半導體裝置的一種實施例包括薄膜電晶體，該薄膜電晶體包括閘極電極層、該閘極電極層上的閘極絕緣層、該閘極絕緣層上的源極電極層及汲極電極層、源極電極層及汲極電極層上的具有 n 型導電型的緩衝層、以及該緩衝層上的半導體層，其中，重疊於閘極電極層的半導體層的一部分與閘極絕緣層上接觸並設置在源極電極層和汲極電極層之間，並且，半導體層是包含銦、鎵及鋅的氧化物半導體層，並且，緩衝層包含具有 n 型導電

型的金屬氧化物，並且，半導體層與源極電極層及汲極電極層隔著緩衝層而電連接。

本發明的一種實施例解決上述課題中的至少一個。

在上述結構中，還可以在半導體層和緩衝層之間設置其載子濃度高於半導體層並且低於緩衝層的第二緩衝層。將第二緩衝層用作 n⁻層。

在上述結構中，較佳的使緩衝層包含鈦。此外，源極電極層及汲極電極層較佳的使用鈦膜。例如，當使用由鈦膜、鋁膜、鈦膜構成的疊層時，電阻低，並且不容易在鋁膜中發生小丘。

此外，源極電極層的側面和相對於該側面的汲極電極層的側面由緩衝層覆蓋。從而，薄膜電晶體的通道長度 L 相當於覆蓋源極電極層的第一緩衝層和覆蓋汲極電極層的第二緩衝層の間隔。

此外，爲了實現上述結構的發明結構是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在該閘極電極層上形成閘極絕緣層；在該閘極絕緣層上形成源極電極層及汲極電極層；在源極電極層及汲極電極層上形成具有 n 型導電型的緩衝層；以及在該緩衝層上形成半導體層，其中該半導體層藉由使用包含銻、鎵及鋅的氧化物半導體層來形成，並且緩衝層藉由使用具有 n 型導電型的金屬氧化物來形成，並且緩衝層的載子濃度高於半導體層的載子濃度，並且半導體層與源極電極層及汲極電極層中間夾著緩衝層而電連接。

注意，在上述製造方法中，半導體層的一部分與重疊於閘極電極層的閘極絕緣層上接觸並且形成在源極電極層和汲極電極層之間。

半導體層、具有 n 型導電型的緩衝層、源極電極層及汲極電極層藉由利用濺射法來形成，即可。較佳的在氧氣氛下（或氧為 90 以上，並且稀有氣體（氬）為 10 以下）形成閘極絕緣層及半導體層，並且在稀有氣體（氬）氣氛下形成具有 n 型導電型的緩衝層。

濺射法還有將高頻電源用於濺射用電源的 RF 濺射法、DC 濺射法，以及以脈衝方式施加偏壓的脈衝 DC 濺射法。RF 濺射法主要用於形成絕緣膜的情況，並且 DC 濺射法主要用於形成金屬膜的情況。

此外，還有能夠設置多個材料不同的靶的多元濺射裝置（multi-source sputtering apparatus）。多元濺射裝置既可以在同一個反應室內層疊形成不同的材料膜，又可以在同一個反應室內使多種材料同時放電來形成膜。

此外，還有在反應室內部具備磁石機構的用於磁控管濺射法的濺射裝置、利用 ECR 濺射法的濺射裝置，該 ECR 濺射法利用不使用輝光放電而使用微波來產生的電漿。

此外，作為利用濺射法的成膜方法，還有在成膜時使靶物質和濺射氣體成分起化學反應來形成它們的化合物薄膜的反應濺射法（reactive sputtering method）、在成膜時也對基板施加電壓的偏壓濺射法。

藉由利用這些各種濺射法，形成半導體層、具有 n 型導電型的緩衝層、源極電極層及汲極電極層。

可以得到光電流少、寄生電容小且通斷比高的薄膜電晶體，並且可以製造具有良好的動態特性的薄膜電晶體。因此，可以提供具有電特性高且可靠性好的薄膜電晶體的半導體裝置。

【實施方式】

將參照附圖而對本發明的實施例模式進行詳細說明。但是，本發明不局限於以下的說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是，其方式及詳細內容在不脫離本發明的宗旨及其範圍的情況下可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定在以下所示的實施例模式所記載的內容中。注意，在以下說明的本發明的結構中，在不同的附圖中共同使用相同的附圖標記來表示相同的部分或具有同樣的功能的部分，而省略其重複說明。

實施例模式 1

在本實施例模式中，使用圖 1A 和圖 1B 以及圖 2 對薄膜電晶體及其製程進行說明。

在圖 1A 和圖 1B 以及圖 2 中示出本實施例模式的底閘結構的薄膜電晶體 171a 及 171b。圖 1A 是平面圖，而圖 1B 是沿著圖 1A 中的截斷線 A1-A2 而截斷的截面圖。

在圖 1A 和 1B 中，在基板 100 上設置有薄膜電晶體 171a，該薄膜電晶體 171a 包括：閘極電極層 101、閘極絕緣層 102、源極電極層或汲極電極層 105a 和 105b、具有 n 型導電型的緩衝層 104a 和 104b、以及具有半導體層 103。

將包含 In、Ga 及 Zn 的氧化物半導體膜用作半導體層 103。並且，在源極電極層或汲極電極層 105a 和 105b 與為 IGZO 半導體層的半導體層 103 之間意圖性地設置與半導體層 103 相比載子濃度高的緩衝層 104a 和 104b，結果形成歐姆接觸。

作為緩衝層 104a 和 104b，使用具有 n 型導電型的金屬氧化物。作為金屬氧化物，例如可以使用氧化鈦、氧化鉬、氧化鋅、氧化銮、氧化鎢、氧化鎂、氧化鈣、氧化錫等。特別地，較佳的使用氧化鈦。也可以使緩衝層 104a 和 104b 包含賦予 n 型或 p 型的導電型的雜質元素。作為雜質元素，可以使用銮、鎵、鋁、鋅、錫等。

另外，當在半導體層和緩衝層之間設置其載子濃度低於用作 n⁻層的緩衝層且其載子濃度高於半導體層的第二緩衝層時，將第二緩衝層的載子濃度設定在半導體層和緩衝層的載子濃度之間的濃度範圍內，即可。

將緩衝層 104a 和 104b 用作 n⁺層，也可以將其稱為汲區或源區。

使用圖 3A 至 3E 而說明圖 1A 及圖 1B 的薄膜電晶體 171a 的製造方法。

在基板 100 上形成閘極電極層 101、閘極絕緣層 102、以及導電膜 117（參照圖 3A）。作為基板 100，除了可以使用藉由熔化法或浮法（float method）製造的無鹼玻璃基板諸如鋇硼矽酸鹽玻璃、硼矽酸鋁玻璃、或者鋁矽酸鹽玻璃等、及陶瓷基板之外，還可以使用具有可承受本製程的處理溫度的耐熱性的塑膠基板等。此外，還可以應用在不銹鋼合金等金屬基板的表面上設置有絕緣膜的基板。作為基板 100 的尺寸，可以採用 320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、730mm×920mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mm、1500mm×1800mm、1900mm×2200mm、2160mm×2460mm、2400mm×2800mm、或者 2850mm×3050mm 等。

另外，還可以在基板 100 上形成絕緣膜作為基底膜。作為基底膜，利用 CVD 法、濺射法等並由氧化矽膜、氮化矽膜、氧氮化矽膜、或者氮氧化矽膜的單層或疊層來形成，即可。

閘極電極層 101 藉由使用鈦、鉬、鉻、鉭、鎢、鋁等的金屬材料或其合金材料來形成。閘極電極層 101 可以藉由利用濺射法或真空蒸鍍法在基板 100 上形成導電膜，在該導電膜上利用光微影技術或噴墨法形成掩模，並且使用該掩模對導電膜進行蝕刻來形成。另外，可以利用噴墨法噴射銀、金、銅等的導電奈米膏劑並進行焙燒，來形成閘極電極層 101。注意，作為用來提高閘極電極層 101 的緊

密性並且防止該閘極電極層 101 的材料向基板、基底膜擴散的阻擋層金屬，也可以將上述金屬材料的氮化物膜設置在基板 100 及閘極電極層 101 之間。另外，閘極電極層 101 可以是單層結構或疊層結構，例如可以採用在基板 100 上形成的按順序層疊鉬膜和鋁膜而成的疊層、按順序層疊鉬膜和鋁及鈹的合金膜而成的疊層、按順序層疊鈦膜和鋁膜而成的疊層、按順序層疊鈦膜、鋁膜及鈦膜而成的疊層等。

注意，因為在閘極電極層 101 上形成半導體膜或佈線，所以為了防止斷開而較佳的將其端部加工得成為錐形。

閘極絕緣層 102 可以藉由 CVD 法或濺射法等並且由氧化矽膜、氮化矽膜、氧氮化矽膜、或者氮氧化矽膜來形成。圖 2 所示的薄膜電晶體 171b 是層疊閘極絕緣層 102 的實例。

閘極絕緣層 102 可以藉由依次層疊氮化矽膜或氮氧化矽膜以及氧化矽膜或氧氮化矽膜來形成。注意，可以不使閘極絕緣層具有兩層結構，而從基板一側依次層疊氮化矽膜或氮氧化矽膜、氧化矽膜或氧氮化矽膜、氮化矽膜或氮氧化矽膜的三層來形成閘極絕緣層。此外，可以使用氧化矽膜、氮化矽膜、氧氮化矽膜、或者氮氧化矽膜的單層來形成閘極絕緣層。

此外，較佳的在氧氣氛下（或氧為 90 以上，並且稀有氣體（氬或氬等）為 10 以下）形成閘極絕緣層 102。

此外，作為閘極絕緣層 102，也可以藉由電漿 CVD

法在閘極電極層 101 上形成氮化矽膜並且藉由濺射法在氮化矽膜上層疊氧化矽膜。也可以藉由電漿 CVD 法在閘極電極層 101 上依次層疊氮化矽膜和氧化矽膜並且藉由濺射法在氧化矽膜上層疊氧化矽膜。

在本說明書中，氧氮化矽膜是指在其組成中氧含量多於氮含量的，並且其是指當利用盧瑟福背散射光譜學法（RBS：Rutherford Backscattering Spectrometry）及氫前方散射法（HFS：Hydrogen Forward Scattering）進行測量時作為其濃度範圍包含 50 原子至 70 原子的氧、0.5 原子至 15 原子的氮、25 原子至 35 原子的 Si、以及 0.1 原子至 10 原子的氫。此外，氮氧化矽膜是指在其組成中氮含量多於氧含量的，並且其是指當利用 RBS 及 HFS 進行測量時作為其濃度範圍包含 5 原子至 30 原子的氧、20 原子至 55 原子的氮、25 原子至 35 原子的 Si、以及 10 原子至 30 原子的氫。但是，當將構成氧氮化矽膜或氮氧化矽膜的原子的合計設定為 100 原子時，將氮、氧、Si 及氫的含有比率包括在上述範圍內。

此外，作為閘極絕緣層 102，也可以使用：鋁、鉍或鉛的氧化物、氮化物、氧氮化物、氮氧化物中的一種；或者包含至少兩種以上的它們的化合物的化合物。

此外，也可以使閘極絕緣層 102 包含氯、氟等鹵元素。將閘極絕緣層 102 中的鹵元素的濃度設定為如下，即可：在濃度峰值上成為 $1 \times 10^{15} \text{atoms/cm}^3$ 以上且 $1 \times 10^{20} \text{atoms/cm}^3$ 以下。

導電膜 117 較佳的藉由利用鋁或者添加有耐熱性提高元素或小丘防止元素諸如銅、矽、鈦、釹、銦、鉬等的鋁合金的單層或疊層來形成。另外，也可以採用如下疊層結構，即使用鈦、鉍、鉬、鎢、或這些元素的氮化物形成與在後面的製程中形成的具有 n 型導電型的緩衝層接觸一側的膜並且在其上形成鋁或者鋁合金。再者，也可以採用利用鈦、鉍、鉬、鎢或這些元素的氮化物夾著鋁或鋁合金的上表面及下表面的疊層結構。在此，作為導電膜 117，使用鈦膜、鋁膜、以及鈦膜的疊層導電膜。

當使用鈦膜、鋁膜、鈦膜的疊層時，電阻低，並且不容易在鋁膜中發生小丘。

此外，特別佳的是，與緩衝層 104a 和 104b 接觸的層是鈦膜。

藉由利用濺射法、真空蒸鍍法來形成導電膜 117。此外，也可以藉由利用絲網印刷法、噴墨法等噴射銀、金、銅等的導電奈米膏劑並且進行焙燒，來形成導電膜 117。

接著，在導電膜 117 上形成掩模 118，並且利用掩模 118 進行蝕刻來對導電膜 117 進行加工，以形成源極電極層或汲極電極層 105a 和 105b（參照圖 3B）。

接著，去掉掩模 118，在源極電極層或汲極電極層 105a 和 105b 上形成包含具有 n 型導電型的金屬氧化物的膜。例如，可以利用濺射法或脈衝鐳射蒸鍍法（PLD 法）進行成膜。在此，源極電極層或汲極電極層 105a 和 105b 的上表面及側面由包含具有 n 型導電型的金屬氧化物的膜

覆蓋，並且包含具有 n 型導電型的金屬氧化物的膜可以保護源極電極層或汲極電極層 105a 和 105b。

接著，在包含具有 n 型導電型的金屬氧化物的膜上形成掩模 116，並且利用掩模 116 進行蝕刻來對包含具有 n 型導電型的金屬氧化物的膜進行加工，以形成包含金屬氧化物的層 115a 和 115b（參照圖 3C）。例如，作為氧化鈦的蝕刻方法的一例，可以舉出濕蝕刻法。作為蝕刻劑，可以使用稀釋了的氫氟酸、鹽酸、硫酸、或者以 1:1:5 的體積比混合氨水、過氧化氫水和純水而成的溶液。

在圖 3C 中，為了保護源極電極層或汲極電極層 105a 和 105b，採用如下圖案形狀：利用包含具有 n 型導電型的金屬氧化物的膜覆蓋源極電極層或汲極電極層 105a 和 105b。但是，不局限於圖 3C 所示的圖案形狀，而在源極電極層或汲極電極層 105a 和 105b 中，至少其接近閘極電極一側的側面需要由包含具有 n 型導電型的金屬氧化物的膜覆蓋，但是不需要特別覆蓋其離閘極電極遠一側的側面。當在源極電極層或汲極電極層 105a 和 105b 中，其接近閘極電極一側的側面不由包含具有 n 型導電型的金屬氧化物的膜覆蓋時，其側面與形成通道的 IGZO 膜直接接觸，而形成肖特基界面，結果接觸電阻有可能增高。

此外，藉由用來加工包含具有 n 型導電型的金屬氧化物的膜的蝕刻而形成的包含金屬氧化物的層 115a 和 115b 的間隔相當於薄膜電晶體的通道長度。如果包含金屬氧化物的層 115a 和 115b 的間隔一定並且其間隔位於閘極電極

的上方，則即使發生位置偏差，也可以得到大略相同的電特性，所以可以降低薄膜電晶體的不均勻性。此外，根據蝕刻條件，可以自由決定包含金屬氧化物的層 115a 和 115b 的間隔。在現有的薄膜電晶體中，源極電極層和汲極電極層的間隔相當於通道長度，但是使用導電率高的金屬膜、容易發生小丘的金屬膜，所以當間隔小時有可能發生短路。

接著，去掉掩模 116，在包含金屬氧化物的層 115a 和 115b 上形成半導體膜 111（參照圖 3D）。

作為半導體膜 111，形成包含 In、Ga 及 Zn 的氧化物半導體膜。例如，作為半導體膜 111，藉由利用濺射法以 50nm 的厚度形成包含 In、Ga 及 Zn 的氧化物半導體膜，即可。半導體膜 111 較佳的在氧氣氛下（或氧為 90 以上，並且稀有氣體（氬、或者氬等）為 10 以下）形成，即可。

作為半導體膜 111 等氧化物半導體膜的濺射法以外的其他成膜方法，可以使用脈衝雷射蒸鍍法（PLD 法）以及電子束蒸鍍法等的气相法。在氣相法中，從容易控制材料系的組成的觀點來說，PLD 法是較佳的，並且，從量產性的觀點來說，上述濺射法是較佳的。

至於半導體膜 111 的具體成膜條件實例，可以在氬或氧氣氛下使用直徑為 8 英寸的包含 In、Ga 及 Zn 的氧化物半導體靶，並且將基板和靶之間的距離設定為 170mm，將壓力設定為 0.4Pa，將直流（DC）電源設定為 0.5kW，

進行成膜。此外，當使用脈衝直流（DC）電源時，可以減輕塵屑，並且膜厚分佈成爲均勻，所以是較佳的。

接著，形成用來加工半導體膜 111 的掩模 113（參照圖 3E）。藉由使用掩模 113 對半導體膜 111 進行蝕刻，可以形成半導體層 103。注意，當對半導體膜 111 等 IGZO 半導體膜進行蝕刻時，可以將檸檬酸或草酸等的有機酸用作蝕刻劑。例如，至於 50nm 厚的半導體膜 111，可以使用 ITO07N（日本 KANTO CHEMICAL CO.,INC.製造）以 150 秒進行蝕刻加工。

此外，藉由使用相同的掩模 113 進行蝕刻，來形成緩衝層 104a 和 104b。由此，如圖 1A 和 1B 所示，半導體層 103 的端部和緩衝層 104a 和 104b 的端部大略一致。例如，當將氧化鈦用於緩衝層時，作爲蝕刻劑，可以使用稀釋了的氫氟酸、鹽酸、硫酸、以 1：1：5 的體積比混合氨水、過氧化氫水和純水而成的溶液。

此外，藉由將半導體層 103 的端部蝕刻爲錐形，可以防止臺階形狀所引起的佈線的斷開。

此後，去掉掩模 113。藉由上述製程，可以形成薄膜電晶體 171a。注意，薄膜電晶體 171a 的通道長度 L 相當於包含金屬氧化物的層 115a 和 115b 的間隔（緩衝層 104a 和 104b 的間隔）。從而，可以不改變包含金屬氧化物的層 115a 和 115b 的間隔而擴大源極電極層或汲極電極層 105a 和 105b 的間隔。藉由擴大源極電極層或汲極電極層 105a 和 105b 的間隔，可以防止由於小丘的發生而在源

極電極層和汲極電極層之間發生短路。此外，藉由擴大源極電極層或汲極電極層 105a 和 105b 的間隔，可以縮小重疊於閘極電極的面積而降低與閘極電極之間的寄生電容，所以可以實現具有良好的動態特性，例如具有高頻率特性（稱為 f 特性）的薄膜電晶體。

再者，也可以在薄膜電晶體 171a 上形成絕緣膜作為保護膜。保護膜可以與閘極絕緣層同樣地形成。注意，保護膜是用來防止浮動在大氣中的有機物、金屬物、水蒸氣等污染雜質的侵入的，所以較佳的採用緻密的膜。例如，在薄膜電晶體 171a 上形成由氧化矽膜和氮化矽膜構成的疊層作為保護膜。

此外，較佳的對半導體層 103 等氧化物半導體膜在成膜後進行加熱處理。加熱處理只要在成膜後就可以在那個製程中進行，但是，可以在剛進行成膜之後或者在形成保護膜之後進行。此外，也可以兼作其他加熱處理而進行。此外，可以將加熱溫度設定為 300°C 以上且 400°C 以下，較佳的設定為 350°C。作為加熱處理，也可以根據半導體層 103、緩衝層 104a 和 104b 而採用不同製程來進行多次。藉由對半導體層 103 進行加熱處理，提高薄膜電晶體的特性。具體地，導通電流增大，並且電晶體特性的不均勻性減少。

此外，參照圖 3A 至 3E 而說明圖 2 所示的薄膜電晶體 171b 的製程。注意，對圖 2 所示的薄膜電晶體 171b 的製程來說，僅其一部分與圖 1B 所示的薄膜電晶體 171a 的

製程不同，而以下說明該部分。

在圖 2 中，其與圖 1B 的不同之處在於：閘極絕緣層 102 為兩層；緩衝層的端部位置與半導體層的端部位置不同。

當使用圖 3E 所示的掩模 113 進行蝕刻時，如果選擇性地只蝕刻半導體層 103 並且留下包含金屬氧化物的層 115a 和 115b，則可以得到圖 2 所示的薄膜電晶體 171b。在圖 2 中，將包含金屬氧化物的層 115a 和 115b 用作緩衝層。此外，當在薄膜電晶體 171b 上還形成層間絕緣膜並且在層間絕緣膜上形成佈線時，即使在接觸孔的底面留下包含金屬氧化物的層 115a 和 115b，也可以實現佈線與源極電極層及汲極電極層之間的良好電連接。

當採用沒有緩衝層（包含金屬氧化物的層）的由閘極電極層、閘極絕緣層、源極電極層及汲極電極層、半導體層（包含 In、Ga 及 Zn 的氧化物半導體層）構成的疊層結構時，閘極電極層和源極電極層或汲極電極層的距離變小，而發生在其間的寄生電容增加。再者，該寄生電容的增加由於半導體層的薄膜化而變得更明顯。在本實施例模式中，採用設置如包括具有 n 型的導電型的金屬氧化物的層那樣的載子濃度高的緩衝層的由閘極電極層、閘極絕緣層、源極電極層及汲極電極層、緩衝層、半導體層構成的疊層結構的薄膜電晶體，所以即使半導體層的厚度薄，也可以抑制寄生電容。

根據本實施例模式，可以得到光電流少、寄生電容小

且通斷比高的薄膜電晶體，並且可以製造具有良好的動態特性的薄膜電晶體。因此，可以提供具有電特性高且可靠性好的薄膜電晶體的半導體裝置。

實施例模式 2

本實施例模式是多閘結構的薄膜電晶體。從而，其他部分可以與實施例模式 1 同樣地實施，而省略對於與實施例模式 1 相同的部分或具有相同的功能的部分、以及製程的重複說明。

在本實施例模式中，參照圖 4A 和 4B 以及圖 5A 和 5B 而說明用於半導體裝置的薄膜電晶體。

圖 4A 是表示薄膜電晶體的平面圖，並且圖 4B 是表示沿著圖 4A 中的截斷線 E1-E2 的薄膜電晶體 172a 的截面圖。

如圖 4A 和 4B 所示，在基板 150 上設置有包括閘極電極層 151a 和 151b、閘極絕緣層 152、源極電極層或汲極電極層 155a 和 155b、緩衝層 154a、154b 和 154c、半導體層的通道形成區 153a 和 153b 的多閘結構的薄膜電晶體 172a。注意，在多閘結構的薄膜電晶體 172a 中，第一通道長度 L1 相當於緩衝層 154a 和 154c 的間隔，並且，第二通道長度 L2 相當於緩衝層 154b 和 154c 的間隔。

半導體層的通道形成區 153a 和 153b 是包含 In、Ga 及 Zn 的氧化物半導體層，並且緩衝層 154a、154b 和 154c 是包含具有 n 型的導電型的金屬氧化物的層。用作

源區或汲區的緩衝層 154a 和 154b 的載子濃度高於半導體層的通道形成區 153a 和 153b 的載子濃度。

半導體層的通道形成區 153a 和半導體層的通道形成區 153b 電連接。此外，半導體層的通道形成區 153a 隔著緩衝層 154a 與源極電極層或汲極電極層 155a 電連接，並且半導體層的通道形成區 153b 隔著緩衝層 154b 與源極電極層或汲極電極層 155b 電連接。

圖 5A 和 5B 表示其他結構的多閘結構的薄膜電晶體 172b。圖 5A 是表示薄膜電晶體 172b 的平面圖，而圖 5B 相當於表示沿著圖 5A 的截斷線 F1-F2 的薄膜電晶體 172b 的截面圖。在圖 5A 和 5B 的薄膜電晶體 172b 中，半導體層分開為多個，並設置以與源極電極層或汲極電極層 155a 和 155b 相同的製程形成的佈線層 156，並且半導體層 153c 和半導體層 153d 隔著緩衝層 154c 和 154d 由佈線 156 彼此電連接。

注意，在多閘結構的薄膜電晶體 172b 中，第一通道長度 L1 相當於緩衝層 154a 和 154c 的間隔，並且第二通道長度 L2 相當於緩衝層 154b 和 154d 的間隔。

如此，在本發明的一種實施例的多閘結構的薄膜電晶體中，既可以連續設置形成在各閘極電極層上的半導體層，又可以藉由緩衝層及佈線層等以電連接的方式設置多個半導體層。

本發明的一種實施例的多閘結構的薄膜電晶體截止電流少，並且包括這種薄膜電晶體的半導體裝置可以具有高

電特性及高可靠性。

雖然在本實施例模式中表示具有兩個閘極電極層的雙閘結構作為多閘結構，但是本實施例模式也可以應用於具有更多閘極電極層的三閘結構等。

本實施例模式可以與其他實施例模式適當地組合來實施。

實施例模式 3

在本實施例模式中，以下說明在半導體裝置的一種實施例的顯示裝置中，在同一個基板上至少製造驅動電路的一部分和配置在像素部中的薄膜電晶體的實例。

配置在像素部中的薄膜電晶體根據實施例模式 1 或實施例模式 2 而形成。此外，因為實施例模式 1 或實施例模式 2 所示的薄膜電晶體是 n 通道型 TFT，所以將驅動電路中的可以由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體相同的基板上。

圖 6A 表示本發明的一種方式的主動矩陣型液晶顯示裝置的方塊圖的一種方式。圖 6A 所示的顯示裝置在基板 5300 上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；控制對選擇了的像素的視頻信號的輸入的信號線驅動電路 5303。

像素部 5301 由從信號線驅動電路 5303 在行方向上伸張而配置的多個信號線 S1 至 Sm（未圖示）與信號線驅動電路 5303 連接，並由從掃描線驅動電路 5302 在列方向上

伸張而配置的多個掃描線 G_1 至 G_n (未圖示) 與掃描線驅動電路 5302 連接, 並且包括對應於信號線 S_1 至 S_m 和掃描線 G_1 至 G_n 而配置為矩陣狀的多個像素 (未圖示)。而且, 各像素與信號線 S_j (信號線 S_1 至 S_m 中的任一個)、掃描線 G_i (掃描線 G_1 至 G_n 中的任一個) 連接。

此外, 實施例模式 1 和實施例模式 2 中的任一種所示的薄膜電晶體是 n 通道型 TFT, 並且參照圖 7 而說明由 n 通道型 TFT 構成的信號線驅動電路。

圖 7 所示的信號線驅動電路包括: 驅動器 IC5601; 開關組 5602-1 至 5602-M; 第一佈線 5611; 第二佈線 5612; 第三佈線 5613; 以及佈線 5621-1 至 5621-M。開關組 5602-1 至 5602-M 分別包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c。

驅動器 IC5601 連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 以及佈線 5621-1 至 5621-M。並且, 開關組 5602-1 至 5602-M 分別連接到對應於第一佈線 5611、第二佈線 5612、第三佈線 5613 以及開關組 5602-1 至 5602-M 的各個的佈線 5621-1 至 5621-M。並且, 佈線 5621-1 至 5621-M 藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 分別連接到三個信號線。例如, 第 J 行的佈線 5621- J (佈線 5621-1 至 5621-M 中的任一種) 藉由開關組 5602- J 所包括的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 連接到信號線 S_{j-1} 、信號線 S_j 、信號線

S_{j+1} 。

注意，對第一佈線 5611、第二佈線 5612、第三佈線 5613 分別輸入信號。

注意，驅動器 IC5601 較佳的形成在單晶基板上。並且，開關組 5602-1 至 5602-M 較佳的形成在與像素部同一個基板上。從而，驅動器 IC5601 較佳的與開關組 5602-1 至 5602-M 藉由 FPC 等連接。

接著，參照圖 8 的時序圖而說明圖 7 所示的信號線驅動電路的工作。注意，圖 8 的時序圖表示在選擇第 i 列的掃描線 G_i 的情況下的時序圖。並且，第 i 列的掃描線 G_i 的選擇期間分割為第一子選擇期間 T_1 、第二子選擇期間 T_2 以及第三子選擇期間 T_3 。並且，圖 7 所示的信號線驅動電路即使在選擇其他掃描線的情況下也與圖 8 同樣地工作。

注意，圖 8 的時序圖表示如下情況：第 J 行的佈線 5621-J 藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 連接到信號線 S_{j-1} 、信號線 S_j 、信號線 S_{j+1} 。

注意，圖 8 的時序圖表示：選擇第 i 列的掃描線 G_i 的時序；第一薄膜電晶體 5603a 的通/斷的時序 5703a；第二薄膜電晶體 5603b 的通/斷的時序 5703b；第三薄膜電晶體 5603c 的通/斷的時序 5703c；以及輸入到第 J 行的佈線 5621-J 的信號 5721-J。

注意，對佈線 5621-1 至佈線 5621-M 根據第一子選擇

期間 T_1 、第二子選擇期間 T_2 以及第三子選擇期間 T_3 而輸入不同的視頻信號。例如，在第一子選擇期間 T_1 中輸入到佈線 5621-J 的視頻信號輸入到信號線 S_{j-1} ，並在第二子選擇期間 T_2 中輸入到佈線 5621-J 的視頻信號輸入到信號線 S_j ，並且在第三子選擇期間 T_3 中輸入到佈線 5621-J 的視頻信號輸入到信號線 S_{j+1} 。再者，將在第一子選擇期間 T_1 、第二子選擇期間 T_2 以及第三子選擇期間 T_3 中輸入到佈線 5621-J 的視頻信號分別設定為 $Data-j-1$ 、 $Data-j$ 、 $Data-j+1$ 。

如圖 8 所示，在第一子選擇期間 T_1 中第一薄膜電晶體 5603a 導通，並且第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621-J 的 $Data-j-1$ 藉由第一薄膜電晶體 5603a 而輸入到信號線 S_{j-1} 。在第二子選擇期間 T_2 中第二薄膜電晶體 5603b 導通，並且第一薄膜電晶體 5603a 以及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621-J 的 $Data-j$ 藉由第二薄膜電晶體 5603b 而輸入到信號線 S_j 。在第三子選擇期間 T_3 中第三薄膜電晶體 5603c 導通，並且第一薄膜電晶體 5603a 以及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621-J 的 $Data-j+1$ 藉由第三薄膜電晶體 5603c 而輸入到信號線 S_{j+1} 。

據此，圖 7 所示的信號線驅動電路藉由將一個閘極選擇期間分割為三個，可以在一個閘極選擇期間中從一個佈線 5621 對三個信號線輸入視頻信號。從而，圖 7 所示的

信號線驅動電路可以將形成驅動器 IC5601 的基板和形成有像素部的基板的連接數目成爲信號線的數目的大約 $1/3$ 。藉由將連接數目成爲大約 $1/3$ ，圖 7 所示的信號線驅動電路可以提高可靠性、成品率等。

注意，如圖 7 所示，如果可以將一個閘極選擇期間分割爲多個子選擇期間並且在多個子選擇期間的每一個中從某一個佈線對多個信號線的每一個輸入視頻信號，則對薄膜電晶體的配置、數目、驅動方法等沒有限制。

例如，當在三個以上的子選擇期間的每一個中從一個佈線對三個以上的信號線的每一個輸入視頻信號時，追加薄膜電晶體以及用來控制薄膜電晶體的佈線，即可。但是，當將一個閘極選擇期間分割爲四個以上的子選擇期間時，一個子選擇期間變短。從而，較佳的將一個閘極選擇期間分割爲兩個或者三個子選擇期間。

作爲其他實例，如圖 9 的時序圖所示，也可以將一個選擇期間分割爲預充電期間 T_p 、第一子選擇期間 T_1 、第二子選擇期間 T_2 、第三子選擇期間 T_3 。再者，圖 9 的時序圖表示：選擇第 i 列的掃描線 G_i 的時序；第一薄膜電晶體 5603a 的通/斷的時序 5803a；第二薄膜電晶體 5603b 的通/斷的時序 5803b；第三薄膜電晶體 5603c 的通/斷的時序 5803c；以及輸入到第 J 行的佈線 5621-J 的信號 5821-J。如圖 9 所示，在預充電期間 T_p 中第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 導通。此時，輸入到佈線 5621-J 的預充電電壓 V_p

藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 分別輸入到信號線 S_{j-1} 、信號線 S_j 、信號線 S_{j+1} 。在第一子選擇期間 T_1 中，第一薄膜電晶體 5603a 導通，並且第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621-J 的 $Data-j-1$ 藉由第一薄膜電晶體 5603a 而輸入到信號線 S_{j-1} 。在第二子選擇期間 T_2 中第二薄膜電晶體 5603b 導通，並且第一薄膜電晶體 5603a 以及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621-J 的 $Data-j$ 藉由第二薄膜電晶體 5603b 而輸入到信號線 S_j 。在第三子選擇期間 T_3 中第三薄膜電晶體 5603c 導通，並且第一薄膜電晶體 5603a 以及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621-J 的 $Data-j+1$ 藉由第三薄膜電晶體 5603c 而輸入到信號線 S_{j+1} 。

據此，應用圖 9 的時序圖的圖 7 所示的信號線驅動電路藉由在子選擇期間之前設置預充電期間，可以對信號線預充電，所以可以高速進行對像素的視頻信號的寫入。注意，在圖 9 中，對與圖 8 同樣的部分利用通用的附圖標記來表示，而省略對於相同部分或者具有同樣的功能的部分的詳細說明。

此外，將說明掃描線驅動電路的結構。掃描線驅動電路包括移位暫存器、緩衝器。此外，根據情況而還可以包括位準轉移器。在掃描線驅動電路中，藉由對移位暫存器輸入時鐘信號 (CLK) 及起始脈衝信號 (SP)，產生選擇

信號。所產生的選擇信號在緩衝器中被緩衝放大，而供給給對應的掃描線。對掃描線連接有一個線的像素的電晶體的閘極電極。並且，因為應該使一個線的像素的電晶體同時導通，所以使用能夠流過大電流的緩衝器。

參照圖 10 及圖 11 而說明用於掃描線驅動電路的一部分的移位暫存器的一種方式。

圖 10 表示移位暫存器的電路結構。圖 10 所示的移位暫存器由多個正反器 5701-i (正反器 5701-1 至 5701-n 中的任一個) 構成。此外，對該移位暫存器輸入第一時鐘信號、第二時鐘信號、起始脈衝信號、重置信號而開始工作。

將說明圖 10 所示的移位暫存器的連接關係。在圖 10 所示的移位暫存器的第 i 級正反器 5701-i (正反器 5701-1 至 5701-n 中的任一個) 中，圖 11 所示的第一佈線 5501 連接到第七佈線 5717-i-1，圖 11 所示的第二佈線 5502 連接到第七佈線 5717-i+1，圖 11 所示的第三佈線 5503 連接到第七佈線 5717-i，圖 11 所示的第六佈線 5506 連接到第五佈線 5715。

此外，圖 11 所示的第四佈線 5504 在第奇數級的正反器中連接到第二佈線 5712 並且在第偶數級的正反器中連接到第三佈線 5713，而且圖 11 所示的第五佈線 5505 連接到第四佈線 5714。

但是，第一級的正反器 5701-1 的圖 11 所示的第一佈線 5501 連接到第一佈線 5711，並且第 n 級的正反器

5701-n 的圖 11 所示的第二佈線 5502 連接到第六佈線 5716。

注意，也可以將第一佈線 5711、第二佈線 5712、第三佈線 5713、第六佈線 5716 分別稱為第一信號線、第二信號線、第三信號線、第四信號線。再者，也可以將第四佈線 5714、第五佈線 5715 分別稱為第一電源線、第二電源線。

接著，圖 11 表示圖 10 所示的正反器的詳細結構。圖 11 所示的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。注意，第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 是 n 通道型電晶體，並且它們在閘極-源極間電壓 (V_{gs}) 超過臨界值電壓 (V_{th}) 時成為導電狀態。

接著，下面表示圖 11 所示的正反器的連接結構。

第一薄膜電晶體 5571 的第一電極（源極電極和汲極電極中的一方）連接到第四佈線 5504，並且第一薄膜電晶體 5571 的第二電極（源極電極和汲極電極中的另一方）連接到第三佈線 5503。

第二薄膜電晶體 5572 的第一電極連接到第六佈線 5506，並且第二薄膜電晶體 5572 的第二電極連接到第三

佈線 5503。

第三薄膜電晶體 5573 的第一電極連接到第五佈線 5505，第三薄膜電晶體 5573 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第三薄膜電晶體 5573 的閘極電極連接到第五佈線 5505。

第四薄膜電晶體 5574 的第一電極連接到第六佈線 5506，第四薄膜電晶體 5574 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第四薄膜電晶體 5574 的閘極電極連接到第一薄膜電晶體 5571 的閘極電極。

第五薄膜電晶體 5575 的第一電極連接到第五佈線 5505，第五薄膜電晶體 5575 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第五薄膜電晶體 5575 的閘極電極連接到第一佈線 5501。

第六薄膜電晶體 5576 的第一電極連接到第六佈線 5506，第六薄膜電晶體 5576 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第六薄膜電晶體 5576 的閘極電極連接到第二薄膜電晶體 5572 的閘極電極。

第七薄膜電晶體 5577 的第一電極連接到第六佈線 5506，第七薄膜電晶體 5577 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第七薄膜電晶體 5577 的閘極電極連接到第二佈線 5502。第八薄膜電晶體 5578 的第一電極連接到第六佈線 5506，第八薄膜電晶體 5578 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第八薄膜電晶體 5578 的閘極電極連接到第一佈線 5501。

注意，將第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極的連接部設定為節點 5543。並且，將第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極電極以及第八薄膜電晶體 5578 的第二電極的連接部設定為節點 5544。

注意，也可以將第一佈線 5501、第二佈線 5502、第三佈線 5503 以及第四佈線 5504 分別稱為第一信號線、第二信號線、第三信號線、第四信號線。再者，也可以將第五佈線 5505 稱為第一電源線並且將第六佈線 5506 稱為第二電源線。

此外，也可以只利用實施例模式 1 或實施例模式 2 所示的 n 通道型 TFT 來製造信號線驅動電路以及掃描線驅動電路。實施例模式 1 或實施例模式 2 所示的 n 通道型 TFT 的電晶體的遷移率大，所以可以提高驅動電路的驅動頻率。此外，實施例模式 1 或實施例模式 2 所示的 n 通道型 TFT 的寄生電容借助於包含具有 n 型導電型的金屬氧化物的緩衝層降低，所以頻率特性（稱為 f 特性）高。例如，因為使用實施例模式 1 或實施例模式 2 所示的 n 通道型 TFT 的掃描線驅動電路可以進行高速工作，所以還可以實現提高幀頻率、或者插入黑屏。

再者，藉由擴大掃描線驅動電路的電晶體的通道寬度

，或者配置多個掃描線驅動電路等，可以實現更高的幀頻率。當配置多個掃描線驅動電路時，藉由在一側配置用來驅動偶數行的掃描線的掃描線驅動電路，並且在另一側配置用來驅動奇數行的掃描線的掃描線驅動電路，可以實現提高幀頻率。

此外，當製造本發明的一種實施例的主動矩陣型發光顯示裝置時，至少在一個像素中配置多個薄膜電晶體，所以較佳的配置多個掃描線驅動電路。圖 6B 表示主動矩陣型發光顯示裝置的方塊圖的一種方式。

圖 6B 所示的發光顯示裝置在基板 5400 上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 以及第二掃描線驅動電路 5404；控制對選擇了的像素的視頻信號的輸入的信號線驅動電路 5403。

當將對圖 6B 所示的發光顯示裝置的像素輸入的視頻信號設定為數位形式時，藉由將電晶體轉換為導通狀態或截止狀態，像素變成發光或者不發光狀態。由此，可以藉由利用面積灰度法或者時間灰度法來顯示灰度。面積灰度法是如下方法：將一個像素分割為多個子像素，並且根據視頻信號來使各子像素獨立驅動，以進行灰度顯示。此外，時間灰度法是如下方法：控制像素發光的期間，以進行灰度顯示。

因為發光元件的回應速度高於液晶元件等，所以其與液晶元件相比更適合時間灰度法。具體地說，在以時間灰

度法進行顯示的情況下，將一個幀期間分割為多個子幀期間。並且，根據視頻信號，在各子幀期間中將像素的發光元件成爲發光或者不發光的狀態。藉由將一個幀期間分割爲多個子幀期間，可以根據視頻信號而控制在一個幀期間中像素實際上發光的期間的總長度，結果可以顯示灰度。

注意，在圖 6B 所示的發光顯示裝置中，示出如下實例：在一個像素中配置開關 TFT 和電流控制 TFT 的兩個的情況下，在第一掃描線驅動電路 5402 中產生輸入到作爲開關 TFT 的閘極佈線的第一掃描線的信號，而且在第二掃描線驅動電路 5404 中產生輸入到作爲電流控制 TFT 的閘極佈線的第二掃描線的信號，但是也可以在一個掃描線驅動電路中產生輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如，有可能根據開關元件所包括的各電晶體的數目，在各像素中設置多個用來控制開關元件的工作的第一掃描線。在此情況下，既可以在一個掃描線驅動電路中產生輸入到多個第一掃描線的所有信號，又可以在多個掃描線驅動電路中產生輸入到多個第一掃描線的信號。

此外，也在發光顯示裝置中，驅動電路中的可以由 n 通道型 TFT 構成的驅動電路的一部分可以形成在與像素部的薄膜電晶體同一個基板上。此外，也可以只利用實施例模式 1 或實施例模式 2 所示的 n 通道型 TFT 來製造信號線驅動電路以及掃描線驅動電路。

此外，上述驅動電路除了應用於液晶顯示裝置或發光

顯示裝置以外，也可以應用於電子紙，該電子紙藉由利用電連接到開關元件的元件來使電子墨水驅動。電子紙也稱為電泳顯示裝置（電泳顯示器），並且具有如下優點：具有與紙同樣的易看性；與其他顯示裝置相比其耗電量低；能夠採用薄且輕形狀。

作為電泳顯示器，可以考慮各種各樣的方式。其是如下裝置，即在溶劑或溶質中分散有多個包括具有正電荷的第一粒子和具有負電荷的第二粒子的微膠囊，並且藉由對微膠囊施加電場來使微膠囊中的粒子分別向彼此相反的方向移動，以只顯示集合在一側的粒子的顏色。注意，第一粒子或第二粒子包括染料，並且在沒有電場的情況下不移動。此外，第一粒子的顏色和第二粒子的顏色不同（包括無色）。

如此，電泳顯示器是利用所謂的介電泳效應的顯示器，該介電泳效應是介電常數高的物質移動到高電場區的。電泳顯示器不需要液晶顯示裝置所需要的偏振片、相對基板，而其厚度和重量減半。

分散有上述微膠囊的溶劑稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。此外，也可以藉由使用彩色濾光片、具有色素的粒子，進行彩色顯示。

此外，當在主動矩陣基板上適當地以夾在兩個電極之間的方式配置多個上述微膠囊時，完成主動矩陣型顯示裝置，並且當對微膠囊施加電場時，可以進行顯示。例如，

可以使用根據實施例模式 1 或實施例模式 2 所示的薄膜電晶體而得到的主動矩陣基板。

注意，作為微膠囊中的第一粒子以及第二粒子，可以使用選自導電體材料、絕緣體材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電變色材料、磁泳材料中的一種材料；或者它們的複合材料。

藉由上述製程，可以製造作為半導體裝置的可靠性高的顯示裝置。

本實施例模式可以與實施例模式 1 或實施例模式 2 所記載的結構適當地組合來實施。

實施例模式 4

作為實施例模式之一，製造薄膜電晶體，並且藉由將該薄膜電晶體使用於像素部、以及驅動電路，可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，可以將使用薄膜電晶體的驅動電路的一部分或所有部分一體形成在與像素部同一個基板上，以形成系統化面板（system-on-panel）。

顯示裝置包括顯示元件。作為顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件在其範疇內包括其亮度由電流或電壓控制的元件，具體地說，發光元件包括無機 EL（電致發光）、有機 EL 等。此外，也可以應用電子墨水等由於電作用而對比度變化的顯示媒體。

此外，顯示裝置包括處於密封有顯示元件的狀態的面板、處於在該面板中安裝有包括控制器的 IC 等的狀態的模組。再者，本發明的一種實施例係關於在製造該顯示裝置的過程中的完成顯示元件之前的元件基板，並且該元件基板在多個像素中的每一個中具備用來將電流或電壓供給給顯示元件的單元。具體地說，元件基板既可以處於只形成有顯示元件的像素電極的狀態，又可以處於在形成成為像素電極的導電膜之後的藉由蝕刻來形成像素電極之前的狀態，而都可以應用所有的方式。

注意，本說明書中的顯示裝置是指圖像顯示裝置、顯示裝置、或者光源（包括照明裝置）。此外，安裝有連接器例如 FPC（撓性印刷電路）、TAB（帶式自動接合）膠帶或者 TCP（帶載封裝）的模組、在 TAB 膠帶或者 TCP 的端部設置有印刷線路板的模組、或者在顯示元件上藉由 COG（玻璃覆晶封裝）方式直接安裝有 IC（積體電路）的模組都包括在顯示裝置中。

在本實施例模式中，作為本發明的一種方式表示液晶顯示裝置。

圖 12A 和 12B 示出應用本發明的一種實施例的主動矩陣型液晶顯示裝置。圖 12A 是液晶顯示裝置的平面圖，而圖 12B 是沿著圖 12A 中的線 V-X 的截面圖。注意，圖 12A 示出形成在基板 200 上的薄膜電晶體 201 及電極層 255 的平面圖。用於半導體裝置的薄膜電晶體 201 可以與實施例模式 2 所示的薄膜電晶體同樣製造，並且它是包

括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體。此外，也可以應用實施例模式 1 所示的薄膜電晶體作為本實施例模式的薄膜電晶體 201。

圖 12A 所示的本實施例模式之一的液晶顯示裝置包括源極佈線層 202、多閘結構的反交錯型薄膜電晶體 201、閘極佈線層 203、電容佈線層 204。

另外，在圖 12B 中，在本實施例模式的液晶顯示裝置中，基板 200 和基板 266 中間夾著液晶層 262 而彼此對置，並且具有液晶顯示元件 260。該基板 200 設置有多閘結構的薄膜電晶體 201、絕緣層 211、絕緣層 212、絕緣層 213、用於顯示元件的電極層 255、用作取向膜的絕緣層 261、偏振片 268，而該基板 266 設置有用作取向膜的絕緣層 263、用於顯示元件的電極層 265、用作彩色濾光片的著色層 264、偏振片 267。

另外，也可以使用不利用取向膜的呈現藍相（blue phase）的液晶。藍相是液晶相之一，它是如下層：當使膽甾相液晶升溫時，即將從膽甾醇相轉變為各向同性相之前顯現。因為藍相只在較小的溫度範圍內顯現，所以為了改善溫度範圍，將混合有 5 重量%以上的手性分子（chiral agent）的液晶組成物用於液晶層 262。對包括呈現藍相的液晶和手性分子的液晶組成物來說，回應速度很短即 $10\ \mu\text{s}$ 至 $100\ \mu\text{s}$ ，且它具有光學各向同性，所以不需要取向處理，並且視角依賴性小。

注意，雖然圖 12A 和 12B 示出透過型液晶顯示裝置，但是本實施例模式也可以應用於反射型液晶顯示裝置、半透過型液晶顯示裝置。

此外，雖然在圖 12A 和 12B 所示的液晶顯示裝置中示出在基板 266 的外側（可見一側）設置偏振片 267 並且在基板 266 的內側按順序設置著色層 264、用於顯示元件的電極層 265 的實例，但是也可以在基板 266 的內側設置偏振片 267。此外，偏振片和著色層的疊層結構也不局限於圖 12A 和 12B，而根據偏振片及著色層的材料、製成條件而適當地設定，既可。此外，也可以設置用作黑矩陣的遮光膜。

此外，在本實施例模式中，為了減少薄膜電晶體的表面凹凸並提高薄膜電晶體的可靠性，利用用作保護膜或平坦化絕緣膜的絕緣層（絕緣層 211、絕緣層 212、絕緣層 213）覆蓋藉由實施例模式 2 得到的薄膜電晶體。注意，保護膜是用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入的，所以較佳的是緻密的膜。保護膜可以藉由使用 CVD 法或濺射法等並利用氧化矽膜、氮化矽膜、氧氮化矽膜或氮氧化矽膜的單層或疊層來形成。另外，作為保護膜，也可以將有機矽烷氣體和氧用作處理氣體並利用電漿 CVD 法而形成氧化矽膜。

有機矽烷是如下化合物：正矽酸乙酯（tetraethoxysilane）（TEOS：化學式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、四甲基矽烷（TMS：化學式 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧

烷 (TMCTS) 、 八 甲 基 環 四 矽 氧 烷 (OMCTS) 、 六 甲 基 二 矽 氮 烷 (HMDS) 、 三 乙 氧 基 矽 烷 ($\text{SiH}(\text{OC}_2\text{H}_5)_3$) 、 三 (二 甲 氨 基) 矽 烷 (trisdimethylaminosilane) ($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 等 。

作 為 保 護 膜 的 第 一 層 ， 形 成 絕 緣 層 211 。 絕 緣 層 211 起 到 防 止 鋁 膜 的 小 丘 的 作 用 。 在 此 ， 作 為 絕 緣 層 211 ， 利 用 電 漿 CVD 法 形 成 氧 化 矽 膜 。 作 為 氧 化 矽 膜 的 成 膜 用 處 理 氣 體 ， 使 用 TEOS 及 O_2 ， 並 且 將 其 流 量 比 設 定 為 $\text{TEOS}/\text{O}_2 = 15/750$ 。 成 膜 製 程 的 基 板 溫 度 是 300°C 。

另 外 ， 作 為 保 護 膜 的 第 二 層 ， 形 成 絕 緣 層 212 。 在 此 ， 作 為 絕 緣 層 212 ， 利 用 電 漿 CVD 法 形 成 氮 化 矽 膜 。 作 為 氮 化 矽 膜 的 成 膜 用 處 理 氣 體 ， 使 用 SiH_4 、 N_2 、 NH_3 及 H_2 。 當 使 用 氮 化 矽 膜 作 為 保 護 膜 之 一 時 ， 可 以 抑 制 鈉 等 的 可 動 離 子 侵 入 到 半 導 體 區 中 而 使 TFT 的 電 特 性 變 化 。

另 外 ， 也 可 以 在 形 成 保 護 膜 之 後 進 行 對 IGZO 半 導 體 層 的 退 火 (300°C 至 400°C) 。

另 外 ， 作 為 平 坦 化 絕 緣 膜 ， 形 成 絕 緣 層 213 。 作 為 絕 緣 膜 213 ， 可 以 使 用 具 有 耐 熱 性 的 有 機 材 料 如 聚 醯 亞 胺 、 丙 烯 、 苯 並 環 丁 烯 、 聚 醯 胺 、 環 氧 等 。 另 外 ， 除 了 上 述 有 機 材 料 之 外 ， 還 可 以 使 用 低 介 電 常 數 材 料 (low-k 材 料) 、 矽 氧 烷 類 樹 脂 、 PSG (磷 矽 玻 璃) 、 BPSG (硼 磷 矽 玻 璃) 等 。 矽 氧 烷 類 樹 脂 除 了 具 有 氫 之 外 還 可 以 具 有 氟 、 烷 基 和 芳 基 中 的 至 少 一 種 作 為 取 代 基 。 另 外 ， 也 可 以 藉 由 層 疊 多 個 由 這 些 材 料 形 成 的 絕 緣 膜 ， 來 形 成 絕 緣 層 213 。

注意，矽氧烷類樹脂相當於以矽氧烷類材料為起始材料而形成的包含 Si-O-Si 鍵的樹脂。矽氧烷類樹脂除了具有氫以外，還可以具有氟、烷基和芳香烴中的至少一種作為取代基。

當形成絕緣層 213 時，根據其材料而可以利用 CVD 法、濺射法、SOG 法、旋轉塗敷、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮片、輥式塗布、幕塗、刮刀塗布等。在使用材料液形成絕緣層 213 的情況下，也可以在進行烘焙的製程中同時進行對 IGZO 半導體層的退火（300°C 至 400°C）。藉由兼作絕緣層 213 的焙燒製程和對 IGZO 半導體層的退火，可以高效地製造半導體裝置。

作為用作像素電極層的電極層 255、265，可以使用具有透光性的導電材料諸如包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦錫氧化物（下面表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物等。

此外，電極層 255、265 可以藉由使用包含導電高分子（也稱為導電聚合物）的導電組成物來形成。使用導電組成物來形成的像素電極的薄層電阻較佳的為 $10000\ \Omega/\square$ 以下，並且其波長為 550nm 時的透光率較佳的為 70% 以上。另外，導電組成物所包含的導電高分子的電阻率較佳的為 $0.1\ \Omega\cdot\text{cm}$ 以下。

作為導電高分子，可以使用所謂的 π 電子共軛類導電

高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由上述材料中的兩種以上構成的共聚物等。

藉由上述製程，可以製造可靠性高的液晶顯示裝置作為半導體裝置。

本實施例模式可以與實施例模式 1 至 3 中任一項所記載的結構適當地組合來實施。

實施例模式 5

在本實施例模式中，作為半導體裝置的一種方式，示出電子紙。

在圖 13 中，作為本發明的一種方式，示出主動矩陣型電子紙。可以與實施例模式 2 所示的薄膜電晶體同樣地製造用於半導體裝置的薄膜電晶體 581，並且該薄膜電晶體 581 是包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體。此外，也可以將實施例模式 1 所示的薄膜電晶體應用於本實施例模式的薄膜電晶體 581。

圖 13 的電子紙是採用旋轉球顯示方式的顯示裝置。旋轉球顯示方式是如下方法：將一個半球表面為白色且另一個半球表面為黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

薄膜電晶體 581 是多閘結構的反交錯型薄膜電晶體，在形成於絕緣層 585 中的開口利用源極電極層或汲極電極層接觸於第一電極層 587 並與它電連接。在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區 590a 和白色區 590b，且其周圍包括充滿有液體的空洞 594，並且球形粒子 589 的周圍填充有樹脂等的填料 595（參照圖 13）。

此外，還可以使用電泳元件而代替旋轉球。使用直徑為 $10\ \mu\text{m}$ 至 $200\ \mu\text{m}$ 左右的微膠囊，在該微膠囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。對設置在第一電極層和第二電極層之間的微膠囊來說，當由第一電極層和第二電極層施加電場時，白色微粒和黑色微粒向相反方向移動，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件，並且它一般被稱為電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助燈，且其耗電量小，並且在昏暗的地方也可以辨別顯示部。另外，即使在不向顯示部供應電源的情況下也能夠保持顯示過一次的圖像，因此，即使在使具有顯示功能的半導體裝置（也簡單地稱為顯示裝置、或者具備顯示裝置的半導體裝置）離開電波發信源的情況下，也能夠儲存顯示過的圖像。

藉由上述製程，可以製造作為半導體裝置的可靠性高的電子紙。

本實施例模式可以與實施例模式 1 至 3 中任一項所記

載的結構適當地組合來實施。

實施例模式 6

在本實施例模式中，示出發光顯示裝置作為半導體裝置的一種方式。作為顯示裝置所具有的顯示元件，在此示出利用電致發光的發光元件。利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物而被區別，一般來說，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞從一對電極分別注入到包含發光有機化合物的層，以產生電流。然後，由於這些載子（電子及電洞）重新結合，而發光有機化合物成為激發態，並且當該激發態恢復到基底態時得到發光。根據這種機理，這種發光元件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在粘合劑中分散有發光材料的粒子的發光層，且其發光機理是利用供體能級和受體能級的供體-受體重新結合型發光。薄膜型無機 EL 元件具有由電介質層夾住發光層並還利用電極夾住其的結構，且其發光機理是利用金屬離子的內殼層電子躍遷的定域型發光。注意，在此使用有機 EL 元件作為發光元件而進行說明。

圖 14A 和 14B 示出主動矩陣型發光顯示裝置作為半

導體裝置的一種方式。圖 14A 是發光顯示裝置的平面圖，而圖 14B 是沿著圖 14A 中的截斷線 Y-Z 的截面圖。圖 14A 示出形成在基板 300 上的薄膜電晶體 301、302 及第一電極層 320 的平面圖。此外，圖 15 示出圖 14A 和 14B 所示的發光顯示裝置的等效電路。

可以與實施例模式 1 及實施例模式 2 所示的薄膜電晶體同樣地製造用於半導體裝置的薄膜電晶體 301、302，並且該薄膜電晶體 301、302 是包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體。

圖 14A 及圖 15 所示的本實施例模式的發光顯示裝置包括多閘結構的薄膜電晶體 301、薄膜電晶體 302、發光元件 303、電容元件 304、源極佈線層 305、閘極佈線層 306、電源線 307。薄膜電晶體 301、302 是 n 通道型薄膜電晶體。

此外，在圖 14B 中，本實施例模式的發光顯示裝置包括薄膜電晶體 302、絕緣層 311、絕緣層 312、絕緣層 313、分隔壁 321 以及用於發光元件 303 的第一電極層 320、電場發光層 322、第二電極層 323。

絕緣層 313 較佳的藉由使用丙烯、聚醯亞胺、聚醯胺等的有機樹脂或者矽氧烷來形成。

在本實施例模式中，因為像素的薄膜電晶體 302 是 n 型，所以較佳的使用陰極作為像素電極層的第一電極層 320。具體而言，作為陰極，可以使用功函數低的材料例

如 Ca、Al、MgAg、AlLi 等。

分隔壁 321 藉由使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷來形成。特別佳的是，使用感光材料，在第一電極層 320 上形成開口部，並且將該開口部的側壁形成為具有連續的曲率的傾斜面。

電場發光層 322 既可以由單層構成，又可以由多個層的疊層構成。

覆蓋電場發光層 322 地形成使用陽極的第二電極層 323。第二電極層 323 可以藉由利用在實施例模式 4 中列舉的作為像素電極層而使用的由具有透光性的導電材料構成的透光導電膜形成。除了上述透光導電膜之外，還可以使用氮化鈦膜或鈦膜。藉由使第一電極層 320、電場發光層 322 和第二電極層 323 重疊，來形成發光元件 303。然後，也可以在第二電極層 323 及分隔壁 321 上形成保護膜，以防止氧、氫、水分、二氧化碳等侵入到發光元件 303 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

再者，在實際上，較佳的在完成到圖 14B 的狀態後還使用氣密性高且汲氣少的保護薄膜（貼合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（密封）。

接著，參照圖 16A 至 16C 說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況為例子來說明像素的截面結構。可以與實施例模式 1 所示的薄膜電晶體同樣製造用於圖 16A、16B 和 16C 的半導體裝置的驅動 TFT7001、

7011、7021，並且這些 TFT 是包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體。此外，也可以應用實施例模式 2 所示的薄膜電晶體作為 TFT7001、7011、7021。

發光元件的陽極及陰極中之至少一方是透明以取出發光，即可。在基板上形成薄膜電晶體及發光元件。發光元件可以具有如下結構：從與基板相反一側的面取出發光的頂部發射；從基板一側的面取出發光的底部發射；以及從基板一側及與基板相反一側的面取出發光的雙面發射。本實施例模式的像素結構可以應用於具有哪種發射結構的發光元件。

參照圖 16A 而說明頂部發射結構的發光元件。

圖 16A 示出在驅動 TFT7001 是 n 型且從發光元件 7002 發射的光穿過到陽極 7005 一側的情況下的像素的截面圖。在圖 16A 中，發光元件 7002 的陰極 7003 和驅動 TFT7001 電連接，並且在陰極 7003 上按順序層疊有發光層 7004、陽極 7005。作為陰極 7003，只要是功函數低並反射光的導電膜，就可以使用各種材料。例如，較佳的採用 Ca、Al、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多層的疊層構成。在發光層 7004 由多層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層。注意，不需要設置所有這些層。陽極 7005 藉由使用如下那樣的透過光的具有透光性的導電材料來形成：包含氧化鎢的銦氧化物、包含氧

化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦錫氧化物（下面表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物等。

由陰極 7003 及陽極 7005 夾住發光層 7004 的區域相當於發光元件 7002。在圖 16A 所示的像素中，從發光元件 7002 發射的光如箭頭所示那樣發射到陽極 7005 一側。

接著，參照圖 16B 說明底部發射結構的發光元件。將示出在驅動 TFT7011 是 n 型且從發光元件 7012 發射的光發射到陰極 7013 一側的情況下的像素的截面圖。在圖 16B 中，在與驅動 TFT7011 電連接的具有透光性的導電膜 7017 上形成有發光元件 7012 的陰極 7013，並且在陰極 7013 上按順序層疊有發光層 7014、陽極 7015。注意，在陽極 7015 具有透光性的情況下，也可以覆蓋陽極上地形成有用來反射光或遮蔽光的遮罩膜 7016。與圖 16A 的情況同樣，作為陰極 7013，只要是功函數低的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度（較佳的為 5nm 至 30nm 左右）。例如，可以將厚度為 20nm 的鋁膜用作陰極 7013。而且，與圖 16A 同樣，發光層 7014 可以由單層或多個層的疊層構成。雖然陽極 7015 不需要透過光，但是可以與圖 16A 同樣使用具有透光性的導電材料來形成。並且，雖然遮罩膜 7016 例如可以使用反射光的金屬等，但是不局限於金屬膜。例如，也可以使用添加有黑色顏料的樹脂等。

由陰極 7013 及陽極 7015 夾住發光層 7014 的區域相

當於發光元件 7012。在圖 16B 所示的像素中，從發光元件 7012 發射的光如箭頭所示那樣發射到陰極 7013 一側。

接著，參照圖 16C 而說明雙面發射結構的發光元件。在圖 16C 中，在與驅動 TFT7021 電連接的具有透光性的導電膜 7027 上形成有發光元件 7022 的陰極 7023，並且在陰極 7023 上按順序層疊有發光層 7024、陽極 7025。與圖 16A 的情況同樣，作為陰極 7023，只要是功函數低的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度。例如，可以將厚度為 20nm 的 Al 用作陰極 7023。而且，與圖 16A 同樣，發光層 7024 可以由單層或多個層的疊層構成。陽極 7025 可以與圖 16A 同樣使用透過光的具有透光性的導電材料來形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 16C 所示的像素中，從發光元件 7022 發射的光如箭頭所示那樣發射到陽極 7025 一側和陰極 7023 一側。

注意，雖然在此描述了有機 EL 元件作為發光元件，但是也可以設置無機 EL 元件作為發光元件。

注意，雖然在本實施例模式中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

注意，本實施例模式所示的半導體裝置不局限於圖 16A 至 16C 所示的結構而可以進行適當的變形。

藉由上述製程，可以製造作為半導體裝置的可靠性高的發光顯示裝置。

本實施例模式可以與實施例模式 1 至 3 中任一項所記載的結構適當地組合來實施。

實施例模式 7

在本實施例模式中，下面示出半導體裝置的一種實施例的顯示面板的結構。在本實施例模式中，將說明具有用作顯示元件的液晶元件的液晶顯示裝置的一種實施例的液晶顯示面板（也稱為液晶面板）、具有用作顯示元件的發光元件的半導體裝置的一種實施例的發光顯示面板（也稱為發光面板）。

首先，參照圖 17A 和 17B 而說明相當於半導體裝置的一種方式的發光顯示面板的外觀及截面。圖 17A 是一種面板的俯視圖，其中利用密封材料將包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體及發光元件密封在第一基板和第二基板之間。圖 17B 相當於沿著圖 17A 的截斷線 H-I 的截面圖。

以圍繞設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 的方式設置有密封材料 4505。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 上設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動

電路 4504a、4504b 與填料 4507 一起由第一基板 4501、密封材料 4505 和第二基板 4506 密封。

此外，設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體。在圖 17B 中，例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路 4503a 中的薄膜電晶體 4509。

薄膜電晶體 4509、4510 相當於包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的薄膜電晶體，並可以應用實施例模式 1 或實施例模式 2 所示的薄膜電晶體。在本實施例模式中，薄膜電晶體 4509、4510 是 n 通道型薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，並且發光元件 4511 所具有的作為像素電極的第一電極層 4517 與薄膜電晶體 4510 的源極電極層或汲極電極層電連接。注意，發光元件 4511 的結構不局限於本實施例模式所示的結構。根據從發光元件 4511 取出的光的方向等，可以適當地改變發光元件 4511 的結構。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及電位是從 FPC4518a、4518b 供給的。

在本實施例模式中，連接端子 4515 由與第二電極層 4512 相同的導電膜形成，並且佈線 4516 由與發光元件 4511 所具有的第一電極層 4517 相同的導電膜形成。

連接端子 4515 藉由各向異性導電膜 4519 與 FPC4518a 所具有的端子電連接。

位於從發光元件 4511 的光的取出方向的第二基板 4506 需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

此外，作為填料 4507，除了氮、氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂，而可以使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯-醋酸乙烯酯）。在本實施例模式中，作為填料使用氮。

另外，若有需要，則也可以在發光元件的發射面上適當地設置諸如偏振片、圓偏振片（包括橢圓偏振片）、相位差板（ $\lambda/4$ 片、 $\lambda/2$ 片）、彩色濾光片等的光學薄膜。另外，也可以在偏振片或圓偏振片上設置抗反射膜。例如，可以進行抗眩光處理，該處理是藉由利用表面的凹凸來擴散反射光而可以降低眩光的。

也可以在另行準備的基板上作為由單晶半導體膜或多晶半導體膜形成的驅動電路，安裝信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b。此外，也可以另行僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分而安裝。本實施例模式不局限於圖 17A 和 17B 的結構。

接著，參照圖 18A1 至 18B 而說明相當於本發明的一種實施例的液晶顯示面板的外觀及截面。圖 18A1 和 18A2

是一種面板的俯視圖，其中利用密封材料 4005 將包括 IGZO 半導體層及包含具有 n 型導電型的金屬氧化物的緩衝層的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在第一基板 4001 和第二基板 4006 之間。圖 18B 相當於沿著圖 18A1 和 18A2 的截斷線 M-N 的截面圖。

以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。此外，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜而形成在另行準備的基板上。

注意，對於另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG 方法、引線鍵合方法或 TAB 方法等。圖 18A1 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 18A2 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。在圖 18B 中例示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。

薄膜電晶體 4010、4011 相當於包括 IGZO 半導體層

及含有具有 n 型導電型的金屬氧化物的緩衝層的薄膜電晶體，並且可以應用實施例模式 1 或實施例模式 2 所示的薄膜電晶體。在本實施例模式中，薄膜電晶體 4010、4011 是 n 通道型薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極層 4030、對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元件 4013。注意，像素電極層 4030、對置電極層 4031 分別設置有用作取向膜的絕緣層 4032、4033，並且隔著絕緣層 4032、4033 夾有液晶層 4008。

注意，作為第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不銹鋼）、陶瓷、塑膠。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而得到的柱狀間隔物，並且它是為了控制像素電極層 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。注意，還可以使用球狀間隔物。

另外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC4018 供給的。

在本實施例模式中，連接端子 4015 由與液晶元件 4013 所具有的像素電極層 4030 相同的導電膜形成，並且佈線 4016 由與薄膜電晶體 4010、4011 的閘極電極層相同的導電膜形成。

連接端子 4015 隔著各向異性導電膜 4019 電連接到 FPC4018 所具有的端子。

此外，雖然在圖 18A1 至 18B 中示出另行形成信號線驅動電路 4003 並將它安裝在第一基板 4001 的例子，但是本實施例模式不局限於該結構。既可以另行形成掃描線驅動電路而安裝，又可以另行僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 19 示出使用應用上述實施例模式而製造的 TFT 基板 2600 來構成液晶顯示模組的一種方式。

圖 19 是液晶顯示模組的一種方式，其中，利用密封材料 2602 將 TFT 基板 2600 和對置基板 2601 固定，並且在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層 2605，並且當採用 RGB 方式時，對應於各像素而設置有分別對應於紅色、綠色、藍色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏振片 2606、偏振片 2607、漫射片 2613。光源由冷陰極管 2610 和反射板 2611 構成，電路基板 2612 利用撓性線路板 2609 與 TFT 基板 2600 的佈線電路部 2608 連接，且其中組裝有控制電路、電源電路等的外部電路。此外，也可以

在偏振片和液晶層之間具有相位差板的狀態下層疊。

液晶顯示模組可以採用 TN (扭轉向列 ; Twisted Nematic) 模式、IPS (平面內切換 ; In-Plane-Switching) 模式、FFS (邊緣場切換 ; Fringe Field Switching) 模式、MVA (多象限垂直配向 ; Multi-domain Vertical Alignment) 模式、PVA (垂直取向構型 ; Patterned Vertical Alignment) 模式、ASM (軸對稱排列微胞 ; Axially Symmetric aligned Micro-cell) 模式、OCB (光學補償彎曲 ; Optical Compensated Birefringence) 模式、FLC (鐵電性液晶 ; Ferroelectric Liquid Crystal) 模式、AFLC (反鐵電性液晶 ; Anti Ferroelectric Liquid Crystal) 模式等。

藉由上述製程，可以製造作為半導體裝置的可靠性高的顯示面板。

本實施例模式可以與實施例模式 1 至 6 中任一項所記載的結構適當地組合來實施。

實施例模式 8

本發明的一種實施例的半導體裝置可以應用於電子紙。電子紙可以用於用來顯示資訊的所有領域的電子設備。例如，可以將電子紙應用於電子書籍 (電子書)、招貼、火車等的交通工具的車廂廣告、信用卡等的各種卡片的顯示等。在此，圖 20A 至 21 示出使用電子紙的電子設備的一種實施例。

圖 20A 示出由電子紙製造的海報 2631。在廣告媒體是紙的印刷物的情況下，用人的手進行廣告的交換，但是當使用應用上述實施例模式的電子紙時，可以在短時間內改變廣告的顯示內容。此外，顯示也不會打亂而可以得到穩定的圖像。注意，海報也可以採用以無線的方式收發資訊的結構。

此外，圖 20B 示出火車等的交通工具的車廂廣告 2632。在廣告媒體是紙的印刷物的情況下，用人的手進行廣告的交換，但是當使用應用上述實施例模式的電子紙時，可以在短時間內不需要許多人的手地改變廣告的顯示內容。此外，顯示也不會打亂而可以得到穩定的圖像。注意，車廂廣告 2632 也可以採用以無線的方式收發資訊的結構。

另外，圖 21 示出電子書籍 2700 的一種實施例。例如，電子書籍 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 成爲一體，並且可以以該軸部 2711 爲軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連續的圖像的結構，又可以是顯示不同的圖像的結構。藉由採用顯示不同的圖像的結構，例如可以在右側的顯示部（圖 21 中的顯示部 2705）上顯示文章，而在左側的顯示部（圖 21 中的顯示部 2707）上顯示圖像。

此外，在圖 21 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中，具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，也可以採用在與框體的顯示部相同的面上具備鍵盤、定位裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子、或者可與 AC 適配器及 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。再者，電子書籍 2700 也可以具有電子詞典的功能。

此外，電子書籍 2700 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書籍伺服器購買所希望的書籍資料等，然後下載的結構。

本實施例模式可以與實施例模式 1 至 3 中任一項或者實施例模式 5 所記載的結構適當地組合來實施。

實施例模式 9

根據實施例模式 1 至 8 的半導體裝置可以應用於各種電子設備（包括遊戲機）。作為電子設備，例如可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機、數位相框、行動電話（也稱為手機）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等的大型遊戲機等。

圖 22A 示出電視裝置 9600 的一種方式。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部

9603 可以顯示映射。此外，在此示出利用支架（stand）9605 支撐框體 9601 的結構。

藉由利用框體 9601 所具備的操作開關、另行提供的遙控操作機 9610 可以進行電視裝置 9600 的操作。藉由利用遙控操作機 9610 所具備的操作鍵 9609，可以進行頻道、音量的操作，並可以對顯示於顯示部 9603 上的映射進行操作。此外，遙控操作機 9610 也可以設置顯示從該遙控操作機 9610 輸出的資訊的顯示部 9607。

注意，電視裝置 9600 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（發送者和接收者之間、或接收者之間等）的資訊通信。

圖 22B 示出數位相框 9700 的一種方式。例如，在數位相框 9700 中，框體 9701 組裝有顯示部 9703。顯示部 9703 可以顯示各種圖像，例如藉由顯示使用數位相機等拍攝的圖像資料，可以發揮與一般的相框同樣的功能。

注意，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。這些結構也可以組裝到與顯示部同一個面，但是藉由將它設置在側面或背面來提高設計性，所以是較佳的。例如，可以對數位相框的記錄媒體插入部插入儲存有由數位相機拍攝的圖像資料的記憶體並提取圖像資料，然後將所提取的圖像資料顯示於

顯示部 9703。

此外，數位相框 9700 既可以採用以無線的方式收發資訊的結構，又可以採用以無線的方式提取所希望的圖像資料並進行顯示的結構。

圖 23A 示出可攜式遊戲機，其由框體 9881 和框體 9891 的兩個框體構成，並且藉由連接部 9893 而連接為能夠開閉。框體 9881 安裝有顯示部 9882，並且框體 9891 安裝有顯示部 9883。另外，圖 23A 所示的可攜式遊戲機還具備揚聲器部 9884、記錄媒體插入部 9886、LED 燈 9890、輸入單元（操作鍵 9885、連接端子 9887、感測器 9888（包括測定如下的功能：力量、位移、位置、速度、加速度、角速度、轉動數、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、射線、流量、濕度、傾斜度、振動、氣味或紅外線）、以及麥克風 9889）等。當然，可攜式遊戲機的結構不局限於上述結構，只要採用如下結構即可：至少具備根據上述實施例模式的半導體裝置，可以採用適當地設置其他附屬設備的結構。圖 23A 所示的可攜式遊戲機具有如下功能：讀出儲存在記錄媒體中的程式或資料並將它顯示在顯示部上；藉由與其他可攜式遊戲機進行無線通信而分享資訊。注意，圖 23A 所示的可攜式遊戲機所具有的功能不局限於此，而可以具有各種各樣的功能。

圖 23B 示出大型遊戲機的自動賭博機 9900 的一種方式。在自動賭博機 9900 的框體 9901 中安裝有顯示部

9903。另外，自動賭博機 9900 還具備如起動桿（start lever）或停止開關等的操作單元、投幣口（coin slot）、揚聲器等。當然，自動賭博機 9900 的結構不局限於上述結構，而只要採用如下結構即可：至少具備根據上述實施例模式的半導體裝置，可以採用適當地設置有其他附屬設備的結構。

圖 24 示出行動電話 1000 的一種方式。行動電話 1000 除了安裝在框體 1001 的顯示部 1002 之外還具備操作按鈕 1003、外部連接埠 1004、揚聲器 1005、麥克風 1006 等。

圖 24 所示的行動電話 1000 可以藉由用手指等觸摸顯示部 1002 來輸入資訊。此外，可以藉由用手指等觸摸顯示部 1002 來進行打電話或製作電子郵件等的操作。

顯示部 1002 的螢幕主要有三種模式。第一是以圖像的顯示為主的顯示模式，第二是以文字等的資訊的輸入為主的輸入模式，第三是混合顯示模式和輸入模式的兩種模式的顯示+輸入模式。

例如，在打電話或製作電子郵件的情況下，將顯示部 1002 設定為以文字輸入為主的文字輸入模式，並進行在螢幕上顯示的文字的輸入操作，即可。在此情況下，較佳的是，在顯示部 1002 的螢幕的大多部分上顯示鍵盤或號碼按鈕。

此外，藉由在行動電話 1000 的內部設置具有陀螺儀（gyroscope）、加速度感測器等檢測傾斜度的感測器的

檢測裝置，判斷行動電話 1000 的方向（豎向還是橫向），而可以對顯示部 1002 的螢幕顯示進行自動切換。

此外，藉由觸摸顯示部 1002 或對框體 1001 的操作按鈕 1003 進行操作，切換螢幕模式。還可以根據顯示在顯示部 1002 上的圖像種類而切換螢幕模式。例如，當顯示在顯示部上的圖像信號為動態圖像的資料時，將螢幕模式切換成顯示模式，而當顯示在顯示部上的圖像信號為文字（text）資料時，將螢幕模式切換成輸入模式。

另外，當在輸入模式中，檢測出顯示部 1002 的光感測器所檢測的信號，並且在一定期間中沒有利用顯示部 1002 的觸摸操作的輸入時，也可以以將螢幕模式從輸入模式切換成顯示模式的方式進行控制。

還可以將顯示部 1002 用作圖像感測器。例如，藉由用手掌或手指觸摸顯示部 1002，拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光燈或發射近紅外光的感測用光源，也可以拍攝手指靜脈、手掌靜脈等。

【圖式簡單說明】

在附圖中：

圖 1A 和 1B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 2 是說明依照本發明的一種觀點的半導體裝置的圖

；

圖 3A 至 3E 是說明依照本發明的一種觀點的半導體裝置的製造方法的圖；

圖 4A 和 4B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 5A 和 5B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 6A 和 6B 是說明依照本發明的一種觀點的半導體裝置的方塊圖；

圖 7 是說明信號線驅動電路的結構的一種方式的圖；

圖 8 是說明信號線驅動電路的工作的一種方式的時序圖；

圖 9 是說明信號線驅動電路的工作的一種方式的時序圖；

圖 10 是說明移位寄存器的結構的一種方式的圖；

圖 11 是說明圖 10 所示的正反器的連接結構的圖；

圖 12A 和 12B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 13 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 14A 和 14B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 15 是說明圖 14A 和 14B 所示的半導體裝置的等效電路的圖；

圖 16A 至 16C 是說明依照本發明的一種觀點的半導

體裝置的圖；

圖 17A 和 17B 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 18A 至 18C 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 19 是說明依照本發明的一種觀點的半導體裝置的圖；

圖 20A 和 20B 是說明電子紙的使用方式的圖；

圖 21 是表示電子書籍的一種方式的圖；

圖 22A 和 22B 是表示電視裝置及數位相框的一種方式的圖；

圖 23A 和 23B 是表示遊戲機的一種方式的圖；以及

圖 24 是表示手機的一種方式的圖。

【主要元件符號說明】

100：基板	101：閘極電極層
102：閘極絕緣層	103：半導體層
111：半導體膜	113：掩模
116：掩模	117：導電膜
118：掩模	150：基板
152：閘極絕緣層	156：佈線層
200：基板	201：薄膜電晶體
202：源極佈線層	203：閘極佈線層
204：電容佈線層	211：絕緣層

- | | |
|--------------------|--------------------|
| 212 : 絕緣層 | 213 : 絕緣層 |
| 255 : 電極層 | 260 : 液晶顯示元件 |
| 261 : 絕緣層 | 262 : 液晶層 |
| 263 : 絕緣層 | 264 : 著色層 |
| 265 : 電極層 | 266 : 基板 |
| 267 : 偏振片 | 268 : 偏振片 |
| 300 : 基板 | 301 : 薄膜電晶體 |
| 302 : 薄膜電晶體 | 303 : 發光元件 |
| 304 : 電容元件 | 305 : 源極佈線層 |
| 306 : 閘極佈線層 | 307 : 電源線 |
| 311 : 絕緣層 | 312 : 絕緣層 |
| 313 : 絕緣層 | 320 : 第一電極層 |
| 321 : 分隔壁 | 322 : 電場發光層 |
| 323 : 第二電極層 | 581 : 薄膜電晶體 |
| 585 : 絕緣層 | 587 : 第一電極層 |
| 588 : 第二電極層 | 589 : 球形粒子 |
| 594 : 空洞 | 595 : 填料 |
| 1000 : 行動電話 | 1001 : 框體 |
| 1002 : 顯示部 | 1003 : 操作按鈕 |
| 1004 : 外部連接埠 | 1005 : 揚聲器 |
| 1006 : 麥克風 | 104a : 緩衝層 |
| 104b : 緩衝層 | 105a : 源極電極層或汲極電極層 |
| 105b : 源極電極層或汲極電極層 | 115a : 包含金屬氧化物的層 |
| 115b : 包含金屬氧化物的層 | 151a : 閘極電極層 |

- | | |
|-------------------|--------------------|
| 151b : 閘極電極層 | 153a : 通道形成區 |
| 153b : 通道形成區 | 153c : 半導體層 |
| 153d : 半導體層 | 154a : 緩衝層 |
| 154b : 緩衝層 | 154c : 緩衝層 |
| 154d : 緩衝層 | 155a : 源極電極層或汲極電極層 |
| 55b : 源極電極層或汲極電極層 | 171a : 薄膜電晶體 |
| 171b : 薄膜電晶體 | 172a : 薄膜電晶體 |
| 172b : 薄膜電晶體 | 2600 : TFT 基板 |
| 2601 : 對置基板 | 2602 : 密封材料 |
| 2603 : 像素部 | 2604 : 顯示元件 |
| 2605 : 著色層 | 2606 : 偏振片 |
| 2607 : 偏振片 | 2608 : 佈線電路部 |
| 2609 : 撓性線路板 | 2610 : 冷陰極管 |
| 2611 : 反射板 | 2612 : 電路基板 |
| 2613 : 漫射片 | 2631 : 海報 |
| 2632 : 車廂廣告 | 2700 : 電子書籍 |
| 2701 : 框體 | 2703 : 框體 |
| 2705 : 顯示部 | 2707 : 顯示部 |
| 2711 : 軸部 | 2721 : 電源 |
| 2723 : 操作鍵 | 2725 : 揚聲器 |
| 4001 : 第一基板 | 4002 : 像素部 |
| 4003 : 信號線驅動電路 | 4004 : 掃描線驅動電路 |
| 4005 : 密封材料 | 4006 : 第二基板 |
| 4008 : 液晶層 | 4010 : 薄膜電晶體 |

4011 : 薄膜電晶體	4013 : 液晶元件
4015 : 連接端子	4016 : 佈線
4018 : FPC	4019 : 各向異性導電膜
4030 : 像素電極層	4031 : 對置電極層
4032 : 絕緣層	4033 : 絕緣層
4501 : 第一基板	4502 : 像素部
4505 : 密封材料	4506 : 第二基板
4507 : 填料	4509 : 薄膜電晶體
4510 : 薄膜電晶體	4511 : 發光元件
4512 : 第二電極層	4515 : 連接端子
4516 : 佈線	4517 : 第一電極層
4519 : 各向異性導電膜	5300 : 基板
5301 : 像素部	5302 : 掃描線驅動電路
5303 : 信號線驅動電路	5400 : 基板
5401 : 像素部	5402 : 第一掃描線驅動電路
5403 : 信號線驅動電路	5404 : 第二掃描線驅動電路
5501 : 第一佈線	5502 : 第二佈線
5503 : 第三佈線	5504 : 第四佈線
5505 : 第五佈線	5506 : 第六佈線
5543 : 節點	5544 : 節點
5571 : 第一薄膜電晶體	5572 : 第二薄膜電晶體
5573 : 第三薄膜電晶體	5574 : 第四薄膜電晶體
5575 : 第五薄膜電晶體	5576 : 第六薄膜電晶體
5577 : 第七薄膜電晶體	5578 : 第八薄膜電晶體

5601 : 驅動器 IC	5602 : 開關組
5611 : 第一佈線	5612 : 第二佈線
5613 : 第三佈線	5621 : 佈線
5701 : 正反器	5711 : 第一佈線
5712 : 第二佈線	5713 : 第三佈線
5714 : 第四佈線	5715 : 第五佈線
5716 : 第六佈線	5717 : 第七佈線
5721 : 信號	5821 : 信號
590a : 黑色區	590b : 白色區
7001 : TFT	7002 : 發光元件
7003 : 陰極	7004 : 發光層
7005 : 陽極	7011 : 驅動 TFT
7012 : 發光元件	7013 : 陰極
7014 : 發光層	7015 : 陽極
7016 : 遮罩膜	7017 : 導電膜
7021 : 驅動 TFT	7022 : 發光元件
7023 : 陰極	7024 : 發光層
7025 : 陽極	7027 : 導電膜
9600 : 電視裝置	9601 : 框體
9603 : 顯示部	9605 : 支架
9607 : 顯示部	9609 : 操作鍵
9610 : 遙控操作機	9700 : 數位相框
9701 : 框體	9703 : 顯示部
9881 : 框體	9882 : 顯示部

9883 : 顯示部	9884 : 揚聲器部
9885 : 操作鍵	9886 : 記錄媒體插入部
9887 : 連接端子	9888 : 感測器
9889 : 麥克風	9890 : LED 燈
9891 : 框體	9893 : 連接部
9900 : 自動賭博機	9901 : 框體
9903 : 顯示部	4503a : 信號線驅動電路
4504a : 掃描線驅動電路	4518a : FPC
4518b : FPC	5603a : 第一薄膜電晶體
5603b : 第二薄膜電晶體	5603c : 第三薄膜電晶體
5703a : 時序	5703b : 時序
5703c : 時序	5803a : 時序
5803b : 時序	5803c : 時序

七、申請專利範圍：

1. 一種半導體裝置的製造方法，包含：

在基板上形成閘極電極層；

在該閘極電極層上形成絕緣層；

在該絕緣層上形成源極電極層和汲極電極層；

在該源極電極層上形成第一緩衝層並且在該汲極電極層上形成第二緩衝層；以及

在該第一緩衝層和該第二緩衝層上形成半導體層，

其中，該半導體層包括銦和氧，

其中，該第一緩衝層和該第二緩衝層各包括具有 n 型導電型的金屬氧化物，以及

其中，該第一緩衝層和該第二緩衝層各具有高於該半導體層的載子濃度。

2. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中重疊於該閘極電極層的該半導體層的一部分在該絕緣層上且接觸該絕緣層，並且設置在該源極電極層和該汲極電極層之間。

3. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中該源極電極層和該汲極電極層包括鈦。

4. 如申請專利範圍第 1 項的半導體裝置的製造方法，

其中該第一緩衝層和該第二緩衝層各包括賦予 n 型導電型的雜質元素，以及

其中該雜質元素選自銦、鎵、鋁、錫和鋅所組成之群

中。

5. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中該第一緩衝層和該第二緩衝層中的金屬氧化物選自氧化鈦、氧化鉬、氧化鋅、氧化銮、氧化鎢、氧化鎂、氧化鈣和氧化錫所組成之群中。

6. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中該半導體層藉由濺射法來形成。

7. 如申請專利範圍第 6 項的半導體裝置的製造方法，其中該濺射法係在氧氣氛下或在包含 90%或更高的氧及 10%或更低的稀有氣體的氣氛下實行。

8. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中該源極電極層和該汲極電極層藉由絲網印刷法或噴墨法來形成。

9. 一種半導體裝置的製造方法，包含：

在基板上形成閘極電極層；

在該閘極電極層上形成絕緣層；

在該絕緣層上藉由絲網印刷法或噴墨法形成源極電極層和汲極電極層；以及

在該源極電極層和該汲極電極層上形成半導體層，

其中該半導體層係藉由濺射法來形成，

其中該濺射法係在氧氣氛下或在包含 90%或更高的氧及 10%或更低的稀有氣體的氣氛下實行，且

其中，該半導體層包括銮和氧。

10. 如申請專利範圍第 9 項的半導體裝置的製造方

法，其中重疊於該閘極電極層的該半導體層的一部分在該絕緣層上且接觸該絕緣層，並且設置在該源極電極層和該汲極電極層之間。

11. 如申請專利範圍第 9 項的半導體裝置的製造方法，其中該源極電極層和該汲極電極層包括鈦。

12. 一種半導體裝置的製造方法，包含：

在基板上形成閘極電極層；

在該閘極電極層上形成絕緣層；

在該絕緣層上形成源極電極層和汲極電極層；

在該源極電極層上形成第一緩衝層並且在該汲極電極層上形成第二緩衝層；

在該第一緩衝層上形成第三緩衝層並且在該第二緩衝層上形成第四緩衝層；以及

在該第一緩衝層和該第二緩衝層上形成半導體層，

其中，該半導體層包括銦和氧，

其中，該第一緩衝層和該第二緩衝層各包括具有 n 型導電型的金屬氧化物，以及

其中，該第一緩衝層和該第二緩衝層各具有高於該半導體層的載子濃度。

13. 如申請專利範圍第 12 項的半導體裝置的製造方法，其中重疊於該閘極電極層的該半導體層的一部分在該絕緣層上且接觸該絕緣層，並且設置在該源極電極層和該汲極電極層之間。

14. 如申請專利範圍第 12 項的半導體裝置的製造方

法，其中該源極電極層和該汲極電極層包括鈦。

15. 如申請專利範圍第 12 項的半導體裝置的製造方法，

其中該第一緩衝層和該第二緩衝層各包括賦予 n 型導電型的雜質元素，以及

其中該雜質元素選自銦、銻、鋁、錫和鋅所組成之群中。

16. 如申請專利範圍第 12 項的半導體裝置的製造方法，其中該第一緩衝層和該第二緩衝層中的金屬氧化物選自氧化鈦、氧化鉬、氧化鋅、氧化銦、氧化鎢、氧化鎂、氧化鈣和氧化錫所組成之群中。

17. 如申請專利範圍第 12 項的半導體裝置的製造方法，其中該半導體層藉由濺射法來形成。

18. 如申請專利範圍第 17 項的半導體裝置的製造方法，其中該濺射法係在氧氣氛下或在包含 90% 或更高的氧及 10% 或更低的稀有氣體的氣氛下實行。

19. 如申請專利範圍第 12 項的半導體裝置的製造方法，其中該源極電極層和該汲極電極層藉由絲網印刷法或噴墨法來形成。

圖 1A

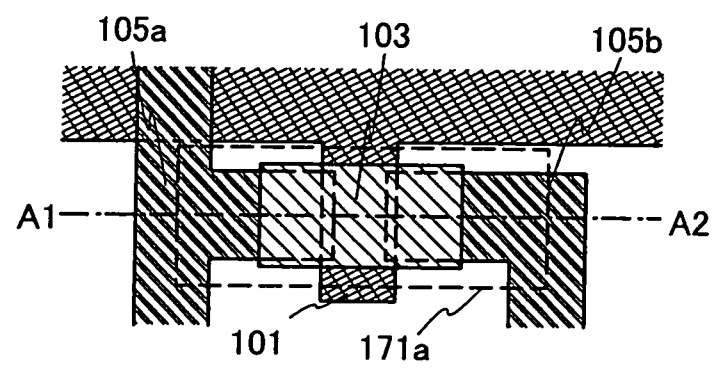


圖 1B

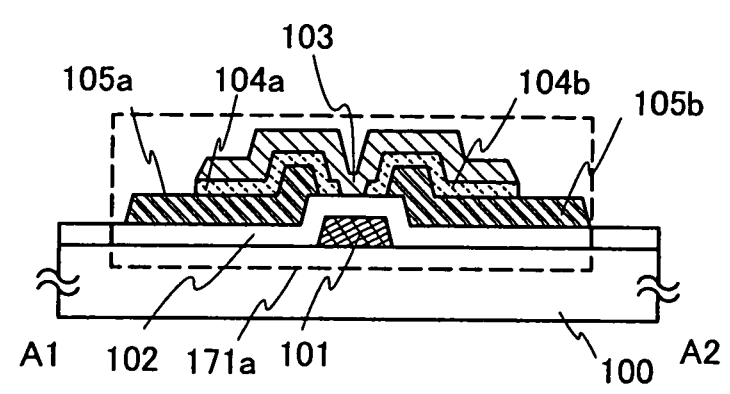


圖2

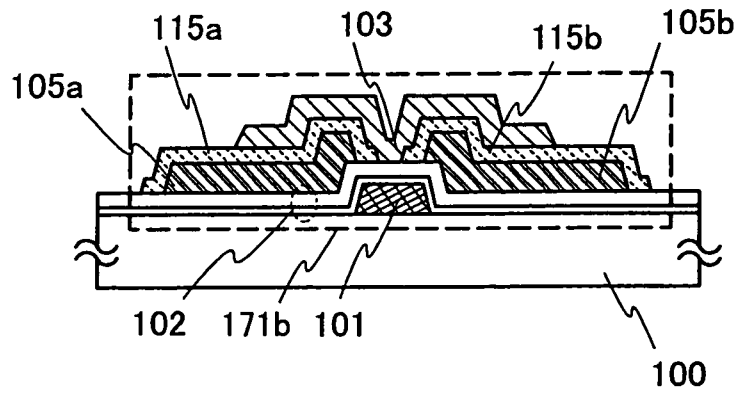


圖 3A

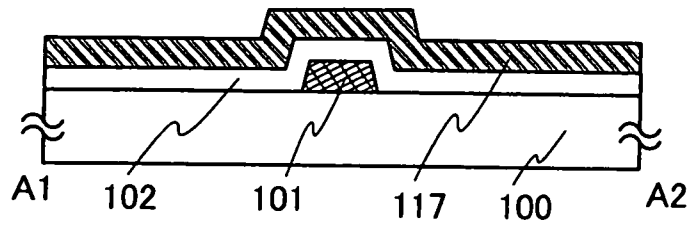


圖 3B

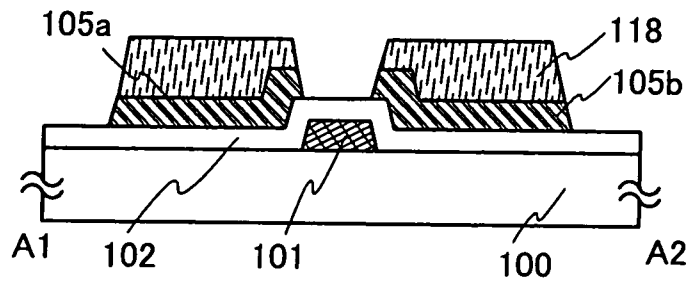


圖 3C

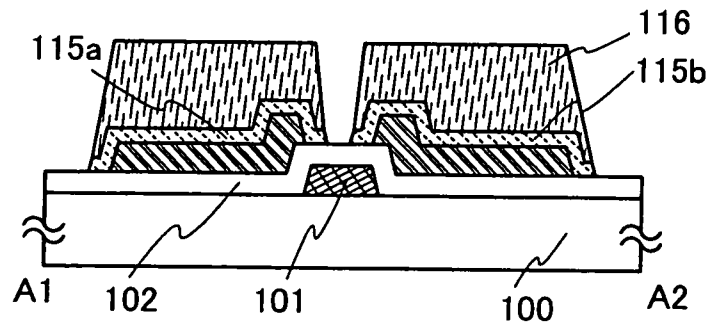


圖 3D

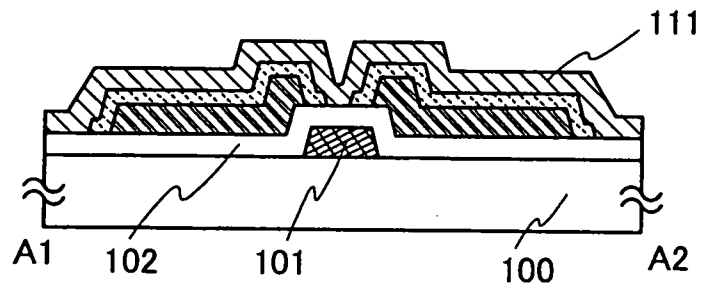


圖 3E

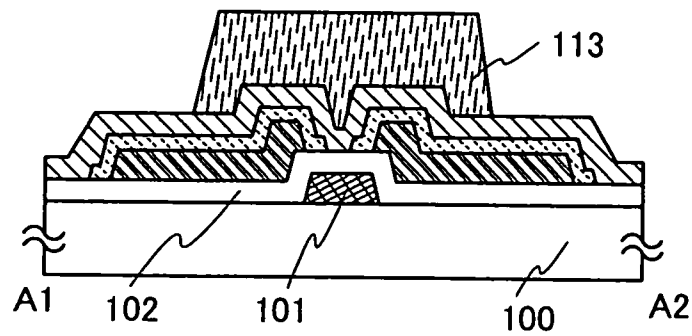


圖 4A

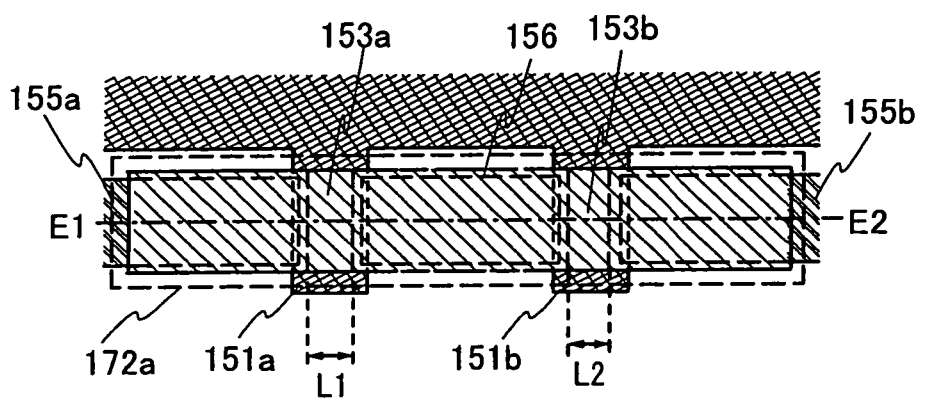


圖 4B

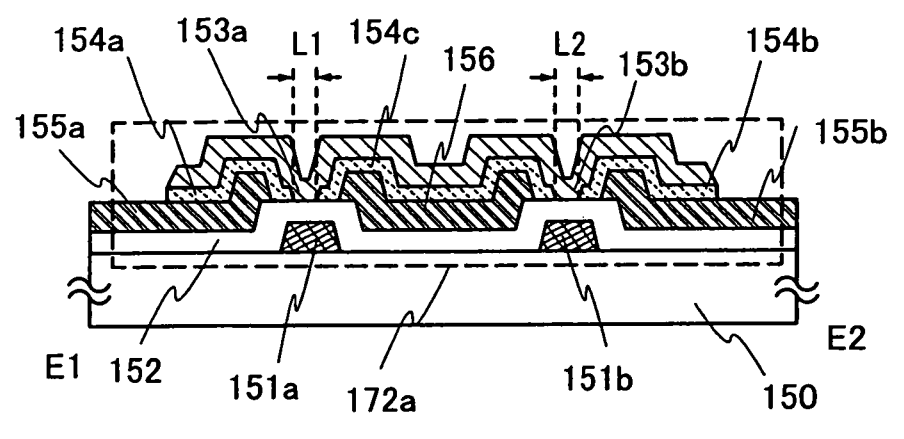


圖5A

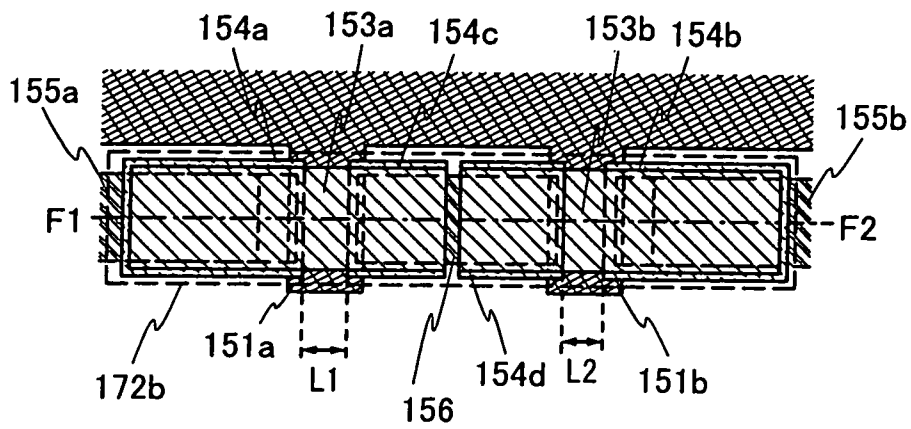


圖5B

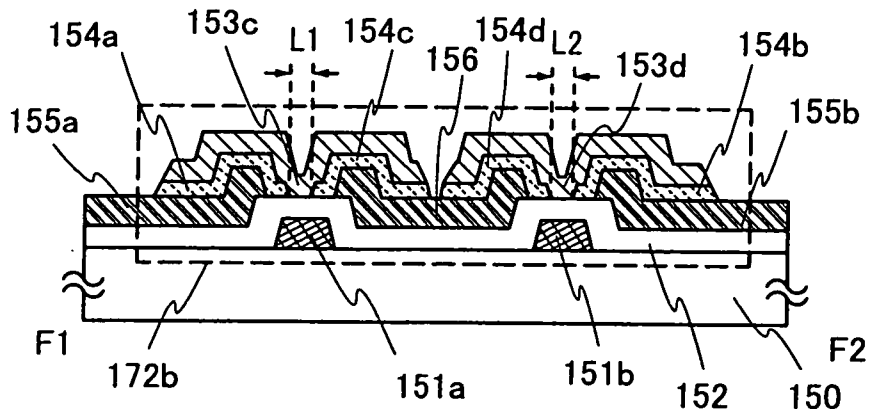


圖 6A

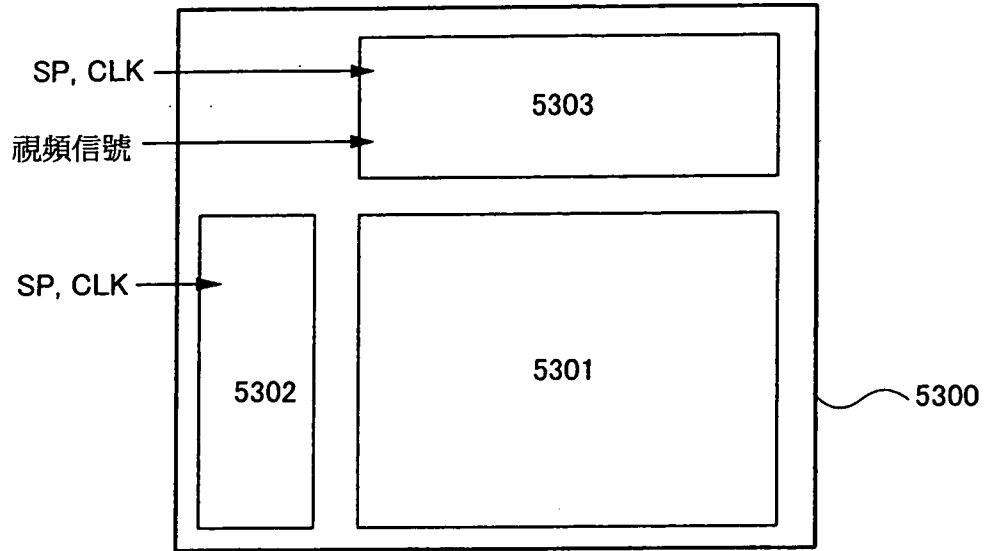


圖 6B

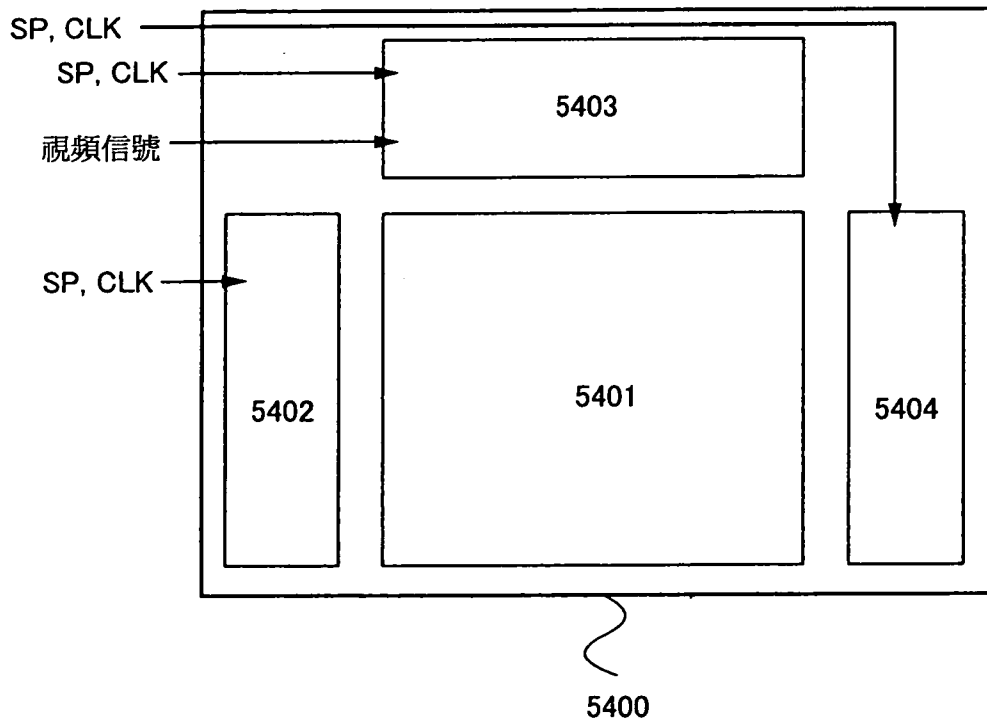


圖7

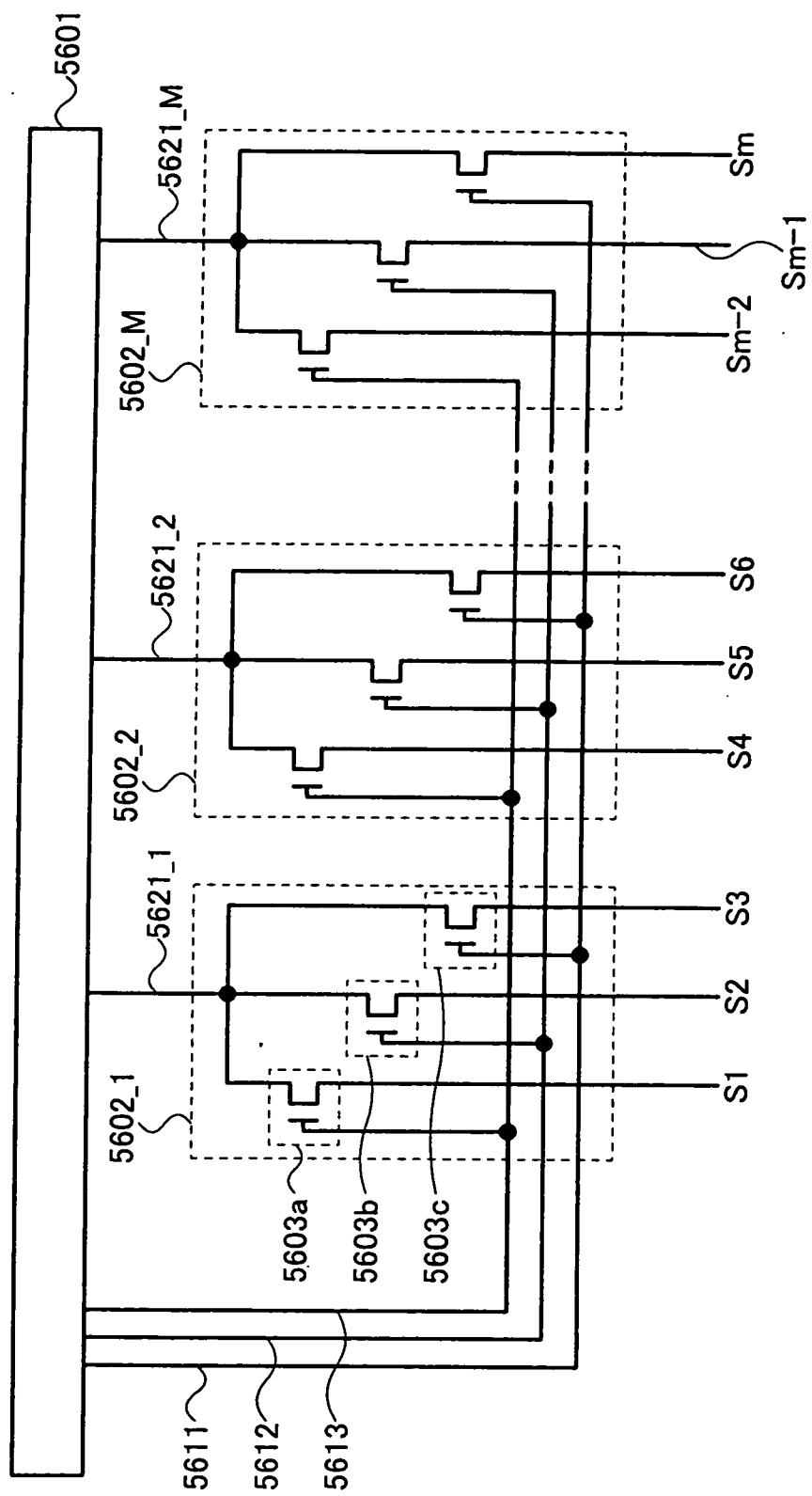


圖8

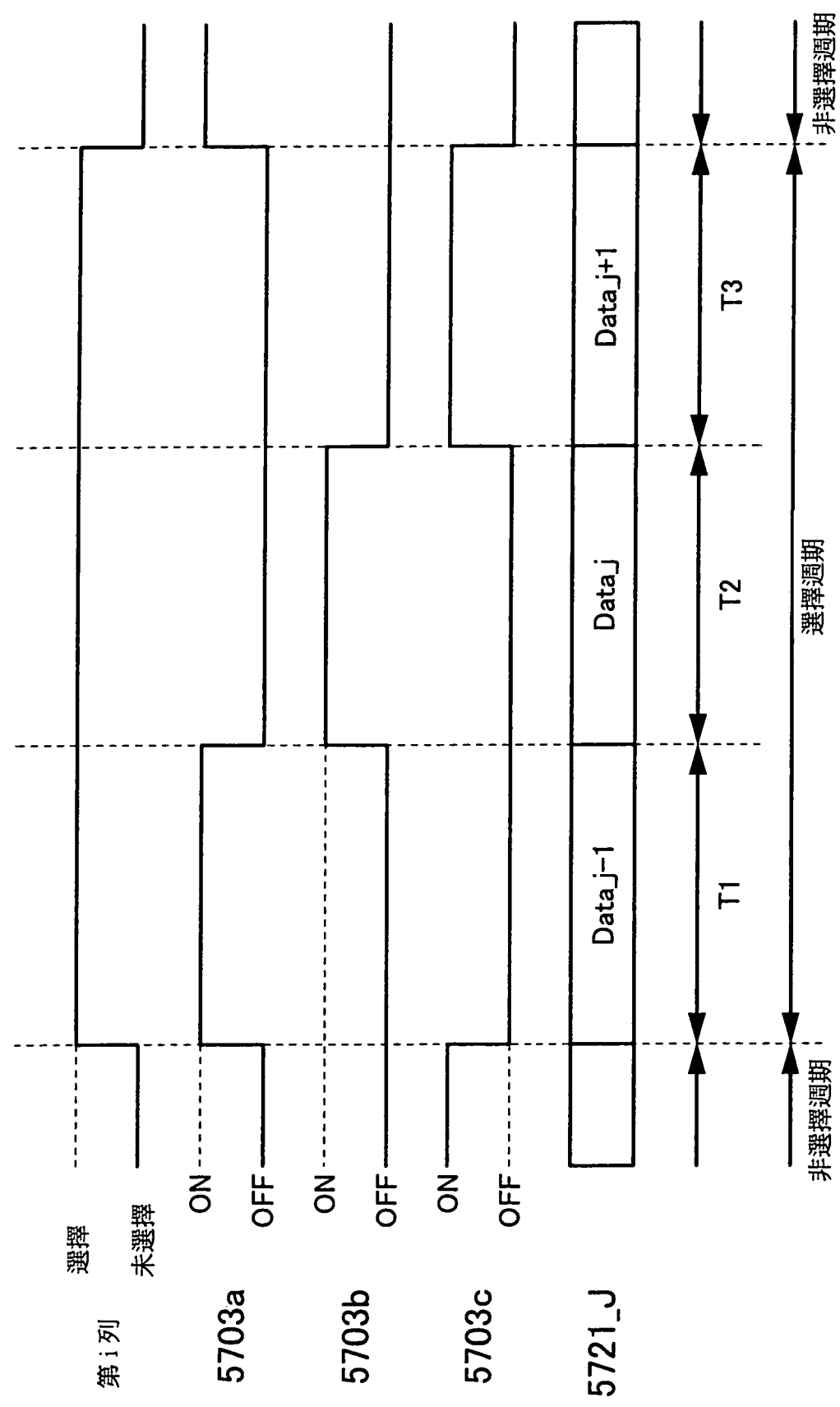


圖9

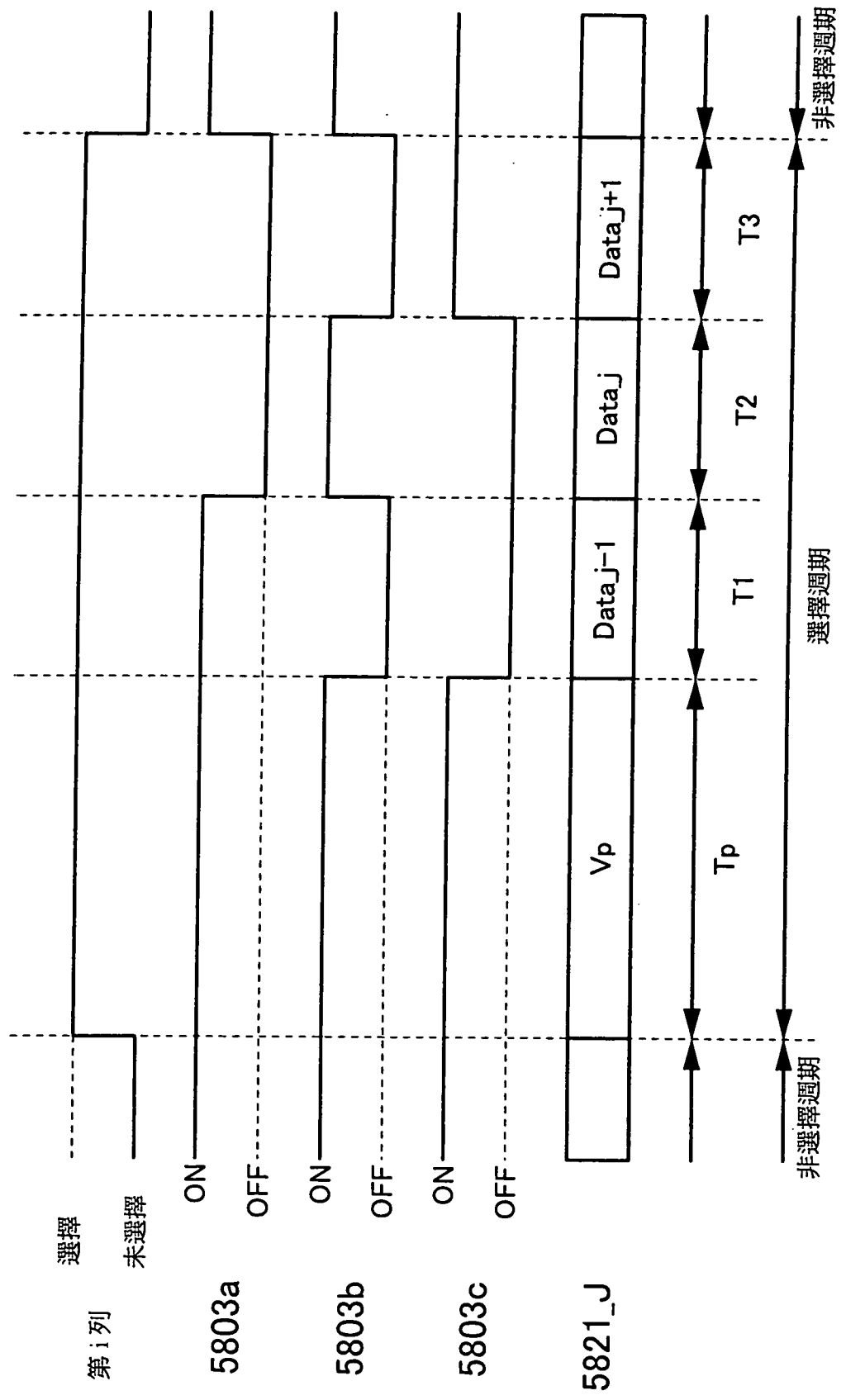


圖10

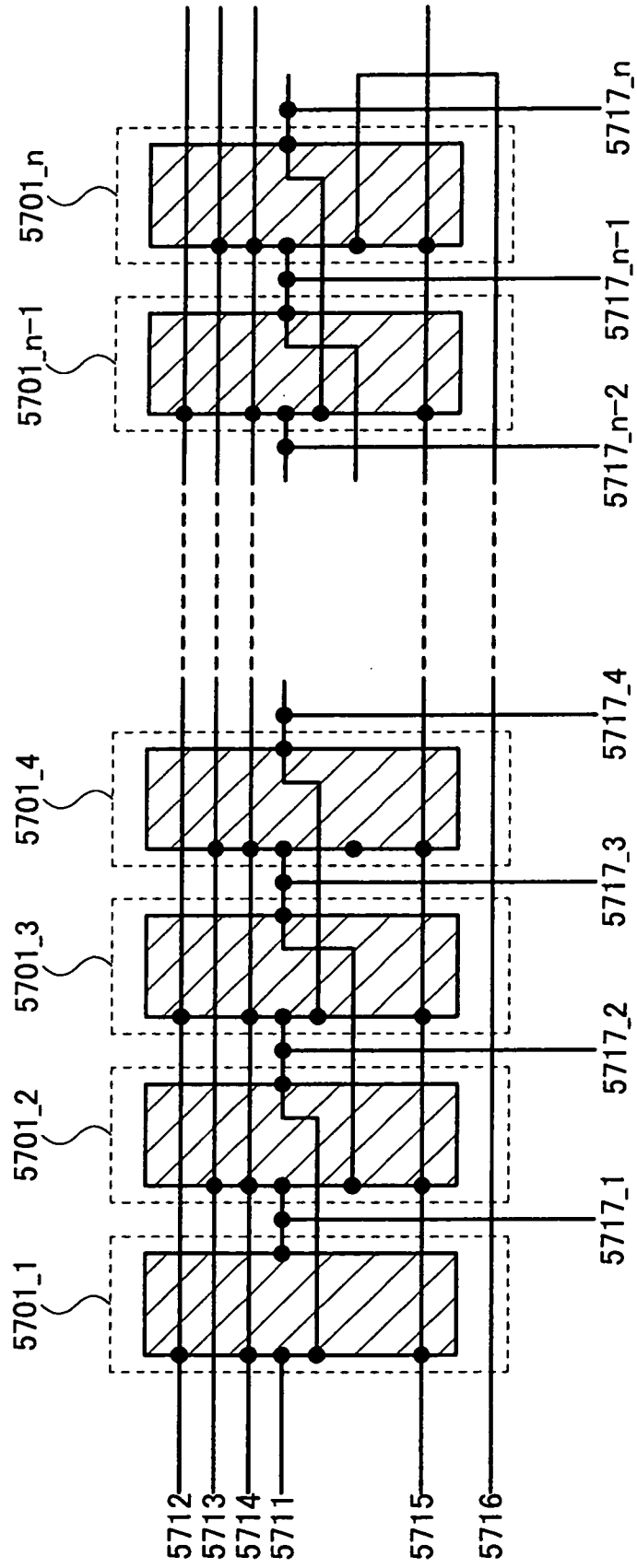


圖11

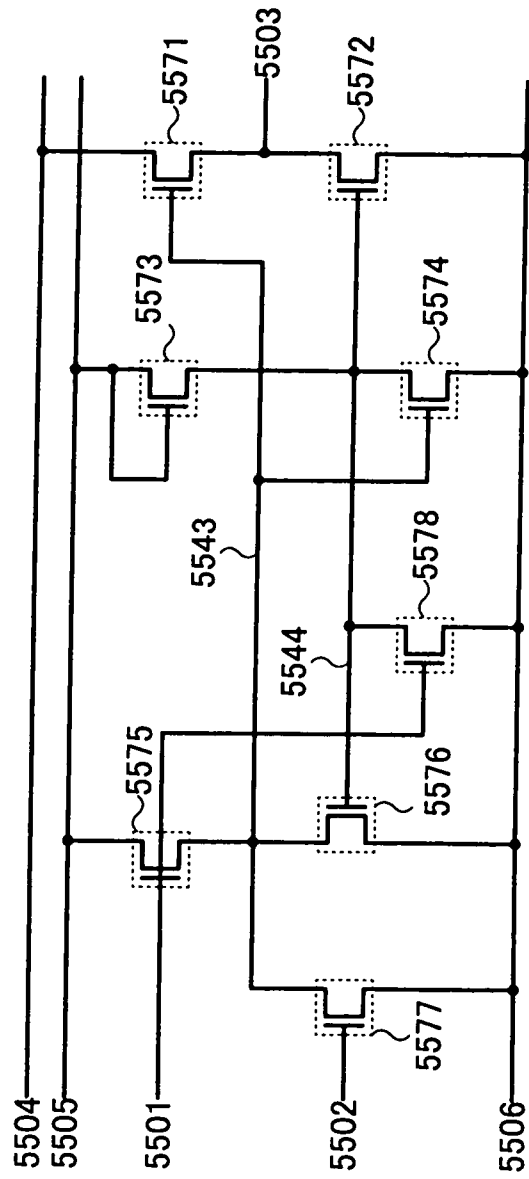


圖12A

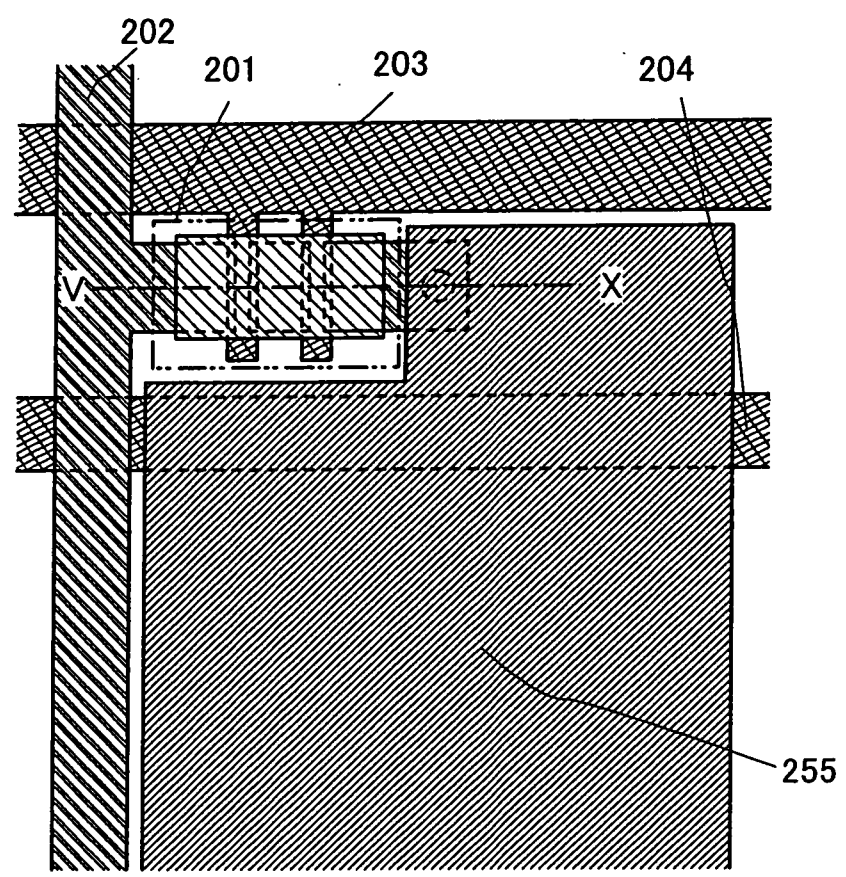


圖12B

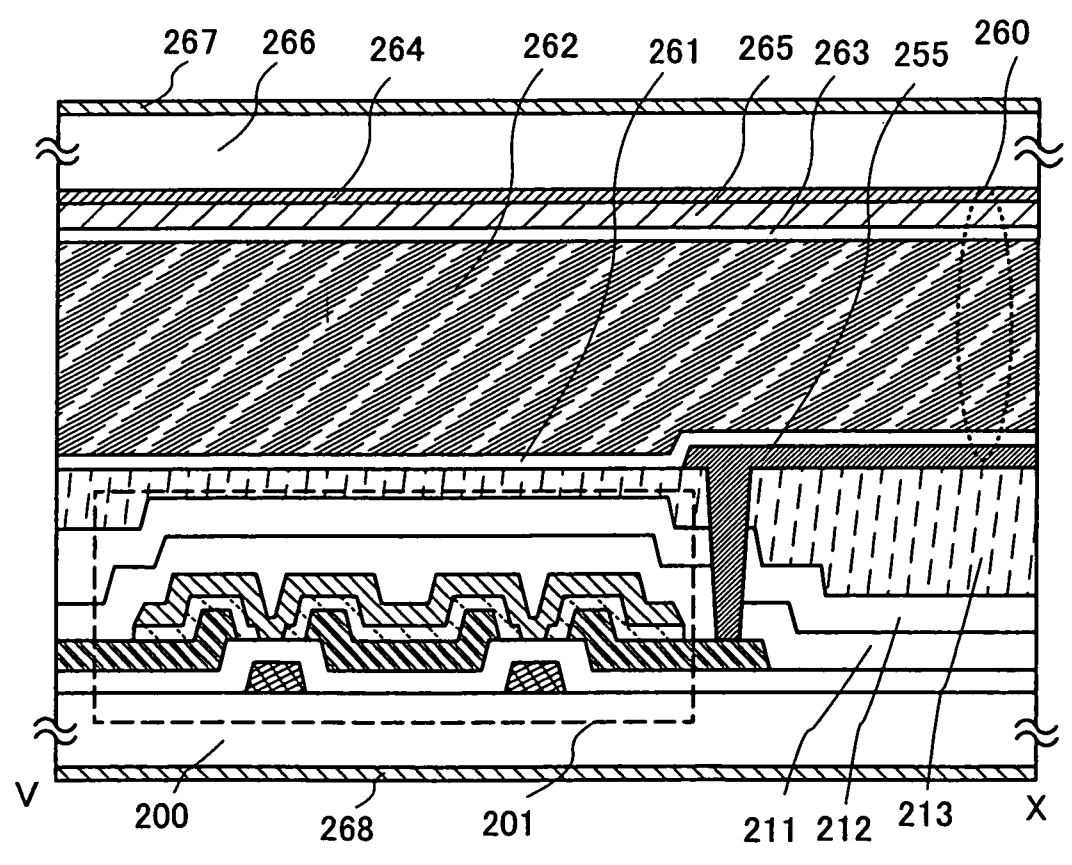


圖 13

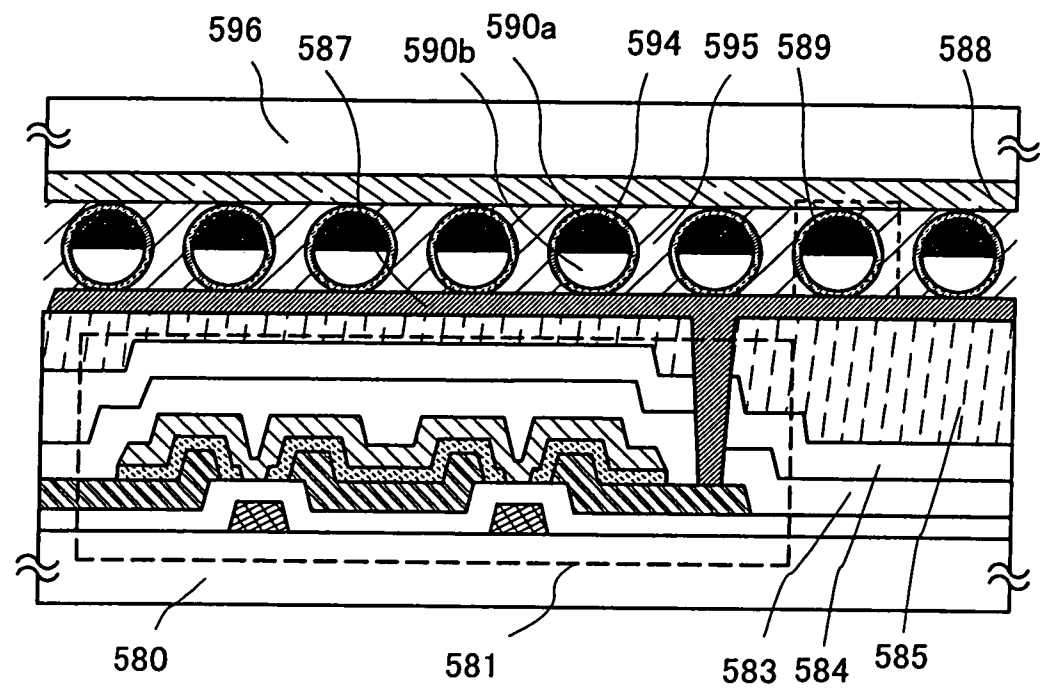


圖 14A

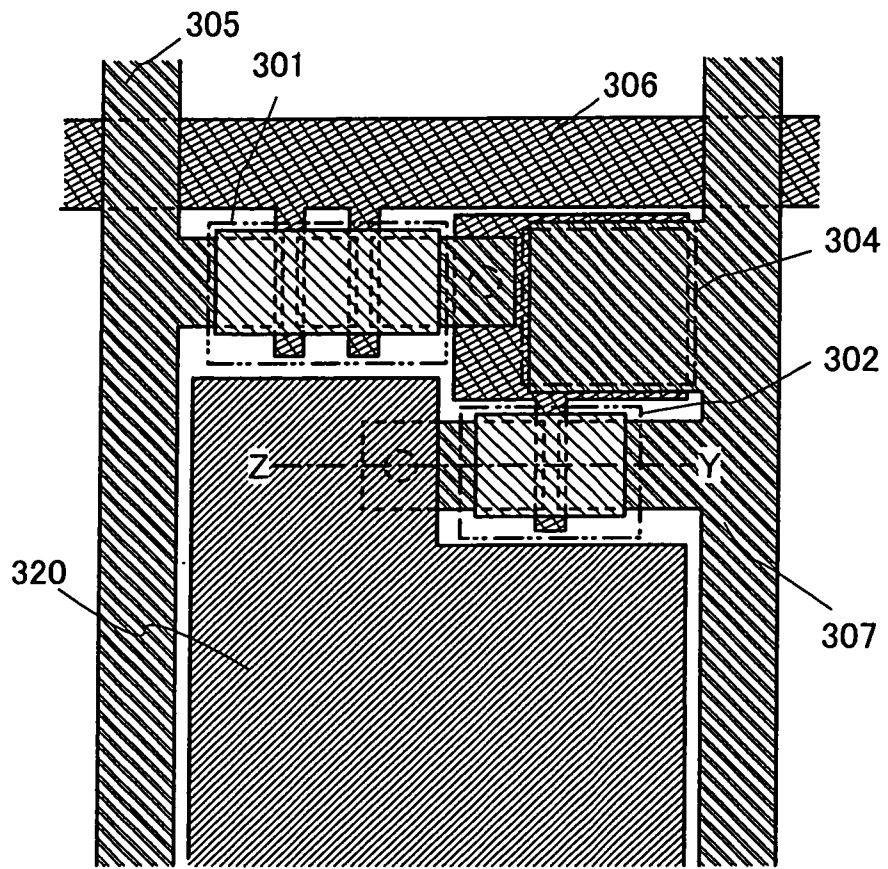


圖 14B

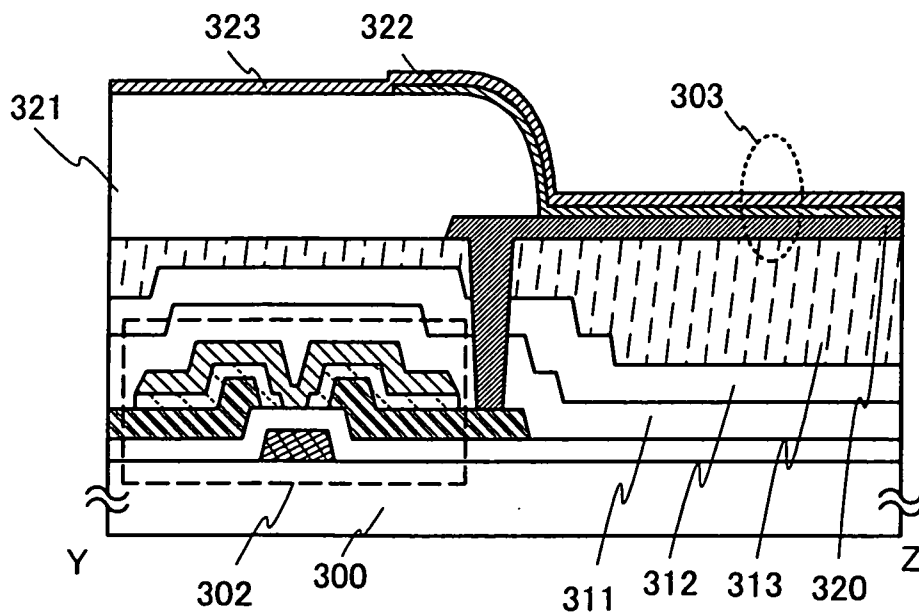


圖 15

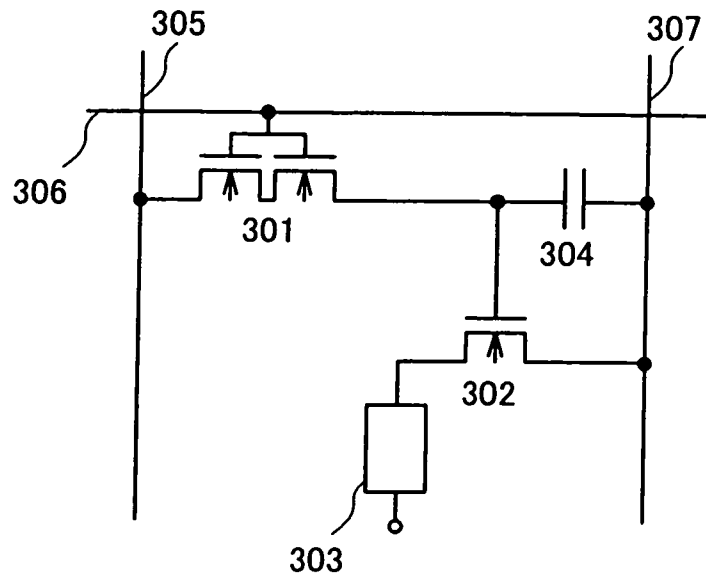


圖 16A

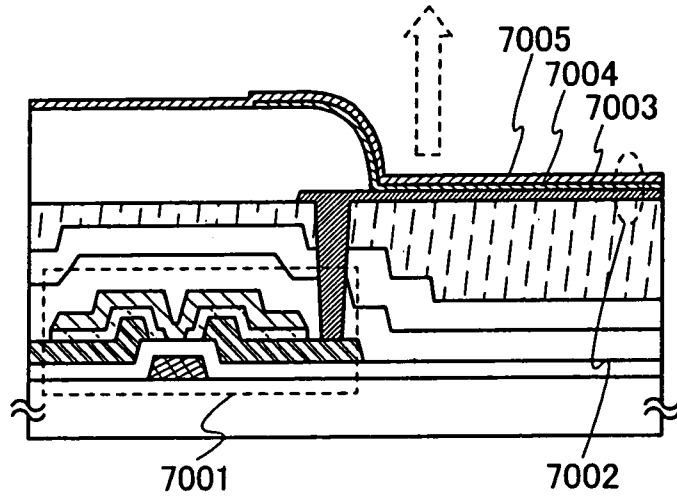


圖 16B

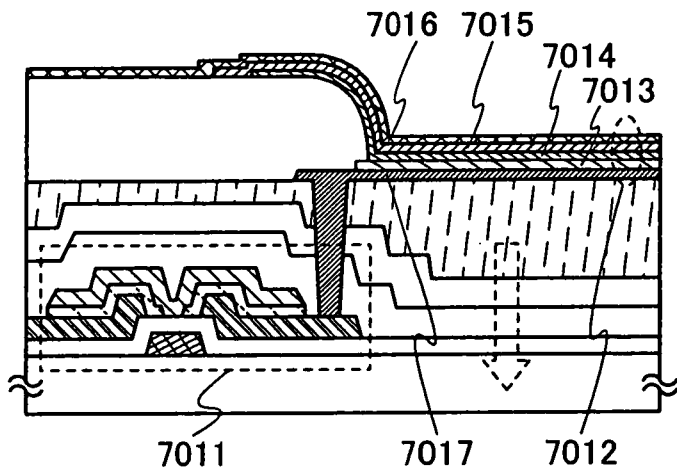


圖 16C

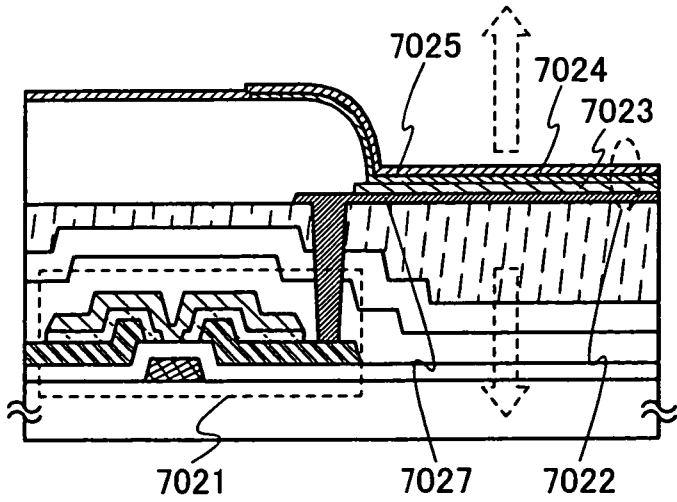


圖17A

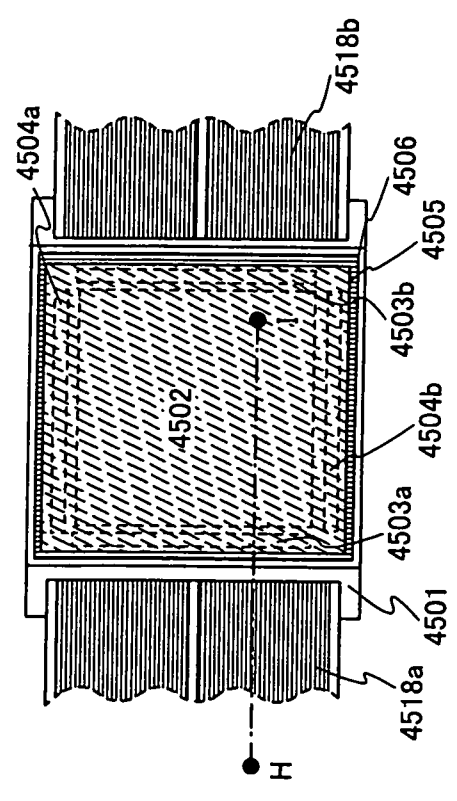


圖17B

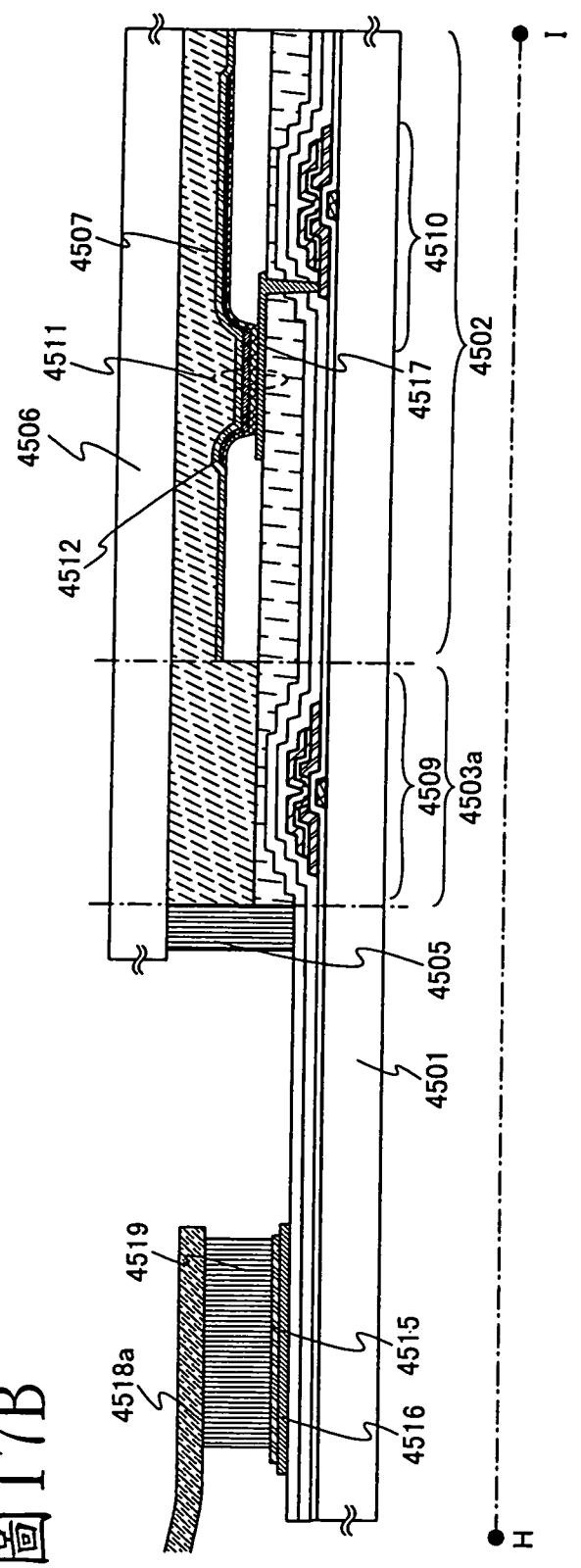


圖18A

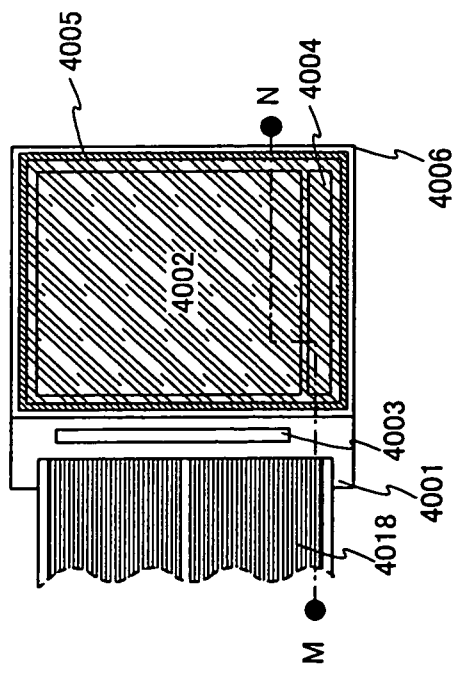


圖18B

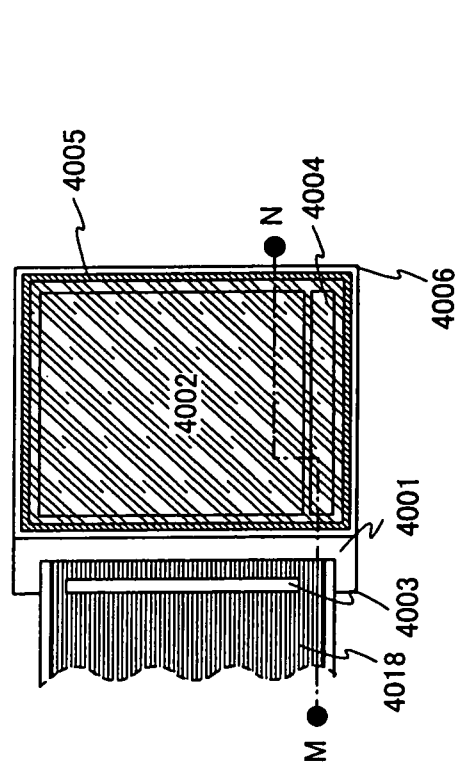


圖18C

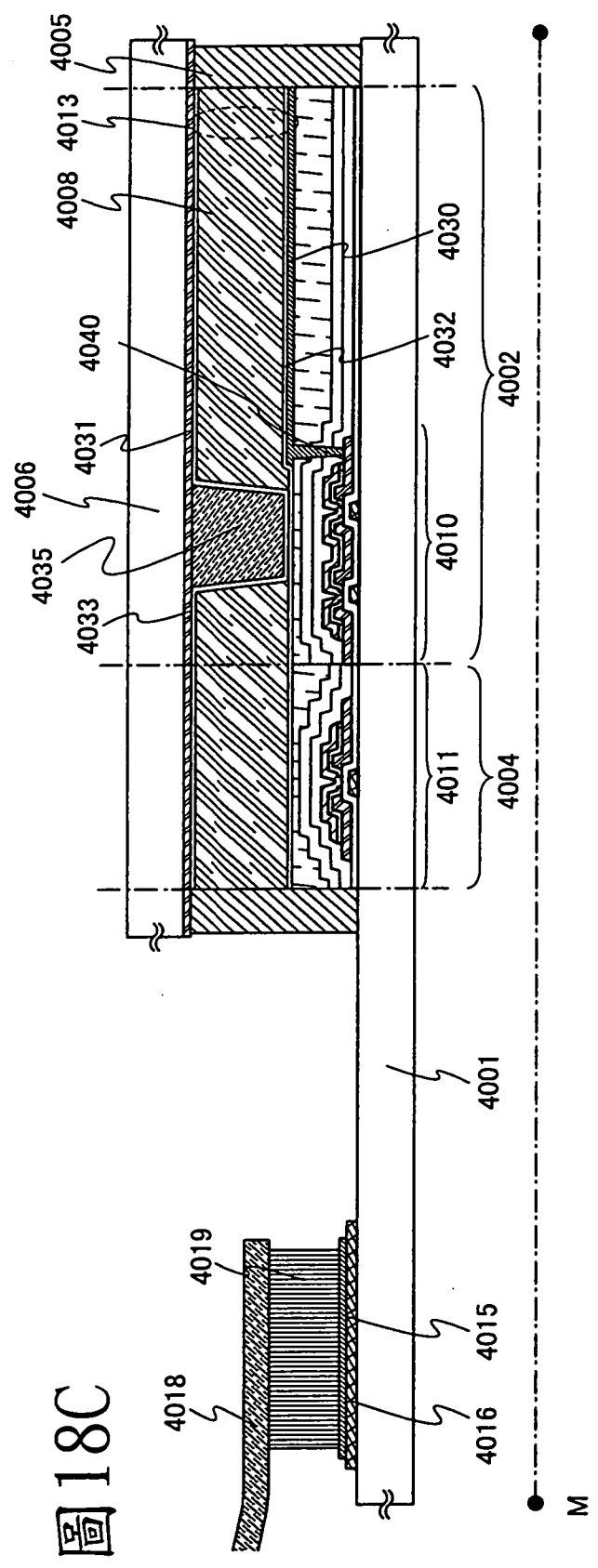


圖19

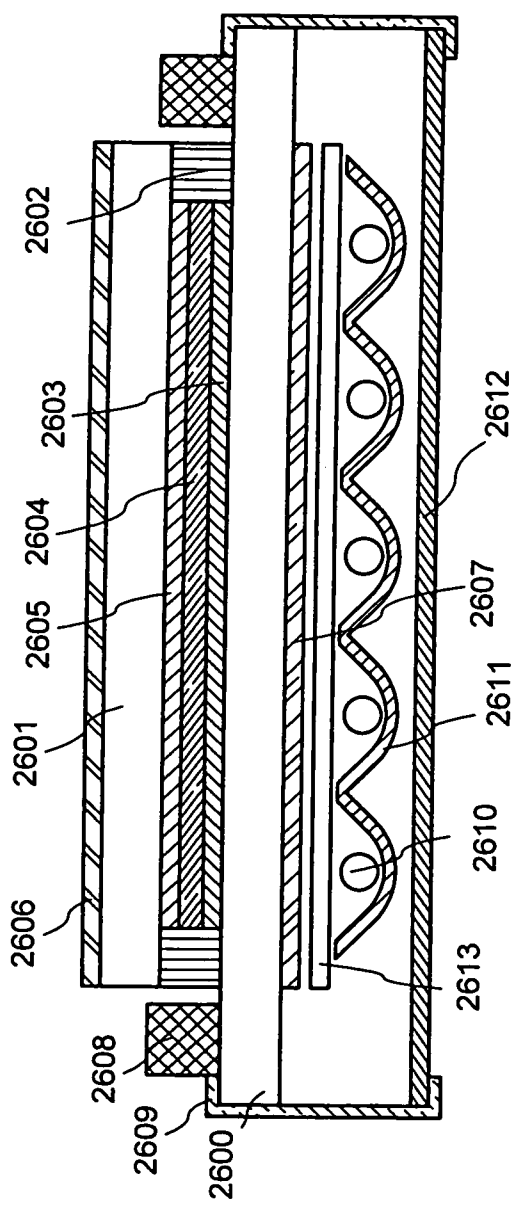


圖 20A

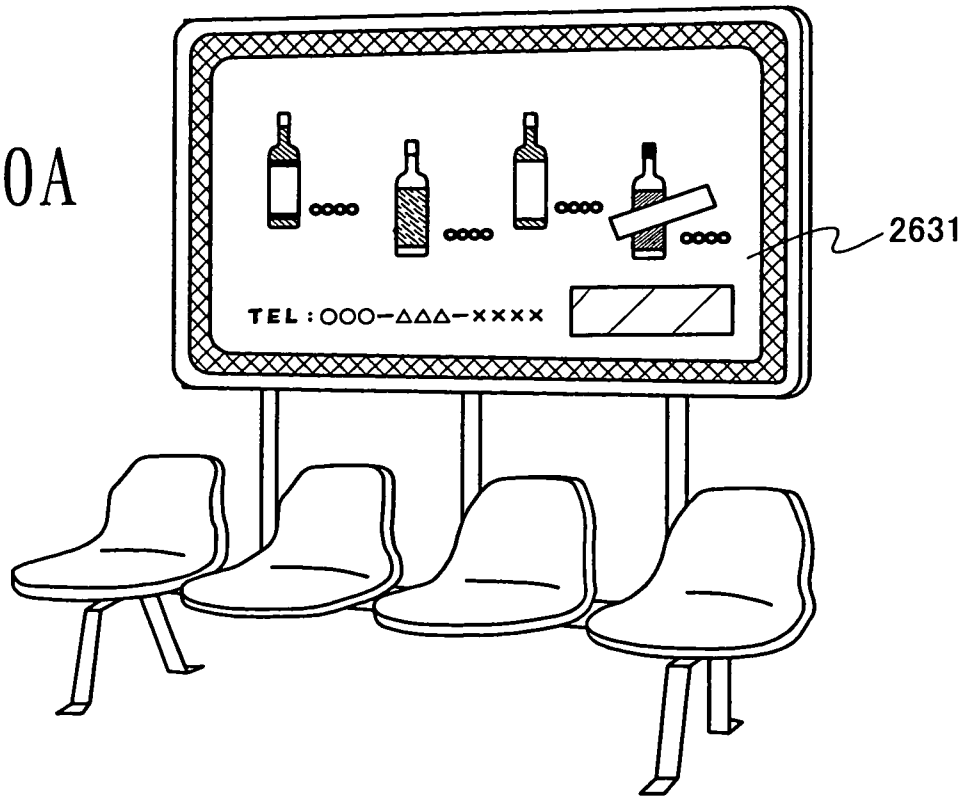


圖 20B

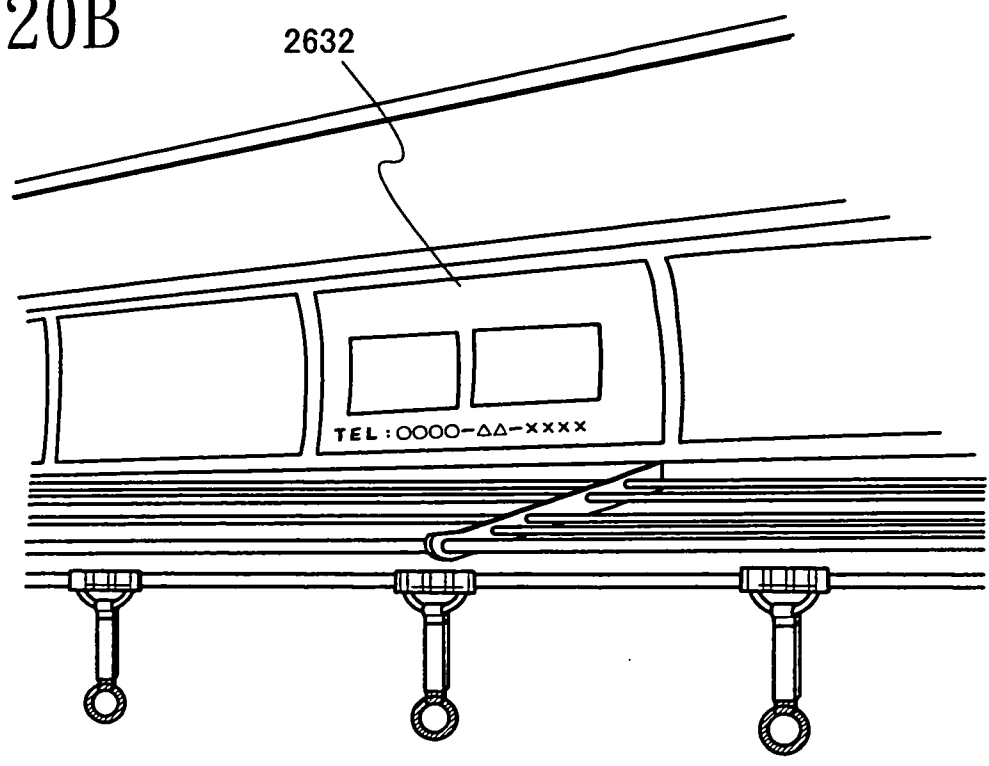


圖 21

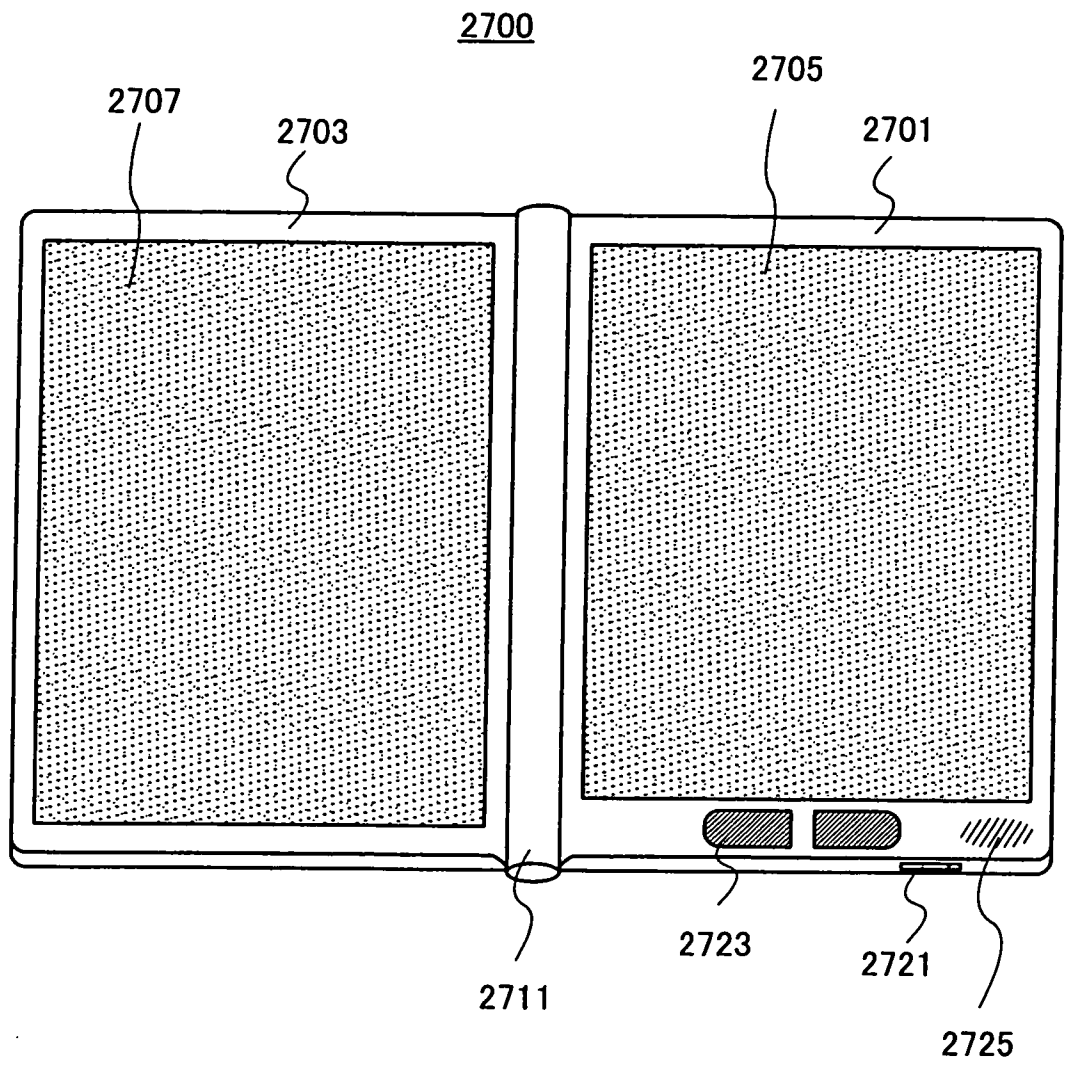


圖 22A

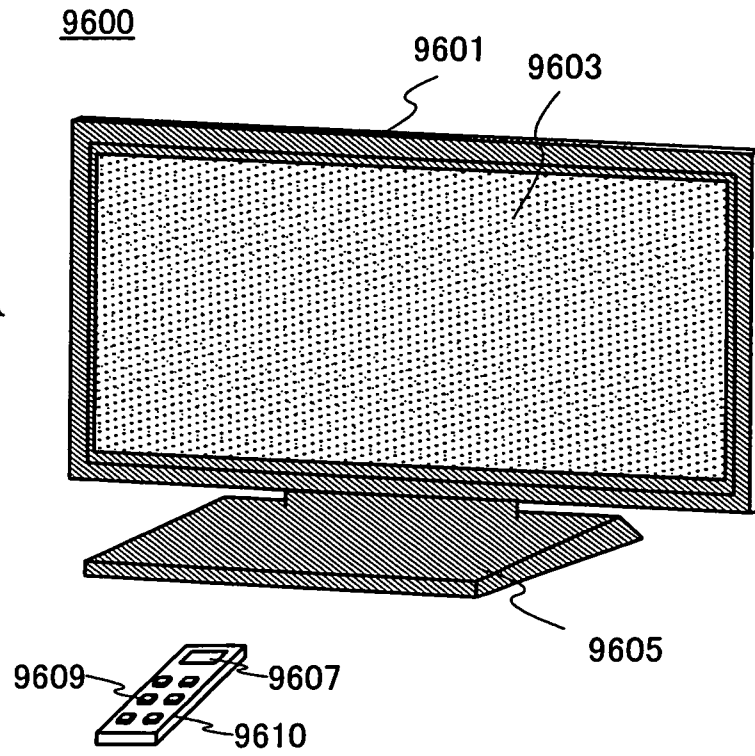


圖 22B

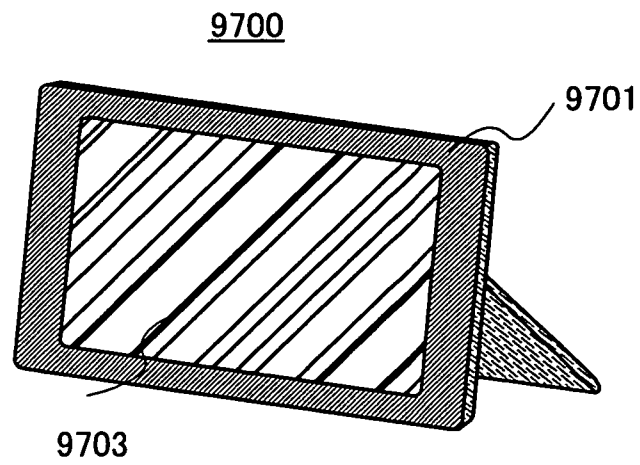


圖 23A

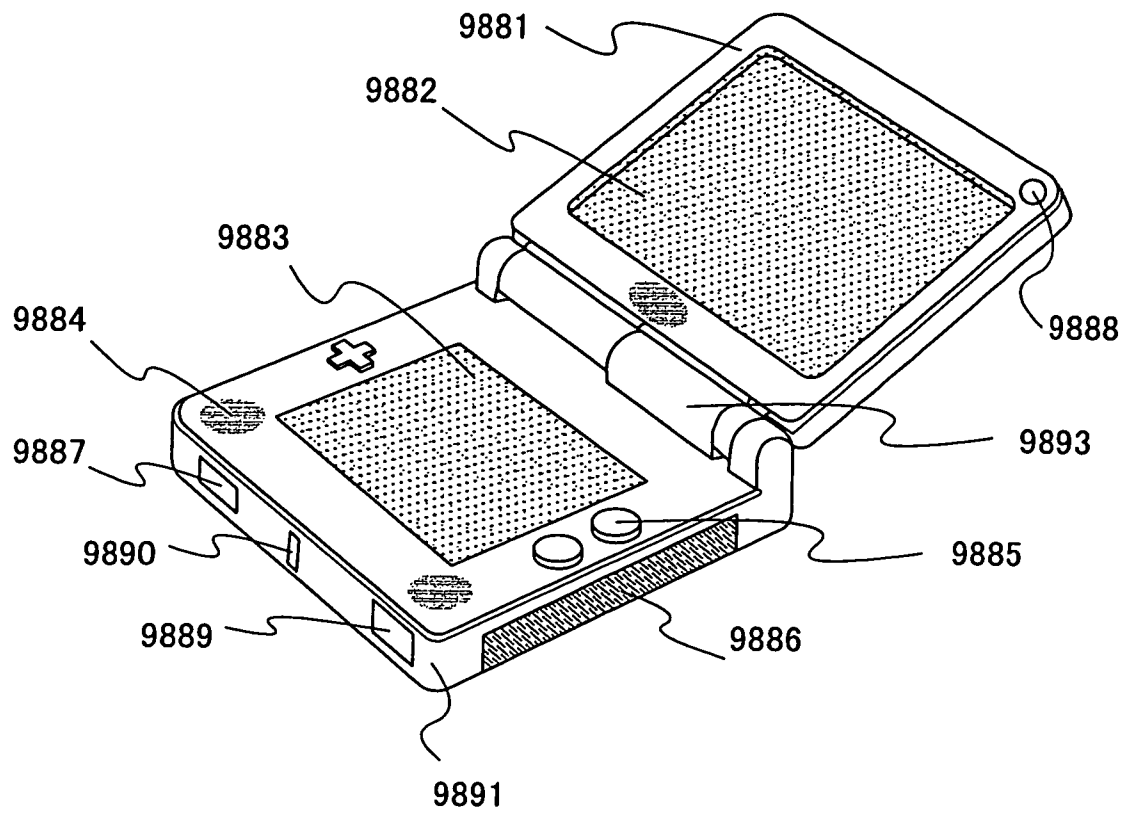


圖 23B

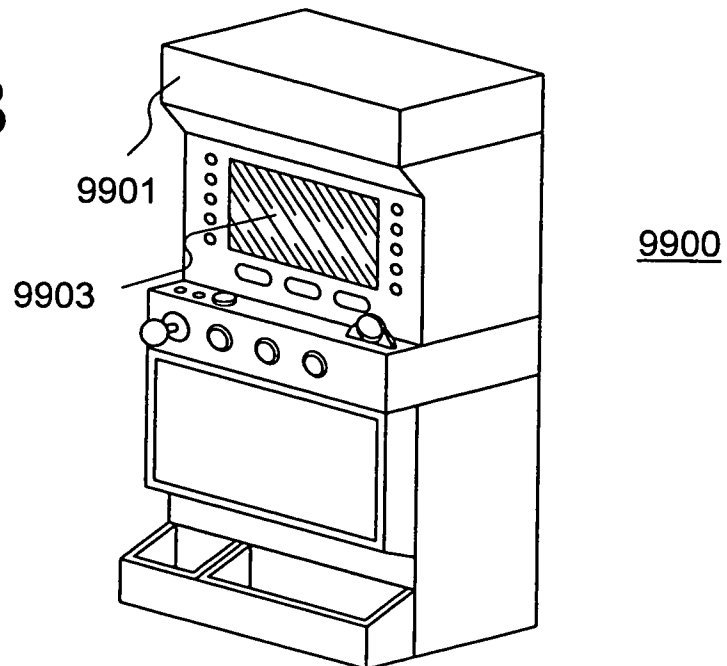


圖 24

