

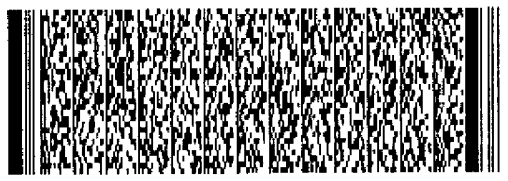
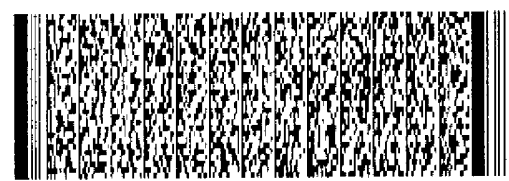
公告本

申請日期: 89 4 26 案號: 89 1000
 類別: H01L 7/08

(以上各欄由本局填註)

發明專利說明書 462130

一、發明名稱	中文	製造壕溝DRAM電容器埋入板之方法
	英文	PROCESS FOR MANUFACTURE OF TRENCH DRAM CAPACITOR BURIED PLATES
二、發明人	姓名(中文)	1. 尤理克 葛隆尼 2. 卡羅 J. 羅丹斯 3. 德克 塔班
	姓名(英文)	1. ULRIKE GRUENING 2. CARL J. RADENS 3. DIRK TOBBEN
	國籍	1. 德國 2. 美國 3. 德國
	住、居所	1. 美國紐約州瓦屏葛斯福斯市摩天大道38號 2. 美國紐約州拉葛蘭吉維爾市庫崔勒大道35號 3. 美國紐約州費雪奇爾市月桂莓圓園12號
三、申請人	姓名(名稱)(中文)	1. 美商萬國商業機器公司 2. 德商德恒科技公司
	姓名(名稱)(英文)	1. INTERNATIONAL BUSINESS MACHINES CORPORATION 2. INFINEON TECHNOLOGIES AKTIENGESELLSCHAFT
	國籍	1. 美國 2. 德國
	住、居所(事務所)	1. 美國紐約州阿蒙市新果園路 2. 德國慕尼黑市
	代表人姓名(中文)	1. 傑拉德 羅森賽 2. (1)安娜 哈舒伯 (2)卡索里那 克林格
代表人姓名(英文)	1. GERALD ROSENTHAL 2. (1)ANNA HASHUBER (2)KATHARINA KLINGER	



462130

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

美國 US

1999/07/29 09/354,743

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

技術範疇

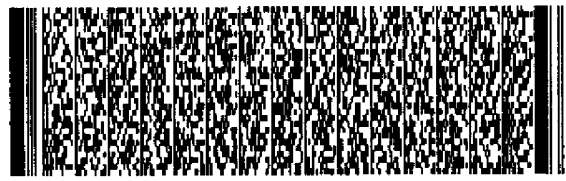
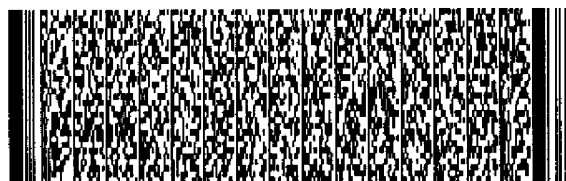
本發明一般而言係關於半導體電路，更特定地說，係關於動態隨機存取記憶體(dynamic random access memory, DRAM)深壕溝儲存電容器及此電容器的埋入板的製造。

發明背景

半導體電路中的動態隨機存取記憶體(dynamic random access memory, DRAM)胞基本上皆結合深壕溝儲存電容器。如同用於成形如此的深壕溝儲存電容器的微影處理方式隨著每一代的DRAM技術的改變而逐漸式微，必須要降低製程複雜度及增加製造的餘裕度。埋入板擴散區域通常用於連接深壕溝儲存電容器矩陣的板狀區域。目前用於製造埋入板擴散區域的製程會增加製程的步驟及複雜度，尤其是對於成本影響很大的DRAM製造流程。

舉例而言，一標準的DRAM壕溝電容器埋入板的製程可以包含：

- (a) 在基板表面蝕刻出一壕溝；
- (b) 在壕溝側壁形成一阻障層；
- (c) 利用光阻材料填充此壕溝；
- (d) 蝕刻光阻到一預定深度，並以蝕刻時間長短來控制深度，此深度則決定一填充下部區域及一暴露出的上部區域；
- (e) 移除上部區域的阻障層而暴露出底層的側壁；
- (f) 刮除光阻材料；
- (g) 在側壁上部區域形成一軸環，藉由阻障層做為下部



五、發明說明 (2)

區域的罩幕；

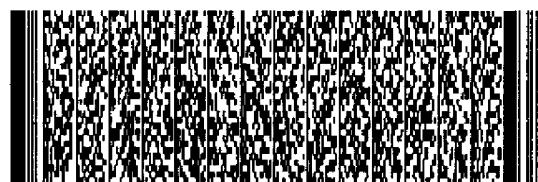
(h) 在壕溝下部區域形成一埋入板擴散區域，藉由軸環做為上部區域的罩幕。

以上的流程利用光阻填充及蝕刻的步驟，通常稱為光阻凹面技術。因為利用光阻填充及蝕刻的步驟會增加製程複雜度，因此有需要刪減光阻填充及蝕刻的步驟而簡化及縮短深壕溝儲存電阻形成埋入板擴散區域的製程。

習用製造DRAM深壕溝儲存電容器及其上的埋入板之方法的缺點，因此而有必要進行製程的改善。因此為了要克服習用方法的缺點，本發明提出一新的製程，本發明的目的在於簡化及縮短深壕溝儲存電容器的埋入板擴散區域的形成方法，另一目的為刪減通常用於光阻填充及蝕刻方法的步驟。

發明總結

為了達到上述的目的，本發明提供在壕溝中製造一深壕溝電容器的製程方法。此電容器具有在壕溝上部的軸環，及壕溝下部的埋入板。改良方法包含，在壕溝上部形成軸環之前，以非感光性底充材料填充入壕溝的下部區域，例如旋塗式玻璃。此一方法可包含下列步驟：(a) 在基板上形成一深壕溝，此壕溝具有側壁，底部，一上部區域，及一下部區域；(b) 以非感光性底充材料填充入壕溝下部區域，例如旋塗式玻璃；(c) 在壕溝上部區域形成一軸環；(d) 移除底充材料；及，(e) 在壕溝下部區域形成一埋入板。



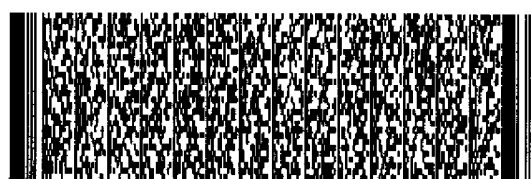
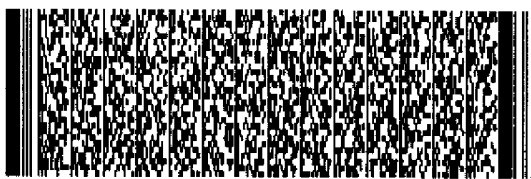
五、發明說明 (3)

本發明的製程可以用第一種順序(a), (b), (c), (d), (e)來進行, 或第二種順序(a), (b), (d), (c), (e)。當利用第一種順序進行時, 步驟(c)可包含(i)固形沉積介電材料, 例如氧化物或氮氧化物, 利用在基板上進行化學汽相沉積(或基板上的墊薄膜), 壕溝側壁, 及底充部份; 接著(ii)在墊薄膜及底充部份上蝕刻介電材料, 並在壕溝側壁上留下一介電軸環。

當製程以上述第二種順序進行時, 製程另可包含, 在步驟(a)及(b)之間, 於基板(或基板上之墊膜), 壕溝側壁, 及壕溝底上形成一阻障膜之步驟。此種製程另可包含, 在步驟(b)及(d)之間, 加入將上部區域壕溝側壁上移除阻障膜的步驟; 然後, 步驟(c)可以包含藉由熱氧化方法形成軸環。

因此, 本發明可包含依序執行以下的步驟:(a)在基板上形成一墊薄膜層;(b)形成一深壕溝, 穿過墊薄膜層到達基板;(c)以旋塗式玻璃底充材料填充壕溝下部區域;(d)在墊薄膜, 壕溝側壁及旋塗玻璃底充材料上固形沉積一介電材料;(e)在墊薄膜及旋塗玻璃底充材料上蝕刻介電材料, 並在壕溝上部區域的壕溝側壁上留下介電材料的軸環;(f)移除旋塗玻璃底充材料; 及, (g)在下部區域形成一埋入板。

本發明另可包含依序執行以下的步驟:(a)在基板上形成一墊薄膜層;(b)形成一深壕溝, 穿過墊薄膜層到達基板;(c)在基板上, 壕溝側壁及壕溝底部形成一阻障膜;



五、發明說明 (4)

(d) 以旋塗玻璃底充材料填充壕溝下部區域；(e) 在上部區域的壕溝側壁上蝕刻阻障膜；(f) 移除旋塗玻璃底充材料；(g) 在上部區域熱氧化壕溝側壁，而形成一軸環；及，(h) 在下部區域形成一埋入板。

上述的一般性說明及接下來的詳細說明皆為示範用途，但並不為本發明的限制。

圖式之簡單說明

本發明可藉由附圖及其詳細說明來加以瞭解，必須強調的是，實際操作時，圖面上的許多特徵並不是成比例的；相反地，許多特徵的尺寸係為了清楚起見而加以刻意地加長或縮短。附圖包括：

圖1所示為根據本發明具體實施例之製程的第一步驟，在一基板及基板上沉積出的墊層中所形成深壕溝的橫截面示意圖；

圖2所示為根據本發明具體實施例之製程的第二步驟，在圖1所示深壕溝內所沉積的底充材料的橫截面示意圖；

圖3所示為根據本發明具體實施例之製程的第三步驟，在壕溝上部區域的側壁上所沉積的軸環，但未被底充材料所填充的橫截面示意圖；

圖4所示為根據本發明具體實施例之製程的第四步驟，由壕溝下部區域移除底充材料後的橫截面示意圖；

圖5所示為根據本發明具體實施例之製程的最終步驟，在基板上形成一埋入板的橫截面示意圖；

圖6所示為本發明另一具體實施例中，壕溝在底充材料



五、發明說明 (5)

沉積之前，先以一薄阻障膜覆蓋的橫截面示意圖；及

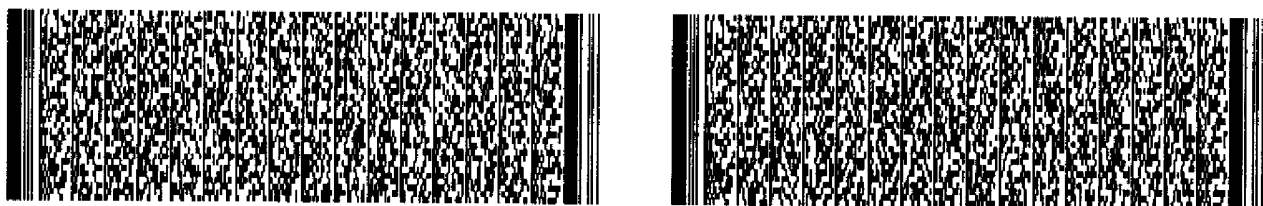
圖7所示為本發明另一具體實施例的下一個步驟中，底充材料由下部區域中移除，而在壕溝的上部區域中形成一軸環的橫截面示意圖。

發明之詳細說明

請參考附圖，其中同樣的參考編號皆標示同樣的元件，圖1到圖5所示為根據本發明具體實施例的深壕溝製程。首先，如圖1所示，利用在本技術領域專業人士所熟知的方法，在基板12上形成一深壕溝10，例如使用微影及乾蝕刻方法，像是反應式離子蝕刻(reactive ion etching, RIE)。基板12一般皆整個沉積出一墊層14，例如一氮化矽膜，其厚度約為10 nm到500 nm之間。當墊層14形成之後，壕溝10即同時穿過墊層14及基板12，如圖1所示，壕溝10在基板上的深度約為3 μm 到10 μm 之間。

在壕溝蝕刻步驟之後，使用一非感光材料來形成底充材料16，如圖2所示。底充材料16舉例而言可為一旋塗式玻璃(spin-on-glass, SOG)薄膜。此步驟基本上可在一無塵軌道(未示)上執行，並結合一個或多個塗覆站，一系列的烘烤及加熱板，一夾持機械手臂，皆為本技術中所熟知。

應用SOG製程基本上包含在一塗覆站的夾頭(未示)上沉積一晶圓(未示)，透過噴嘴(未示)施加一固定量的SOG液態先質(未示)，並以某個旋轉塗覆速度來加速晶圓的循環動作。為得到更佳的均勻度，最好在施加SOG液態先質之前，以一中等，動態分配速度而開始旋轉。最終的SOG液



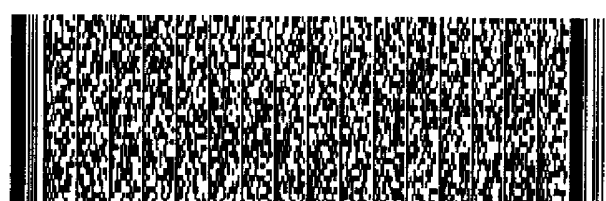
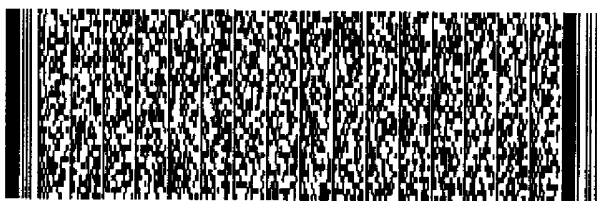
五、發明說明 (6)

態先質薄膜厚度並不多受到所沉積先質的量所影響，反倒是受循環加速度及最終的旋轉速度影響，其速度大約在1,000到5,000 rpm。對於一般商用的SOG材料，例如由Dow Corning of Midland, Michigan公司所生產製造的Flowable Oxide FOx[®]，這種方法可以製作出250到10,000埃厚度的薄膜，在一平面基板上的均勻度可達到0.5% σ ，依據所使用的材料及沉積的對象不同，而需要施加多個塗覆程序。

在離開旋轉塗覆設備之後，即進行晶圓的烘烤，像是在一系列的加熱板上(未示)進行，這些加熱板基本上是在70°C到350°C之間的溫度下操作，部份的加熱板可到達約450°C左右的溫度。烘烤步驟是在一控制的壓力下進行，而將SOG先質中的熔質趕出，並重新流過SOG的薄膜，以達到最佳化的均勻度及溝槽填補，並啟動先質的交聯而形成非晶形的SOG網格。依據所使用的材料及沉積的對象不同，而需要施加多個塗覆及烘烤的程序。

因此，氧化膜的沉積密度會比增壓式化學汽相沉積(PECVD)的氧化物來得低，而具有較高的濕蝕刻速率。雖然增加額外的熱處理可以增加SOG氧化物的密度，SOG基本上仍在一受限的幾何形狀中維持一增加的濕蝕刻速率，像是在本發明中應用的壕溝中。

使用液態SOG先質所構成平坦化及溝槽填補能力，係利於填充壕溝到所需要的厚度。FOx[®]材料本身相當平坦，並可以流動，而可填充在升高的結構之間，除了升高結構在



五、發明說明 (7)

橫向的長度比一材料的"流動長度"特性小約 $20\ \mu\text{m}$ 。因此，在本發明中，SOG薄膜可在晶圓的未圖像化區域中形成相同的厚度，如同在一平坦的晶圓上一樣；但在圖像化區域中，可在壕溝之間或其上累積材料之前，先將壕溝填充起來。因此，壕溝中的填充高度可由一給定區域中的壕溝體積來進行預估，並與在相同面積中一平坦基板上沉積的薄體積與壕溝體積進行比較。多餘的結構基本上可在壕溝圖像化區域的邊緣上形成，而可確保在所有有效壕溝中填充的良好均勻度。

由此，藉由一SOG製程，填充高度係由沉積參數，壕溝的幾何形狀，及壕溝圖像化區域而定，而不是像光阻凹面步驟中由蝕刻製程決定。因為黏著效應，一小小的SOG材料薄膜會附著在壕溝的側壁上，此薄膜可以由一等向性蝕刻製程而輕易地移除，例如以非常稀薄的氫氟酸(HF)做短暫的沉浸，像是以 $-40:1$ 到 $500:1$ (非離子化水:氫氟酸)溶液中浸泡30秒到3分鐘的時間。

如圖3所示，本發明的一較佳具體實施例，軸環18的側壁間隙壁會形成於壕溝10的上部區域22的側壁20上(未被底充材料16所填充的壕溝10部份)。軸環18可由一介電材料的固形沉積來形成，例如一CVD氧化物或基板12上的含氮氧化物(oxynitride)(或基板12中的墊層14上，在壕溝側壁20上，及在底充材料16上。接著，使用一非等方乾蝕刻製程，如RIE，由任何水平表面上移除介電材料(在基板12上，或墊層14，及底充材料16上)，並在側壁20上僅留



五、發明說明 (8)

下軸環18。軸環18的厚度因此可由底充材料16的上部範圍來決定，RIE蝕刻劑可以包含一輸入氣體組合，包含但不限於以下的氣體，一個或多個 CF_4 ， CHF_3 ， NF_3 ， O_2 ， N_2 或Ar。

如圖4所示，底充材料16接著可使用如含有HF的溶液而從壕溝10的下部區域24中濕式地刮除。因此，軸環18的材料可選來提供底充材料16的濕式蝕刻選擇性。氮氧化物為軸環18的適用材料。由此，軸環18可在接下來的步驟中，做為上部區域22的罩幕，而用以形成下部區域24的埋入板。

接下來，如圖5所示，埋入板26可在基板12上形成為一外擴散，形成埋入板26的外擴散可藉由砷化矽玻璃(ASG)導入，電漿摻雜(PLAD)，電漿離子植入(plasma ion implantation, PIII)，氣相擴散，或其它熟知的方法為之。

參考圖6及圖7，在另一具體實施例中，圖1的壕溝10可先以一薄阻障膜30塗覆。阻障膜30基本上可由CVD沉積的SiN薄膜沉積出約3nm到約20 nm的厚度；然後，底充材料16即如前述的方式在壕溝10中沉積出來。阻障膜30可接著由壕溝10的上部區域22中移除，基本上由化學蝕刻法移除，像是以一包含磷酸或氫氟酸的濕式溶液來移除。底充材料16做為由上部區域22中移除阻障膜30中的下部區域24罩幕。

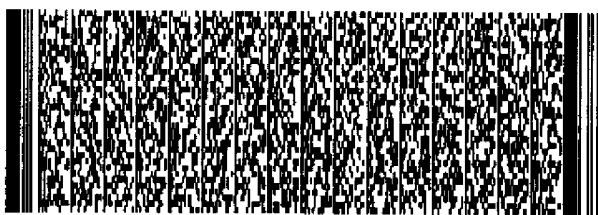
然後，如圖7所示，底充材料16由下部區域24中移除，



五、發明說明 (9)

像是由含有氫氟酸溶液來刮除，在上部區域22則形成軸環32，例如以一局部氧化過程(LOCOS)進行熱氧化成長來形成。此一局部氧化步驟可以包含在約800℃到約1,100℃之間的溫度下暴露在氧氣或水之下。阻障膜30做為氧化物成長過程中下部區域24的罩幕。然後，阻障膜30然後可被移除，而如前所述，上部區域22的軸環32可在接下來的埋入板26的形成過程中做為外擴散的罩幕。另外，軸環32可做為一隔離軸環。

雖然以上所示及所說明的內容係參考到某些特定的具體實施例，然而本發明並不為所示的內容所限制。當然，在不背離本發明精神的原則下，可在申請專利範圍同等的範圍及精神之下，進行細節內容的不同修改。



四、中文發明摘要 (發明之名稱：製造壕溝DRAM電容器埋入板之方法)

在一壕溝中製造一深壕溝電容器的方法。此電容器具有在壕溝上部的軸環，及壕溝下部的埋入板。改良方法為，在壕溝上部形成軸環之前，以非感光性底充填材料填充入壕溝的下部區域，例如旋塗式玻璃。此一方法可包含下列步驟：(a)在基板上形成一深壕溝；(b)以底充填材料填充入壕溝下部區域；(c)在壕溝上部區域形成一軸環；(d)移除底充填材料；及，(e)在壕溝下部區域形成一埋入板。

英文發明摘要 (發明之名稱：PROCESS FOR MANUFACTURE OF TRENCH DRAM CAPACITOR BURIED PLATES)

A process for manufacturing a deep trench capacitor in a trench. The capacitor comprises a collar in an upper region of the trench and a buried plate in a lower region of the trench. The improvement comprises, before forming the collar in the trench upper region, filling the trench lower region with a non-photosensitive underfill material such as spin-on-glass. The process may comprise the steps of (a) forming a deep trench in a substrate; (b) filling the trench lower region



四、中文發明摘要 (發明之名稱：製造壕溝DRAM電容器埋入板之方法)

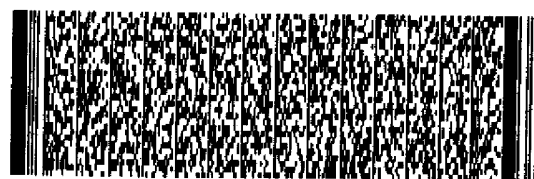
英文發明摘要 (發明之名稱：PROCESS FOR MANUFACTURE OF TRENCH DRAM CAPACITOR BURIED PLATES)

with an underfill material; (c) forming a collar in the trench upper region; (d) removing the underfill; and (e) forming a buried plate in the trench lower region.



六、申請專利範圍

1. 一種於深壕溝中製作一深壕溝電容器之製程，其中電容器包含該壕溝上部區域的一軸環，及該壕溝下部區域中的一埋入板，其中的改良方法包含，在該壕溝上部區域中形成上述軸環之前，以一非感光性底充材料填充入壕溝下部區域。
2. 如申請專利範圍第1項之製程，其中所稱之底充材料為旋塗式玻璃。
3. 如申請專利範圍第1項之製程，尚包含以下步驟：
 - (a) 在基板上形成一深壕溝；
 - (b) 以非感光性底充材料填充入壕溝下部區域；
 - (c) 在壕溝上部區域形成一軸環；
 - (d) 移除底充材料；及，
 - (e) 在壕溝下部區域形成一埋入板。
4. 如申請專利範圍第3項之製程，其中所列的步驟係以(a)，(b)，(c)，(d)，(e)的順序來進行。
5. 如申請專利範圍第4項之製程，尚包含，在步驟(a)之前，在該基板上製成一墊薄膜，及在步驟(a)之中，所形成的壕溝，穿過該墊薄膜而到達該基板。
6. 如申請專利範圍第4項之製程，其中步驟(d)包含以含有氫氟酸的化學溶液進行濕式刮除來移除該的底充材料。
7. 如申請專利範圍第4項之製程，其中步驟(e)包含由ASG導入，電漿摻雜，電漿離子植入，氣相擴散等方法中選取其一，用來形成該埋入板。
8. 如申請專利範圍第4項之製程，其中步驟(c)包含：



六、申請專利範圍

(i) 在該基板上，壕溝側壁及底充材料之上，固形沉積出一介電材料；及，

(ii) 在該基板及底充材料上蝕刻介電材料，並在壕溝側壁上留下一介電質軸環。

9. 如申請專利範圍第8項之製程，其中步驟(c)(i)包含以化學汽相沉積法而沉積出該介電材料，其中所稱的介電材料為一氧化物或一氮氧化物。

10. 如申請專利範圍第9項之製程，其中步驟(c)(ii)包含以一非等向性乾式蝕刻法在該基板及底充材料上蝕刻該的介電材料。

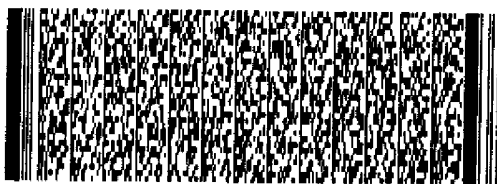
11. 如申請專利範圍第10項之製程，其中步驟(c)(ii)包含以反應式離子蝕刻法對該基板及底充材料上蝕刻該的介電材料。

12. 如申請專利範圍第4項之製程，其中步驟(b)以非感光性底充材料填充壕溝下部區域的步驟，包含施加一旋塗式玻璃薄膜。

13. 如申請專利範圍第3項之製程，其中所列的步驟可以(a)，(b)，(d)，(c)，(e)的順序來進行。

14. 如申請專利範圍第13項之製程，其中該壕溝另可包含側壁及一底部，此製程在步驟(a)及(b)之間包含在該基板，壕溝側壁，壕溝底部之上形成阻障膜的步驟。

15. 如申請專利範圍第14項之製程，其中一墊膜存在於該基板上且形成阻障膜的步驟包含在該墊膜上形成該阻障膜。



六、申請專利範圍

16. 如申請專利範圍第14項之製程，尚包含在步驟(b)及(d)之間，由該壕溝上部區域的側壁上移除阻障膜的步驟。

17. 如申請專利範圍第16項之製程，尚包含以化學蝕刻方法來移除阻障膜。

18. 如申請專利範圍第17項之製程，其中化學蝕刻步驟包含已含有磷酸的濕式溶液進行蝕刻。

19. 如申請專利範圍第16項之製程，其中步驟(c)包含以熱氧化法成長出該軸環。

20. 如申請專利範圍第13項之製程，其中步驟(b)以非感光性底充材料填充壕溝底部區域，包含施加一旋塗式玻璃薄膜。

21. 一種製造一深壕溝電容器之製程，此製程包含依序執行以下的步驟：

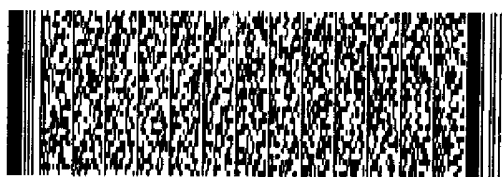
(a) 在基板上形成一深壕溝；

(b) 形成的深壕溝，穿過該墊膜層，而到達該基板，該壕溝具有側壁，底部，一上部區域，及一下部區域；

(c) 以旋塗式玻璃底充材料填入壕溝下部區域；

(d) 在該墊膜，壕溝側壁及旋塗式玻璃底充材料之上，固形沉積出一介電材料；

(e) 對該墊膜及旋塗式玻璃底充材料進行介電材料



六、申請專利範圍

的蝕刻，並在壕溝上部區域的壕溝側壁上留下介電質的軸環；

(f) 移除該旋塗式玻璃底充材料；

(g) 在該下部區域中形成一埋入板。

22. 一種製造一深壕溝電容器之製程，此製程包含依序執行以下的步驟：

(a) 在基板上形成一墊膜層；

(b) 形成的深壕溝，穿過該墊膜層，而到達該基板，該壕溝具有側壁，底部，一上部區域，及一下部區域；

(c) 在該基板上，壕溝側壁，及壕溝底部上形成一阻障膜；

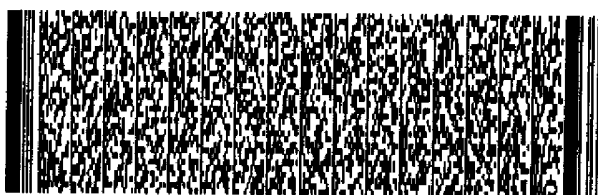
(d) 以旋塗式玻璃底充材料填充壕溝下部區域；

(e) 在該上部區域由壕溝側壁上蝕刻阻障膜；

(f) 移除該旋塗式玻璃底充材料；

(g) 在該上部區域進行該壕溝側壁的熱氧化，並成長出一軸環；

(h) 在該下部區域上形成一埋入板。



圖式

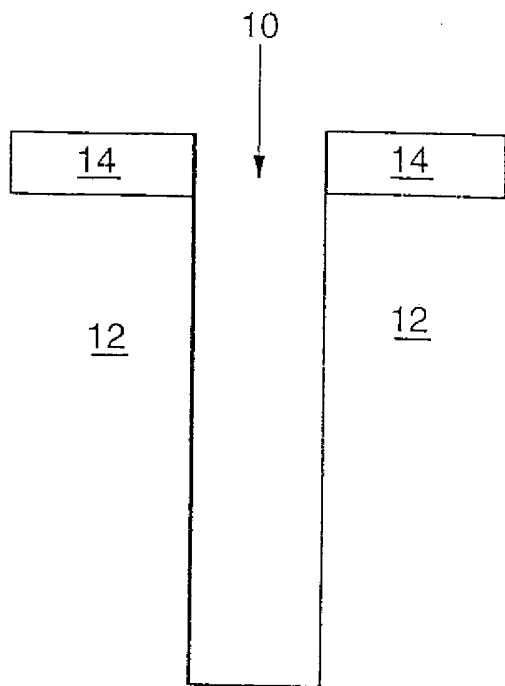


圖 1

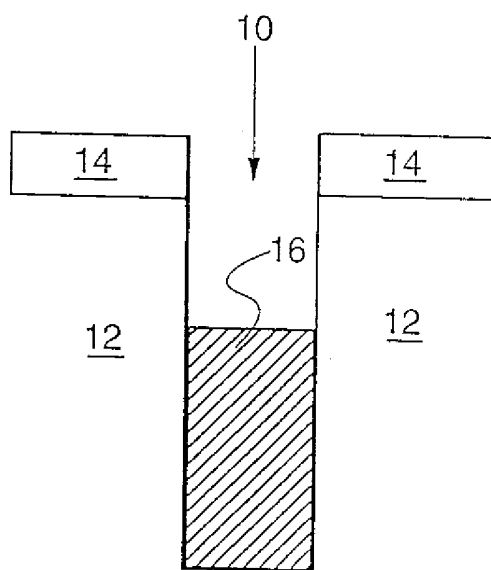


圖 2

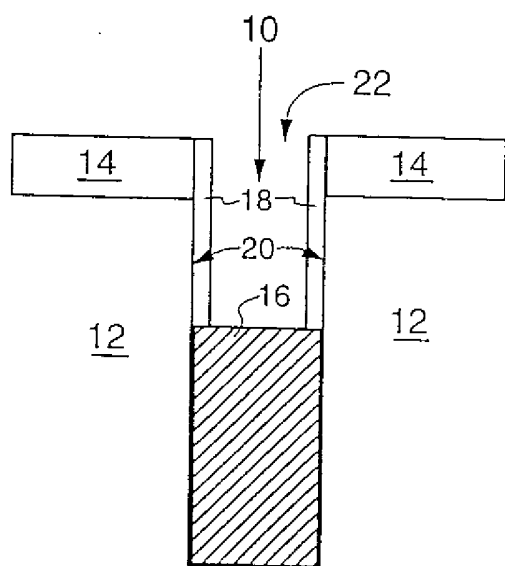


圖 3

圖式

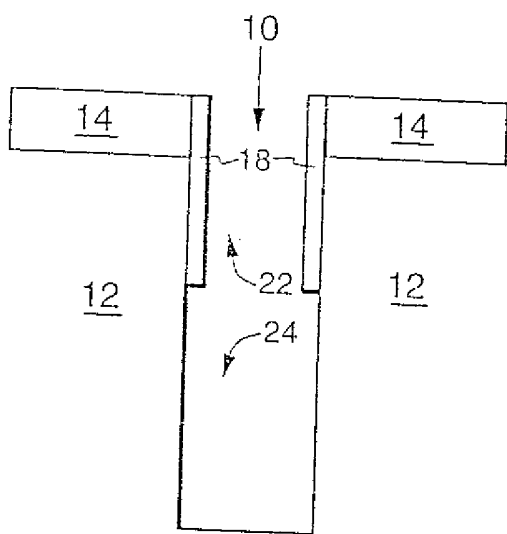


圖 4

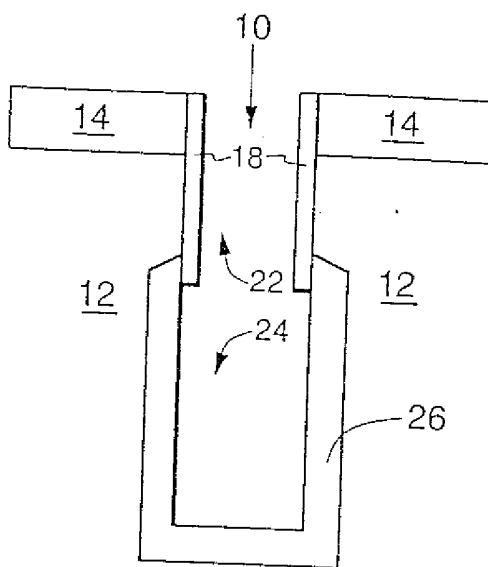


圖 5

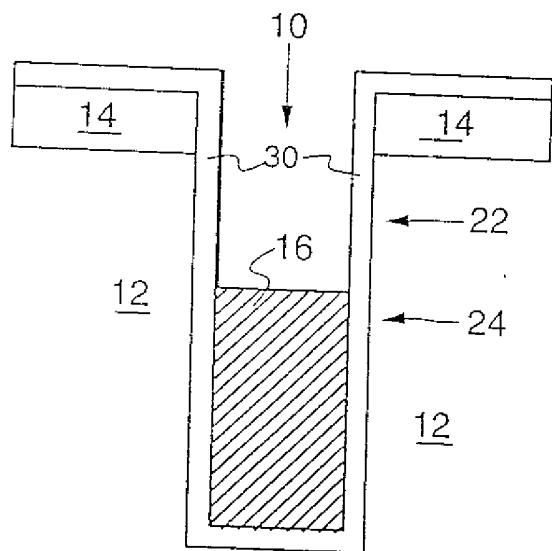


圖 6

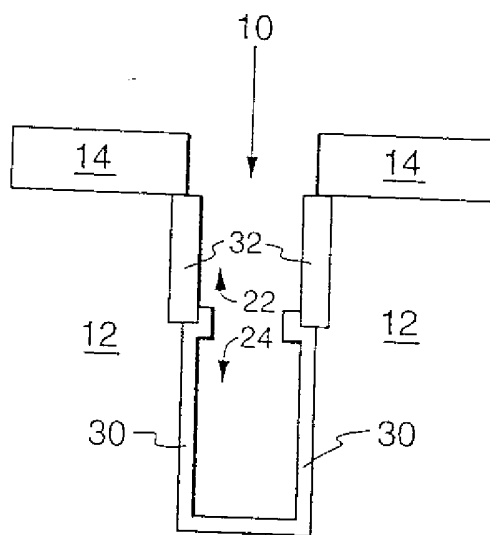
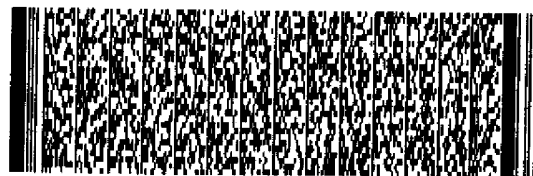
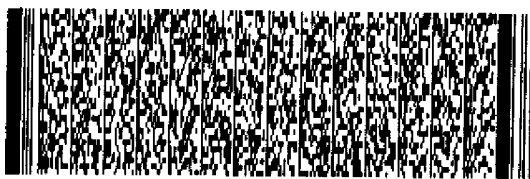


圖 7

六、申請專利範圍

1. 一種於深壕溝中製作一深壕溝電容器之製程，其中電容器包含該壕溝上部區域的一軸環，及該壕溝下部區域中的一埋入板，其中的改良方法包含，在該壕溝上部區域中形成上述軸環之前，以一非感光性底充材料填充入壕溝下部區域。
2. 如申請專利範圍第1項之製程，其中所稱之底充材料為旋塗式玻璃。
3. 如申請專利範圍第1項之製程，尚包含以下步驟：
 - (a) 在基板上形成一深壕溝；
 - (b) 以非感光性底充材料填充入壕溝下部區域；
 - (c) 在壕溝上部區域形成一軸環；
 - (d) 移除底充材料；及，
 - (e) 在壕溝下部區域形成一埋入板。
4. 如申請專利範圍第3項之製程，其中所列的步驟係以(a)，(b)，(c)，(d)，(e)的順序來進行。
5. 如申請專利範圍第4項之製程，尚包含，在步驟(a)之前，在該基板上製成一墊薄膜，及在步驟(a)之中，所形成的壕溝，穿過該墊薄膜而到達該基板。
6. 如申請專利範圍第4項之製程，其中步驟(d)包含以含有氫氟酸的化學溶液進行濕式刮除來移除該的底充材料。
7. 如申請專利範圍第4項之製程，其中步驟(e)包含由ASG導入，電漿摻雜，電漿離子植入，氣相擴散等方法中選取其一，用來形成該埋入板。
8. 如申請專利範圍第4項之製程，其中步驟(c)包含：



六、申請專利範圍

(i) 在該基板上，壕溝側壁及底充材料之上，固形沉積出一介電材料；及，

(ii) 在該基板及底充材料上蝕刻介電材料，並在壕溝側壁上留下一介電質軸環。

9. 如申請專利範圍第8項之製程，其中步驟(c)(i)包含以化學汽相沉積法而沉積出該介電材料，其中所稱的介電材料為一氧化物或一氮氧化物。

10. 如申請專利範圍第9項之製程，其中步驟(c)(ii)包含以一非等向性乾式蝕刻法在該基板及底充材料上蝕刻該的介電材料。

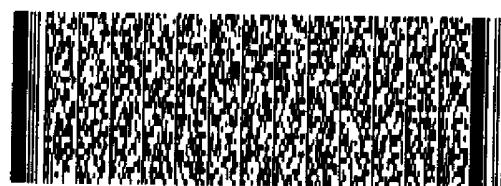
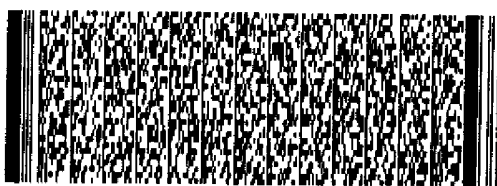
11. 如申請專利範圍第10項之製程，其中步驟(c)(ii)包含以反應式離子蝕刻法對該基板及底充材料上蝕刻該的介電材料。

12. 如申請專利範圍第4項之製程，其中步驟(b)以非感光性底充材料填充壕溝下部區域的步驟，包含施加一旋塗式玻璃薄膜。

13. 如申請專利範圍第3項之製程，其中所列的步驟可以(a)，(b)，(d)，(c)，(e)的順序來進行。

14. 如申請專利範圍第13項之製程，其中該壕溝另可包含側壁及一底部，此製程在步驟(a)及(b)之間包含在該基板，壕溝側壁，壕溝底部之上形成阻障膜的步驟。

15. 如申請專利範圍第14項之製程，其中一墊膜存在於該基板上且形成阻障膜的步驟包含在該墊膜上形成該阻障膜。



六、申請專利範圍

16. 如申請專利範圍第14項之製程，尚包含在步驟(b)及(d)之間，由該壕溝上部區域的側壁上移除阻障膜的步驟。

17. 如申請專利範圍第16項之製程，尚包含以化學蝕刻方法來移除阻障膜。

18. 如申請專利範圍第17項之製程，其中化學蝕刻步驟包含已含有磷酸的濕式溶液進行蝕刻。

19. 如申請專利範圍第16項之製程，其中步驟(c)包含以熱氧化法成長出該軸環。

20. 如申請專利範圍第13項之製程，其中步驟(b)以非感光性底充材料填充壕溝底部區域，包含施加一旋塗式玻璃薄膜。

21. 一種製造一深壕溝電容器之製程，此製程包含依序執行以下的步驟：

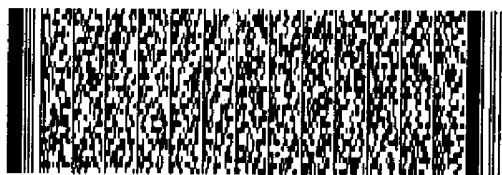
(a) 在基板上形成一深壕溝；

(b) 形成的深壕溝，穿過該墊膜層，而到達該基板，該壕溝具有側壁，底部，一上部區域，及一下部區域；

(c) 以旋塗式玻璃底充材料填入壕溝下部區域；

(d) 在該墊膜，壕溝側壁及旋塗式玻璃底充材料之上，固形沉積出一介電材料；

(e) 對該墊膜及旋塗式玻璃底充材料進行介電材料



六、申請專利範圍

的蝕刻，並在壕溝上部區域的壕溝側壁上留下介電質的軸環；

(f) 移除該旋塗式玻璃底充材料；

(g) 在該下部區域中形成一埋入板。

22. 一種製造一深壕溝電容器之製程，此製程包含依序執行以下的步驟：

(a) 在基板上形成一墊膜層；

(b) 形成的深壕溝，穿過該墊膜層，而到達該基板，該壕溝具有側壁，底部，一上部區域，及一下部區域；

(c) 在該基板上，壕溝側壁，及壕溝底部上形成一阻障膜；

(d) 以旋塗式玻璃底充材料填充壕溝下部區域；

(e) 在該上部區域由壕溝側壁上蝕刻阻障膜；

(f) 移除該旋塗式玻璃底充材料；

(g) 在該上部區域進行該壕溝側壁的熱氧化，並成長出一軸環；

(h) 在該下部區域上形成一埋入板。

