



(12) 发明专利申请

(10) 申请公布号 CN 102591756 A

(43) 申请公布日 2012. 07. 18

(21) 申请号 201210007957. X

(51) Int. Cl.

(22) 申请日 2012. 01. 12

G06F 11/22(2006. 01)

(71) 申请人 中国人民解放军国防科学技术大学

地址 410073 湖南省长沙市开福区砚瓦池正街 47 号中国人民解放军国防科学技术大学计算机学院微电子与微处理器研究所

(72) 发明人 胡春媚 张世亮 陈书明 郭阳 鲁建壮 唐涛 刘祥远 李振涛 刘蓬侠 孙书为 罗恒 余再祥 吴虎成 许邦建

(74) 专利代理机构 湖南兆弘专利事务所 43008 代理人 周长清

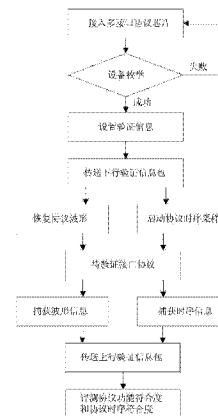
权利要求书 2 页 说明书 5 页 附图 4 页

(54) 发明名称

多接口协议芯片的接口协议兼容性验证方法和系统

(57) 摘要

本发明公开了一种多接口协议芯片的接口协议兼容性验证方法和系统,该方法包括以下步骤:接入多接口协议芯片并加载多种协议的波形描述信息;操作者设置待验证接口的协议类型信息、协议配置信息和协议向量信息;根据设置从波形描述信息中选择对应协议的波形恢复到待验证接口;捕获待验证接口的响应,将响应的验证结果与预先按照标准接口协议规定描述的预期结果进行比较,进行协议功能符合度评测和协议时序符合度评测。该系统包括处理系统和计算机的硬件系统;处理系统包括:描述表和固件、人机界面和验证信息包生成和解析模块;硬件系统包括验证信息处理模块。本发明能有效节约硬件开销、提高效率。



1. 一种多接口协议芯片的接口协议兼容性验证方法,其特征在于包括以下步骤:

(1) 先设置一硬件系统,通过所述硬件系统将多接口协议芯片与计算机连接,并通过设备枚举将所述多种协议的波形描述信息加载存储到所述硬件系统的数据缓存 RAM 中;

(2) 操作者设置待验证接口的协议类型信息、协议配置信息和协议向量信息;

(3) 将所述步骤(2)的设置组装成下行验证信息包传送给所述硬件系统,所述硬件系统收到下行验证信息包并解析后,根据解析得到的内容从所述波形描述信息中选择对应协议的波形,通过硬件系统模拟产生所述对应协议的波形并传输到所述待验证接口;所述硬件系统捕获待验证接口的响应,将响应的验证结果拼装成上行验证信息包发送给计算机,计算机提取验证结果后与预先按照标准接口协议规定描述的预期结果进行比较,进行协议功能符合度评测和协议时序符合度评测。

2. 根据权利要求 1 所述的多接口协议芯片的接口协议兼容性验证方法,其特征在于,计算机与所述硬件系统进行通信时,所述下行验证信息包被转换为适合与硬件交互的串行比特流后传送给所述硬件系统,从硬件系统返回的串行比特流被转换成上行验证信息包后返回给计算机。

3. 根据权利要求 1 所述的多接口协议芯片的接口协议兼容性验证方法,其特征在于,所述验证结果包括波形信息和时序信息;

待验证接口的波形信息是通过以下两种方法进行回收的:当待验证接口为发送接口时,硬件系统直接接收所述波形信息;当待验证接口为接收接口时,波形信息由多接口协议芯片的 CPU 搬移到硬件系统能访问的地址空间,进而存放到硬件系统的数据缓存 RAM 中;

待验证接口的时序信息是由所述硬件系统在待验证接口直接采样得到的。

4. 根据权利要求 1~3 中任一项所述的多接口协议芯片的接口协议兼容性验证方法,其特征在于,所述协议功能符合度评测和协议时序符合度评测具体是,将验证结果和预期结果进行比对,如果结果匹配,则评测待验证接口协议符合标准接口协议;反之则评测待验证接口协议不符合标准接口协议。

5. 一种多接口协议芯片的接口协议兼容性验证系统,其特征在于,包括设置于计算机中的处理系统和用于联接多接口协议芯片和计算机的硬件系统;所述处理系统包括:描述表和固件、人机界面和验证信息包生成和解析模块;所述硬件系统包括验证信息处理模块;所述多接口协议芯片与验证信息处理模块联接后,加载所述描述表和固件到所述验证信息处理模块的数据缓存 RAM 中以获取多种协议的波形描述信息和硬件的特征描述信息;操作者通过人机界面设置待验证接口的协议类型信息、协议配置信息和协议向量信息并传输给验证信息包生成和解析模块,验证信息包生成和解析模块根据所述设置生成下行验证信息包并发送给验证信息处理模块进行解析,验证信息处理模块根据解析结果恢复对应协议的波形到待验证接口;验证信息处理模块捕获待验证接口的响应、生成上行验证信息包并返回给验证信息包生成和解析模块进行解析,解析结果返回给人机界面以供操作者进行协议功能符合度评测和协议时序符合度评测。

6. 根据权利要求 5 所述的多接口协议芯片的接口协议兼容性验证系统,其特征在于,所述验证信息包生成和解析模块与一验证信息包格式转换软件模块相连,所述验证信息包格式转换软件模块将由人机界面生成的下行验证信息包转换为适合与硬件交互的串行比特流,并将从硬件系统返回的串行比特流转换为上行验证信息包。

7. 根据权利要求 5 所述的多接口协议芯片的接口协议兼容性验证系统,其特征在于,所述硬件系统还包括串行接口控制引擎,所述验证信息处理模块通过所述串行接口控制引擎与计算机联接并进行通信。

8. 根据权利要求 7 所述的多接口协议芯片的接口协议兼容性验证系统,其特征在于,所述验证信息处理模块包括依次相连的验证信息包格式转换硬件模块、数据缓存 RAM、信息转发控制器和协议类型选择开关,还包括分别与所述协议类型选择开关相连的波形恢复模块、协议时序分析器和协议应答收集器;所述验证信息包格式转换硬件模块与所述串行接口控制引擎相连。

9. 根据权利要求 8 所述的多接口协议芯片的接口协议兼容性验证系统,其特征在于,所述波形恢复模块与多接口协议一一对应。

多接口协议芯片的接口协议兼容性验证方法和系统

技术领域

[0001] 本发明涉及标准协议接口的验证领域,尤其涉及一种多接口协议芯片的接口协议验证方法和系统。

背景技术

[0002] 随着应用需求的日益丰富,嵌入式芯片所支持的接口协议类型逐渐增加,例如:嵌入式芯片除了支持常规的各种存储类型接口协议外,还支持串口、主机接口、I2C (Inter - Integrated Circuit,总线)、SPI (Serial Peripheral Interface,串行外设接口)、UTOPIA (Universal Test & Operations PHY Interface for ATM, ATM 的通用测试及操作 PHY 接口)等其他协议。为了确保所设计芯片对外数据和控制交互的正确性和可靠性,需要对支持的各种协议进行全面的验证。

[0003] 自主正向设计芯片接口协议的兼容性验证方法可以分为软件模拟验证和硬件验证:

软件模拟验证是指在芯片设计阶段对其各种接口协议进行模拟验证,该验证方法可以在综合前、综合后、布局布线后等不同阶段进行。该方法存在的问题是:与待测接口交互的模型也是软件模型,其本身的正确性也有待验证;此外,反标加入时序信息的软件模拟虽然加入了时序信息,更符合实际情况,但是模拟的速度慢;通过反标模拟来全面验证多种接口协议任务繁重。

[0004] 硬件验证可以在硅前实现,也可以在硅后实现。硅前实现是将多种接口协议均在 FPGA (Field - Programmable Gate Array,现场可编程门阵列)内实现,并且构建完整的软硬件系统来实现验证,硅后验证是将硅前仿真验证中的 FPGA 替换为实际流片的芯片。硬件验证的优点是速度快,各种协议的运行环境真实,并且还可以实现整个嵌入式芯片系统的软硬件联调。传统的对各种协议进行硬件验证方法,需要分别建立针对每一种协议的软硬件验证系统,包括待测芯片,确定同样符合该协议内容的交互芯片,激励施加系统,结果确认系统等等,最终通过 PC 端的人机界面或平台上的显示设备如逻辑分析仪查看验证结果。当待验证芯片拥有多接口协议时,要实现完备的验证需要搭建不同外围电路的各种验证平台,硬件开销大,在验证时需要反复更换平台和驱动,验证效率低,这些都增加了验证的复杂度。

发明内容

[0005] 本发明所要解决的技术问题是:针对现有技术存在的问题,本发明提供一种支持多接口协议芯片的验证,在验证不同接口协议时,只需从人机界面端进行选择和配置、无需改变驱动和硬件平台的,验证方法灵活且能有效节约硬件开销、提高验证效率的多接口协议芯片的接口协议兼容性验证方法和系统。

[0006] 为解决上述技术问题,本发明采用以下技术方案:

一种多接口协议芯片的接口协议兼容性验证方法,包括以下步骤:

(1) 先设置一硬件系统,通过所述硬件系统将多接口协议芯片与计算机连接,并通过设备枚举将所述多种协议的波形描述信息加载存储到所述硬件系统的数据缓存 RAM 中;

(2) 操作者设置待验证接口的协议类型信息、协议配置信息和协议向量信息;

(3) 将所述步骤(2)的设置组装成下行验证信息包传送给所述硬件系统,所述硬件系统收到下行验证信息包并解析后,根据解析得到的内容从所述波形描述信息中选择对应协议的波形,通过硬件系统模拟产生所述对应协议的波形并传输到所述待验证接口;所述硬件系统捕获待验证接口的响应,将响应的验证结果拼装成上行验证信息包发送给计算机,计算机提取验证结果后与预先按照标准接口协议规定描述的预期结果进行比较,进行协议功能符合度评测和协议时序符合度评测。

[0007] 作为上述验证方法的进一步改进:

计算机与所述硬件系统进行通信时,所述下行验证信息包被转换为适合与硬件交互的串行比特流后传送给所述硬件系统,从硬件系统返回的串行比特流被转换成上行验证信息包后返回给计算机。

[0008] 所述验证结果包括波形信息和时序信息;

待验证接口的波形信息是通过以下两种方法进行回收的:当待验证接口为发送接口时,硬件系统直接接收所述波形信息;当待验证接口为接收接口时,波形信息由多接口协议芯片的 CPU 搬移到硬件系统能访问的地址空间,进而存放到硬件系统的数据缓存 RAM 中;

待验证接口的时序信息是由所述硬件系统在待验证接口直接采样得到的。

[0009] 所述协议功能符合度评测和协议时序符合度评测具体是,将验证结果和预期结果进行比对,如果结果匹配,则评测待验证接口协议符合标准接口协议;反之则评测待验证接口协议不符合标准接口协议。

[0010] 本发明还提供一种多接口协议芯片的接口协议兼容性验证系统,包括设置于计算机中的处理系统和用于联接多接口协议芯片和计算机的硬件系统;所述处理系统包括:描述表和固件、人机界面和验证信息包生成和解析模块;所述硬件系统包括验证信息处理模块;所述多接口协议芯片与验证信息处理模块联接后,加载所述描述表和固件到所述验证信息处理模块的数据缓存 RAM 中以获取多种协议的波形描述信息和硬件的特征描述信息;操作者通过人机界面设置待验证接口的协议类型信息、协议配置信息和协议向量信息并传输给验证信息包生成和解析模块,验证信息包生成和解析模块根据所述设置生成下行验证信息包并发送给验证信息处理模块进行解析,验证信息处理模块根据解析结果恢复对应协议的波形到待验证接口;验证信息处理模块捕获待验证接口的响应、生成上行验证信息包并返送给验证信息包生成和解析模块进行解析,解析结果返回给人机界面以供操作者进行协议功能符合度评测和协议时序符合度评测。

[0011] 作为上述验证系统的进一步改进:

所述验证信息包生成和解析模块与一验证信息包格式转换软件模块相连,所述验证信息包格式转换软件模块将由人机界面生成的下行验证信息包转换为适合与硬件交互的串行比特流,并将从硬件系统返回的串行比特流转换为上行验证信息包。

[0012] 所述硬件系统还包括串行接口控制引擎,所述验证信息处理模块通过所述串行接口控制引擎与计算机联接并进行通信。

[0013] 所述验证信息处理模块包括依次相连的验证信息包格式转换硬件模块、数据缓存

RAM、信息转发控制器和协议类型选择开关,还包括分别与所述协议类型选择开关相连的波形恢复模块、协议时序分析器和协议应答收集器;所述验证信息包格式转换硬件模块与所述串行接口控制引擎相连。

[0014] 所述波形恢复模块与多接口协议一一对应。

[0015] 与现有技术相比,本发明的优点在于:

1、本发明的多接口协议芯片的接口协议兼容性验证方法,使用通用的架构构建多种接口协议的验证系统,在验证不同接口协议时,只需从人机界面端进行选择 and 配置,无需改变驱动和硬件平台,验证方法灵活,能有效节约硬件开销,提高验证效率。

[0016] 2、本发明的多接口协议芯片的接口协议兼容性验证系统,能实现无需改变驱动和硬件平台进行多接口芯片的接口协议的兼容性验证,能有效节约硬件开销,并且对不同协议具有良好的可扩展性。

附图说明

[0017] 图 1 是本发明具体实施例的多接口协议芯片的接口协议兼容性验证方法的流程示意图。

[0018] 图 2 是本发明的多接口协议芯片的接口协议兼容性验证系统的组成结构示意图。

[0019] 图 3 是本发明具体实施例的处理系统的组成结构示意图。

[0020] 图 4 是本发明具体实施例的硬件系统的组成结构示意图。

具体实施方式

[0021] 以下将结合说明书附图和具体实施例对本发明作进一步详细说明。

[0022] 如图 2、图 3、图 4 所示,本发明的多接口协议芯片的接口协议兼容性验证系统,包括设置于计算机中的处理系统和用于联接多接口协议芯片和计算机的硬件系统。

[0023] 如图 3 所示,处理系统包括依次相连的:描述表和固件、人机界面、验证信息包生成和解析模块和验证信息包格式转换软件模块。

[0024] 描述表和固件集成在设备驱动文件中。描述表包含硬件设备的特征描述信息,固件涵盖多种协议的波形描述信息。操作系统依照描述表分配系统资源,固件将验证系统硬件模块挂钩到人机界面。人机界面(应用程序),提供人机交互接口,提供操作者设置待验证接口的协议类型信息、协议配置信息和协议向量信息;选择评测协议功能符合度和协议时序符合度的操作界面。验证信息包生成和解析模块负责拼装及解析验证信息包。验证信息包格式转换软件模块负责将由人机界面生成的下行验证信息包转换为适合与硬件交互的串行比特流,以及将从硬件系统返回的串行比特流转换为上行验证信息包。

[0025] 硬件系统包括验证信息处理模块和串行接口控制引擎,验证信息处理模块通过串行接口控制引擎与计算机联接并进行通信。

[0026] 本实施例中,如图 4 所示,验证信息处理模块包括依次相连的验证信息包格式转换硬件模块、数据缓存 RAM、信息转发控制器和协议类型选择开关,以及分别与协议类型选择开关相连的波形恢复模块、协议时序分析器和协议应答收集器;验证信息包格式转换硬件模块与串行接口控制引擎相连。波形恢复模块与多接口协议一一对应,用于恢复待验证接口协议对应的波形;协议时序分析器和协议应答收集器捕获待验证接口对所选通的协议

波形的响应。

[0027] 如图 1 所示,下面通过采用上述的多接口协议芯片的接口协议兼容性验证系统实现本发明的验证方法的具体步骤,详细说明本发明:

1、接入多接口协议芯片,加载多种协议的波形描述信息:

先设置一硬件系统,通过硬件系统将多接口协议芯片与计算机(PC)连接,操作系统发现新设备,在给新设备指定对应的驱动文件后,新设备枚举成功,将固件和描述表下载到硬件系统的数据缓存 RAM 中,硬件系统启动;若枚举失败,需要重新将硬件系统联结到 PC 并指定驱动文件。

[0028] 2、操作者设置待验证接口的协议类型信息、协议配置信息和协议向量信息;

在计算机端的人机界面处,操作者根据验证目标设定协议类型信息和协议配置信息,并载入协议向量。验证信息包生成和解析模块将协议类型信息、协议配置信息和协议向量信息组装生成下行验证信息包,下行验证信息包验证信息包格式转换软件模块转换成串行比特流后由计算机发送给硬件系统。

[0029] 3、根据步骤 2 的设置,从波形描述信息中选择对应协议的波形恢复到多接口协议芯片的待验证接口,捕获待验证接口的响应,将响应的验证结果与预先按照标准接口协议规定描述的预期结果进行比较,进行协议功能符合度评测和协议时序符合度评测。

[0030] 3.1 串口控制引擎将接收到串行比特流转换为下行验证信息包,经验证信息包格式转换模块还原后存放在数据缓存 RAM,信息转发控制器提取协议类型信息,配置协议类型选择开关,通过协议类型选择开关连接相应的通路;提取协议配置信息和协议向量,触发波形恢复模块在待验证接口恢复对应协议的波形,并启动协议时序分析器进行协议时序采样。

[0031] 其中,一个验证信息包包含协议类型信息、协议配置信息、协议向量信息、协议功能信息和协议时序信息几个区段。验证信息包按照传输方向分为下行验证信息包和上行验证信息包。下行验证信息包由处理系统生成,包中协议类型信息、协议配置信息、协议向量信息区段的内容对应于人机界面界面设置的验证信息,协议功能信息区段和协议时序信息区段的内容为空。上行验证信息包由硬件系统生成,包中协议功能信息区段存放验证结果的波形信息、协议时序信息区段存放验证结果的时序信息,协议类型信息、协议配置信息和协议向量信息区段保留下行验证信息包中对应区段的内容。数据缓存 RAM 为下行验证信息包和上行验证信息包各个区段提供存放空间。

[0032] 3.2 验证信息处理模块捕获待验证接口的响应,响应的验证结果包括波形信息和时序信息;其中,协议应答收集器捕获待验证接口的响应的波形信息,协议时序分析器采样待验证接口的时序信息(协议应答收集器不必区分协议的种类,只需收集数据,然后向上行传递,由计算机做波形的判断和比对)。验证信息处理模块将响应的验证结果存放在数据缓存 RAM 中的上行验证信息包的相应区段,并通过信息转发控制器拼装成上行验证信息包发送给计算机;上行验证信息包经验证信息包格式转换硬件模块转换后,由验证信息包生成和解析模块接收并进行解析,计算机提取解析得到的验证结果后返回给人机界面,供操作者进行协议功能符合度评测和协议时序符合度评测。

[0033] 协议功能符合度评测和协议时序符合度评测具体方法是:将验证结果和预期结果进行比对,如果结果匹配,则评测待验证接口协议符合标准接口协议;反之则评测待验证接

口协议不符合标准接口协议。

[0034] 待验证接口的波形信息是通过以下两种方法进行回收的：当待验证接口为发送接口时，硬件系统直接接收波形信息；当待验证接口为接收接口时，波形信息由多接口协议芯片的 CPU 搬移到硬件系统能访问的地址空间，进而存放到硬件系统的数据缓存 RAM 中。

[0035] 本发明的处理系统可用软件实现；硬件系统可与计算机集成为一体，也可单独设置一硬件模块实现。本发明的多接口协议芯片的接口协议兼容性验证系统支持多接口协议芯片的验证，可解决现有含有多种工业标准协议的正向设计的嵌入式芯片进行接口验证时，各类接口验证系统分散性大，每次需要更换外围验证电路，增加验证系统复杂度的问题；具有验证方法灵活，提高验证效率，并且对不同协议具有良好的可扩展性等优点。

[0036] 以上所述仅是本发明的优选实施方式，本发明的保护范围并不仅限于上述实施例，凡属于本发明思路下的技术方案均属于本发明的保护范围。应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理前提下的若干改进和润饰，应视为本发明的保护范围。

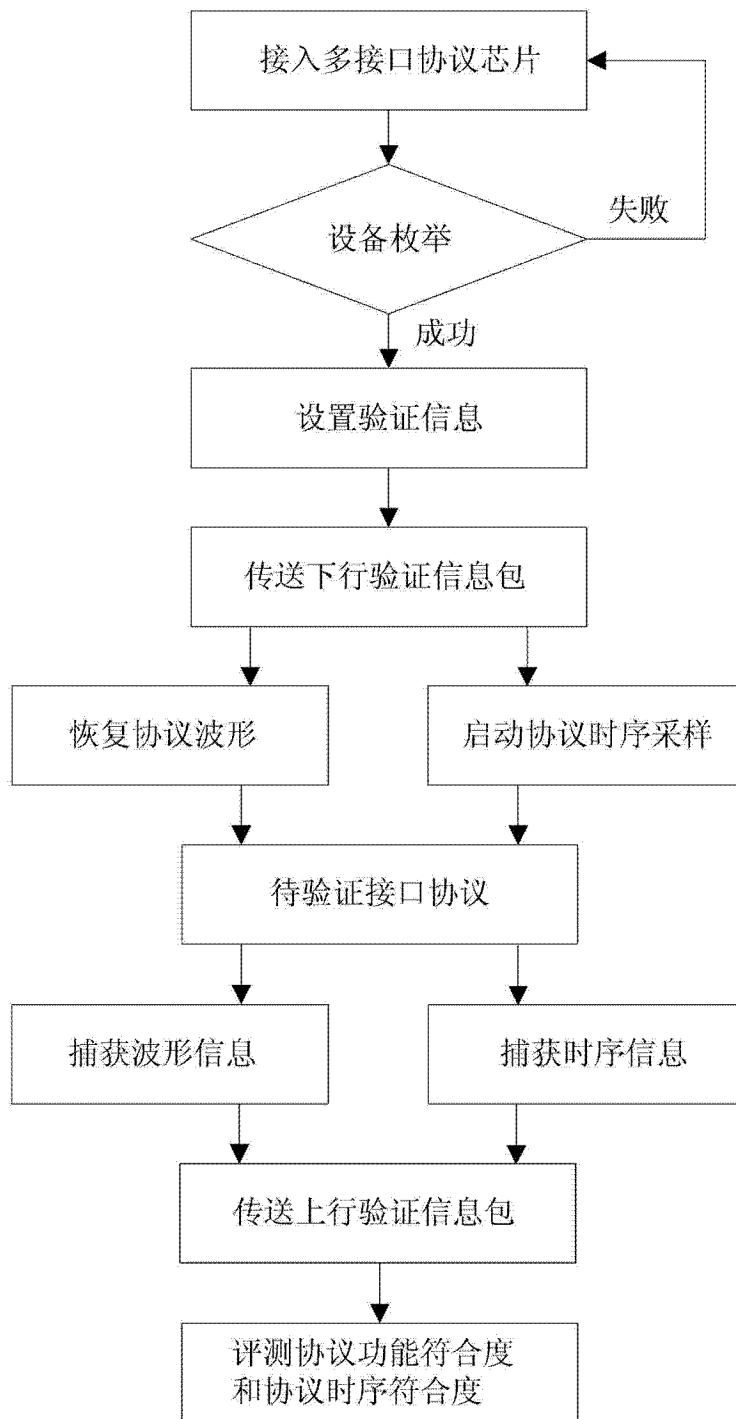


图 1

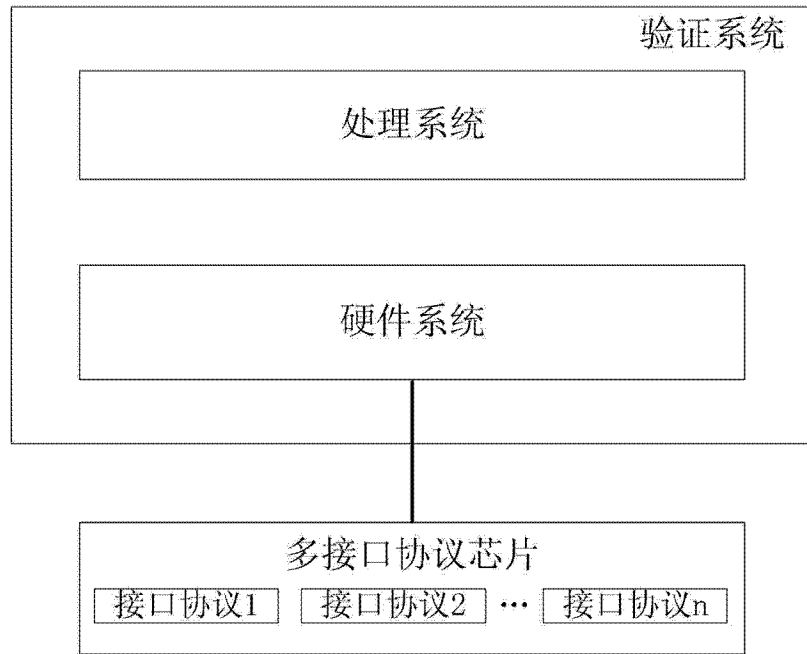


图 2

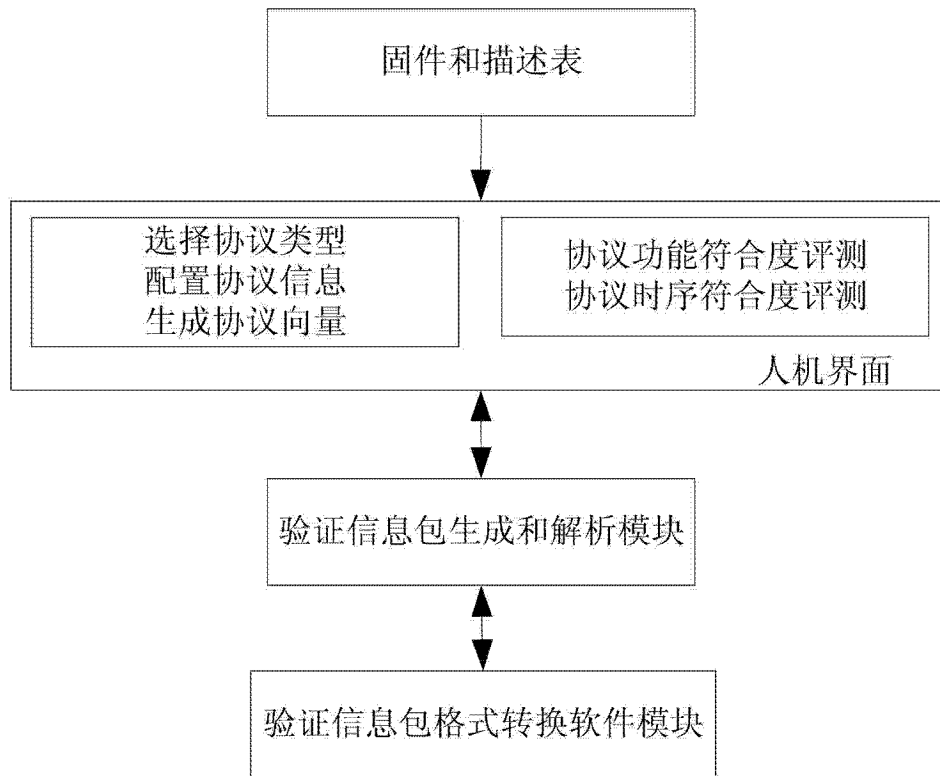


图 3

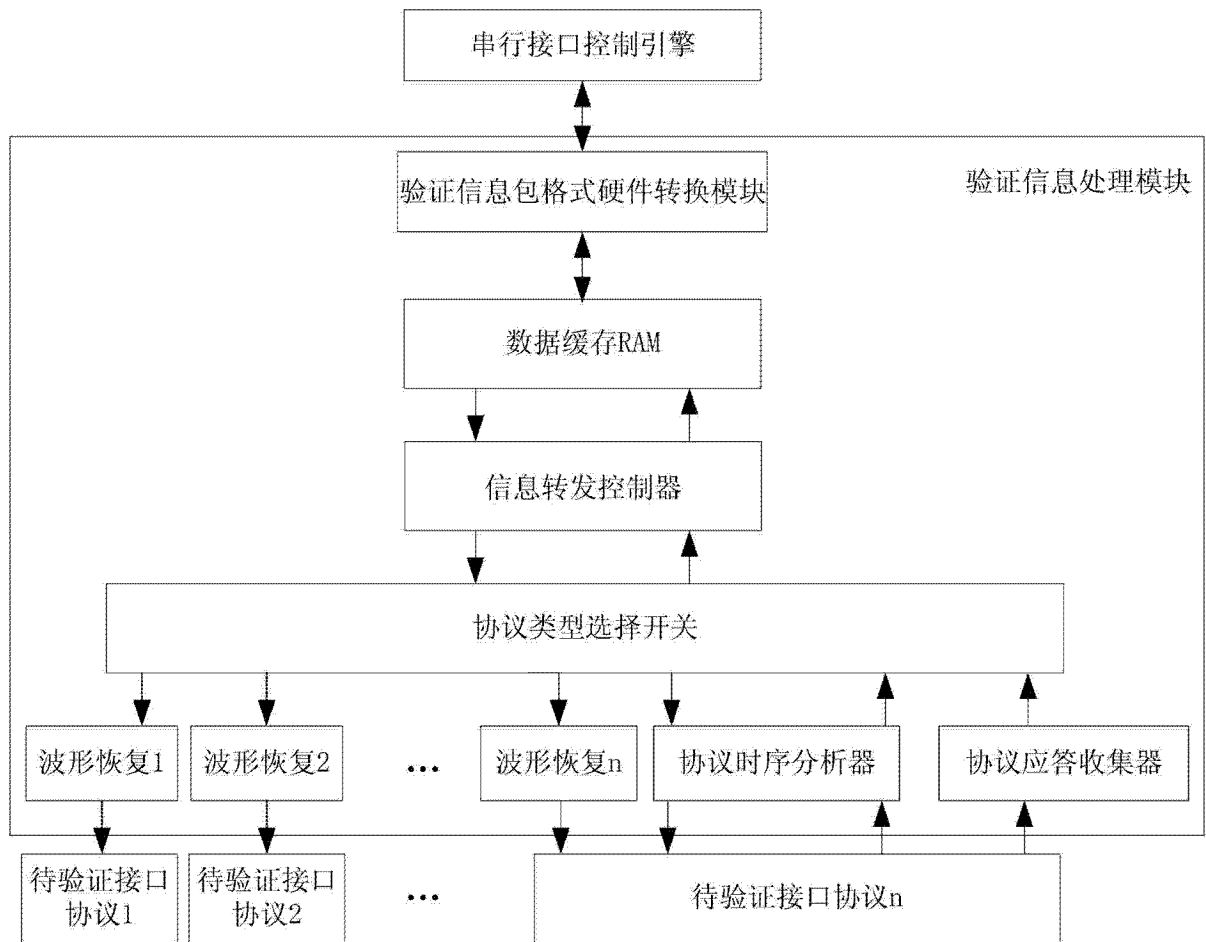


图 4