



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년03월27일
 (11) 등록번호 10-0817087
 (24) 등록일자 2008년03월20일

(51) Int. Cl.

G11C 16/06 (2006.01) G11C 16/08 (2006.01)

(21) 출원번호 10-2007-0015089

(22) 출원일자 2007년02월13일

심사청구일자 2007년02월13일

(56) 선행기술조사문헌

JP11110283 A

(뒷면에 계속)

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

천원문

경기 화성시 진안동 진안골마을주공11단지아파트
 1102-302

박찬익

서울 구로구 신도림동 e편한세상대림1차아파트
 501-2203

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 22 항

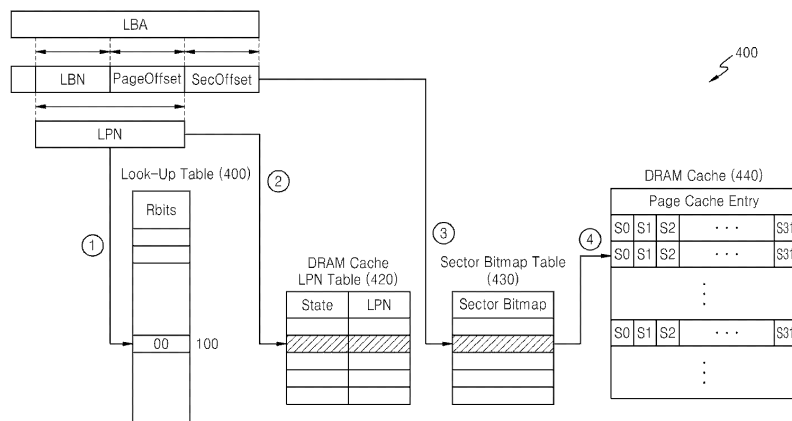
심사관 : 조명관

(54) 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법

(57) 요약

플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법이 개시된다. 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법은, 호스트로부터 요청되는 논리 블록 어드레스(LBA : Logical Block Address)를 논리 페이지 번호로 변환하는 단계, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역을 검색하는 단계 및 상기 페이지가 위치하는 영역의 맵핑 테이블(mapping table)을 참조하여 상기 논리 블록 어드레스에 대응되는 물리 블록 어드레스를 생성하는 단계를 구비한다. 상기 페이지가 위치하는 영역을 검색하는 단계는 상기 플래시 메모리의 페이지들이 위치하는 영역에 대한 정보를 갖는 룩-업 테이블(look-up table)을 검색한다. 본 발명에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법은 페이지가 위치하는 영역에 대한 위치 정보를 갖는 룩-업 테이블을 이용하고, 플래시 메모리에 대한 효율적인 DRAM 버퍼 캐시 검색 알고리즘을 구비함으로써, 플래시 메모리를 구비하는 스토리지 장치의 동작 특성을 보다 빠르게 향상시킬 수 있는 장점이 있다.

대표도



(56) 선행기술조사문헌
JP2004086295 A
KR1019990075161 A
KR1020040082921 A
KR1020050034127 A
US6704852 B2

특허청구의 범위

청구항 1

플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법에 있어서,

호스트로부터 요청되는 논리 블록 어드레스(LBA : Logical Block Address)를 논리 페이지 번호로 변환하는 단계;

상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역을 검색하는 단계; 및

상기 페이지가 위치하는 영역의 맵핑 테이블(mapping table)을 참조하여 상기 논리 블록 어드레스에 대응되는 물리 블록 어드레스를 생성하는 단계를 구비하고,

상기 페이지가 위치하는 영역을 검색하는 단계는,

상기 플래시 메모리의 페이지들이 위치하는 영역에 대한 정보를 갖는 룩-업 테이블(look-up table)을 검색하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 2

제 1 항에 있어서, 상기 페이지가 위치하는 영역은,

상기 플래시 메모리 또는 상기 버퍼 캐시인 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 3

제 1 항에 있어서, 상기 룩-업 테이블은,

상기 플래시 메모리의 페이지 개수와 동일한 개수의 엔트리(entry)를 갖는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 4

제 3 항에 있어서, 상기 룩-업 테이블의 각 엔트리는,

대응되는 페이지가 위치하는 영역을 나타내는 적어도 한 비트 이상의 레지던스 정보를 갖는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 5

제 4 항에 있어서, 상기 레지던스 정보는,

대응되는 페이지가 상기 플래시 메모리와 상기 버퍼 캐시 중 어디에 존재하는 지를 나타내는 1 비트 값을 갖는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 6

제 4 항에 있어서, 상기 레지던스 정보는,

대응되는 페이지가 플래시 메모리의 로그 블록 및 데이터 블록과 상기 버퍼 캐시 중 어디에 존재하는 지에 대한 정보를 나타내는 2 비트 값을 갖는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 7

제 6 항에 있어서, 상기 레지던스 정보는,

대응되는 페이지가 상기 버퍼 캐시와 상기 로그 블록 모두에 존재하는 지에 대한 정보를 더 나타내는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 8

제 1 항에 있어서, 상기 페이지가 위치하는 영역을 검색하는 단계는,

상기 논리 페이지 번호에 대응되는 룩-업 테이블의 인덱스를 검색하는 단계;

상기 인덱스에 저장된 레지던스 정보에 근거하여, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역을 판단하는 단계; 및

상기 논리 페이지 번호에 대응되는 페이지가 상기 버퍼 캐시에 존재하는 경우, 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 9

제 8 항에 있어서, 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는,

상기 버퍼 캐시에 위치하는 페이지들에 대한 논리 페이지 번호들의 리스트를 갖는 캐시 논리 페이지 번호 테이블을 참조하여, 상기 요청된 논리 페이지 번호에 대응되는 페이지가 위치하는 버퍼 캐시의 인덱스를 검색하는 단계; 및

상기 논리 블록 어드레스의 섹터 읍셋을 상기 검색된 인덱스에 연결하여 상기 물리 블록 어드레스를 생성하는 단계를 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 10

제 9 항에 있어서, 상기 버퍼 캐시의 인덱스를 검색하는 단계는,

상기 요청된 논리 페이지 번호를 설정하는 단계;

상기 설정된 논리 페이지 번호에 대한 비트 마스킹(bit masking)을 수행하는 단계;

상기 비트 마스킹된 논리 페이지 번호와 상기 캐시 논리 페이지 번호 테이블의 논리 페이지 번호들을 비교하여 상기 비트 마스킹된 논리 페이지 번호와 동일한 논리 페이지 번호를 갖는 캐시 논리 페이지 번호 테이블의 인덱스를 검색하는 단계; 및

상기 캐시 논리 페이지 번호 테이블의 인덱스에 대응되는 버퍼 캐시의 물리 주소를 검색하는 단계를 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 11

제 9 항에 있어서, 상기 캐시 논리 페이지 번호 테이블의 각 엔트리는,

상기 버퍼 캐시의 각 엔트리와 대응되는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 12

제 11 항에 있어서, 상기 캐시 논리 페이지 번호 테이블의 각 엔트리는,

대응되는 버퍼 캐시의 엔트리에 위치하는 페이지의 논리 페이지 번호를 저장하는 제 1 필드 및 제 1 필드의 논리 페이지 번호에 대응되는 페이지에 대한 페이지 상태 정보를 저장하는 제 2 필드를 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 13

제 12 항에 있어서, 상기 페이지 상태 정보는,

대응되는 페이지에 저장된 데이터가 상기 플래시 메모리의 내용과 동일한지 여부에 대한 정보인 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 14

제 9 항에 있어서, 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는, 상기 논리 블록 어드레스의 섹터 읍셋에 대응되는 섹터가 위치하는 영역을 판단하는 단계를 더 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 15

제 8 항에 있어서, 상기 페이지가 위치하는 영역을 검색하는 단계는, 상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리에 존재하는 경우, 상기 플래시 메모리의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 16

제 15 항에 있어서, 상기 플래시 메모리의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는,

상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리의 데이터 블록에 위치하는 경우, 데이터 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 17

제 15 항에 있어서, 상기 플래시 메모리의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는,

상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리의 로그 블록에 위치하는 경우, 로그 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 18

제 1 항에 있어서, 상기 논리 블록 어드레스는,

논리 블록 번호, 페이지 읍셋(offset) 및 섹터 읍셋을 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 19

제 17 항에 있어서, 상기 논리 페이지 번호는,

상기 논리 블록 번호 및 상기 페이지 읍셋을 구비하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 20

제 1 항에 있어서, 상기 호스트는,

ATA(Advanced Technology Attachment) 또는 SATA(Serial Advanced Technology Attachment) 인터페이스에 의하여 상기 논리 블록 어드레스를 전송하는 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 21

제 1 항에 있어서, 상기 버퍼 캐시는,

DRAM인 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

청구항 22

제 1 항에 있어서, 상기 플래시 메모리는,

낸드 플래시 메모리인 것을 특징으로 하는 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 반도체 장치에 관한 것으로, 특히 플래시 메모리를 구비하는 응용 스토리지 장치에서의 효율적인 DRAM 버퍼 캐시 운용 방법에 관한 것이다.
- <12> 현재, 보다 빠른 동작을 실현하기 위해, 플래시 메모리를 구비하는 응용 스토리지 장치들이 등장하고 있다. 예를 들어, SSD(Solid SATAe Disk)와 하이브리드 HDD(Hybrid Hard Disk Drive) 등이 그것이다.
- <13> 도 1은 SSD의 시스템 하드웨어 구조를 나타내는 블록도이다.
- <14> 도 1을 참조하면, SSD와 같은 응용 스토리지 장치는 플래시 메모리와 다른 메모리를 버퍼 캐시 메모리로 사용할 수 있다. 도 1의 SSD는 대용량의 DRAM 버퍼 캐시를 구비한다.
- <15> 플래시 메모리는 다른 메모리 또는 인터페이스와 기입/독출 단위가 다르다. 즉, 플래시 메모리는 일반적인 하드 디스크가 섹터 단위로 기입/독출 동작을 수행하는 것과 달리, 페이지 단위로 기입/독출 동작을 수행한다. 또한, 플래시 메모리는 기입 동작에 앞서, 반드시 소거 연산을 필요로 한다. 이때, 플래시 메모리는 복수개의 페이지들로 구성되는 블록 단위로 소거 동작을 수행한다.
- <16> 이러한 플래시 메모리의 특성으로 인하여, 플래시 메모리를 구비하는 스토리지 시스템은 플래시 메모리를 효율적으로 관리하기 위한 소프트웨어 모듈을 구비하여야 한다. 이하에서는 플래시 메모리를 관리하는 소프트웨어 모듈을 FTL(Flash Translation Layer)라 칭한다.
- <17> 도 2는 시스템 소프트웨어 구조상의 FTL의 위치를 개념적으로 나타내는 도면이다.
- <18> 도 2를 참조하면, FTL은 파일 시스템 혹은 어플리케이션 소프트웨어로부터 전달받은 섹터 어드레스와 섹터 개수를 파라미터로 하여 플래시 메모리의 기입/독출 동작을 위한 어드레스 변환 과정을 담당한다. 파일 시스템 혹은 어플리케이션 소프트웨어로부터 전달받은 섹터 어드레스 등은 호스트로부터 요청될 수 있다.
- <19> 그런데, 다시 도 1을 참조하면, SSD는 호스트 인터페이스로서 ATA 또는 SATA 인터페이스를 채택할 수 있다. ATA 또는 SATA 인터페이스는 호스트와 스토리지 장치 간의 섹터 단위로 데이터를 전송하는 인터페이스이다. 따라서, 전술한 바와 같이, SSD는 FTL를 통해, 호스트로부터 요청되는 섹터 어드레스에 대한 플래시 메모리의 기입/독출 동작을 수행하여야 한다.
- <20> 즉, 스토리지 장치는 FTL을 통해, 호스트로부터 전송되는 논리 블록 어드레스(LBA : Logical Block Address)를 물리 블록 어드레스(Physical block address)로 변환한다. 이때, 논리 블록 어드레스(LBA)는 ATA(Advanced Technology Attachment) 또는 SATA(Serial Advanced Technology Attachment) 인터페이스상의 섹터 어드레스를 나타낸다.
- <21> 상기와 같은 변환을 위해, 스토리지 장치(혹은 FTL)는 먼저, 호스트로부터 요청되는 논리 블록 어드레스에 대응되는 섹터를 포함하는 페이지가 DRAM 버퍼 캐시에 존재하는지 플래시 메모리에 존재하는지를 판단한다. 상기 페이지가 위치하는 영역을 알기 위해, 종래 기술에 따른 스토리지 장치는, 먼저 DRAM 버퍼 캐시에 대한 검색을 수행한다.
- <22> 그런데, DRAM 버퍼 캐시의 검색에 소요되는 시간이 스토리지 장치의 성능을 감소시키는 원인이 되고 있다. 플래시 메모리의 페이지 개수가 증가하고 DRAM 버퍼 캐시의 용량이 증가하는 추세에서 DRAM 버퍼 캐시 검색 시간은 더욱 길어진다. 따라서, 플래시 메모리를 구비하는 스토리지 장치에서의 보다 효율적인 DRAM 버퍼 캐시 운용 방법이 요구된다.

발명이 이루고자 하는 기술적 과제

<23> 따라서, 본 발명이 이루고자 하는 기술적 과제는 플래시 메모리를 구비하는 스토리지 장치에서의 보다 효율적인 버퍼 캐시 운용 방법을 제공하는데 있다.

발명의 구성 및 작용

<24> 상기 기술적 과제를 해결하기 위한 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법은, 호스트로부터 요청되는 논리 블록 어드레스(LBA : Logical Block Address)를 논리 페이지 번호로 변환하는 단계, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역을 검색하는 단계 및 상기 페이지가 위치하는 영역의 맵핑 테이블(mapping table)을 참조하여 상기 논리 블록 어드레스에 대응되는 물리 블록 어드레스를 생성하는 단계를 구비한다.

<25> 상기 페이지가 위치하는 영역을 검색하는 단계는 상기 플래시 메모리의 페이지들이 위치하는 영역에 대한 정보를 갖는 룩-업 테이블(look-up table)을 검색한다. 상기 페이지가 위치하는 영역은 상기 플래시 메모리 또는 상기 버퍼 캐시일 수 있다.

<26> 상기 룩-업 테이블은 상기 플래시 메모리의 페이지 개수와 동일한 개수의 엔트리(entry)를 갖는다. 바람직하게는, 상기 룩-업 테이블의 각 엔트리는 대응되는 페이지가 위치하는 영역을 나타내는 적어도 한 비트 이상의 레지던스 정보를 갖는다.

<27> 상기 레지던스 정보는 대응되는 페이지가 상기 플래시 메모리와 상기 버퍼 캐시 중 어디에 존재하는 지를 나타내는 1 비트 값을 가질 수 있다. 상기 레지던스 정보는 대응되는 페이지가 플래시 메모리의 로그 블록 및 데이터 블록과 상기 버퍼 캐시 중 어디에 존재하는 지에 대한 정보를 나타내는 2 비트 값을 가질 수 있다. 상기 레지던스 정보는 대응되는 페이지가 상기 버퍼 캐시와 상기 로그 블록 모두에 존재하는 지에 대한 정보를 더 나타낼 수 있다.

<28> 상기 페이지가 위치하는 영역을 검색하는 단계는 상기 논리 페이지 번호에 대응되는 룩-업 테이블의 인덱스를 검색하는 단계, 상기 인덱스에 저장된 레지던스 정보에 근거하여, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역을 판단하는 단계 및 상기 논리 페이지 번호에 대응되는 페이지가 상기 버퍼 캐시에 존재하는 경우, 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 구비한다.

<29> 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는 상기 버퍼 캐시에 위치하는 페이지들에 대한 논리 페이지 번호들의 리스트를 갖는 캐시 논리 페이지 번호 테이블을 참조하여, 상기 요청된 논리 페이지 번호에 대응되는 페이지가 위치하는 버퍼 캐시의 인덱스를 검색하는 단계 및 상기 논리 블록 어드레스의 섹터 읍셋을 상기 검색된 인덱스에 연결하여 상기 물리 블록 어드레스를 생성하는 단계를 구비한다.

<30> 상기 버퍼 캐시의 인덱스를 검색하는 단계는 상기 요청된 논리 페이지 번호를 설정하는 단계, 상기 저장된 논리 페이지 번호에 대한 비트 마스킹(bit masking)을 수행하는 단계, 상기 비트 마스킹된 논리 페이지 번호와 상기 캐시 논리 페이지 번호 테이블의 논리 페이지 번호들을 비교하여 상기 비트 마스킹된 논리 페이지 번호와 동일한 논리 페이지 번호를 갖는 캐시 논리 페이지 번호 테이블의 인덱스를 검색하는 단계 및 상기 캐시 논리 페이지 번호 테이블의 인덱스에 대응되는 버퍼 캐시의 인덱스를 검색하는 단계를 구비할 수 있다.

<31> 상기 캐시 논리 페이지 번호 테이블의 각 엔트리는 상기 버퍼 캐시의 각 엔트리와 대응된다. 상기 캐시 논리 페이지 번호 테이블의 각 엔트리는 대응되는 버퍼 캐시의 엔트리에 위치하는 페이지의 논리 페이지 번호를 저장하는 제 1 필드 및 제 1 필드의 논리 페이지 번호에 대응되는 페이지에 대한 페이지 상태 정보를 저장하는 제 2 필드를 구비할 수 있다. 상기 페이지 상태 정보는 대응되는 페이지에 저장된 데이터가 상기 플래시 메모리의 내용과 동일한지 여부에 대한 정보일 수 있다.

<32> 상기 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는 상기 논리 블록 어드레스의 섹터 읍셋에 대응되는 섹터가 위치하는 영역을 판단하는 단계를 더 구비할 수 있다.

<33> 상기 페이지가 위치하는 영역을 검색하는 단계는 상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리에 존재하는 경우, 상기 플래시 메모리의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비한다.

<34> 상기 플래시 메모리의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계는 상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리의 데이터 블록에 위치하는 경우, 데이터 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비한다. 상기 플래시 메모리의 맵핑 테이블을 참조하

여 상기 물리 블록 어드레스를 생성하는 단계는, 상기 논리 페이지 번호에 대응되는 페이지가 상기 플래시 메모리의 로그 블록에 위치하는 경우, 로그 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 단계를 더 구비할 수 있다.

- <35> 상기 논리 블록 어드레스는 논리 블록 번호, 페이지 오프셋 및 섹터 오프셋을 구비한다. 상기 논리 페이지 번호는 상기 논리 블록 번호 및 상기 페이지 오프셋을 구비한다. 상기 호스트는 ATA(Advanced Technology Attachment) 또는 SATA(Serial Advanced Technology Attachment) 인터페이스에 의하여 상기 논리 블록 어드레스를 전송할 수 있다. 상기 버퍼 캐시는 DRAM일 수 있다. 상기 플래시 메모리는 낸드 플래시 메모리일 수 있다.
- <36> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 도면에 기재된 내용을 참조하여야 한다.
- <37> 이하, 첨부한 도면을 참조하여 본 발명이 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.
- <38> 도 3은 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치의 기입/독출 동작을 나타내는 순서도이다. 본 발명의 실시예에 따른 스토리지 장치는 낸드 플래시 메모리를 구비하고, 버퍼 캐시로서 DRAM 버퍼 캐시를 구비할 수 있다.
- <39> 도 3을 참조하면, 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치의 기입/독출 동작(300)은 먼저, 호스트로부터 논리 블록 어드레스에 대한 기입/독출 요청을 수신한다(S310). 이때, 호스트는 ATA 또는 SATA 인터페이스에 의하여 발명의 실시예에 따른 스토리지 장치와 데이터를 송수신할 수 있다.
- <40> 본 발명의 스토리지 장치는 논리 블록 어드레스(LBA : Logical Block Address)를 수신하면, 이를 논리 페이지 번호로 변환한다(S320). 다음으로, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역의 맵핑 테이블(mapping table)을 참조하여 상기 논리 블록 어드레스에 대응되는 물리 블록 어드레스를 생성한다(S330). 이때, 요청된 논리 페이지 번호에 대응되는 페이지가 위치하는 영역은 플래시 메모리 또는 DRAM 버퍼 캐시일 수 있다.
- <41> 상기와 같은 방법으로 생성된 물리 블록 어드레스에 대하여 기입/독출 동작이 수행된다(S340). 이하에서는, 상기 논리 페이지 번호에 대응되는 페이지가 위치하는 영역에 대한 정보를 이용하여 효율적인 버퍼 캐시 검색을 실현하는 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법에 대하여 보다 자세히 알아본다.
- <42> 도 4는 도 3의 스토리지 장치의 동작을 하드웨어 구조로서 설명하는 도면이다. 도 4는 특히, 요청된 논리 페이지 번호에 대응되는 페이지가 DRAM 버퍼 캐시에 존재하는 경우의 스토리지 장치의 동작을 설명하는 도면이다.
- <43> 도 5는 도 4의 스토리지 장치에서의 본 발명의 실시예에 따른 버퍼 캐시 운용 방법을 나타내는 순서도이다.
- <44> 도 4 및 도 5를 참조하면, 진술한 바와 같이, 호스트와 스토리지 장치가 ATA 또는 SATA 인터페이스에 의하는 데이터를 송수신하는 경우, 섹터 단위로 데이터가 전송되므로, 논리 블록 어드레스(LBA)는 섹터 레벨에 대응되는 어드레스이다. 또한, 상기 논리 블록 어드레스(LBA)는 논리 블록 번호(LBN), 페이지 오프셋(PageOffset) 및 섹터 오프셋(SecOffset) 등으로 구성된다.
- <45> 논리 블록 번호(LBN)는 플래시 메모리의 블록에 대한 논리 어드레스이고, 페이지 오프셋(PageOffset)은 포함되는 블록 내에서의 페이지 식별 정보이며, 섹터 오프셋(SecOffset)은 포함되는 페이지 내의 섹터 식별 정보이다. 따라서, 논리 페이지 번호(LPN)는 논리 블록 번호(LBN) 및 페이지 오프셋(PageOffset)에 의하여 표현된다.
- <46> 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(S330)은 상기 페이지가 위치하는 영역을 검색하기 위해, 먼저 논리 페이지 번호(LPN)를 이용하여 룩-업 테이블(look-up table)을 검색한다(도 4의 ①, 도 5의 S331). 룩-업 테이블(400)은 상기 플래시 메모리의 페이지들이 위치하는 영역에 대한 정보를 저장한다.
- <47> 본 발명의 실시예에 따른 룩-업 테이블(400)은 상기 플래시 메모리의 페이지 개수와 동일한 개수의 엔트리(entry)를 갖는다. 다시 말해, 룩-업 테이블(400)은 각각의 페이지의 위치 정보를 저장한다. 이때, 룩-업 테이블(400)의 인덱스는 각 페이지의 논리 페이지 번호(LPN)에 대응된다. 따라서, 논리 블록 어드레스(LBA) 자체에 의하여 대응되는 룩-업 테이블(400)의 인덱스를 검색할 수 있다. 예를 들어, 도 4의 논리 페이지 번호(LPN)가 "100"인 경우, 룩-업 테이블(400)의 인덱스 "100"을 검색하면 된다.
- <48> 룩-업 테이블(400)은 대응되는 페이지가 위치하는 영역을 레지던스 정보(Rbits)로 저장한다. 레지던스 정보

(Rbits)는 대응되는 페이지가 플래시 메모리(미도시)와 버퍼 캐시(440) 중 어디에 존재하는 지를 나타내는 1 비트 값을 가질 수 있다. 예를 들어, 1 비트의 레지던스 정보는 대응되는 페이지가 플래시 메모리에 위치하는 경우 "1"로 저장되고, DRAM 버퍼 캐시에 위치하는 경우 "0"으로 저장될 수 있다.

- <49> 또한, 레지던스 정보(Rbits)는 대응되는 페이지가 플래시 메모리의 어느 블록에 위치하는지에 대한 정보도 나타낼 수 있다. 즉, 레지던스 정보(Rbits)는 대응되는 페이지가 플래시 메모리의 로그 블록 및 데이터 블록과 상기 버퍼 캐시 중 어디에 존재하는 지에 대한 정보를 나타내는 2 비트 값을 가질 수 있다.
- <50> 예를 들어, 2 비트의 레지던스 정보는 대응되는 페이지가 플래시 메모리의 로그 블록에 위치하는 경우 "01"로 저장되고, 플래시 메모리의 데이터 블록에 위치하는 경우 "11"로 저장되며, DRAM 버퍼 캐시에 위치하는 경우 "00"으로 저장될 수 있다.
- <51> 나아가 2 비트의 레지던스 정보(Rbits)는 대응되는 페이지가 상기 버퍼 캐시와 상기 로그 블록 모두에 존재하는 지에 대한 정보를 나타낼 수도 있다. 예를 들어, 레지던스 정보(Rbits)는 대응되는 페이지가 상기 버퍼 캐시와 상기 로그 블록 모두에 존재하는 경우 "10"으로 저장될 수 있다. 레지던스 정보를 이용하여 본 발명의 실시예에 따른 버퍼 캐시 운용 방법을 나타내는 순서도가 도 9에 도시된다.
- <52> 이하에서는 요청된 논리 페이지 번호에 대응되는 페이지가 DRAM 버퍼 캐시에만 위치하는 경우에 대하여 먼저 설명한다. 페이지가 DRAM 버퍼 캐시 이외의 장소에 존재하는 경우, 즉 페이지가 플래시 메모리의 로그 블록이나 데이터 블록에 위치하는 경우 또는 DRAM 캐시 버퍼와 플래시 메모리에 동시에 위치하는 경우에 대한 설명은 후술한다.
- <53> 다시 도 4 및 도 5를 참조하면, 도 4의 스토리지 장치(400)의 룩-업 테이블(400)은 요청된 논리 페이지 번호(LPN)에 대응되는 엔트리(인덱스 "100")에 "00" 값을 갖는 레지던스 정보(Rbits)를 저장한다. 전술한 예에 따르면, 도 4의 요청된 논리 페이지 번호(LPN)에 대응되는 페이지는 DRAM 버퍼 캐시(440)에 위치한다. 따라서, 도 4에는 DRAM 버퍼 캐시의 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성하는 본 발명의 실시예에 따른 스토리지 장치의 버퍼 캐시 운용 방법(300)이 도시된다.
- <54> 도 6은 도 5의 DRAM 버퍼 캐시의 맵핑 테이블을 참조하여 물리 블록 어드레스를 생성하는 방법을 보다 자세히 나타내는 순서도이다.
- <55> 도 4 내지 도 6을 참조하면, 요청된 논리 페이지 번호(LPN)에 대응되는 페이지는 DRAM 버퍼 캐시(440)에 위치하는 경우(S333), 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(300)은 캐시 논리 페이지 번호 테이블(420)을 참조하여, 요청된 논리 페이지 번호에 대응되는 페이지가 위치하는 DRAM 버퍼 캐시(440)의 인덱스를 검색한다(도 4의 ②, 도 6의 S333-1).
- <56> 캐시 논리 페이지 번호 테이블(420)은 DRAM 버퍼 캐시(440)에 위치하는 페이지들에 대한 논리 페이지 번호들의 리스트를 갖는다. 캐시 논리 페이지 번호 테이블(420)의 각 엔트리는 DRAM 버퍼 캐시의 각 엔트리에 대응된다.
- <57> 예를 들어, 캐시 논리 페이지 번호 테이블(420)의 첫 번째 인덱스에는 DRAM 버퍼 캐시(440)의 첫 번째 엔트리에 해당하는 논리 페이지 번호(LPN)가 저장된다. 마찬가지로, 캐시 논리 페이지 번호 테이블(420)의 두 번째 인덱스에는 DRAM 버퍼 캐시(440)의 두 번째 엔트리에 해당하는 논리 페이지 번호(LPN)가 저장된다.
- <58> 도 7은 도 6의 DRAM 버퍼 캐시의 인덱스를 검색하는 방법을 보다 자세히 나타내는 순서도이다.
- <59> 도 6 및 도 7을 참조하면, DRAM 버퍼 캐시의 인덱스를 검색(S333-1)하기 위해, 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(300)은, 요청된 논리 페이지 번호를 설정하는 S333-1a 단계, 상기 설정된 논리 페이지 번호에 대한 비트 마스킹(bit masking)을 수행하는 S333-1b 단계, 상기 비트 마스킹된 논리 페이지 번호와 상기 캐시 논리 페이지 번호 테이블의 논리 페이지 번호들을 비교하여 상기 비트 마스킹된 논리 페이지 번호와 동일한 논리 페이지 번호를 갖는 캐시 논리 페이지 번호 테이블의 인덱스를 검색하는 S333-1d 단계 및 상기 캐시 논리 페이지 번호 테이블의 인덱스에 대응되는 버퍼 캐시의 인덱스를 검색하는 S333-1e 단계를 구비할 수 있다.
- <60> 본 발명의 실시예에 따른 DRAM 버퍼 캐시의 인덱스를 검색(S333-1)하기 위해, 하드웨어 검색 엔진(비교기)를 사용할 수 있다. 도 8은 본 발명의 실시예에 따른 비교기(comp)를 개략적으로 나타내는 도면이다. 도 7 및 도 8을 참조하여 DRAM 버퍼 캐시의 인덱스를 검색 방법(S333-1)을 보다 자세히 설명한다.
- <61> 도 7 및 도 8을 참조하면, LPN 레지스터는 요청된 논리 페이지 번호를 저장한다(S333-1a). 도 8의 경우, 논리 페이지 번호(LPN)는 32 비트로 설정되어 있는데, 실제적으로 페이지를 나타내는 어드레스(번호)는 22 비트 값을

갖는다. 따라서, 마스크 레지스터는 논리 페이지 번호의 하위 10 비트에 대한 비트 마스크를 수행한다(S333-1b).

- <62> 비트 마스크된 논리 페이지 번호는 비교기(comp)의 비교 로직(미도시)에서 캐시 논리 페이지 번호 테이블의 각 엔트리에 위치하는 논리 페이지 번호들과 순차적으로 비교된다(S333-1d). 비트 마스크된 논리 페이지 번호와 동일한 논리 페이지 번호가 위치하는 캐시 논리 페이지 번호 테이블의 인덱스로부터 요청된 논리 페이지 번호에 대응되는 페이지가 위치하는 버퍼 캐시의 주소가 검색된다(S333-1e).
- <63> 이때, 포인터 레지스터(PTR register)는 DRAM 버퍼 캐시의 첫 번째 엔트리의 인덱스를 저장한다. 그리고, 카운트 레지스터(count register)는 DRAM 버퍼 캐시의 엔트리의 개수를 저장한다. 포인터 레지스터와 카운트 레지스터에 의하여 검색할 테이블 영역이 설정된다.
- <64> 상기와 같은 동작에 의한 검색 결과로서, 캐시 논리 페이지 번호 테이블의 인덱스를 구한다. DRAM 버퍼 캐시의 인덱스에 대응되는 DRAM의 물리 어드레스의 섹터 옵션에 대응되는 섹터의 어드레스가 요청된 논리 블록 어드레스의 물리 블록 어드레스(섹터 어드레스)이다(도 4의 ④, 도 6의 S333-2).
- <65> 도 4를 참조하면, 요청된 논리 페이지 번호(LPN)는 캐시 논리 페이지 번호 테이블(420)의 두 번째 인덱스에 위치하는 논리 페이지 번호에 대응된다. 캐시 논리 페이지 번호 테이블(420)의 각 인덱스는 DRAM 버퍼 캐시(440)의 각 엔트리에 대응되므로, 요청된 논리 페이지 번호(LPN)에 대응되는 페이지는 DRAM 버퍼 캐시(440)의 두 번째 엔트리에 저장되어 있음을 알 수 있다. 이때, 요청된 논리 블록 어드레스(LBA)의 섹터 옵션(SecOffset)이 세 번째 섹터임을 가리키는 경우, 요청된 논리 블록 어드레스(LBA)는 DRAM 버퍼 캐시(440)의 두 번째 엔트리의 세 번째 섹터에 대한 어드레스이다.
- <66> 다만, 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(300)은 도 4의 섹터 비트맵 테이블을 이용하여, 논리 블록 어드레스의 섹터 옵션에 대응되는 섹터가 위치하는 영역을 판단하는 도 6의 S333-3 단계를 더 구비할 수 있다. 만약, 논리 블록 어드레스의 섹터 옵션에 대응되는 섹터가 DRAM 버퍼 캐시에 위치하지 아니하는 경우 플래시 메모리의 페이지 맵핑 테이블을 참조하여 물리 페이지 어드레스를 물리 블록 어드레스로서 생성한다(도 6의 S333-4, 도 9의 S330b-8).
- <67> 다시 도 4를 참조하면, 본 발명의 실시예에 따른 캐시 논리 페이지 번호 테이블(420)의 각 엔트리는 대응되는 버퍼 캐시의 엔트리에 위치하는 페이지의 논리 페이지 번호뿐 아니라 저장된 논리 페이지 번호에 대응되는 페이지에 대한 페이지 상태 정보(SATAe)를 저장할 수도 있다.
- <68> 페이지 상태 정보(SATAe)는 대응되는 페이지에 저장된 데이터가 플래시 메모리의 내용과 동일한지 여부에 대한 정보일 수 있다. 즉, 스토리지 장치로의 기입 요청으로 DRAM 버퍼 캐시에 기입 동작이 수행되는 경우, 페이지 상태 정보(SATAe)는 대응되는 페이지에 저장된 데이터를 추후 플래시 메모리로의 전송이 필요한지 여부를 나타낸다. 페이지 상태 정보(SATAe)는 대응되는 페이지에 저장된 데이터가 플래시 메모리의 내용과 동일한 경우 "1"로 저장되고, 다른 경우 "0"으로 저장될 수 있다.
- <69> 이상에서는 요청된 논리 블록 번호에 대응되는 페이지가 DRAM 버퍼 캐시에 존재하는 경우에 대하여 설명하였다. 이하에서는 페이지가 플래시 메모리의 로그 블록이나 데이터 블록에 위치하는 경우 또는 DRAM 캐시 버퍼와 플래시 메모리에 동시에 위치하는 경우에 대하여 설명한다.
- <70> 다시 도 5를 참조하면, 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(300)은 논리 페이지 번호에 대응되는 페이지가 플래시 메모리에 존재하는 경우, 상기 플래시 메모리의 맵핑 테이블을 참조하여 물리 블록 어드레스를 생성한다(S334).
- <71> 전술한 예에서, 레지던스 정보가 "11"인 경우 즉, 논리 페이지 번호에 대응되는 페이지가 플래시 메모리의 데이터 블록에 위치하는 경우, 데이터 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성한다(도 9의 S330b-5). 반면, 레지던스 정보가 "11"인 경우, 즉 논리 페이지 번호에 대응되는 페이지가 플래시 메모리의 로그 블록(log block)에 위치하는 경우, 로그 블록 맵핑 테이블을 참조하여 상기 물리 블록 어드레스를 생성할 수 있다(도 9의 S330b-7).
- <72> 또한, 레지던스 정보가 "10"인 경우, 즉 논리 페이지 번호에 대응되는 페이지가 DRAM 버퍼 캐시 및 플래시 메모리의 로그 블록 모두에 위치하는 경우, 플래시 메모리의 페이지 맵핑 테이블을 이용하여 물리 페이지 어드레스를 생성한다(도 9의 S330b-7). 다만, 논리 블록 어드레스(LBA)에 대응되는 섹터가 어디에 위치하는지를 판단하기 위해서, 먼저 DRAM 버퍼 캐시를 검색한다.

<73> 다시 도 4를 참조하면, 본 발명의 실시예에 따른 버퍼 캐시 운용 방법(300)은 논리 블록 어드레스(LBA)에 대응되는 섹터가 어디에 위치하는지에 대한 정보를 갖는 비트 맵 테이블(430)을 검색한다. 비트 맵 테이블(430)의 각 엔트리는 섹터 오프셋(SecOffset)에 대응되는 섹터가 플래시 메모리에 있는 경우 "0"의 값을 갖고, DRAM 버퍼 캐시에 있는 경우 "1"의 값을 갖도록 설정될 수 있다.

<74> 이렇게 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법은 페이지가 위치하는 영역에 대한 위치 정보를 갖는 룩-업 테이블을 이용하고, 플래시 메모리에 대한 효율적인 DRAM 버퍼 캐시 검색 알고리즘을 구비함으로써, 플래시 메모리를 구비하는 스토리지 장치의 동작 특성을 보다 빠르게 향상시킬 수 있다.

<75> 이상에서와 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

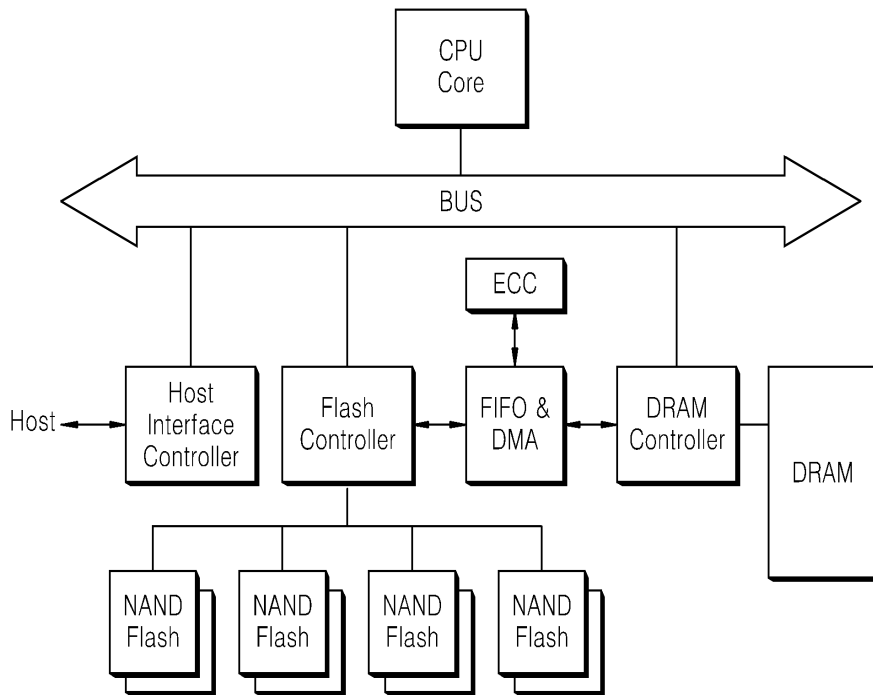
<76> 상술한 바와 같이 본 발명에 따른 플래시 메모리를 구비하는 스토리지 장치에서의 버퍼 캐시 운용 방법은 페이지가 위치하는 영역에 대한 위치 정보를 갖는 룩-업 테이블을 이용하고, 플래시 메모리에 대한 효율적인 DRAM 버퍼 캐시 검색 알고리즘을 구비함으로써, 플래시 메모리를 구비하는 스토리지 장치의 동작 특성을 보다 빠르게 향상시킬 수 있는 장점이 있다.

도면의 간단한 설명

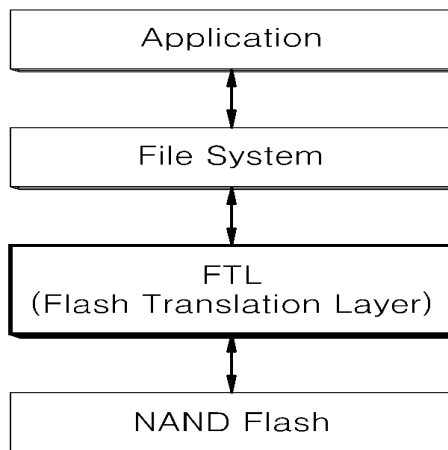
- <1> 본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.
- <2> 도 1은 SSD의 시스템 하드웨어 구조를 나타내는 블록도이다.
- <3> 도 2는 플래시 메모리를 구비하는 스토리지 시스템에서의 시스템 소프트웨어 구조상의 FTL의 위치를 개념적으로 나타내는 도면이다.
- <4> 도 3은 본 발명의 실시예에 따른 플래시 메모리를 구비하는 스토리지 장치의 기입/독출 동작을 나타내는 순서도이다.
- <5> 도 4는 도 3의 스토리지 장치의 동작을 하드웨어 구조로서 설명하는 도면이다.
- <6> 도 5는 도 3의 스토리지 장치에서의 본 발명의 실시예에 따른 버퍼 캐시 운용 방법을 나타내는 순서도이다.
- <7> 도 6은 도 5의 DRAM 버퍼 캐시의 맵핑 테이블을 참조하여 물리 블록 어드레스를 생성하는 방법을 보다 자세히 나타내는 순서도이다.
- <8> 도 7은 도 6의 DRAM 버퍼 캐시의 인덱스를 검색하는 방법을 보다 자세히 나타내는 순서도이다.
- <9> 도 8은 본 발명의 실시예에 따른 비교기를 개략적으로 나타내는 도면이다.
- <10> 도 9는 본 발명의 실시예에 따른 버퍼 캐시 운용 방법을 레지던스 정보를 이용하여 나타내는 순서도이다.

도면

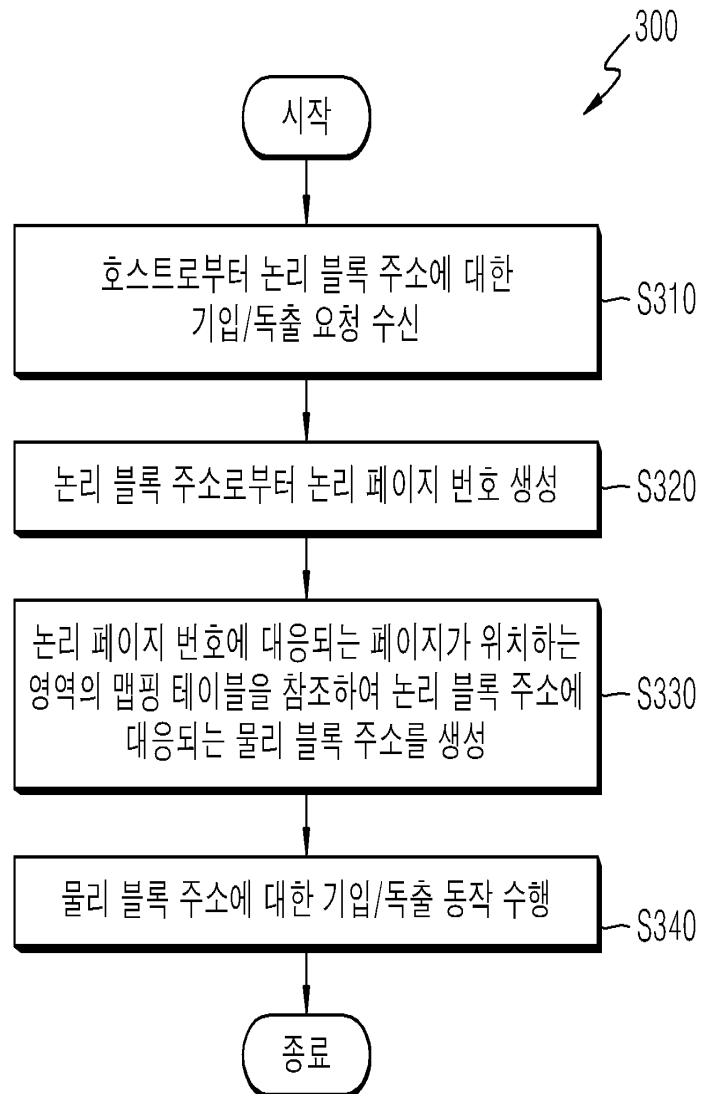
도면1



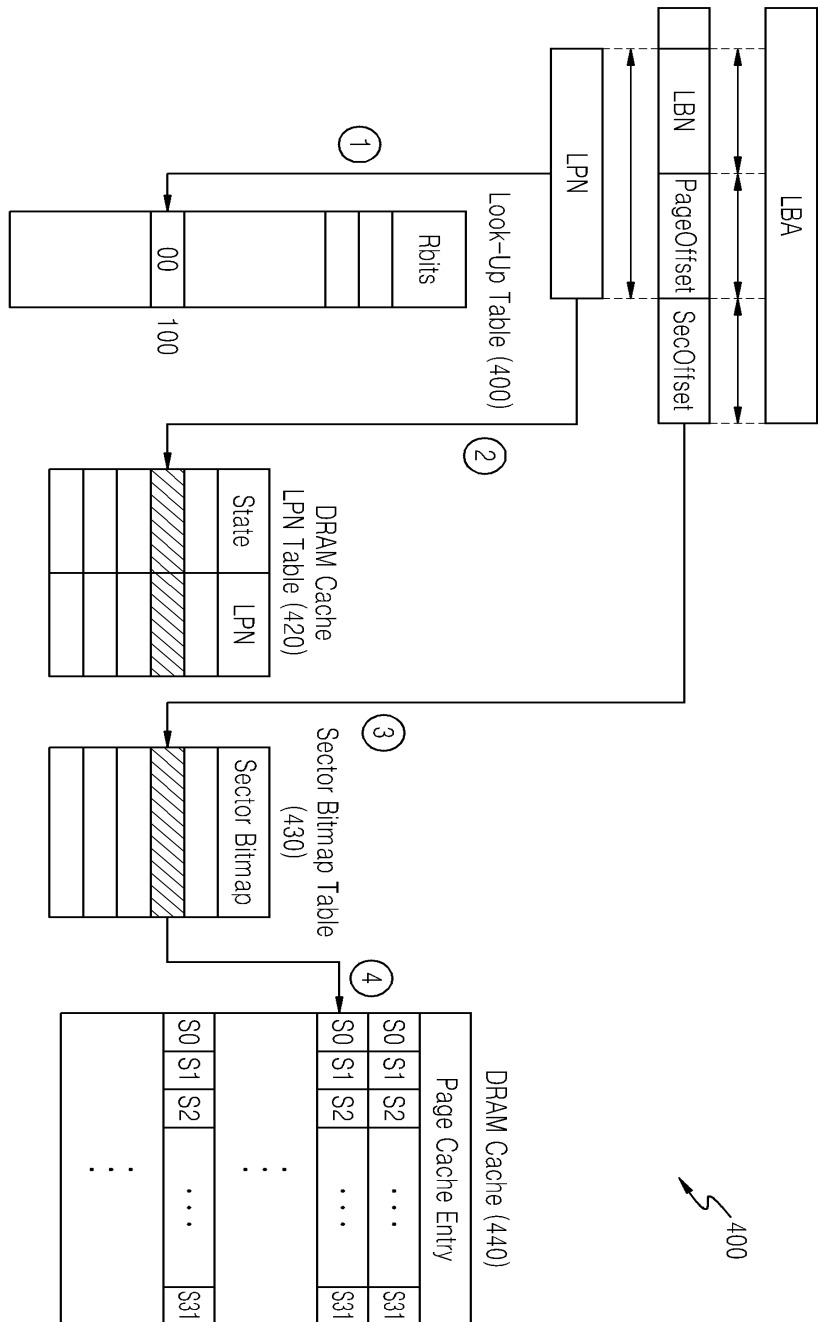
도면2



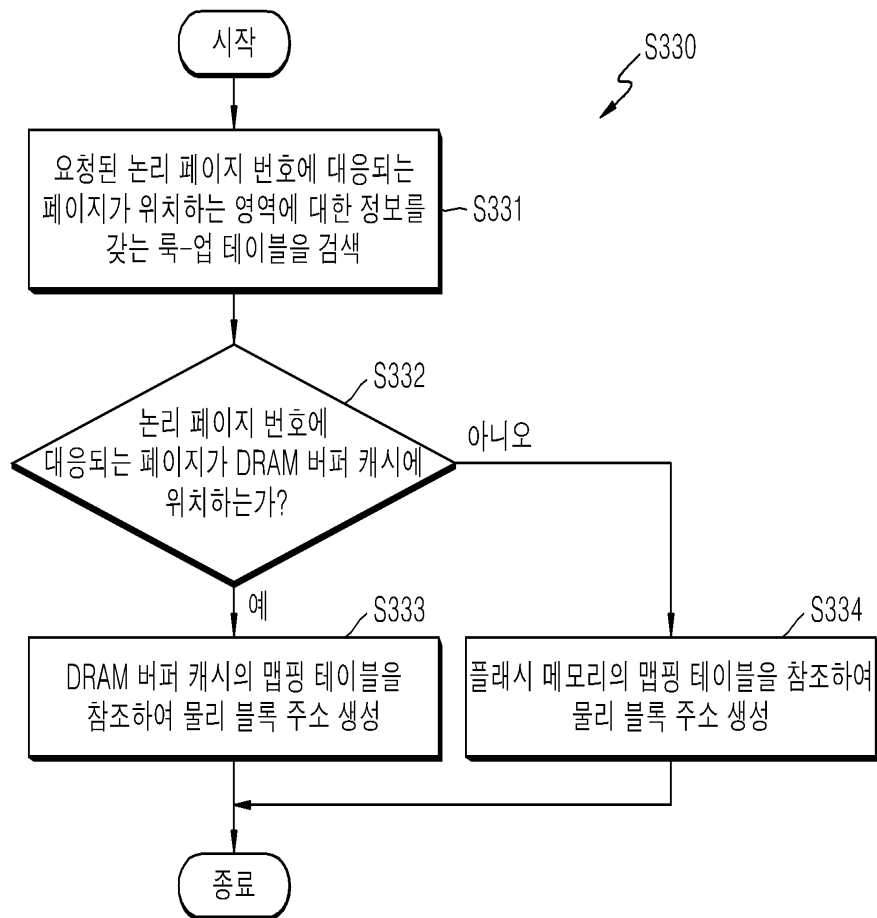
도면3



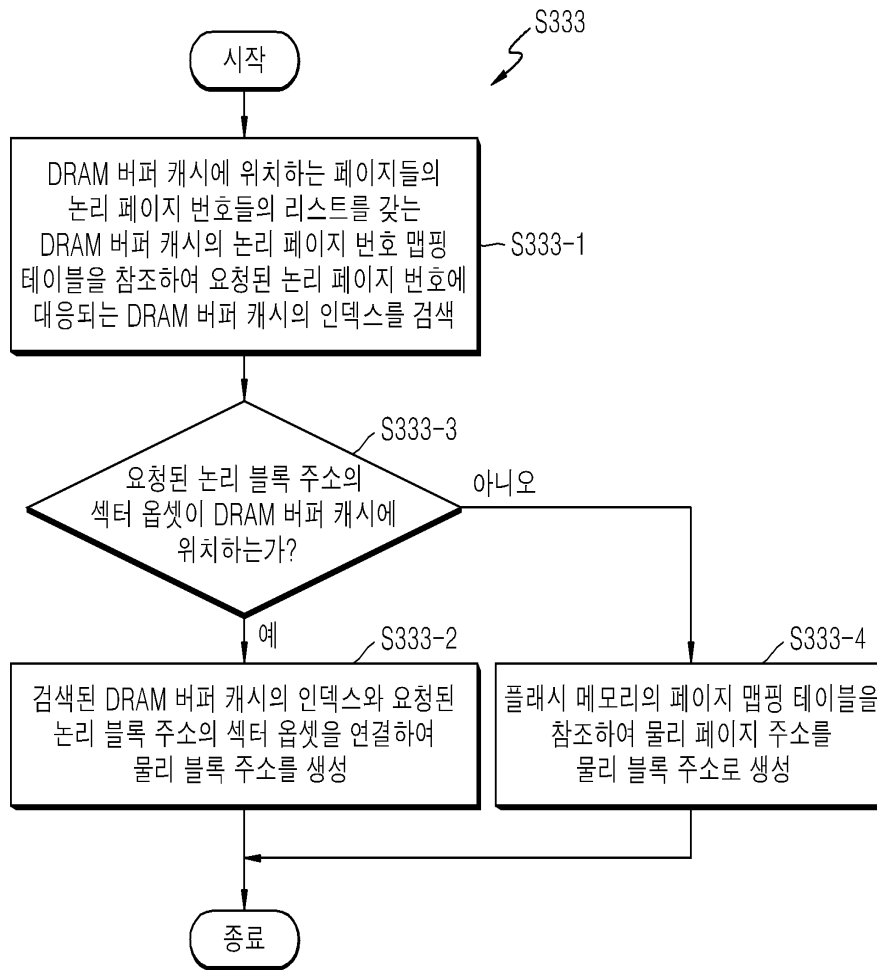
도면4



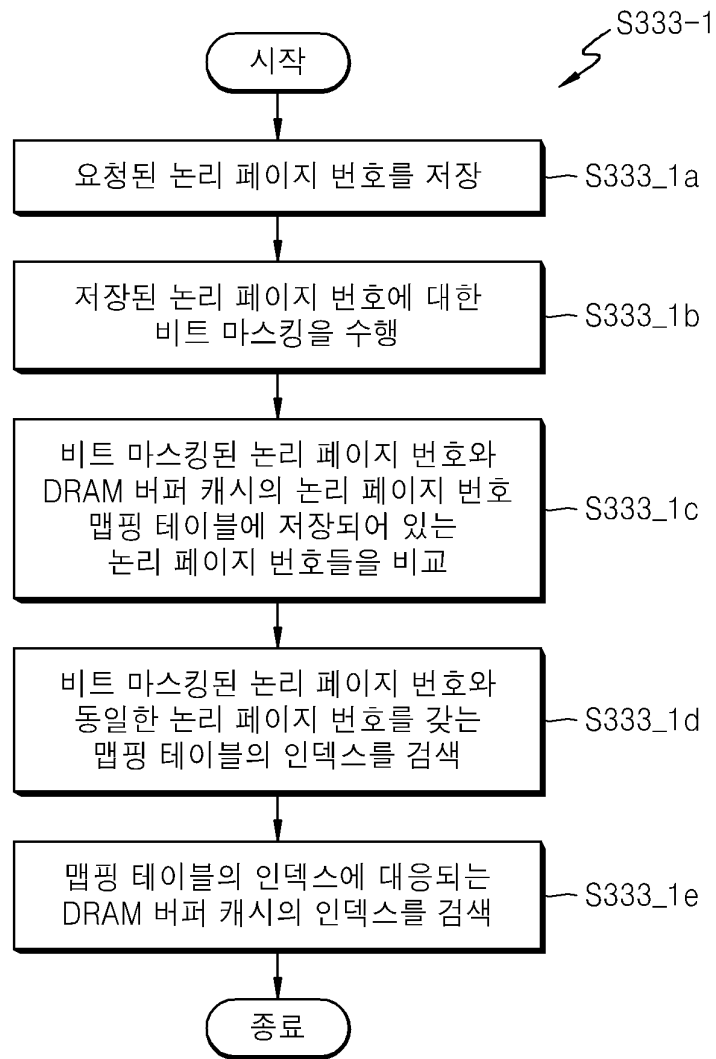
도면5



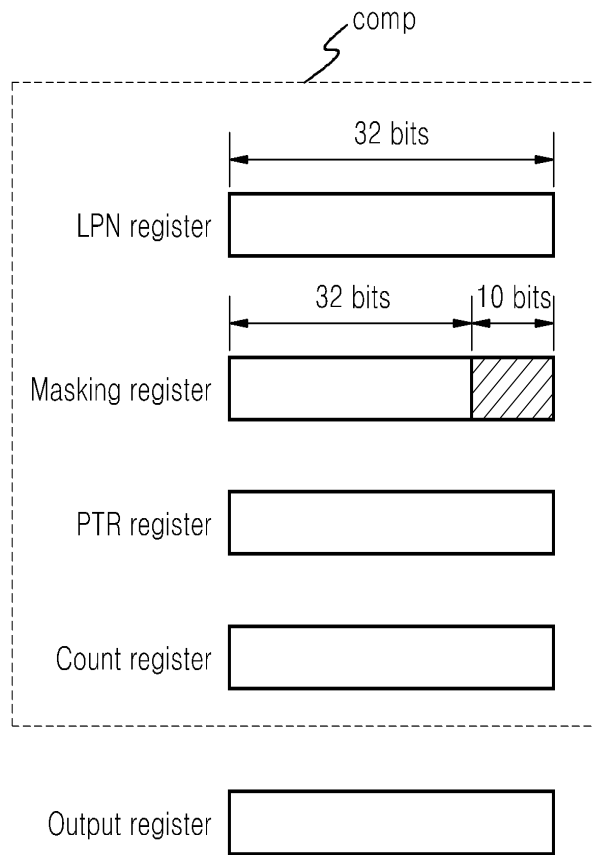
도면6



도면7



도면8



도면9

