

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-4998

(P2011-4998A)

(43) 公開日 平成23年1月13日(2011.1.13)

(51) Int.Cl.  
A61B 8/00 (2006.01)

F I  
A61B 8/00

テーマコード(参考)  
4C601

審査請求 未請求 請求項の数 12 O L (全 24 頁)

(21) 出願番号 特願2009-151843 (P2009-151843)  
(22) 出願日 平成21年6月26日(2009.6.26)

(71) 出願人 300019238  
ジーイー・メディカル・システムズ・グローバル・テクノロジー・カンパニー・エルエルシー  
アメリカ合衆国・ウィスコンシン州・53188・ワウケシャ・ノース・グランドビュー・ブルバード・ダブリュー・710・3000

(74) 代理人 100106541  
弁理士 伊藤 信和

(72) 発明者 雨宮 慎一  
東京都日野市旭が丘四丁目7番地の127  
ジーイー横河メディカルシステム株式会社内

Fターム(参考) 4C601 EE14 EE15 HH05

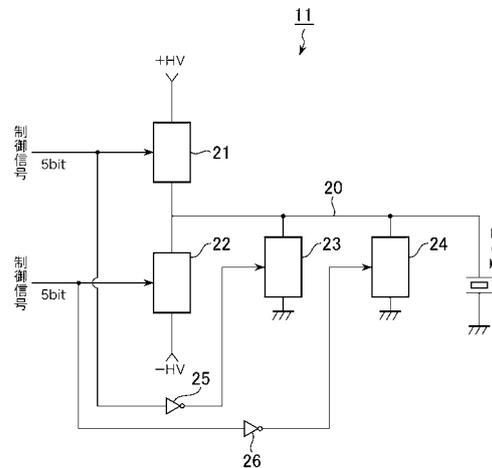
(54) 【発明の名称】 超音波振動子駆動回路及び超音波診断装置

(57) 【要約】

【課題】複数レベルの電圧を出力する超音波振動子駆動回路であって、消費電力が小さく安価な超音波振動子駆動回路及びこのような超音波振動子駆動回路を備えた超音波診断装置を提供する。

【解決手段】超音波振動子Eと接続される出力ライン20と、複数のスイッチング回路を有するP側スイッチング回路部21及び複数のスイッチング回路を有するN側スイッチング回路部22と、複数のアクティブグランドクランプ回路を有するP側アクティブグランドクランプ回路部23及びN側アクティブグランドクランプ回路部24と、を備え、前記各スイッチング回路のインピーダンスが異なるとともに、前記各グランドクランプ回路のインピーダンスが異なることを特徴とする。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

超音波振動子と接続される出力ラインと、  
電源部と前記出力ラインとの接続をオンオフする複数のスイッチング回路と、  
前記出力ラインとグランドとの接続をオンオフする複数のグランドクランプ回路と、  
前記各スイッチング回路及び前記各グランドクランプ回路をオンオフさせる制御信号を出力する制御信号出力部と、を備え、  
前記各スイッチング回路のインピーダンスが異なるとともに、前記各グランドクランプ回路のインピーダンスが異なる  
ことを特徴とする超音波振動子駆動回路。

10

**【請求項 2】**

前記複数のスイッチング回路は互いに並列に接続され、  
また、前記複数のグランドクランプ回路は互いに並列に接続されるとともに、前記超音波振動子とも並列に接続され、  
さらに、前記各スイッチング回路及び前記各グランドクランプ回路は、互いに直列に接続されている  
ことを特徴とする請求項 1 に記載の超音波振動子駆動回路。

**【請求項 3】**

出力ラインの電圧が前記制御信号に対して線形性を有するように、前記各スイッチング回路及び前記グランドクランプ回路のインピーダンスが設定されることを特徴とする請求項 1 又は 2 に記載の超音波振動子駆動回路。

20

**【請求項 4】**

前記各スイッチング回路のインピーダンス及び前記各グランドクランプ回路のインピーダンスは、基準となる前記スイッチング回路のインピーダンス及び基準となる前記グランドクランプ回路のインピーダンスに対して、 $1 \cdot 8^n \sim 2 \cdot 2^n$  倍 ( $n$  は自然数) に設定されていることを特徴とする請求項 1 ~ 3 のいずれか一項に記載の超音波振動子駆動回路。

**【請求項 5】**

前記複数のスイッチング回路のうちのいずれかのスイッチング回路のインピーダンスと、前記複数のグランドクランプ回路のうちのいずれかのグランドクランプ回路のインピーダンスとが等しいことを特徴とする請求項 1 ~ 4 のいずれか一項に記載の超音波振動子駆動回路。

30

**【請求項 6】**

前記複数のスイッチング回路におけるインピーダンスの大きさの順序と、前記複数のグランドクランプ回路におけるインピーダンスの大きさの順序とが互いに等しい前記スイッチング回路及び前記グランドクランプ回路について、一方がオンになるとともに他方がオフになるように、前記制御部が制御信号を出力することを特徴とする請求項 1 ~ 5 のいずれか一項に記載の超音波振動子駆動回路。

**【請求項 7】**

前記出力ラインの電圧を所望の電圧にするための補正手段を備えることを特徴とする請求項 1 ~ 6 のいずれか一項に記載の超音波振動子駆動回路。

40

**【請求項 8】**

前記補正手段は、前記制御信号出力部から出力された制御信号を、所望の出力電圧が得られる制御信号とし、該制御信号を前記各スイッチング回路及び前記各グランドクランプ回路に出力するルックアップテーブル又は補正計算機により構成されることを特徴とする請求項 7 に記載の超音波振動子駆動回路。

**【請求項 9】**

前記スイッチング回路のスイッチング素子としてトランジスタを備え、  
前記補正手段は、前記トランジスタと並列にサブアレーとして接続されて該トランジスタよりもオン抵抗が小さいサブトランジスタにより構成される

50

ことを特徴とする請求項 1 ~ 8 のいずれか一項に記載の超音波振動子駆動回路。

【請求項 10】

前記複数のグラウンドクランプ回路のうち、少なくとも一つの回路が常にオフ状態になることを特徴とする請求項 1 ~ 9 のいずれか一項に記載の超音波振動子駆動回路。

【請求項 11】

インピーダンスが異なる複数の前記スイッチング回路からなるスイッチング回路部を複数組備え、該各スイッチング回路部に、超音波の送信モードに応じた異なる電源電圧が入力されることを特徴とする請求項 1 ~ 10 のいずれか一項に記載の超音波振動子駆動回路。

【請求項 12】

請求項 1 ~ 11 に記載の超音波振動子駆動回路を備えることを特徴とする超音波診断装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波振動子を駆動させるための電圧を供給する超音波振動子駆動回路及びこの超音波振動子駆動回路を備える超音波診断装置に関する。

【背景技術】

【0002】

超音波診断装置は、超音波プローブから被検体内に超音波を送信し、そのエコーを前記超音波プローブで受信して被検体内の超音波画像を作成している。前記超音波プローブにあっては、圧電セラミックスなどの圧電材料からなる超音波振動子を備え、この超音波振動子に、超音波振動子駆動回路から電圧を供給して超音波の送信を行なっている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 11 - 290321 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、超音波振動子駆動回路は、複数レベルの電圧を出力することができる回路である場合がある。このような超音波振動子駆動回路を備えた超音波診断装置では、前記超音波振動子へ供給する電圧波形として、任意の波形を作り出すことができる。

【0005】

上述のように任意の波形を作り出すことができる超音波振動子駆動回路においては、従来、A 級アンプを用いることにより複数レベルの電圧を出力するようにしている。しかし、A 級アンプを用いると消費電力が大きくなる。また、A 級アンプにおける抵抗としては、比較的抵抗値が大きい抵抗が必要になることから、IC 化が困難であり安価にすることができなかつた。

【0006】

本発明が解決しようとする課題は、複数レベルの電圧を出力する超音波振動子駆動回路であって、消費電力が小さく安価な超音波振動子駆動回路及びこのような超音波振動子駆動回路を備えた超音波診断装置を提供することである。

【課題を解決するための手段】

【0007】

この発明は、前記課題を解決するためになされたもので、第 1 の観点の発明は、超音波振動子と接続される出力ラインと、電源部と前記出力ラインとの接続をオンオフする複数のスイッチング回路と、前記出力ラインとグラウンドとの接続をオンオフする複数のグラウンドクランプ回路と、前記各スイッチング回路及び前記各グラウンドクランプ回路をオンオフ

10

20

30

40

50

させる制御信号を出力する制御信号出力部と、を備え、前記各スイッチング回路のインピーダンスが異なるとともに、前記各グランドクランプ回路のインピーダンスが異なることを特徴とする超音波振動子駆動回路である。

【0008】

第2の観点の発明は、第1の観点の発明において、前記複数のスイッチング回路は互いに並列に接続され、また、前記複数のグランドクランプ回路は互いに並列に接続されるとともに、前記超音波振動子とも並列に接続され、さらに、前記各スイッチング回路及び前記各グランドクランプ回路は、互いに直列に接続されていることを特徴とする超音波振動子駆動回路である。

【0009】

第3の観点の発明は、第1又は2の観点の発明において、出力ラインの電圧が前記制御信号に対して線形性を有するように、前記各スイッチング回路及び前記グランドクランプ回路のインピーダンスが設定されることを特徴とする超音波振動子駆動回路である。

【0010】

第4の観点の発明は、第1～3のいずれか一の観点の発明において、前記各スイッチング回路のインピーダンス及び前記各グランドクランプ回路のインピーダンスは、基準となる前記スイッチング回路のインピーダンス及び基準となる前記グランドクランプ回路のインピーダンスに対して、 $1 \cdot 8^n \sim 2 \cdot 2^n$ 倍（ $n$ は自然数）に設定されていることを特徴とする超音波振動子駆動回路である。

【0011】

第5の観点の発明は、第1～4のいずれか一の観点の発明において、前記複数のスイッチング回路のうちいずれかのスイッチング回路のインピーダンスと、前記複数のグランドクランプ回路のうちいずれかのグランドクランプ回路のインピーダンスとが等しいことを特徴とする超音波振動子駆動回路である。

【0012】

第6の観点の発明は、第1～5のいずれか一の観点の発明において、前記複数のスイッチング回路におけるインピーダンスの大きさの順序と、前記複数のグランドクランプ回路におけるインピーダンスの大きさの順序とが互いに等しい前記スイッチング回路及び前記グランドクランプ回路について、一方がオンになるとともに他方がオフになるように、前記制御部が制御信号を出力することを特徴とする超音波振動子駆動回路である。

【0013】

第7の観点の発明は、第1～6のいずれか一の観点の発明において、前記出力ラインの電圧を所望の電圧にするための補正手段を備えることを特徴とする超音波振動子駆動回路である。

【0014】

第8の観点の発明は、第7の観点の発明において、前記補正手段は、前記制御信号出力部から出力された制御信号を、所望の出力電圧が得られる制御信号とし、該制御信号を前記各スイッチング回路及び前記各グランドクランプ回路に出力するルックアップテーブル又は補正計算機により構成されることを特徴とする超音波振動子駆動回路である。

【0015】

第9の観点の発明は、第1～8のいずれか一の観点の発明において、前記スイッチング回路のスイッチング素子としてトランジスタを備え、前記補正手段は、前記トランジスタと並列にサブアレーとして接続されて該トランジスタよりもオン抵抗が小さいサブトランジスタにより構成されることを特徴とする超音波振動子駆動回路である。

【0016】

第10観点の発明は、第1～9のいずれか一の観点の発明において、前記複数のグランドクランプ回路のうち、少なくとも一つの回路が常にオフ状態になることを特徴とする超音波振動子駆動回路である。

【0017】

第11の観点の発明は、第1～10のいずれか一の観点の発明において、インピーダン

10

20

30

40

50

スが異なる複数の前記スイッチング回路からなるスイッチング回路部を複数組備え、該各スイッチング回路部に、超音波の送信モードに応じた異なる電源電圧が入力されることを特徴とする超音波振動子駆動回路である。

【0018】

第12の観点の発明は、第1～11のいずれか一の観点の発明に係る超音波振動子駆動回路を備えることを特徴とする超音波診断装置である。

【発明の効果】

【0019】

本発明によれば、A級アンプを用いずに、インピーダンスが異なる複数の前記スイッチング回路及びインピーダンスが異なる複数の前記グランドクランプ回路におけるオンオフの状態を変えることにより、前記出力ラインの電圧を変えることができるので、A級アンプを用いる場合と比べて消費電力を小さくすることができ、またIC化も容易で安価に抑えることができる。

【図面の簡単な説明】

【0020】

【図1】本発明に係る超音波診断装置の構成を示すブロック図である。

【図2】図1に示す超音波診断装置における超音波振動子駆動回路の構成を示すブロック図である。

【図3】図2に示す超音波振動子駆動回路におけるマルチレベルパルサーの概略構成を示すブロック図である。

【図4】図3に示すマルチレベルパルサーにおけるP側スイッチング回路部の概略構成を示す回路図である。

【図5】図3に示すマルチレベルパルサーにおけるN側スイッチング回路部の概略構成を示す回路図である。

【図6】図3に示すマルチレベルパルサーにおけるP側アクティブグランドクランプ回路部の概略構成を示す回路図である。

【図7】図3に示すマルチレベルパルサーにおけるN側アクティブグランドクランプ回路部の概略構成を示す回路図である。

【図8】P側スイッチング回路部及びP側アクティブグランドクランプ回路部の動作を説明するための図である。

【図9】各P側スイッチング回路及び各P側アクティブグランドクランプ回路に入力される制御信号を説明するための図である。

【図10】送波部から制御信号「00000」が出力された時のP側スイッチング回路部及びP側アクティブグランドクランプ回路部の状態を示す図である。

【図11】送波部から制御信号「00001」が出力された時のP側スイッチング回路部及びP側アクティブグランドクランプ回路部の状態を示す図である。

【図12】制御信号と正の出力電圧との関係のグラフを示す図である。

【図13】送波部から制御信号「00001」が出力された時のマルチレベルパルサーのインピーダンス成分を示す回路図である。

【図14】送波部から制御信号「00010」が出力された時のマルチレベルパルサーのインピーダンス成分を示す回路図である。

【図15】制御信号と負の出力電圧との関係のグラフを示す図である。

【図16】第一実施形態の第一変形例におけるLUTを示すブロック図である。

【図17】第一実施形態の第一変形例において、送波部から出力される制御信号と出力電圧との関係を示す図である。

【図18】第一実施形態の第二変形例における第一P側スイッチング回路を示す回路図である。

【図19】第一実施形態の第三変形例における制御信号と正の出力電圧との関係のグラフを示す図である。

【図20】第二実施形態におけるマルチレベルパルサーの概略構成を示すブロック図であ

10

20

30

40

50

る。

【図 2 1】図 2 0 に示すマルチレベルパルサーにおいて、P 側中間電圧スイッチング回路部の概略構成を示す回路図である。

【図 2 2】図 2 0 に示すマルチレベルパルサーにおいて、N 側中間電圧スイッチング回路部の概略構成を示す回路図である。

【図 2 3】第三実施形態におけるマルチレベルパルサーの概略構成を示すブロック図である。

【図 2 4】第四実施形態におけるマルチレベルパルサーの概略構成を示すブロック図である。

【図 2 5】P 側アクティブグランドクランプ回路部の他例の概略構成を示す回路図である。

10

【図 2 6】N 側アクティブグランドクランプ回路部の他例の概略構成を示す回路図である。

【発明を実施するための形態】

【0021】

以下、本発明の実施形態について図面に基づいて詳細に説明する。

(第一実施形態)

先ず、第一実施形態について図 1 ~ 図 1 5 に基づいて説明する。図 1 に示すように、超音波診断装置 100 は、超音波振動子 E を有している。前記超音波診断装置 100 は、前記超音波振動子 E を多数有する。また、前記超音波診断装置 100 は、前記超音波振動子 E により超音波を被検体内に送信するとともに被検体内からの超音波エコーを受信する超音波プローブ 1 と、超音波エコーに基づいて音線信号を作成し出力する受信部 2 と、音線信号に基づいて超音波画像を作成する画像作成部 3 と、超音波画像を表示する表示部 4 と、超音波を送信するために前記超音波振動子 E を駆動する超音波振動子駆動回路 10 と、この超音波振動子駆動回路 10 へ送信のための信号を入力する送波部 5 と、装置全体を制御する制御部 6 と、操作者が操作するための入力部 7 とを備えている。

20

【0022】

前記超音波振動子駆動回路 10 は、図 2 に示すように、前記超音波振動子 E へ駆動電圧を供給するマルチレベルパルサー 11 と、このマルチレベルパルサー 11 へ電源電圧  $\pm HV$  を供給する電源回路 12 とを備える。この電源回路 12 は、本発明における電源部の実施の形態の一例である。

30

【0023】

前記マルチレベルパルサー 11 は、図 3 に示すように、前記超音波振動子 E と接続される出力ライン 20 と、前記電源部 12 の電源電圧  $+HV$  と前記出力ライン 20 との間に接続された P 側スイッチング回路部 21 と、前記電源部 12 の電源電圧  $-HV$  と前記出力ライン 20 との間に接続された N 側スイッチング回路部 22 と、前記出力ライン 20 とグランドとの間に接続された P 側アクティブグランドクランプ回路 23 及び N 側アクティブグランドクランプ回路 24 とを有している。

【0024】

前記 P 側スイッチング回路部 21、前記 N 側スイッチング回路部 22、前記 P 側アクティブグランドクランプ回路部 23 及び N 側アクティブグランドクランプ回路部 24 には、前記送波部 5 から 5 ビットの制御信号が入力されるようになっている。この制御信号により、後述する各トランジスタ Q1 ~ Q20 がオンオフされる。ちなみに、前記送波部 5 は、前記各トランジスタ Q1 ~ Q20 を駆動させるためのドライブ回路を含んで構成され、本発明における制御信号出力部の実施の形態の一例である。

40

【0025】

前記 P 側スイッチング回路部 21 は、図 4 に示すように、第一 P 側スイッチング回路 211、第二 P 側スイッチング回路 212、第三 P 側スイッチング回路 213、第四 P 側スイッチング回路 214 及び第五 P 側スイッチング回路 215 からなる。これら第一 ~ 第五 P 側スイッチング回路 211 ~ 215 は、前記電源電圧  $+HV$  と前記出力ライン 20 との

50

間において、互いに並列接続されている。

【0026】

前記各P側スイッチング回路211～215は、それぞれトランジスタQ1, Q2, Q3, Q4, Q5を有している。これら各トランジスタQ1～Q5はFET(Field Effect Transistor)であり、前記送波部5からの制御信号によってオンオフする。前記各P側スイッチング回路211～215は、前記各トランジスタQ1～Q5により、前記電源電圧+HVと前記出力ライン20との接続をオンオフするものであり、本発明におけるスイッチング回路の実施の形態の一例である。

【0027】

前記各トランジスタQ1～Q5はオン抵抗が異なり、これにより前記各P側スイッチング回路211～215のインピーダンスが異なっている。具体的には、前記トランジスタQ1のオン抵抗を $X$ ( )とすると、前記トランジスタQ2のオン抵抗は $2X$ ( )であり、前記トランジスタQ3のオン抵抗は $4X$ ( )であり、前記トランジスタQ4のオン抵抗は $8X$ ( )であり、前記トランジスタQ5のオン抵抗は $16X$ ( )になっている。すなわち、前記各トランジスタQ2～Q5のオン抵抗は、前記トランジスタQ1のオン抵抗(基準となるオン抵抗)に対して、 $2^n$ 倍( $n$ は自然数)の抵抗値になっている。

10

【0028】

前記N側スイッチング回路部22は、図5に示すように、第一N側スイッチング回路221、第二N側スイッチング回路222、第三N側スイッチング回路223、第四N側スイッチング回路224及び第五N側スイッチング回路225からなる。これら第一～第五N側スイッチング回路221～225は、前記電源電圧-HVと前記出力ライン20との間において、互いに並列接続されている。

20

【0029】

前記各N側スイッチング回路221～225は、それぞれトランジスタQ6、第二トランジスタQ7、第三トランジスタQ8、第四トランジスタQ9、第五トランジスタQ10を有している。前記各トランジスタQ6～Q10はFETであり、前記送波部5からの制御信号によってオンオフする。前記各N側スイッチング回路221～225は、前記各トランジスタQ6～Q10により、前記電源電圧-HVと前記出力ライン20との接続をオンオフするものであり、本発明におけるスイッチング回路の実施の形態の一例である。

30

【0030】

前記各トランジスタQ6～Q10はオン抵抗が異なり、これにより前記各N側スイッチング回路221～225のインピーダンスが異なっている。具体的には、前記トランジスタQ6のオン抵抗は、前記トランジスタQ1のオン抵抗と同じ $X$ ( )であり、前記トランジスタQ7のオン抵抗は、前記トランジスタQ2のオン抵抗と同じ $2X$ ( )であり、前記トランジスタQ8のオン抵抗は、前記トランジスタQ3のオン抵抗と同じ $4X$ ( )である。また、前記トランジスタQ9のオン抵抗は、前記トランジスタQ4のオン抵抗と同じ $8X$ ( )であり、前記トランジスタQ10のオン抵抗は、前記トランジスタQ5のオン抵抗と同じ $16X$ ( )になっている。すなわち、前記各トランジスタQ7～Q10のオン抵抗も、前記トランジスタQ6のオン抵抗(基準となるオン抵抗)に対して、 $2^n$ 倍( $n$ は自然数)の抵抗値になっている。

40

【0031】

前記P側アクティブグランドクランプ回路23は、図6に示すように、第一P側アクティブグランドクランプ回路231、第二P側アクティブグランドクランプ回路232、第三P側アクティブグランドクランプ回路233、第四P側アクティブグランドクランプ回路234及び第五P側アクティブグランドクランプ回路235からなる。これら第一～第五P側アクティブグランドクランプ回路231～235は、前記出力ライン20とグランドとの間において、互いに並列に接続されている。

【0032】

前記各P側アクティブグランドクランプ回路部231～235は、それぞれトランジス

50

タ Q 1 1 , Q 1 2 , Q 1 3 , Q 1 4 , Q 1 5 を有するとともに、ダイオード D 1 , D 2 , D 3 , D 4 , D 5 を有している。これら各トランジスタ Q 1 1 ~ Q 1 5 及び各ダイオード D 1 ~ D 5 は、互いに直列に接続されている。

【 0 0 3 3 】

前記トランジスタ Q 1 1 ~ Q 1 5 は F E T であり、前記送波部 5 からの制御信号によってオンオフする。前記各 P 側アクティブグランドクランプ回路 2 3 1 ~ 2 3 5 は、前記各トランジスタ Q 1 1 ~ Q 1 5 により、前記出力ライン 2 0 とグランドとの接続をオンオフするものであり、本発明におけるグランドクランプ回路の実施の形態の一例である。

【 0 0 3 4 】

前記各トランジスタ Q 1 1 ~ Q 1 5 には、前記送波部 5 から前記 P 側スイッチング回路部 2 1 へ入力される制御信号が、反転部 2 5 a , 2 5 b , 2 5 c , 2 5 d , 2 5 e によって反転されて入力される。

10

【 0 0 3 5 】

前記各トランジスタ Q 1 1 ~ Q 1 5 はオン抵抗が異なっており、これにより前記各 P 側アクティブグランドクランプ回路 2 3 1 ~ 2 3 5 のインピーダンスが異なっている。具体的には、前記トランジスタ Q 1 1 のオン抵抗は  $Y$  ( ) であり、前記トランジスタ Q 1 2 のオン抵抗は  $2 Y$  ( ) であり、前記トランジスタ Q 1 3 のオン抵抗は  $4 Y$  ( ) である。また、前記トランジスタ Q 1 4 のオン抵抗は  $8 Y$  ( ) であり、前記トランジスタ Q 1 5 のオン抵抗は  $16 Y$  ( ) になっている。すなわち、前記各トランジスタ Q 1 2 ~ Q 1 5 のオン抵抗は、前記トランジスタ Q 1 1 のオン抵抗 ( 基準となるオン抵抗 ) に対して、 $2^n$  倍 (  $n$  は自然数 ) の抵抗値になっている。

20

【 0 0 3 6 】

前記 N 側アクティブグランドクランプ回路部 2 4 は、図 7 に示すように、第一 N 側アクティブグランドクランプ回路 2 4 1 、第二 N 側アクティブグランドクランプ回路 2 4 2 、第三 N 側アクティブグランドクランプ回路 2 4 3 、第四 N 側アクティブグランドクランプ回路 2 4 4 及び第五 N 側アクティブグランドクランプ回路 2 4 5 からなる。これら第一 ~ 第五 N 側アクティブグランドクランプ回路 2 4 1 ~ 2 4 5 は、前記出力ライン 2 0 とグランドとの間において、互いに並列に接続されている。

【 0 0 3 7 】

前記各 N 側アクティブグランドクランプ回路 2 4 1 ~ 2 4 5 は、それぞれトランジスタ Q 1 6 , Q 1 7 , Q 1 8 , Q 1 9 , Q 2 0 を有するとともに、ダイオード D 6 , D 7 , D 8 , D 9 , D 1 0 を有している。これら各トランジスタ Q 1 6 ~ Q 2 0 及び各ダイオード D 6 ~ D 1 0 は、互いに直列に接続されている。

30

【 0 0 3 8 】

前記トランジスタ Q 1 6 ~ Q 2 0 は F E T であり、前記送波部 5 からの制御信号によってオンオフする。前記各 N 側アクティブグランドクランプ回路 2 4 1 ~ 2 4 5 は、前記各トランジスタ Q 1 6 ~ Q 2 0 により、前記出力ライン 2 0 とグランドとの接続をオンオフするものであり、本発明におけるグランドクランプ回路の実施の形態の一例である。

【 0 0 3 9 】

前記各トランジスタ Q 1 6 ~ Q 2 0 には、前記送波部 5 から前記 N 側スイッチング回路部 2 2 へ入力される制御信号が、反転部 2 6 a , 2 6 b , 2 6 c , 2 6 d , 2 6 e によって反転されて入力される。

40

【 0 0 4 0 】

前記各トランジスタ Q 1 6 ~ Q 2 0 はオン抵抗が異なっており、これにより前記各 N 側アクティブグランドクランプ回路 2 4 1 ~ 2 4 5 のインピーダンスが異なっている。具体的には、前記トランジスタ Q 1 6 のオン抵抗は、前記トランジスタ Q 1 1 のオン抵抗と同じ  $Y$  ( ) であり、前記トランジスタ Q 1 7 のオン抵抗は、前記トランジスタ Q 1 2 のオン抵抗と同じ  $2 Y$  ( ) であり、前記トランジスタ Q 1 8 のオン抵抗は、前記トランジスタ Q 1 3 のオン抵抗と同じ  $4 Y$  ( ) である。また、前記トランジスタ Q 1 9 のオン抵抗は、前記トランジスタ Q 1 4 のオン抵抗と同じ  $8 Y$  ( ) であり、前記トランジスタ Q 2

50

0 のオン抵抗は、前記トランジスタ Q 1 5 のオン抵抗と同じ  $16Y$  ( ) になっている。すなわち、前記各トランジスタ Q 1 7 ~ Q 2 0 のオン抵抗も、前記トランジスタ Q 1 6 のオン抵抗 ( 基準となるオン抵抗 ) に対して、 $2^n$  倍 (  $n$  は自然数 ) の抵抗値になっている。

【 0 0 4 1 】

ここで、 $X = Y$  であってもよくまた  $X < Y$  であってもよい。ただし、 $X = Y$  である場合、後述のように前記出力ライン 2 0 の電圧を線形性を有するものにすることができる。

【 0 0 4 2 】

さて、本例の超音波振動子駆動回路 1 0 の動作について説明する。この超音波振動子駆動回路 1 0 においては、前記圧電振動子 E に正の電圧を供給する時には、互いに直列に接続された前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 を動作させる。一方、前記圧電振動子 E に負の電圧を供給する時には、互いに直列に接続された前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグランドクランプ回路部 2 4 を動作させる。従って、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 が動作する時には、前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグランドクランプ回路部 2 4 は動作せず、前記トランジスタ Q 6 ~ Q 1 0 及び前記トランジスタ Q 1 6 ~ Q 2 0 はオフ状態となる。一方で、前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグランドクランプ回路部 2 4 が動作する時には、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 は動作せず、前記トランジスタ Q 1 ~ Q 5 及び前記トランジスタ Q 1 1 ~ Q 1 5 はオフ状態となる。

【 0 0 4 3 】

前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 の動作について、図 8 ~ 図 1 1 に基づいて説明する。図 8 に示す前記 P 側スイッチング回路部 2 1 は、前記各トランジスタ Q 1 ~ Q 5 がスイッチ SW 1 , SW 2 , SW 3 , SW 4 , SW 5 と抵抗 R 1 , R 2 , R 3 , R 4 , R 5 で示されている。また、同様に前記 P 側アクティブグランドクランプ回路 2 3 は、前記各トランジスタ Q 1 1 ~ Q 1 5 がスイッチ SW 1 1 , SW 1 2 , SW 1 3 , SW 1 4 , SW 1 5 と抵抗 R 1 1 , R 1 2 , R 1 3 , R 1 4 , R 1 5 で示されている。

【 0 0 4 4 】

前記抵抗 R 1 ~ R 5 はトランジスタ Q 1 ~ Q 5 のオン抵抗を表している。すなわち、 $R 1 = X$ 、 $R 2 = 2X$ 、 $R 3 = 4X$ 、 $R 4 = 8X$ 、 $R 5 = 16X$  である。また、前記抵抗 R 1 1 ~ R 1 5 はトランジスタ Q 1 1 ~ Q 1 5 のオン抵抗を表している。すなわち、 $R 1 1 = Y$ 、 $R 1 2 = 2Y$ 、 $R 1 3 = 4Y$ 、 $R 1 4 = 8Y$ 、 $R 1 5 = 16Y$  である。ただし、ここでは  $X = Y$  であるものとする。従って、 $R 1 = R 1 1$ 、 $R 2 = R 1 2$ 、 $R 3 = R 1 3$ 、 $R 4 = R 1 4$ 、 $R 5 = R 1 5$  である。

【 0 0 4 5 】

前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 には、前記送波部 5 から 5 ビットの制御信号が入力され、前記各トランジスタ Q 1 ~ Q 5 、前記各トランジスタ Q 1 1 ~ Q 1 5 がオンオフする ( 前記スイッチ SW 1 ~ SW 5 、前記スイッチ SW 1 1 ~ SW 1 5 がオンオフする )。図 9 に示すように、前記各 P 側スイッチング回路 2 1 1 ~ 2 1 5 には、前記第一 P 側スイッチング回路 2 1 1 が最上位ビット ( MSB : Most Significant Bit ) となり、前記第五 P 側スイッチング回路 2 1 5 が最下位ビット ( LSB : Least Significant Bit ) となるような制御信号が入力される。また、前記各 P 側アクティブグランドクランプ回路 2 3 1 ~ 2 3 5 には、前記第一 P 側アクティブグランドクランプ回路 2 3 1 が最上位ビットとなり、前記第五 P 側アクティブグランドクランプ回路 2 3 5 が最下位ビットとなるような制御信号が入力される。ただし、前記各 P 側アクティブグランドクランプ回路 2 3 1 ~ 2 3 5 には、前記各 P 側スイッチング回路 2 1 1 ~ 2 1 5 に入力される制御信号が前記反転部 2 5 a , 2 5 b , 2 5 c , 2 5 d , 2 5 e によって反転されて入力される。

## 【 0 0 4 6 】

前記各 P 側スイッチング回路 2 1 1 ~ 2 1 5 及び前記各 P 側アクティブグランドクランプ回路 2 3 1 ~ 2 3 5 に、制御信号として、電圧の低いレベルである L レベルの信号が入力された時、前記各トランジスタ Q 1 ~ Q 5 及び前記各トランジスタ Q 1 1 ~ Q 1 5 はオフになる。一方、制御信号として、電圧の高いレベルである H レベルの信号が入力された時、前記各トランジスタ Q 1 ~ Q 5 及び前記各トランジスタ Q 1 1 ~ Q 1 5 はオンになる。

## 【 0 0 4 7 】

L レベルの信号を「 0 」で表し、H レベルの信号を「 1 」で表すとすると、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 には、5 ビットの制御信号として「 0 0 0 0 0 」 ~ 「 1 1 1 1 1 」の 3 2 種類の制御信号が入力される。例えば、前記送波部 5 から制御信号「 0 0 0 0 0 」が出力され、前記 P 側スイッチング回路部 2 1 に「 0 0 0 0 0 」の制御信号が入力されるとともに、その反転の制御信号「 1 1 1 1 1 」が前記 P 側アクティブグランドクランプ回路部 2 3 に入力された場合、図 1 0 に示すような状態になる。すなわち、前記トランジスタ Q 1 ~ Q 5 は全てオフとなり、一方で前記トランジスタ Q 1 1 ~ Q 1 5 は全てオンになる。

10

## 【 0 0 4 8 】

また、前記送波部 5 から制御信号「 0 0 0 0 1 」が出力され、前記 P 側スイッチング回路部 2 1 に「 0 0 0 0 1 」の制御信号が入力されるとともに、その反転の制御信号「 1 1 1 1 0 」が前記 P 側アクティブグランドクランプ回路部 2 3 に入力された場合、図 1 1 に示すような状態になる。すなわち、前記トランジスタ Q 1 ~ Q 4 及び前記トランジスタ Q 1 5 がオフとなり、一方で前記トランジスタ Q 5 及び前記トランジスタ Q 1 1 ~ Q 1 4 がオンになる。

20

## 【 0 0 4 9 】

このように、前記各トランジスタ Q 1 ~ Q 5 のオンオフの状態を変えることにより、前記 P 側スイッチング回路部 2 1 の合成インピーダンスを変化させることができる。また、前記各トランジスタ Q 1 1 ~ Q 1 5 のオンオフの状態を変えることにより、前記 P 側アクティブグランドクランプ回路 2 3 の合成インピーダンスを変化させることができる。そして、このように前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 の合成インピーダンスを変化させることにより、前記超音波振動子 E に供給する電圧、すなわち前記出力ライン 2 0 の電圧（出力電圧）を変化させることができる。

30

## 【 0 0 5 0 】

ここで、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 に入力される制御信号と出力電圧との関係について図 1 2 に基づいて説明する。この図 1 2 に示すグラフにおいて、横軸は 2 進数で表される 5 ビットの制御信号を 1 0 進数で表している（例えば、制御信号「 0 0 0 0 1 」は 1、制御信号「 1 1 1 1 1 」は 3 1 で表している）。この図 1 2 に示すように、入力される制御信号と前記圧電振動子 E に供給される電圧（出力電圧）との関係は線形になる。ただし、上述のように前記各トランジスタ Q 1 ~ Q 5 のオン抵抗が、それぞれ  $X$ 、 $2X$ 、 $4X$ 、 $8X$ 、 $16X$  であり、前記各トランジスタ Q 1 1 ~ Q 1 5 のオン抵抗が、それぞれ  $Y$ 、 $2Y$ 、 $4Y$ 、 $8Y$ 、 $16Y$  であり、なおかつ  $X = Y$  という条件が必要になる。

40

## 【 0 0 5 1 】

制御信号と出力電圧との関係が線形になる点について詳しく説明する。例えば、前記送波部 5 から制御信号「 0 0 0 0 1 」が出力され、前記 P 側スイッチング回路部 2 1 に制御信号「 0 0 0 0 1 」が入力されるとともに、その反転信号である「 1 1 1 1 0 」が前記 P 側アクティブグランドクランプ回路部 2 3 に入力される場合、前記マルチレベルパルサー 1 1 は、図 1 3 に示すようなインピーダンス成分を有する回路になる（前記ダイオード D 1 ~ D 5 は無視して考える）。すなわち、互いに並列に接続された R 1 1、R 1 2、R 1 3、R 1 4 が R 5 と直列に接続されている。ここで、出力電圧を  $V_o$ 、電源電圧を  $HV$  とし、前記 P 側スイッチング回路部 2 1 の合成インピーダンスを  $RS$ 、前記 P 側アクティブ

50

グラウンドクランプ回路部 2 3 の合成インピーダンスを  $R_G$  とし、前記超音波振動子 E の抵抗成分を無視して考えると、

$$V_o = \{ R_G / ( R_S + R_G ) \} \cdot H V \cdots (式 1)$$

となる。そこで、図 1 2 に示す回路について、 $R_S$  及び  $R_G$  を求めると、先ず  $R_S = 16 X$  である。また、 $R_G = ( 8 / 15 ) Y$  となる。 $X = Y$  であるので  $X, Y$  を無視し、 $R_S = 16$ 、 $R_G = 8 / 15$  を (式 1) に代入すると、 $V_o = ( 1 / 31 ) H V$  となる。

【 0 0 5 2 】

また、例えば、前記送波部 5 から制御信号「0 0 0 1 0」が出力され、前記 P 側スイッチング回路部 2 1 に制御信号「0 0 0 1 0」が入力されるとともに、その反転信号である「1 1 1 0 1」が前記 P 側アクティブグラウンドクランプ回路部 2 3 に入力される場合、前記マルチレベルパルサー 1 1 は、図 1 4 に示すようなインピーダンス成分を有する回路になる（前記ダイオード D 1 ~ D 5 は無視して考える）。すなわち、互いに並列に接続された  $R_{11}$ 、 $R_{12}$ 、 $R_{13}$ 、 $R_{15}$  が  $R_4$  と直列に接続されている。従って、 $R_S = 8 X$ 、 $R_G = ( 16 / 29 ) Y$  となる。 $X = Y$  であるので  $X, Y$  を無視し、 $R_S = 8$ 、 $R_G = 16 / 29$  を (式 1) に代入すると、 $V_o = ( 2 / 31 ) H V$  となる。

【 0 0 5 3 】

このように、(式 1) において、 $\{ R_G / ( R_S + R_G ) \}$  の部分は、 $n / 31$  となる（ただし、 $n = 31$  は除く）。 $n$  は制御信号を 10 進数で表したときの数字であり、例えば「0 0 0 0 1」であれば  $n = 1$ 、「0 0 0 1 0」であれば  $n = 2$ 、「0 0 0 1 1」であれば  $n = 3$  となる。従って、出力電圧  $V_o$  は制御信号が桁上がりするにつれて大きくなり、図 1 2 に示すような線形のグラフが得られることになる。

【 0 0 5 4 】

次に、前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグラウンドクランプ回路部 2 4 の動作について説明する。前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグラウンドクランプ回路部 2 4 も、5 ビットの制御信号が入力されることにより、前記各トランジスタ Q 6 ~ Q 1 0 及び前記各トランジスタ Q 1 6 ~ Q 2 0 がオンオフする。これにより、前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグラウンドクランプ回路部 2 3 の合成インピーダンスが変化し、出力電圧を変化させることができる。

【 0 0 5 5 】

ちなみに、前記 N 側スイッチング回路部 2 2 においては、前記第一 N 側スイッチング回路 2 2 1 が最上位ビットであり、前記第五 N 側スイッチング回路 2 2 5 が最下位ビットである。また、前記 N 側アクティブグラウンドクランプ回路部 2 4 においては、前記第一 N 側アクティブグラウンドクランプ回路 2 4 1 が最上位ビットであり、前記第五 N 側アクティブグラウンドクランプ回路 2 4 5 が最下位ビットである。

【 0 0 5 6 】

前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグラウンドクランプ回路部 2 4 に入力される制御信号と出力電圧との関係について図 1 5 に基づいて説明する。前記 N 側スイッチング回路部 2 2 及び前記 N 側アクティブグラウンドクランプ回路部 2 4 を動作させた場合、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグラウンドクランプ回路部 2 3 を動作させる場合の出力電圧と絶対値が等しくて反対の符号（負）の出力電圧が得られ、図 1 5 に示すように、入力される制御信号と出力電圧との関係が線形になる。

【 0 0 5 7 】

以上のような出力電圧が得られる本例のマルチレベルパルサー 1 1 によれば、所定の制御信号を入力することにより、所望の波形を有する電圧を前記超音波振動子 E に供給することができる。例えば、前記超音波振動子 E に正弦波の電圧を供給する場合、先ず前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグラウンドクランプ回路部 2 3 を動作させる。この時、前記送波部 5 からの制御信号として、「0 0 0 0 0」、「0 0 0 0 1」、 $\cdots$ 、「1 1 1 1 0」、「1 1 1 1 1」を順に出力した後、「1 1 1 1 0」、「1 1 1 0 1」、 $\cdots$ 、「0 0 0 0 0」を出力して、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグラウンドクランプ回路部 2 3 を動作させる。次に、前記 N 側スイッチング

10

20

30

40

50

回路部 2 2 及び前記 N 側アクティブグランドクランプ回路部 2 4 を動作させる。この時も、上記と同様に、前記送波部 5 からの制御信号として、「0 0 0 0 0」、「0 0 0 0 1」、・・・、「1 1 1 1 0」、「1 1 1 1 1」を順に出力した後、「1 1 1 1 0」、「1 1 1 0 1」、・・・、「0 0 0 0 0」を出力する。

【0 0 5 8】

以上説明した本例の超音波振動子駆動回路 1 0 によれば、A 級アンプを用いないので、従来と比べて消費電力を小さくすることができ、また IC 化も容易で安価に抑えることができる。

【0 0 5 9】

次に、第一実施形態の変形例について説明する。まず、第一変形例について図 1 6 及び図 1 7 に基づいて説明する。この第一変形例では、前記送波部 5 から出力される制御信号を、LUT (Look Up Table) 3 0 においてテーブル変換して前記マルチレベルパルサー 1 1 に対して出力する。前記 LUT 2 7 は、本発明における補正手段の実施の形態の一例である。

10

【0 0 6 0】

前記 LUT 2 7 においては、所望の出力電圧が得られるようにテーブル変換が行なわれる。例えば、前記トランジスタ Q 1 ~ Q 2 0 のオン抵抗の値が、前記マルチレベルパルサー 1 1 に入力される制御信号と出力電圧との関係が線形にならないような値であっても、線形の出力電圧が得られるように、前記 LUT 2 7 によってテーブル変換を行なう。具体的に説明すると、例えば前記トランジスタ Q 1 ~ Q 2 0 において、X Y であるとする。この場合、前記 P 側スイッチング回路部 2 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 を動作させた時に、前記 LUT 2 7 においてテーブル変換を行なわなかった場合には、図 1 7 において曲線 C で示すような出力電圧が得られるとする。前記送波部 5 から制御信号「1 0 0 0 0」(1 0 進数では 1 6) が出力された場合、曲線 C において出力電圧は V<sub>o1</sub> となっている。しかし、出力電圧として線形の電圧を得たい場合(直線 L)、制御信号「1 0 0 0 0」が出力される時に得られるべき出力電圧は V<sub>o2</sub> である。曲線 C において、出力電圧が V<sub>o2</sub> になるのは、送波部 5 からの制御信号が「0 1 0 1 0」(1 0 進数では 1 0) である。従って、前記送波部 5 から出力された制御信号が「1 0 0 0 0」である場合、前記 LUT 2 7 においてテーブル変換を行なって、この LUT 2 7 から制御信号「0 1 0 1 0」を出力する。

20

30

【0 0 6 1】

ちなみに、この第一変形例において、前記送波部 5 から出力された制御信号に基づいて、所望の出力電圧となる制御信号が算出されるような関数が設定された補正計算機を、前記 LUT 2 7 の代わりに用いてもよい。

【0 0 6 2】

次に、第二変形例について説明する。この第二変形例における前記第一 P 側スイッチング回路 2 1 1 について図 1 8 に基づいて説明する。この第二変形例においては、前記第一 P 側スイッチング回路 2 1 1 は、前記トランジスタ Q 1 よりもオン抵抗が小さいサブトランジスタ Q 1<sub>1</sub>、Q 1<sub>2</sub> が、前記トランジスタ Q 1 と並列にサブアレーとして接続されている。前記サブトランジスタ Q 1<sub>1</sub>、Q 1<sub>2</sub> のオン抵抗は、前記トランジスタ Q 1 のオン抵抗に対して 1 0 分の 1 程度になっている(サブアレー構造)。前記サブトランジスタ Q 1<sub>1</sub>、Q 1<sub>2</sub> は、本発明における補正手段の実施の形態の一例である。

40

【0 0 6 3】

この第二変形例の前記第一 P 側スイッチング回路 2 1 1 においては、初期状態で前記サブトランジスタ Q 1<sub>1</sub> を、前記トランジスタ Q 1 と同様の動作でこのトランジスタ Q 1 と同時に動作させる。すなわち、前記トランジスタ Q 1 をオンにする時には、前記サブトランジスタ Q 1<sub>1</sub> も同時にオンにし、また前記トランジスタ Q 1 をオフにする時には、前記サブトランジスタ Q 1<sub>1</sub> も同時にオフにする。

【0 0 6 4】

そして、上記のように前記トランジスタ Q 1 及び前記サブトランジスタ Q 1<sub>1</sub> を同時に

50

動作させた時に得られる出力電圧が、所望の電圧になっていない場合は、所望の電圧になるように、前記サブトランジスタQ1を前記トランジスタQ1及び前記サブトランジスタQ1と同時に同様の動作をさせるようにするか、前記サブトランジスタQ1を動作させないようにする。これにより、前記第一P側スイッチング回路部21の合成インピーダンスを調節することができる。従って、前記トランジスタQ1のオン抵抗が製造上ばらついていても、前記第一P側スイッチング回路211が所望の合成インピーダンスとなって所望の出力電圧を得ることが可能になる。

【0065】

以上前記第一P側スイッチング回路211について説明したが、他の前記各P側スイッチング回路212～215についても、前記第一P側スイッチング回路と同様のサブアレー構造になっている。また、前記各N側スイッチング回路221～225についても、前記第一P側スイッチング回路211と同様のサブアレー構造になっている。

10

【0066】

また、前記各P側スイッチング回路211～215の代わりに、前記各P側アクティブグランドクランプ回路231～235を前記サブアレー構造で構成してもよい。さらに、前記各N側スイッチング回路221～225の代わりに、前記各N側アクティブグランドクランプ回路241～245をサブアレー構造で構成してもよい。このように、前記各アクティブグランドクランプ回路231～235及び前記各N側アクティブグランドクランプ回路241～245をサブアレー構造で構成することにより、これら前記各アクティブグランドクランプ回路231～235及び前記各N側アクティブグランドクランプ回路241～245のインピーダンスを所望のインピーダンスとすることができ、所望の出力電圧を得ることが可能になる。

20

【0067】

次に、第三変形例について説明する。この第三変形例では、前記第一P側アクティブグランドクランプ回路231及び前記第一N側アクティブグランドクランプ回路241を常にオフ状態にする。これにより、前記第一P側アクティブグランドクランプ回路231及び前記第一N側アクティブグランドクランプ回路241での電力消費がなくなり、省電力化を図ることができる。

【0068】

この第三変形例において、例えば前記P側スイッチング回路部21及び前記P側アクティブグランドクランプ回路部23を動作させる場合の出力電圧 $V_o$ を求めると、例えば送波部5からの制御信号が「00001」である場合、前記P側スイッチング回路部21の合成インピーダンスRS及び前記P側アクティブグランドクランプ回路部23の合成インピーダンスRGは、 $RS = 16X$ であり、 $RG = (7/8)Y$ である。従って、これらを(式1)に代入すると、 $V_o = (1/15)HV$ が得られる。

30

【0069】

また、前記送波部5からの制御信号が「00010」である場合、 $RS = 8X$ 、 $RG = (16/13)Y$ なので、これらを(式1)に代入すると、 $V_o = (2/15)HV$ が得られる。以上より、制御信号「00000」～「01111」までは、図19に示すように、上記実施形態と比べて出力電圧が大きくなる。ちなみに、図19において、破線は上記実施形態の出力電圧を示している。

40

【0070】

また、前記送波部5からの制御信号が「10000」である場合、 $RS = X$ 、 $RG = (16/15)Y$ であるので、これらを(式1)に代入すると、 $V_o = (16/31)HV$ が得られ、制御信号「01111」よりも出力電圧が低くなる。そして、制御信号「10000」以降「11111」までは、上記実施形態と出力電圧が等しくなる。

【0071】

この第三変形例では、以上のような出力電圧が得られるので、制御信号「10000」～「11111」は用いず、制御信号「00000」～「01111」を用いて前記P側スイッチング回路部21及び前記P側アクティブグランドクランプ回路部23、前記N側

50

スイッチング回路部 2 2 及び前記 N アクティブグランドクランプ回路部 2 4 を動作させる。

【 0 0 7 2 】

( 第二実施形態 )

次に、第二実施形態について図 2 0 ~ 図 2 2 に基づいて説明する。ただし、前記第一実施形態と同一の構成については、同一の符号を付して説明を省略する。

【 0 0 7 3 】

第二実施形態の超音波振動子駆動回路 1 0 のマルチレベルパルサー 3 0 は、B モードやドプラモードなどの送信モードに応じて前記電源部 1 2 の電源電圧  $\pm H V 1$  又は電源電圧  $\pm H V 2$  のいずれかと接続される。ちなみに、 $\pm H V 1$  は最大電圧であり、例えば B モード用の電源電圧として用いられる。一方、 $\pm H V 2$  は  $\pm H V 1$  と零電圧との間の中間電圧であり、例えばドプラモード用の電源電圧として用いられる。

10

【 0 0 7 4 】

具体的に説明すると、本例のマルチレベルパルサー 3 0 は、図 2 0 に示すように、電源電圧  $+H V 1$  と前記出力ライン 2 0 との間に P 側最大電圧スイッチング回路部 3 1 が接続され、電源電圧  $+H V 2$  と前記出力ライン 2 0 との間に P 側中間電圧スイッチング回路部 3 2 が接続されている。すなわち、本例のマルチレベルパルサー 3 0 は、正電圧側のスイッチング回路部を二組備えている。また、前記出力ライン 2 0 とグランドとの間には、前記 P 側アクティブグランドクランプ回路部 2 3 が接続されている。

20

【 0 0 7 5 】

前記 P 側最大電圧スイッチング回路部 3 1 は、特に図示しないが第一実施形態における前記 P 側スイッチング回路部 2 1 と同一の構成になっており、複数のスイッチング回路からなる。この P 側最大電圧スイッチング回路部 3 1 にも前記送波部 5 からの 5 ビットの制御信号が入力される。前記 P 側最大電圧スイッチング回路部 3 1 に入力される 5 ビットの制御信号は、前記反転部 2 5 によって反転されて前記 P 側アクティブグランドクランプ回路部 2 3 に入力される。

【 0 0 7 6 】

一方、前記 P 側中間電圧スイッチング回路部 3 2 は、図 2 1 に示すように、前記 P 側スイッチング回路部 2 1 と同様に五つのスイッチング回路、すなわち第一 P 側中間電圧スイッチング回路 3 2 1、第二 P 側中間電圧スイッチング回路 3 2 2、第三 P 側中間電圧スイッチング回路 3 2 3、第四 P 側中間電圧スイッチング回路 3 2 4、第五 P 側中間電圧スイッチング回路 3 2 5 を有している。これら前記各 P 側中間電圧スイッチング回路 3 2 1 ~ 3 2 5 は、本発明におけるスイッチング回路の実施の形態の一例である。

30

【 0 0 7 7 】

前記各 P 側中間電圧スイッチング回路 3 2 1 ~ 3 2 5 は、それぞれトランジスタ Q 2 1、Q 2 2、Q 2 3、Q 2 4、Q 2 5 及びダイオード D 1 1、D 1 2、D 1 3、D 1 4、D 1 5 を有している。そして、第一実施形態と同様に、前記トランジスタ Q 2 1 のオン抵抗は  $X$  ( )、前記トランジスタ Q 2 2 のオン抵抗は  $2 X$  ( )、前記トランジスタ Q 2 3 のオン抵抗は  $4 X$  ( )、前記トランジスタ Q 2 4 のオン抵抗は  $8 X$  ( )、前記トランジスタ Q 2 5 のオン抵抗は  $16 X$  ( ) になっている。

40

【 0 0 7 8 】

前記各ダイオード D 1 1 ~ D 1 5 にあっては、アノード側に前記各トランジスタ Q 2 1 ~ Q 2 5 が接続され、カソード側に前記出力ライン 2 0 が接続されている。

【 0 0 7 9 】

ここで、前記 P 側最大電圧スイッチング回路部 3 1 及び前記 P 側アクティブグランドクランプ回路部 2 3 を動作させた時には、前記出力ライン 2 0 の電圧 ( 出力電圧 ) が前記電源電圧  $+H V 2$  よりも高くなる場合がある。このような場合に前記トランジスタ Q 2 1 ~ Q 2 5 を保護するため、前記ダイオード D 1 1 ~ D 1 5 が設けられている。

【 0 0 8 0 】

前記各 P 側中間電圧スイッチング回路 3 2 1 ~ 3 2 5 の前記各トランジスタ Q 2 1 ~ Q

50

25にも、前記送波部5からの制御信号が入力される。前記各P側中間電圧スイッチング回路部321~325に入力される5ビットの制御信号は、前記反転部25によって反転されて前記P側アクティブグランドクランプ回路部23に入力される。

【0081】

電源電圧-HV1と前記出力ライン20の間にはN側最大電圧スイッチング回路部33が接続され、電源電圧-HV2と前記出力ライン20の間にN側中間電圧スイッチング回路部34が接続されている。すなわち、本例のマルチレベルパルサー30は、負電圧側のスイッチング回路部を二組備えている。また、前記出力ライン20とグランドの間には、前記P側アクティブグランドクランプ回路部23が接続されている。

【0082】

前記N側最大電圧スイッチング回路部33は、特に図示しないが第一実施形態における前記N側スイッチング回路部23と同一の構成になっている。このN側最大電圧スイッチング回路部33にも前記送波部5からの5ビットの制御信号が入力される。前記N側最大電圧スイッチング回路部33に入力される5ビットの制御信号は、前記反転部26によって反転されて前記N側アクティブグランドクランプ回路部24に入力される。

【0083】

一方、前記N側中間電圧スイッチング回路部34は、図22に示すように、前記N側スイッチング回路部22と同様に五つのスイッチング回路、すなわち第一N側中間電圧スイッチング回路341、第二N側中間電圧スイッチング回路342、第三N側中間電圧スイッチング回路343、第四N側中間電圧スイッチング回路344、第五N側中間電圧スイッチング回路345からなる。これら各N側中間電圧スイッチング回路341~345は、本発明におけるスイッチング回路の実施の形態の一例である。

【0084】

前記各N側中間電圧スイッチング回路341~345は、それぞれトランジスタQ26、Q27、Q28、Q29、Q30及びダイオードD16、D17、D18、D19、D20を有している。そして、第一実施形態と同様に、前記トランジスタQ26のオン抵抗はX( )、前記トランジスタQ27のオン抵抗は2X( )、前記トランジスタQ28のオン抵抗は4X( )、前記トランジスタQ29のオン抵抗は8X( )、前記トランジスタQ30のオン抵抗は16X( )になっている。

【0085】

前記各ダイオードD16~D20にあつては、アノード側に前記出力ライン20が接続され、カソード側に前記各トランジスタQ26~Q30が接続されている。ちなみに、前記ダイオードD16~D20も、前記トランジスタQ26~Q30を保護するために設けられている。

【0086】

前記各N側中間電圧スイッチング回路341~345にも、前記送波部5からの制御信号が入力される。前記各N側中間電圧スイッチング回路部341~345に入力される5ビットの制御信号は、前記反転部26によって反転されて前記N側アクティブグランドクランプ回路部24に入力される。

【0087】

本例のマルチレベルパルサー30においては、前記電源電圧±HV1を用いる場合、前記超音波振動子Eに正の電圧を供給する時には、前記送波部5から第一実施形態と同様にして制御信号を出力して前記P側最大電圧スイッチング回路部31及び前記P側アクティブグランドクランプ回路部23を動作させる。また、前記超音波振動子Eに負の電圧を供給する時には、前記送波部5から第一実施形態と同様にして制御信号を出力して前記N側最大電圧スイッチング回路部33及び前記N側アクティブグランドクランプ回路部24を動作させる。これにより、第一実施形態と同様に、所望の波形を有する電圧を前記超音波振動子Eに供給することができる。

【0088】

一方、前記電源電圧±HV2を用いる場合、前記超音波振動子Eに正の電圧を供給する

10

20

30

40

50

時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 P 側中間電圧スイッチング回路部 3 2 及び前記 P 側アクティブグランドクランプ回路部 2 3 を動作させる。また、前記超音波振動子 E に負の電圧を供給する時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 N 側中間電圧スイッチング回路部 3 4 及び前記 N 側アクティブグランドクランプ回路部 2 4 を動作させる。これにより、第一実施形態と同様に、所望の波形を有する電圧を前記超音波振動子 E に供給することができる。

【 0 0 8 9 】

( 第三実施形態 )

次に、第三実施形態について図 2 3 に基づいて説明する。ただし、前記各実施形態と同一の構成については、同一の符号を付して説明を省略する。

10

【 0 0 9 0 】

第三実施形態の超音波振動子駆動回路 1 0 のマルチレベルパルサー 4 0 は、前記電源部 1 2 の電源電圧が + H V のみで、正負両方の電圧を前記超音波振動子 E に供給できる回路である。具体的に説明すると、本例のマルチレベルパルサー 4 0 は、図 2 3 に示すように中間タップ付のトランス T を備えている。このトランス T の一次側の一端には一次側第一出力ライン 4 1 が接続され、他端には一次側第二出力ライン 4 2 が接続されている。

【 0 0 9 1 】

前記電源電圧 + H V と前記一次側第一出力ライン 4 1 との間には、P 側スイッチング回路部 4 3 が接続されている。また、前記一次側第一出力ライン 4 1 とグランドの間には、前記 P 側アクティブグランドクランプ回路部 4 4 が接続されている。

20

【 0 0 9 2 】

前記 P 側スイッチング回路部 4 3 は、特に図示しないが、第二実施形態における前記 P 側中間電圧スイッチング回路部 3 2 と同一の構成になっており、トランジスタとダイオードとが直列に接続されたスイッチング回路を五つ有している。また、前記 P 側アクティブグランドクランプ回路部 4 4 は、特に図示しないが第一実施形態の前記 P 側アクティブグランドクランプ回路部 2 3 と同一の構成になっており、ダイオードとトランジスタとが直列に接続されたアクティブグランドクランプ回路を五つ有している。

【 0 0 9 3 】

前記 P 側スイッチング回路部 4 3 にも前記送波部 5 からの 5 ビットの制御信号が入力される。そして、前記 P 側スイッチング回路部 4 3 に入力される 5 ビットの制御信号は、前記反転部 2 5 によって反転されて前記 P 側アクティブグランドクランプ回路部 4 4 に入力される。

30

【 0 0 9 4 】

前記電源電圧 + H V と前記一次側第二出力ライン 4 2 との間には、前記 N 側スイッチング回路部 4 5 が接続されている。さらに、前記一次側第二出力ライン 4 2 とグランドの間には、前記 N 側アクティブグランドクランプ回路部 4 6 が接続されている。

【 0 0 9 5 】

前記 N 側スイッチング回路部 4 5 は、特に図示しないが、第二実施形態における前記 P 側中間電圧スイッチング回路部 3 2 と同一の構成になっており、トランジスタとダイオードが直列に接続された回路を五つ有する。また、前記 N 側アクティブグランドクランプ回路部 4 6 は、特に図示しないが第一実施形態の前記 P 側アクティブグランドクランプ回路部 2 3 と同一の構成になっている。

40

【 0 0 9 6 】

前記 N 側スイッチング回路部 4 5 にも前記送波部 5 からの 5 ビットの制御信号が入力される。そして、前記 N 側スイッチング回路部 4 5 に入力される 5 ビットの制御信号は、前記反転部 2 6 によって反転されて前記 N 側アクティブグランドクランプ回路部 4 6 に入力される。

【 0 0 9 7 】

前記トランス T の二次側の一端には二次側出力ライン 4 7 が接続され、また前記トランス T の二次側の他端はグランドに接続されている。そして、前記二次側出力ライン 4 7 に

50

は、前記超音波振動子 E が接続されている。この二次側出力ライン 4 7、前記一次側第一出力ライン 4 1 及び前記一次側第二出力ライン 4 2 は、本発明における出力ラインの実施の形態の一例である。

【 0 0 9 8 】

本例のマルチレベルパルサー 4 0 においても、前記超音波振動子 E に正の電圧を供給する時には、前記送波部 5 から第一実施形態と同様に制御信号を出力し、前記 P 側スイッチング回路部 4 3 及び前記 P 側アクティブグランドクランプ回路部 4 4 を動作させる。また、前記超音波振動子 E に負の電圧を供給する時には、前記送波部 5 から第一実施形態と同様に制御信号を出力し、前記 N 側スイッチング回路部 4 5 及び前記 N 側アクティブグランドクランプ回路部 4 6 を動作させる。これにより、第一、第二実施形態と同様に、所望の波形を有する電圧を前記超音波振動子 E に供給することができる。

10

【 0 0 9 9 】

( 第四実施形態 )

次に、第四実施形態について図 2 4 に基づいて説明する。ただし、前記各実施形態と同一の構成については、同一の符号を付して説明を省略する。

【 0 1 0 0 】

第四実施形態の超音波振動子駆動回路 1 0 のマルチレベルパルサー 5 0 は、第二実施形態と同様に、異なる電源電圧 + H V 1 , + H V 2 のいずれかと接続されるとともに、第三実施形態と同様に前記トランス T を備えていて正負両方の電圧を前記超音波振動子 E に供給できる回路である。

20

【 0 1 0 1 】

具体的に説明すると、本例のマルチレベルパルサー 5 0 は、図 2 4 に示すように、前記電源電圧 + H V 1 と前記一次側第一出力ライン 4 1 との間には、P 側最大電圧スイッチング回路部 5 1 が接続され、前記電源電圧 + H V 2 と前記一次側第一出力ライン 4 1 との間には、P 側中間電圧スイッチング回路部 5 2 が接続されている。すなわち、本例のマルチレベルパルサー 5 0 は、第二実施形態と同様に正電圧側のスイッチング回路部を二組備えている。また、前記一次側第一出力ライン 4 1 とグランドの間には、P 側アクティブグランドクランプ回路部 5 3 が接続されている。

【 0 1 0 2 】

前記 P 側最大電圧スイッチング回路部 5 1 及び前記 P 側中間電圧スイッチング回路部 5 2 は、特に図示しないが、第三実施形態における前記 P 側スイッチング回路部 4 3 と同一の構成になっている ( すなわち、第二実施形態における前記 P 側中間電圧スイッチング回路部 3 2 と同一の構成 ) 。また、前記 P 側アクティブグランドクランプ回路部 5 3 は、特に図示しないが、第三実施形態における前記 P 側アクティブグランドクランプ回路部 4 4 と同一の構成になっている ( すなわち、第一実施形態の前記 P 側アクティブグランドクランプ回路部 2 3 と同一の構成 ) 。

30

【 0 1 0 3 】

前記 P 側最大電圧スイッチング回路部 5 1 及び前記 P 側中間電圧スイッチング回路部 5 2 には、前記送波部 5 からの 5 ビットの制御信号が入力される。前記 P 側最大電圧スイッチング回路部 5 1 又は前記 P 側中間電圧スイッチング回路部 5 2 に入力される制御信号は、前記反転部 2 5 によって反転されて前記 P 側アクティブグランドクランプ回路部 5 3 に入力される。

40

【 0 1 0 4 】

前記電源電圧 + H V 1 と前記一次側第二出力ライン 4 2 との間には、N 側最大電圧スイッチング回路部 5 4 が接続され、前記電源電圧 + H V 2 と前記一次側第二出力ライン 4 2 との間には、N 側中間電圧スイッチング回路部 5 5 が接続されている。すなわち、本例のマルチレベルパルサー 5 0 は、第二実施形態と同様に負電圧側のスイッチング回路部を二組備えている。また、前記一次側第二出力ライン 4 2 とグランドの間には、N 側アクティブグランドクランプ回路部 5 6 が接続されている。

【 0 1 0 5 】

50

前記 N 側最大電圧スイッチング回路部 5 4 及び前記 N 側中間電圧スイッチング回路部 5 5 は、特に図示しないが、第三実施形態における前記 N 側スイッチング回路部 4 5 と同一の構成になっている（すなわち、第二実施形態における前記 P 側中間電圧スイッチング回路部 3 2 と同一の構成）。また、前記 N 側アクティブグランドクランプ回路部 5 6 は、特に図示しないが、第三実施形態における前記 N 側アクティブグランドクランプ回路部 4 6 と同一の構成になっている（すなわち、第一実施形態の前記 P 側アクティブグランドクランプ回路部 2 3 と同一の構成）。

【0106】

前記 N 側最大電圧スイッチング回路部 5 4 及び前記 N 側中間電圧スイッチング回路部 5 5 には、前記送波部 5 からの 5 ビットの制御信号が入力される。前記 N 側最大電圧スイッチング回路部 5 4 又は前記 N 側中間電圧スイッチング回路部 5 5 に入力される制御信号は、前記反転部 2 6 によって反転されて前記 N 側アクティブグランドクランプ回路部 5 6 に入力される。

10

【0107】

本例のマルチレベルパルサー 5 0 においても、前記電源電圧 + HV 1 を用いる場合、前記超音波振動子 E に正の電圧を供給する時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 P 側最大電圧スイッチング回路部 5 1 及び前記 P 側アクティブグランドクランプ回路部 5 3 を動作させる。また、前記超音波振動子 E に負の電圧を供給する時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 N 側最大電圧スイッチング回路部 5 4 及び前記 N 側アクティブグランドクランプ回路部 5 6 を動作させる。これにより、第一実施形態と同様に、所望の波形を有する電圧を前記超音波振動子 E に供給することができる。

20

【0108】

一方、前記電源電圧 + HV 2 を用いる場合、前記超音波振動子 E に正の電圧を供給する時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 P 側中間電圧スイッチング回路部 5 2 及び前記 P 側アクティブグランドクランプ回路部 5 3 を動作させる。また、前記超音波振動子 E に負の電圧を供給する時には、前記送波部 5 から第一実施形態と同様にして制御信号を出力して前記 N 側中間電圧スイッチング回路部 5 5 及び前記 N 側アクティブグランドクランプ回路部 5 6 を動作させる。これにより、第一実施形態と同様に、所望の波形を有する電圧を前記超音波振動子 E に供給することができる。

30

【0109】

以上、本発明を前記実施形態によって説明したが、本発明はその主旨を変更しない範囲で種々変更実施可能なことはもちろんである。例えば、前記各トランジスタ Q 1 ~ Q 3 0 にあって、基準となるオン抵抗の  $2^n$  倍（ $n$  は自然数）の抵抗値となっている必要はなく、基準となるオン抵抗の  $1.8^n \sim 2.2^n$  倍（ $n$  は自然数）に設定されていればよい。

【0110】

また、第一実施形態で説明した各変形例は、第二～第四実施形態においても同様に適用することができる。

【0111】

また、図 6 に示す P 側アクティブグランドクランプ回路部 2 3 及び図 7 に示す N 側アクティブグランドクランプ回路部 2 4 を用いた場合、前記出力ライン 2 0 の出力電圧は、前記ダイオード D 5 , D 1 0 による残留電位が接地電位に重畳された電圧となる。そこで、このような残留電位を含まない接地電位とするために、前記各 P 側アクティブグランドクランプ回路部 2 3 1 ~ 2 3 5（第三、第四実施形態における前記 P 側アクティブグランドクランプ回路部 4 4 , 5 3 及び前記 N 側アクティブグランドクランプ回路部 4 6 , 5 6 を構成する場合を含む）のうちのいずれかの回路、及び前記各 N 側アクティブグランドクランプ回路部 2 4 1 ~ 2 4 5 のうちのいずれかの回路を、p チャネル型 FET と n チャネル型 FET とを直列接続して構成してもよい。例えば、図 2 5 に示すように、p チャネル型 FET で構成されるトランジスタ Q 1 5 と n チャネル型 FET で構成される Q 1 5 とを直列接続した回路で第五 P 側アクティブグランドクランプ回路部 2 3 5 を構成し、また図

40

50

26に示すようにpチャンネル型FETで構成されるトランジスタQ20とnチャンネル型FETで構成されるQ20とを直列接続した回路で第五N側アクティブグランドクランプ回路245を構成してもよい。

【0112】

前記P側アクティブグランドクランプ回路部23を動作させる場合において、前記トランジスタQ15、Q15は、同期してオンオフさせる。また、前記N側アクティブグランドクランプ回路部24を動作させる場合において、前記トランジスタQ20、Q20は、同期してオンオフさせる。これにより、前記出力ライン20の出力電圧を残留電位を含まない接地電位にすることができる。

【0113】

また、前記各実施形態において、前記出力ライン20の出力電圧を接地電位にする際に、前記P側アクティブグランドクランプ回路部23、44、53を構成する前記各回路のうちのいずれかと、前記N側アクティブグランドクランプ回路部24、46、56を構成する前記各回路のうちのいずれかとを共にオンするようにしてもよい。これにより、前記出力ライン20の出力電圧が接地電位になる時に、電圧のオーバーシュートを抑制することができる。

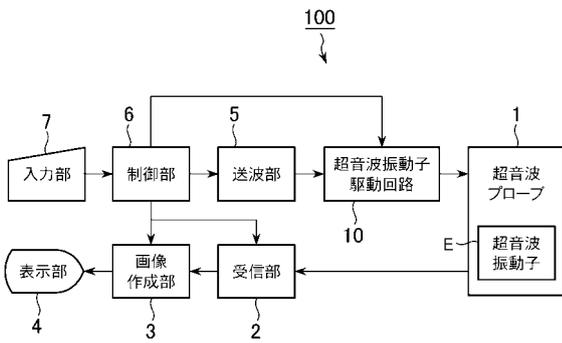
【符号の説明】

【0114】

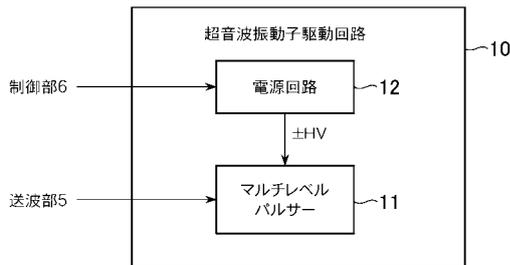
- |          |                                 |    |
|----------|---------------------------------|----|
| 5        | 送波部(制御信号出力部)                    |    |
| 10       | 超音波振動子駆動回路                      | 20 |
| 20       | 出力ライン                           |    |
| 27       | LUT                             |    |
| 41       | 一次側第一出力ライン(出力ライン)               |    |
| 42       | 一次側第二出力ライン(出力ライン)               |    |
| 47       | 二次側出力ライン(出力ライン)                 |    |
| 211      | 第一P側スイッチング回路(スイッチング回路)          |    |
| 212      | 第二P側スイッチング回路(スイッチング回路)          |    |
| 213      | 第三P側スイッチング回路(スイッチング回路)          |    |
| 214      | 第四P側スイッチング回路(スイッチング回路)          |    |
| 215      | 第五P側スイッチング回路(スイッチング回路)          | 30 |
| 221      | 第一N側スイッチング回路(スイッチング回路)          |    |
| 222      | 第二N側スイッチング回路(スイッチング回路)          |    |
| 223      | 第三N側スイッチング回路(スイッチング回路)          |    |
| 224      | 第四N側スイッチング回路(スイッチング回路)          |    |
| 225      | 第五N側スイッチング回路(スイッチング回路)          |    |
| 231      | 第一P側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 232      | 第二P側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 233      | 第三P側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 234      | 第四P側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 235, 235 | 第五P側アクティブグランドクランプ回路(グランドクランプ回路) | 40 |
| 241      | 第一N側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 242      | 第二N側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 243      | 第三N側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 244      | 第四N側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 245, 245 | 第五N側アクティブグランドクランプ回路(グランドクランプ回路) |    |
| 321      | 第一P側中間電圧スイッチング回路(スイッチング回路)      |    |
| 322      | 第二P側中間電圧スイッチング回路(スイッチング回路)      |    |
| 323      | 第三P側中間電圧スイッチング回路(スイッチング回路)      | 50 |

- 3 2 4 第四 P 側中間電圧スイッチング回路 (スイッチング回路)
- 3 2 5 第五 P 側中間電圧スイッチング回路 (スイッチング回路)
- 3 4 1 第一 N 側中間電圧スイッチング回路 (スイッチング回路)
- 3 4 2 第二 N 側中間電圧スイッチング回路 (スイッチング回路)
- 3 4 3 第三 N 側中間電圧スイッチング回路 (スイッチング回路)
- 3 4 4 第四 N 側中間電圧スイッチング回路 (スイッチング回路)
- 3 4 5 第五 N 側中間電圧スイッチング回路 (スイッチング回路)
- Q 1 ~ Q 3 0 , Q 1 5 , Q 1 5 , Q 2 0 , Q 2 0 トランジスタ
- Q 1 , Q 1 サブトランジスタ

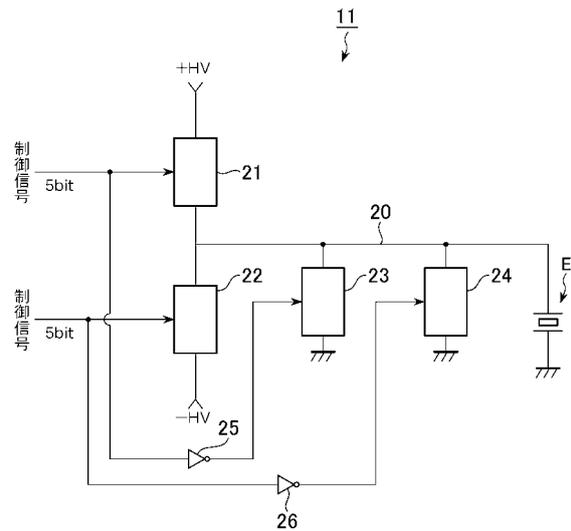
【 図 1 】



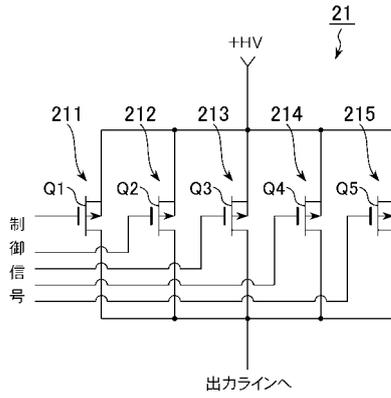
【 図 2 】



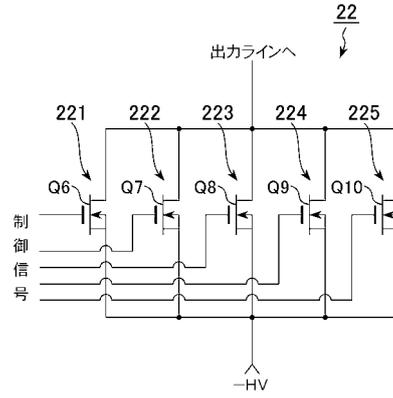
【 図 3 】



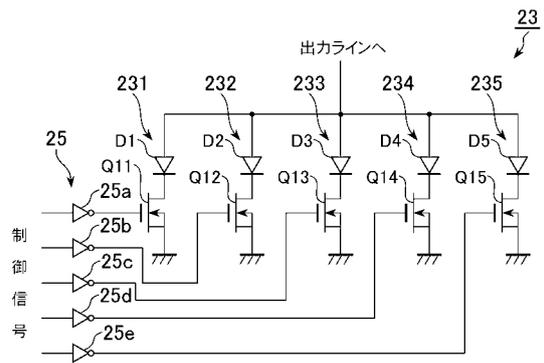
【 図 4 】



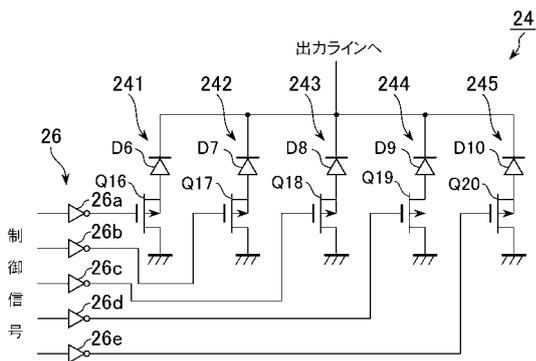
【 図 5 】



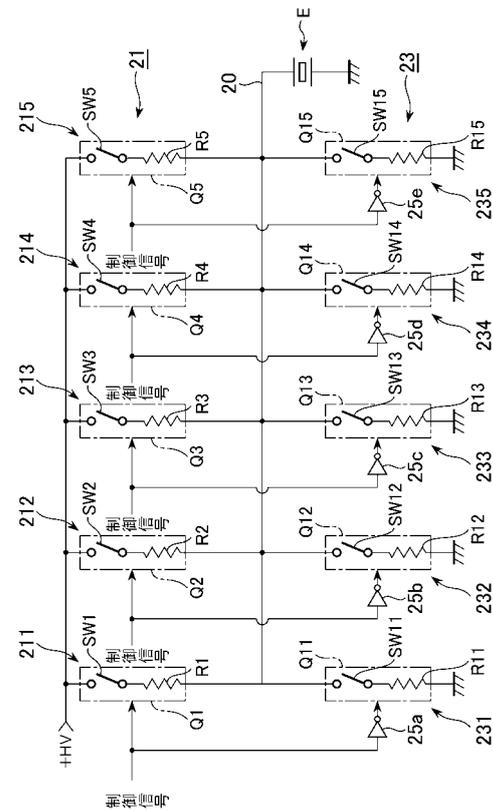
【 図 6 】



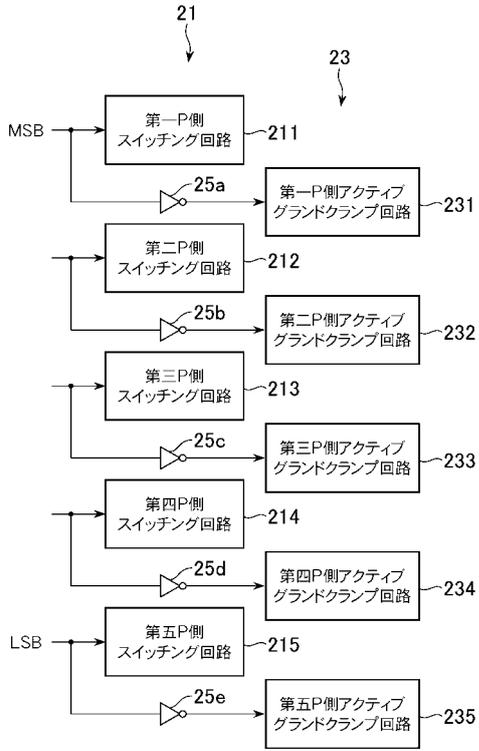
【 図 7 】



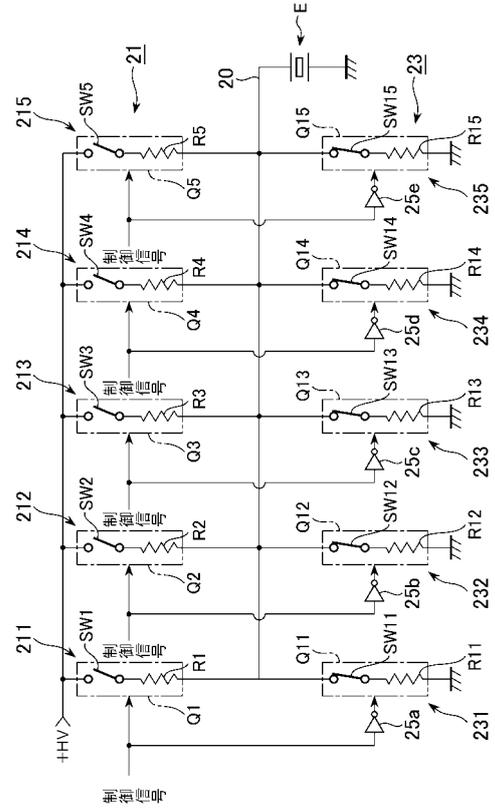
【 図 8 】



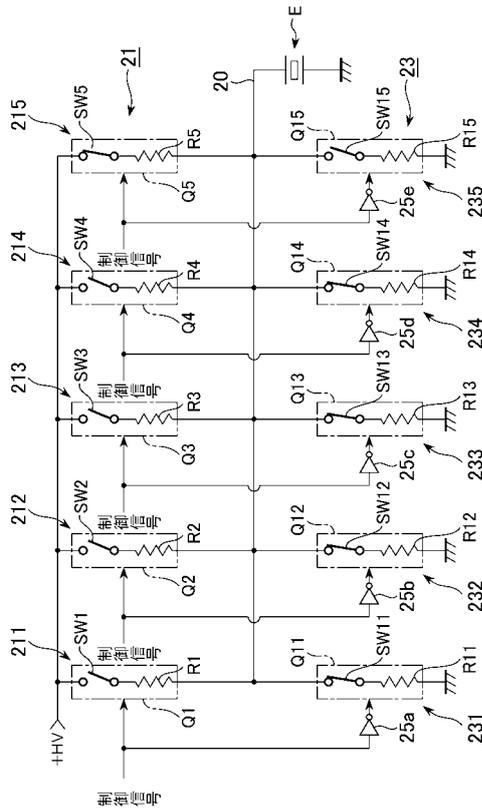
【 図 9 】



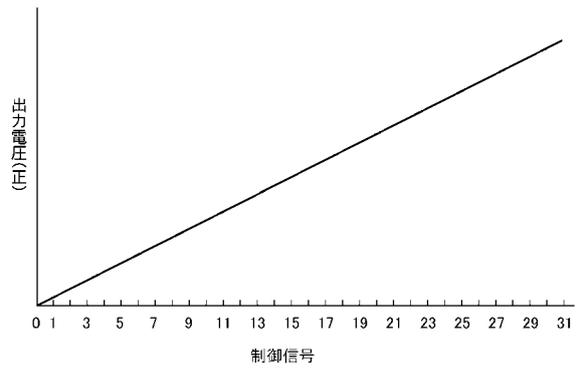
【 図 1 0 】



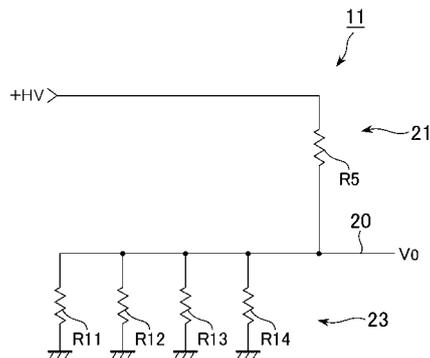
【 図 1 1 】



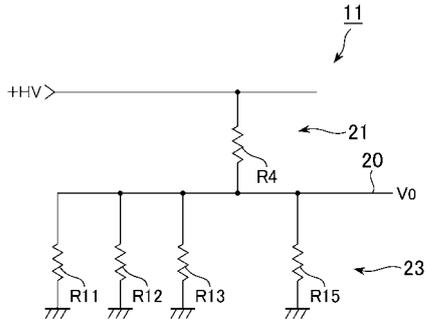
【 図 1 2 】



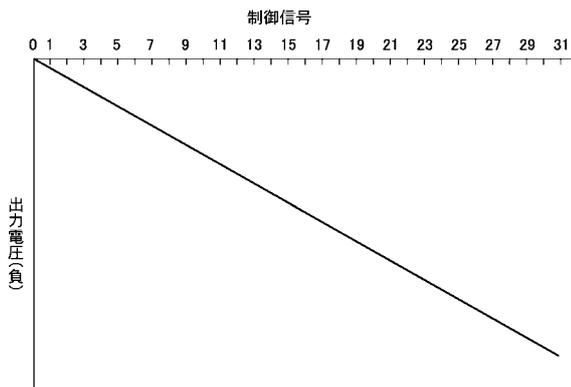
【 図 1 3 】



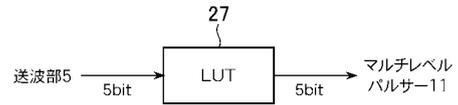
【図14】



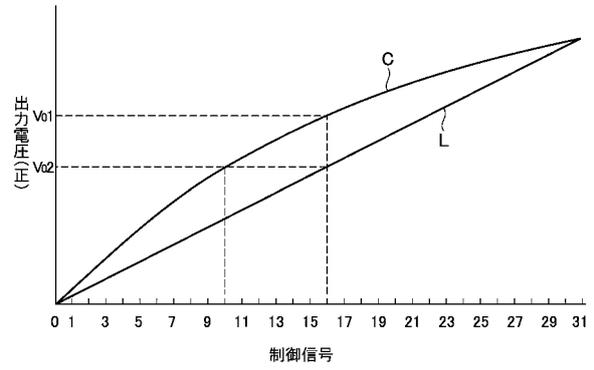
【図15】



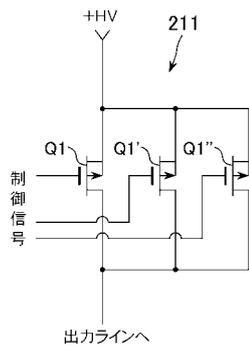
【図16】



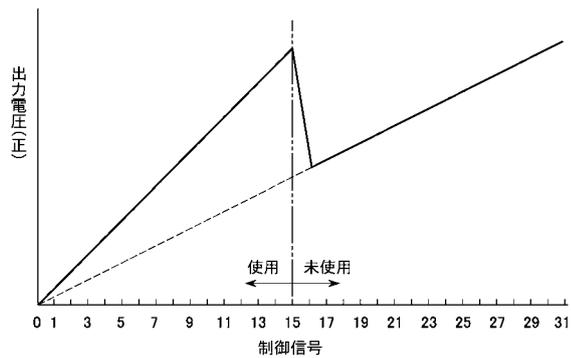
【図17】



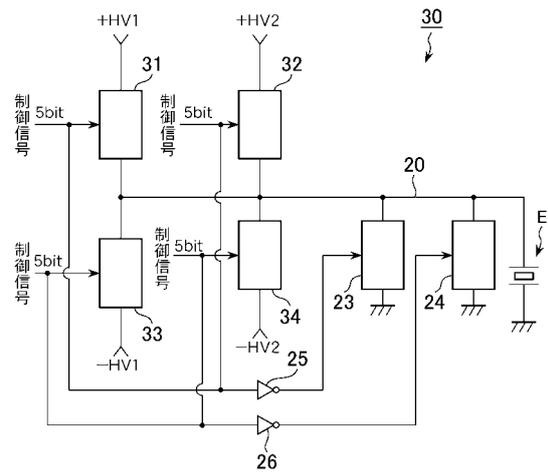
【図18】



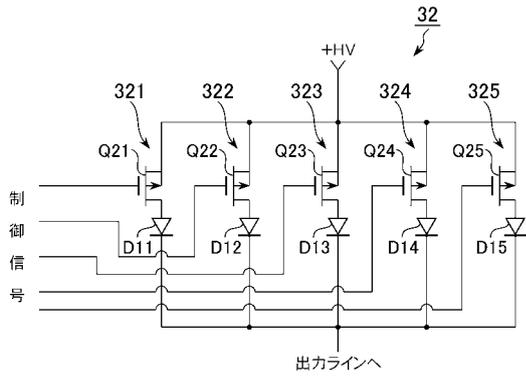
【図19】



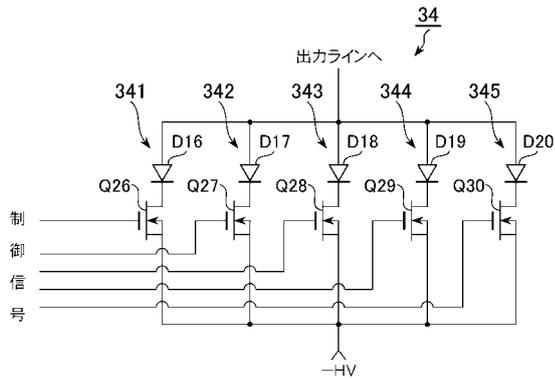
【図20】



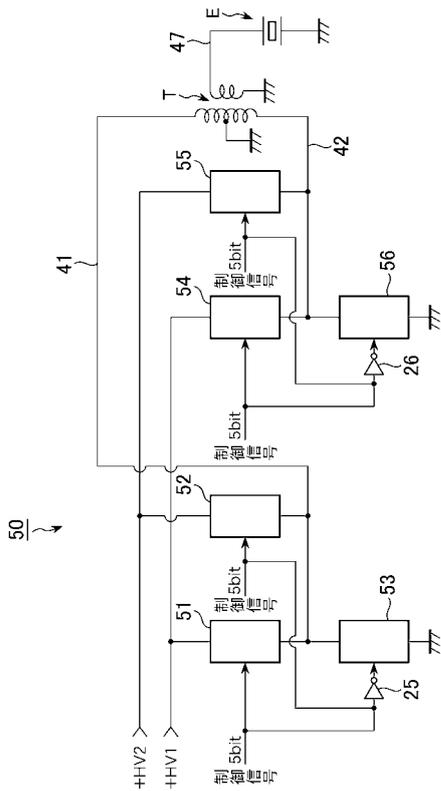
【図 2 1】



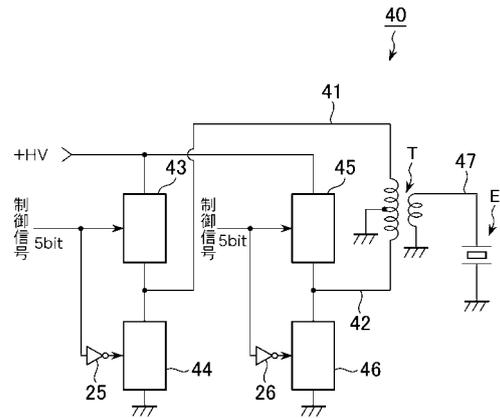
【図 2 2】



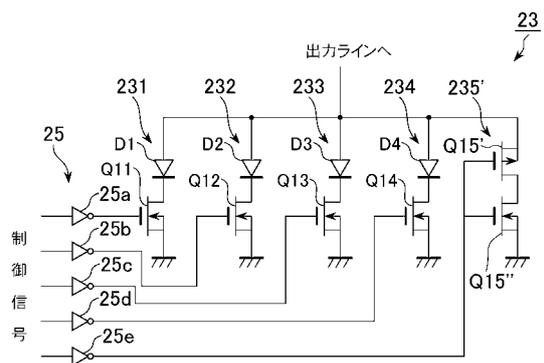
【図 2 4】



【図 2 3】



【図 2 5】



【図 2 6】

