## (19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

## 特許第5638682号

(P5638682)

(45) 発行日 平成26年12月10日(2014.12.10)

(24) 登録日 平成26年10月31日 (2014.10.31)

(51) Int.Cl.			FΙ		
H01L	21/3065	(2006.01)	HO1L	21/302	105A
H05H	1/46	(2006.01)	HO1L	21/302	101B
			H05H	1/46	М

請求項の数 12 (全 19 頁)

(21) 出願番号 (22) 出願日 (62) 分割の表示	特願2013-220923 (P2013-220923) 平成25年10月24日 (2013.10.24) 特願2006-168684 (P2006-168684)	(73)特許権者	音 000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号
原出願日	の分割 平成18年6月19日 (2006.6.19)	(74)代理人	100125254 弁理士 別役 重尚
(65) 公開番号 (43) 公開日	特開2014-39060 (P2014-39060A) 平成26年2月27日 (2014-2-27)	(74)代理人	100118278 全理十 村松 睽
(10) 五川石 審査請求日	平成25年10月24日(2013.10.24)	(72)発明者	
(31) 愛元催主衆留ち (32) 優先日	符題2006-79638 (P2006-79638) 平成18年3月22日 (2006.3.22)		R京都港区が収立」日3番1号 が収B1 zタワー 東京エレクトロン株式会社内
(33) 優先権主張国	日本国(JP)	(72)発明者	松井 裕 東京都港区赤坂五丁目3番1号 赤坂Bi
			z タワー 東京エレクトロン株式会社内
			最終頁に続く

(54) 【発明の名称】プラズマ処理装置、プラズマ処理方法及び記憶媒体

(57)【特許請求の範囲】

【請求項1】

基板が搬入される処理空間を有し且つ該処理空間において前記基板にプラズマ処理を施 す基板処理室と、該基板処理室内に配置され且つ高周波電源に接続された第1の電極と、 前記処理空間に露出する露出部を有し且つ前記基板処理室及び前記第1の電極から電気的 に絶縁されている第2の電極とを備えるプラズマ処理装置において、

前記基板には無機膜及び有機膜が形成されており、

前記露出部はシリコン系の材料からなり、

前記基板の無機膜にプラズマ処理を施す際には、前記処理空間内に発生するプラズマ及 び前記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラズマによってス <sup>10</sup> パッタリングされる値に設定し、

前記基板の有機膜にプラズマ処理を施す際には、<u>前記第2の電極は電気的に絶縁され、</u> 前記プラズマ及び前記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラ ズマによってスパッタリングされることがない値に設定することを特徴とするプラズマ処 理装置。

【請求項2】

前記第2の電極は直流電源に接続されることを特徴とする請求項1記載のプラズマ処理 装置。

【請求項3】

前記第2の電極と前記直流電源との間に配され、前記基板の有機膜にプラズマ処理を施 20

(2)

す際に、当該第2の電極と当該直流電源との電気的接続を遮断し、該第2の電極を電気的 に絶縁するスイッチ手段をさらに備えることを特徴とする請求項2記載のプラズマ処理装 置。

【請求項4】

前記基板の無機膜にプラズマ処理を施す際には、前記第2の電極は接地されることを特 徴とする請求項1記載のプラズマ処理装置。

【請求項5】

前記基板の無機膜にプラズマ処理を施す際には、前記第2の電極に所望の直流電圧を発 生させる27MHz以下の高周波電力が印加されることを特徴とする請求項1記載のプラ ズマ処理装置。

【請求項6】

前記基板の有機膜にプラズマ処理を施す際には、前記第2の電極の電位をシリコン系の 材料のスパッタイールドが立ち上がる閾値である50 e V 以下に設定することを特徴とす る請求項1記載のプラズマ処理装置。

【請求項7】

基板が搬入される処理空間を有し且つ該処理空間において前記基板にプラズマ処理を施 す基板処理室と、該基板処理室内に配置され且つ高周波電源に接続された第1の電極と、 前記処理空間に露出する露出部を有し且つ前記基板処理室及び前記第1の電極から電気的 に絶縁されている第2の電極とを備えるプラズマ処理装置におけるプラズマ処理方法であ って、

20

30

40

10

前記基板には無機膜及び有機膜が形成されており、

前記露出部はシリコン系の材料からなり、

前記基板の無機膜にプラズマ処理を施す無機膜処理ステップと、

前記基板の有機膜にプラズマ処理を施す有機膜処理ステップとを有し、

前記無機膜処理ステップでは、前記処理空間内に発生するプラズマ及び前記第2の電極 の電位差を、当該第2の電極が有する露出部が前記プラズマによってスパッタリングされ る値に設定し、

前記有機膜処理ステップでは、<u>前記第2の電極を電気的に絶縁し、</u>前記プラズマ及び前 記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラズマによってスパッ タリングされることがない値に設定することを特徴とするプラズマ処理方法。

【請求項8】

前記第2の電極に直流電源を接続する直流電源接続ステップを有することを特徴とする 請求項7記載のプラズマ処理方法。

【請求項9】

前記無機膜処理ステップでは、前記第2の電極を接地することを特徴とする請求項<u>7</u>記載のプラズマ処理方法。

【請求項10】

前記無機膜処理ステップでは、前記第2の電極に所望の直流電圧を発生させる27MH z以下の高周波電力を印加することを特徴とする請求項7記載のプラズマ処理方法。

【請求項11】

前記有機膜処理ステップでは、前記第2の電極の電位をシリコン系の材料のスパッタイ ールドが立ち上がる閾値である50eV以下に設定することを特徴とする請求項<u>7</u>記載の プラズマ処理方法。

【請求項12】

基板が搬入される処理空間を有し且つ該処理空間において前記基板にプラズマ処理を施 す基板処理室と、該基板処理室内に配置され且つ高周波電源に接続された第1の電極と、 前記処理空間に露出する露出部を有し且つ前記基板処理室及び前記第1の電極から電気的 に絶縁されている第2の電極とを備えるプラズマ処理装置におけるプラズマ処理方法をコ ンピュータに実行させるプログラムを格納するコンピュータで読み取り可能な記憶媒体で あって、 前記基板には無機膜及び有機膜が形成されており、

前記露出部はシリコン系の材料からなり、

前記プラズマ処理方法は、

前記基板の無機膜にプラズマ処理を施す無機膜処理ステップと、

前記基板の有機膜にプラズマ処理を施す有機膜処理ステップとを有し、

前記無機膜処理ステップでは、前記処理空間内に発生するプラズマ及び前記第2の電極 の電位差を、当該第2の電極が有する露出部が前記プラズマによってスパッタリングされ る値に設定し、

前記有機膜処理ステップでは、前記第2の電極を電気的に絶縁し、前記プラズマ及び前 10 記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラズマによってスパッ タリングされることがない値に設定することを特徴とすることを特徴とする記憶媒体。 【発明の詳細な説明】

【技術分野】

[0001]

本発明は、プラズマ処理装置、プラズマ処理方法及び記憶媒体に関し、特に、他の構成 部品から電気的に絶縁されている電極を有するプラズマ処理装置に関する。

【背景技術】

[0002]

基板としてのウエハが搬入される処理空間を有する基板処理室と、該基板処理室内に配 置され且つ高周波電源に接続された下部電極と、該下部電極と対向するように配置された 20 上部電極とを備える平行平板型のプラズマ処理装置が知られている。このプラズマ処理装 置では、処理空間に処理ガスが導入され、上部電極及び下部電極が処理空間に高周波電力 を印加する。また、ウエハが処理空間に搬入されて下部電極に載置されたときに、導入さ れた処理ガスを高周波電力によってプラズマにしてイオン等を発生させ、該イオン等によ ってウエハにプラズマ処理、例えば、エッチング処理を施す。

[0003]

処理ガスとしてCF系処理ガスを処理空間に導入してプラズマにした場合、処理空間に おいてCF系の反応生成物が発生し、上部電極及び下部電極の表面や、基板処理室の内壁 面にポリマーとして付着する。ここで、上部電極及び下部電極には高周波電力が供給され ているため、上部電極及び下部電極の表面の電位が変動し、処理空間のプラズマと上部電 極及び下部電極の表面との間に電位差が発生する。この電位差に応じてイオンが上部電極 及び下部電極の表面に衝突して該表面に付着したポリマーが除去される。また、一般に、 基板処理室の壁部は接地しているため、処理空間のプラズマと基板処理室の内壁面との間 に電位差が発生する。したがって、内壁面に付着したポリマーもイオンの衝突によって除 去される。

[0004]

また、上部電極及び下部電極の表面や、基板処理室の内壁面にポリマーが付着するのを 確実に防止するために処理空間に集塵電極が配置されたプラズマ処理装置も知られている 。このプラズマ処理装置では、集塵電極に直流電圧が印加され、該集塵電極は静電気力に よって処理空間の反応生成物を引き寄せて捕捉する(例えば、特許文献1参照)。  $\begin{bmatrix} 0 & 0 & 0 & 5 \end{bmatrix}$ 

また、近年、半導体デバイスの高集積化に伴い、ウエハ上に形成されるパターンの微細 化が進んでいる。半導体デバイスの微細化はフォトリソグラフィに用いられる露光装置の 光源波長を短波長化することにより実現されており、現在では、光源として波長0.19 3µmのフッ化アルゴン(ArF)エキシマレーザが使用されるに至っている。

[0006]

ArFエキシマレーザを用いたフォトリソグラフィに使用されるフォトレジスト膜(A r F レジスト膜)は、半導体素子の構成材料に対するエッチング選択性が十分でないこと から、ArFレジスト膜の単層をマスクとして構成材料にエッチングを正確に施すことは 困難である。

30

[0007]

また、パターンの微細化に伴いフォトレジスト膜を厚く形成することができず、半導体 素子の構成材料に対する高エッチング選択比が要求されるが、当該高エッチング選択比の 実現は困難である。

【0008】

そこで、これらを解決するためのプロセスの一例として、多層レジストプロセスが開発 されている。多層レジストプロセスは、構成材料のエッチングのマスク材としての機能を 高めるためにレジストを多層にし、ターゲットの層を精密に加工するプロセスである。 【0009】

多層レジストプロセスは、例えば、特許文献2に記載されている。以下、特許文献2に <sup>10</sup> 記載の多層レジストプロセスについて、簡単に説明する。

[0010]

まず、半導体素子の構成材料(シリコン酸化膜系の絶縁膜、例えばSiO<sub>2</sub>)上に、この構成材料に対してエッチング選択性を有する下層レジスト膜(塗布型炭素膜、例えばア モルファスカーボン)と、下層レジスト膜上に対してエッチング選択性を有する酸化膜( SOG膜、例えばSiO<sub>2</sub>、SiOC)と、フォトレジスト膜とを、順次形成する。 【0011】

次いで、フォトリソグラフィによりフォトレジスト膜をパターニングした後、このフォ トレジスト膜をマスクとして酸化膜(無機膜)をエッチングし、フォトレジスト膜のパタ ーンを酸化膜に転写する。次いで、パターニングされた酸化膜をマスクとして下層レジス <sup>20</sup> ト膜(有機膜)をエッチングし、酸化膜のパターンを下層レジスト膜に転写する。そして 、下層レジスト膜をマスクとして、構成材料(無機膜)の加工を行う。

[0012]

ここで、絶縁膜エッチング装置においては、効率化の観点からシリコン酸化膜系の絶縁 膜、例えばSiO₂等のシリコンベースの材料の無機膜エッチングと、塗布型炭素膜、例 えばアモルファスカーボン等のカーボンベースの材料の有機膜エッチングとの両方が同一 チャンバにおいて要求される。SiO₂系材料のエッチングには、主にC₄Fgに代表さ れるCF系のガスが用いられ、高エッチング速度を実現するためには、高電子密度高バイ アスエッチングを実現できるエッチング装置が要求される。一方、有機膜エッチングに際 しては、O₂やCO,N₂,H₂等のFを含有しないガスが用いられ、高電子密度低バイ アスエッチングを実現できるエッチング装置が要求される。

30

【先行技術文献】 【特許文献】 【0013】 【特許文献1】特開平7-106307号公報 【特許文献2】特開2002-093778号公報 【発明の概要】 【発明が解決しようとする課題】

[0014]

【0015】

上部電極の表面に付着したポリマーが除去されない場合には、ポリマーが剥がれてパー ティクルとなってウエハの表面に付着して、ウエハから製造される半導体デバイスの歩留 <sup>50</sup> まりが悪化する等の問題が発生する。

【0016】

また、上述した多層レジストプロセスを実行するエッチング装置としてシリコン系の上 部電極を有し上部電極及び下部電極から処理空間に高周波電力を印加する装置を使用した 場合、無機膜加工において、シリコン系の上部電極をスパッタリングすると、高電子密度 のプラズマを用いても、マスク膜であるフォトレジストに対して高選択比を実現できるこ とが知られている。一方、有機膜加工において、上部電極に高周波電力を印加するとシリ コン系の上部電極材料がスパッタリングによって飛び出しウエハ上に堆積するという問題 が発生する。有機膜加工において処理空間に供給される処理ガスは、Fを含有しないガス であるため、ウエハ上に堆積したシリコン系材料を除去できず、これらが残渣として堆積 する。

(5)

[0017]

下部電極からのみ高周波電力を印加する装置を使用した場合、上述した問題は生じない が、無機膜加工において、シリコン系の上部電極のスパッタリングの効果が得られないた め、高電子密度のプラズマを用いた場合、フォトレジスト選択比が低下する問題が生じる

[0018]

本発明の目的は、基板に無機膜加工及び有機膜加工の連続プロセスを施すことができる プラズマ処理装置、プラズマ処理方法及び記憶媒体を提供することにある。 【課題を解決するための手段】

[0019]

上記目的を達成するために、本発明のプラズマ処理装置は、基板が搬入される処理空間 を有し且つ該処理空間において前記基板にプラズマ処理を施す基板処理室と、該基板処理 室内に配置され且つ高周波電源に接続された第1の電極と、前記処理空間に露出する露出 部を有し且つ前記基板処理室及び前記第1の電極から電気的に絶縁されている第2の電極 とを備えるプラズマ処理装置において、前記基板には無機膜及び有機膜が形成されており 、前記露出部はシリコン系の材料からなり、前記基板の無機膜にプラズマ処理を施す際に は、前記処理空間内に発生するプラズマ及び前記第2の電極の電位差を、当該第2の電極 が有する露出部が前記プラズマによってスパッタリングされる値に設定し、前記基板の有 機膜にプラズマ処理を施す際には、<u>前記第2の電極は電気的に絶縁され、</u>前記プラズマ及 び前記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラズマによってス パッタリングされることがない値に設定することを特徴とする。

 $\begin{bmatrix} 0 & 0 & 2 & 0 \end{bmatrix}$ 

上記目的を達成するために、本発明のプラズマ処理方法は、基板が搬入される処理空間 を有し且つ該処理空間において前記基板にプラズマ処理を施す基板処理室と、該基板処理 室内に配置され且つ高周波電源に接続された第1の電極と、前記処理空間に露出する露出 部を有し且つ前記基板処理室及び前記第1の電極から電気的に絶縁されている第2の電極 とを備えるプラズマ処理装置におけるプラズマ処理方法であって、前記基板には無機膜及 び有機膜が形成されており、前記露出部はシリコン系の材料からなり、前記基板の無機膜 にプラズマ処理を施す無機膜処理ステップと、前記基板の有機膜にプラズマ処理を施す有 機膜処理ステップとを有し、前記無機膜処理ステップでは、前記処理空間内に発生するプ ラズマ及び前記第2の電極の電位差を、当該第2の電極が有する露出部が前記プラズマに よってスパッタリングされる値に設定し、前記有機膜処理ステップでは、<u>前記第2の電極</u> を電気的に絶縁し、前記プラズマ及び前記第2の電極の電位差を、当該第2の電極が有す る露出部が前記プラズマによってスパッタリングされることがない値に設定することを特 徴とする。

上記目的を達成するために、本発明の記憶媒体は、基板が搬入される処理空間を有し且 つ該処理空間において前記基板にプラズマ処理を施す基板処理室と、該基板処理室内に配 置され且つ高周波電源に接続された第1の電極と、前記処理空間に露出する露出部を有し 10

20

且つ前記基板処理室及び前記第1の電極から電気的に絶縁されている第2の電極とを備え るプラズマ処理装置におけるプラズマ処理方法をコンピュータに実行させるプログラムを 格納するコンピュータで読み取り可能な記憶媒体であって、前記基板には無機膜及び有機 膜が形成されており、前記露出部はシリコン系の材料からなり、前記プラズマ処理方法は 、前記基板の無機膜にプラズマ処理を施す無機膜処理ステップと、前記基板の有機膜にプ ラズマ処理を施す有機膜処理ステップとを有し、前記無機膜処理ステップでは、前記処理 空間内に発生するプラズマ及び前記第2の電極の電位差を、当該第2の電極が有する露出 部が前記プラズマによってスパッタリングされる値に設定し、前記有機膜処理ステップで は、前記第2の電極を電気的に絶縁し、前記プラズマ及び前記第2の電極の電位差を、当 該第2の電極が有する露出部が前記プラズマによってスパッタリングされることがない値 に設定することを特徴とすることを特徴とする。

【発明の効果】

[0022]

[0023]

δ.

る。

本発明によれば、無機膜及び有機膜が形成された基板の無機膜にプラズマ処理を施す際 には、処理空間及び第2の電極の電位差を、当該第2の電極が有する露出部が当該処理空 間内に発生するプラズマによってスパッタされる値に設定するが、シリコン系材料からな る電極板をスパッタリングすると無機膜加工における有機膜の高選択比の確保を実現する ことができる。また、基板の有機膜にプラズマ処理を施す際には、プラズマ及び第2の電 極の電位差を、当該第2の電極が有する露出部がプラズマによってスパッタリングされる ことがない値に設定するので、第2の電極からシリコン系材料が飛び出すことがなく、基 板上にシリコン系材料が堆積することもないため、基板上に残渣が発生するのを防止する ことができる。その結果、同一のプラズマ処理装置において基板の無機膜加工処理及び有 機膜加工処理を連続プロセスで施すことができる。 【図面の簡単な説明】

20

10

【図3】本発明の第1の実施の形態に係るプラズマ処理方法のフローチャートである。 30 【図4】本発明の第2の実施の形態に係るプラズマ処理装置の概略構成を示す断面図であ

【図5】図4のプラズマ処理装置55によって処理が施されるウエハWの断面形状を概略 的に示す断面図である。

【図1】本発明の第1の実施の形態に係るプラズマ処理装置の概略構成を示す断面図であ

【図2】処理条件と上部電極板の下面におけるデポ膜厚との関係を示すグラフである。

【図6】本発明の第2の実施の形態に係るプラズマ処理方法のフローチャートである。 【図7】図6のステップS62,64の無機膜加工処理の手順を示すフローチャートであ る.

【図8】図6のステップS63の有機膜加工処理の手順を示すフローチャートである。 【発明を実施するための形態】

[0024]

以下、本発明の実施の形態について図面を参照しながら説明する。

[0025]

図1は、本実施の第1の形態に係るプラズマ処理装置の概略構成を示す断面図である。 このプラズマ処理装置は基板としての半導体ウエハWにRIE(Reactive Ion Etching) 処理やアッシング処理を施すように構成されている。

[0026]

図1において、プラズマ処理装置10は円筒形状の基板処理室11を有し、該基板処理 室11は内部に処理空間Sを有する。また、基板処理室11内には、例えば、直径が30 0mmの半導体ウエハW(以下、単に「ウエハW」という。)を載置する載置台としての 円柱状のサセプタ12(第1の電極)が配置されている。基板処理室11の内壁面は側壁 部材45で覆われる。該側壁部材45はアルミニウムからなり、その処理空間Sに面する

(6)

面はイットリア(Y<sub>2</sub>O<sub>3</sub>)でコーティングされている。また、基板処理室11は電気的に接地するため、側壁部材45の電位は接地電位である。サセプタ12は基板処理室11 の底部に絶縁性部材29を介して設置される。サセプタ12の側面はサセプタ側面被覆部 材50で覆われる。

【0027】

プラズマ処理装置10では、基板処理室11の内側壁とサセプタ12の側面とによって 、サセプタ12上方の気体分子を基板処理室11の外へ排出する流路として機能する排気 路13が形成される。この排気路13の途中にはプラズマの漏洩を防止する環状の排気プ レート14が配置される。また、排気路13における排気プレート14より下流の空間は 、サセプタ12の下方へ回り込み、可変式バタフライバルブである自動圧力制御弁(Auto matic Pressure Control Valve)(以下、「APCバルブ」という。)15に連通する。 APCバルブ15は、アイソレータ(Isolator)16を介して真空引き用の排気ポンプで あるターボ分子ポンプ(Turbo Molecular Pump)(以下、「TMP」という。)17に接 続され、TMP17は、バルブV1を介して排気ポンプであるドライポンプ(以下、「D P」という。)18に接続されている。APCバルブ15、アイソレータ16、TMP1 7、バルブV1及びDP18によって構成される排気流路は、APCバルブ15によって 基板処理室11内、より具体的には処理空間Sの圧力制御を行い、さらにTMP17及び DP18によって基板処理室11内をほぼ真空状態になるまで減圧する。

【0028】

また、配管19がアイソレータ16及びAPCバルブ15の間からバルブV2を介して <sup>20</sup> DP18に接続されている。配管19及びバルブV2は、TMP17をバイパスして、D P18によって基板処理室11内を粗引きする。

【0029】

サセプタ12には高周波電源20が給電棒21及び整合器(Matcher)22を介して接続されており、該高周波電源20は、比較的高い周波数、例えば、40MHzの高周波電 力をサセプタ12に供給する。これにより、サセプタ12は下部電極として機能する。また、整合器22は、サセプタ12からの高周波電力の反射を低減して高周波電力のサセプ タ12への供給効率を最大にする。サセプタ12は高周波電源20から供給された40M Hzの高周波電力を処理空間Sに印加する。

【0030】

また、サセプタ12には、さらに他の高周波電源46が給電棒35及び整合器36を介 して接続されており、該他の高周波電源46は、高周波電源20が供給する高周波電力よ り低い周波数、例えば、3.13MHzの高周波電力をサセプタ12に供給する。整合器 36は整合器22と同様の機能を有する。

【0031】

サセプタ12の表面やサセプタ側面被覆部材50の表面には供給された3.13MHz の高周波電力に起因して高周波(3.13MHz)の電位が発生する。したがって、サセ プタ12の表面等には3.13MHzで変動する電位が発生するため、処理空間Sにおい て発生するプラズマの陽イオンのうち処理空間Sにおけるプラズマとサセプタ12の表面 等との電位差に応じた数の陽イオンが、サセプタ12の表面に衝突する。サセプタ12の 表面やサセプタ側面被覆部材50の表面に付着しているポリマーは陽イオンの衝突(スパ ッタリング)によって除去される。なお、サセプタ12の表面やサセプタ側面被覆部材5 0の表面には40MHzの高周波電力にも起因して電位が発生するが、陽イオンは40M Hzで変動する電位差に追随不可能であり、40MHzの高周波電力に起因して生ずる電 位差は小さいため、サセプタ12の表面等に衝突する陽イオンのエネルギーは低い。

【0032】

サセプタ12の内部上方には、導電膜からなる円板状のESC電極板23が配置されて いる。ESC電極板23にはESC直流電源24が電気的に接続されている。ウエハWは 、ESC直流電源24からESC電極板23に印加された直流電圧により発生するクーロ ン力又はジョンソン・ラーベック(Johnsen-Rahbek)力によってサセプタ12の上面に吸着 10

30

保持される。また、サセプタ12の上方には、サセプタ12の上面に吸着保持されたウエ ハWの周りを囲うように円環状のフォーカスリング25が配設される。このフォーカスリ ング25は、処理空間Sに露出し、該処理空間SにおいてプラズマをウエハWの表面に向 けて収束し、RIE処理やアッシング処理の効率を向上させる。 【0033】

また、サセプタ12の内部には、例えば、円周方向に延在する環状の冷媒室26が設け られる。この冷媒室26には、チラーユニット(図示せず)から冷媒用配管27を介して 所定温度の冷媒、例えば、冷却水やガルデン(登録商標)液が循環供給され、当該冷媒の 温度によってサセプタ12上面に吸着保持されたウエハWの処理温度が制御される。 【0034】

さらに、サセプタ12の上面のウエハWが吸着保持される部分(以下、「吸着面」という。)には、複数の伝熱ガス供給孔28が開口している。これら複数の伝熱ガス供給孔2 8は、サセプタ12内部に配置された伝熱ガス供給ライン30を介して伝熱ガス供給部3 2に接続され、該伝熱ガス供給部32は伝熱ガスとしてのヘリウムガスを伝熱ガス供給孔 28を介して吸着面及びウエハWの裏面の間隙に供給する。

【0035】

また、サセプタ12の吸着面には、サセプタ12の上面から突出自在なリフトピンとし ての複数のプッシャーピン33が配置されている。これらのプッシャーピン33は、モー タ(図示せず)とボールねじ(図示せず)を介して接続され、ボールねじによって直線運 動に変換されたモータの回転運動に起因して吸着面から自在に突出する。ウエハWにRI E処理やアッシング処理を施すためにウエハWを吸着面に吸着保持するときには、プッシ ャーピン33はサセプタ12に収容され、RIE処理やアッシング処理が施されたウエハ Wを基板処理室11から搬出するときには、プッシャーピン33はサセプタ12の上面か ら突出してウエハWをサセプタ12から離間させて上方へ持ち上げる。 【0036】

基板処理室11の天井部には、サセプタ12と対向するようにガス導入シャワーヘッド 34が配置されている。ガス導入シャワーヘッド34はバッファ室40が内部に形成され た、導電性材料からなる電極板支持体39と、該電極板支持体39に支持される上部電極 板38(第2の電極)とを備える。上部電極板38は処理空間Sにその下面(露出部)が 露出する。また、上部電極板38はシリコン系の導電性材料、例えば、SiやSiCから なる円板状の部材である。上部電極板38の周縁部及び電極板支持体39の周縁部は絶縁 性材料からなる環状の絶縁性部材47によって覆われる。すなわち、上部電極板38及び 電極板支持体39は、接地電位である基板処理室11の壁部や高周波電力が供給されるサ セプタ12から絶縁性部材47によって電気的に絶縁されている。

【0037】

電極板支持体39のバッファ室40には処理ガス供給部(図示せず)からの処理ガス導入管41が接続されている。この処理ガス導入管41の途中には配管インシュレータ42 が配置されている。また、ガス導入シャワーヘッド34は、バッファ室40を処理空間S に導通させる複数のガス穴37を有する。ガス導入シャワーヘッド34は、処理ガス導入 管41からバッファ室40へ供給された処理ガスをガス穴37を経由して処理空間Sへ供 給する。

【 0 0 3 8 】

上部電極板38は直流電源49と高周波フィルタ51を介して電気的に接続されており 、直流電源49は上部電極板38に負の直流電圧を印加する。直流電源49が上部電極板 38に印加する直流電圧の値は後述する制御部52が決定する。

【0039】

また、基板処理室11の側壁には、プッシャーピン33によってサセプタ12から上方 へ持ち上げられたウエハWの高さに対応する位置にウエハWの搬出入口43が設けられ、 搬出入口43には、該搬出入口43を開閉するゲートバルブ44が取り付けられている。 【0040】 10

20

30

このプラズマ処理装置10の基板処理室11内では、上述したように、サセプタ12が サセプタ12及び上部電極板38の間の空間である処理空間Sに高周波電力を印加するこ とにより、該処理空間Sにおいてガス導入シャワーヘッド34から供給された処理ガスを 高密度のプラズマにして陽イオンやラジカルを発生させ、該陽イオンやラジカルによって ウエハWにRIE処理やアッシング処理を施す。

(9)

[0041]

また、プラズマ処理装置10は、さらに、各構成部品の動作を制御する制御部52と、 各種データを格納するデータベース53と、操作者が処理条件等を入力するための入力部 、例えば、オペレーションパネル(図示しない)とを有する。

[0042]

上述したプラズマ処理装置10では、ウエハWにRIE処理を施すが、このとき、デポ 性の処理ガス、例えば、C<sub>~</sub>F。ガスとアルゴンガスとの混合ガスを用いると、該処理ガ スから生じた反応生成物が、上部電極板38の下面、サセプタ12の表面、側壁部材45 の表面やサセプタ側面被覆部材50の表面にポリマーとして付着する。付着したポリマー は該表面においてデポ膜を形成する。ここで、上述したように、サセプタ12の表面やサ セプタ側面被覆部材50の表面に付着したポリマーは陽イオンの衝突によって除去される 。また、側壁部材45の電位が接地電位であるため、側壁部材45にも陽イオンが衝突す る。したがって、側壁部材45の表面に付着したポリマーも除去される。しかしながら、 上部電極板38に直流電圧を印加しない場合には、上部電極板38は電気的に絶縁されて いるため、上部電極板38の下面と処理空間Sのプラズマとの電位差が小さくなり、上部 電極板38の下面にイオンが衝突することがなく、該下面に付着したポリマーは除去され ない。

[0043]

本実施の形態では、上部電極板38の下面に付着したポリマーを陽イオンの衝突によっ て除去するために、上部電極板38の下面と処理空間Sのプラズマとの間に電位差を発生 させる。具体的には、直流電源49が上部電極板38に負の直流電圧を印加する。 [0044]

ところで、本発明者は、上部電極板38に印加する負の直流電圧の値を検討するために まず、プラズマ処理装置10において上部電極板38に直流電圧を印加することなく、 処理空間Sにおいて処理ガスからプラズマを生じさせたところ、RIE処理の処理条件、 例えば、処理空間Sに導入される処理ガスの種類、サセプタ12に供給される高周波電力 の大きさ及び処理空間Sの圧力の少なくとも1つに応じて上部電極板38の下面に付着す るポリマーの量が変化することを確認した。具体的には、処理条件(条件A~条件H)を 変更したとき、上部電極板38の下面におけるデポ膜厚が変化することを確認した(図2 )。これは、処理条件を変化させる、具体的には、処理空間Sの圧力や高周波電力の大き さが変化すると、これに応じて上部電極板38の下面と処理空間Sのプラズマとの間に電 位差が変化するためである。

[0045]

上述したように、上部電極板38の下面におけるデポ膜厚はRIE処理の処理条件によ って変化するため、本実施の形態では、上部電極板38に印加する負の直流電圧の値を処 理条件に応じて決定する。具体的には、事前に、プラズマ処理装置10において各処理条 件におけるデポ膜厚を計測して、処理条件とデポ膜厚との関係(以下、「処理条件-デポ 膜厚関係」という。)をデータベース53に格納し、さらに、複数のデポ膜厚について、 デポ膜厚毎に、該デポ膜の除去が可能であり且つ上部電極板38そのものがスパッタされ ない負の直流電圧の値をプラズマ処理装置10によって求め、除去すべきデポ膜の膜厚と 必要な負の直流電圧の値との関係(以下、「デポ膜厚-直流電圧値関係」という。)もデ ータベース53に格納する。そして、制御部52は、データベース53に格納された処理 条件-デポ膜厚関係及びデポ膜厚-直流電圧値に基づいて、実行するRIE処理の処理条 件から上部電極板38に印加すべき負の直流電圧の値を決定する。 [0046] 50

20

次に、本発明の第1の実施の形態に係るプラズマ処理方法について説明する。 【0047】

図3は、本発明の第1の実施の形態に係るプラズマ処理方法のフローチャートである。 【0048】

(10)

図3において、まず、操作者がオペレーションパネルを介してプラズマ処理装置10で 実行するRIE処理の処理条件、例えば、所望の処理ガスの種類、高周波電力の大きさ及 び処理空間Sの圧力を入力すると、制御部52は、データベース53に格納された処理条 件-デポ膜厚関係及びデポ膜厚-直流電圧値に基づいて、所望の処理ガスの種類、高周波 電力の大きさ及び処理空間Sの圧力の少なくとも1つから上部電極板38に印加すべき負 の直流電圧の値を決定する(ステップS31)(電圧値決定ステップ)。

【0049】

次いで、ウエハWを基板処理室11内に搬入し(ステップS32)、該ウエハWをサセ プタ12の吸着面に吸着保持させ、さらに、基板処理室11内の圧力が入力された処理条 件における圧力まで減圧されると、直流電源49が決定された値の負の直流電圧の上部電 極板38への印加を開始し(ステップS33)(直流電圧印加ステップ)、ガス導入シャ ワーヘッド34が処理ガスを処理空間Sに供給し(ステップS34)、高周波電源20及 び他の高周波電源46がそれぞれ40MHz及び3.13MHzの高周波電力をサセプタ 12に供給し、該サセプタ12は40MHz及び3.13MHzの高周波電力の処理空間 Sへの印加を開始する(ステップS35)。このとき、処理ガスが高密度のプラズマとな り、陽イオンやラジカルが処理空間Sにおいて発生する。陽イオンやラジカルはウエハW にRIE処理を施す(ステップS36)。

【0050】

また、処理空間Sにプラズマが生じている間、処理ガスから反応生成物が生じて上部電 極板38の下面にポリマーとして付着するが、上部電極板38には負の直流電圧が印加さ れているので、上部電極板38の下面と処理空間Sのプラズマとの間に電位差が発生して 該下面に陽イオンが衝突する。これにより、上部電極板38の下面に付着したポリマーが 除去される。

【0051】

ウエハWのRIE処理が終了すると、高周波電源20及び他の高周波電源46がそれぞ れ高周波電力のサセプタ12への供給を停止して処理空間Sへの高周波電力の印加を中止 する(ステップS37)。このとき、処理空間Sにおけるプラズマも消滅する。 【0052】

次いで、直流電源49が負の直流電圧の上部電極板38への印加を中止し(ステップS 38)、基板処理室11内の圧力を大気圧まで昇圧し、RIE処理が施されたウエハWを 基板処理室11から搬出し(ステップS39)、本処理を終了する。

【 0 0 5 3 】

上述した図3の処理によれば、電気的に絶縁されている上部電極板38に負の直流電圧が印加されるので、処理空間Sのプラズマと上部電極板38の下面との間に電位差が発生して、上部電極板38の下面に陽イオンが衝突する。したがって、上部電極板38の下面からポリマーを除去することができる。

【0054】

図3の処理では、データベース53に格納された処理条件 - デポ膜厚関係及びデポ膜厚 - 直流電圧値に基づいて、処理空間Sに導入されるガスの種類、サセプタ12に供給され る高周波電力の大きさ及び処理空間Sの圧力の少なくとも1つから上部電極板38に印加 される負の直流電圧の値が決定される。上部電極板38の下面におけるデポ膜の膜厚は上 記ガスの種類、上記高周波電力の大きさ及び上記圧力の少なくとも1つに関連する。また 、データベース53が格納するデポ膜厚 - 直流電圧値関係における負の直流電圧の値は、 当該デポ膜の除去が可能であり且つ上部電極板38そのものがスパッタされない負の直流 電圧の値である。したがって、下面に衝突する陽イオンによるスパッタ量を適切に制御す ることができ、もって、上部電極板38からポリマーを適切に除去することができると共 10

20

に、上部電極板38の消耗を防止することができる。

[0055]

また、図3の処理では、高周波電源20及び他の高周波電源46がサセプタ12に高周 波電力を供給している間は、上部電極板38に負の直流電圧が印加される。サセプタ12 に高周波電力が供給されている間は、処理空間Sにおいてプラズマが発生し、処理ガスか ら反応生成物が生じて上部電極板38の下面にポリマーとして付着するが、上部電極板3 8に負の直流電圧が印加されているので、ポリマーは陽イオンの衝突によって除去される 。したがって、上部電極板38からポリマーを確実に除去することができる。

[0056]

10 上述した図3の処理において、上部電極板38に印加される負の直流電圧の値は、プラ ズマに影響を与えない値である0V~2000Vであるのがよく、より好ましくは、50 V~200Vであるのがよい。

[0057]

なお、プラズマの分布等を制御するために、上部電極板38に印加される負の直流電圧 を用いてもよく、この場合、負の直流電圧の値は上述した値に限られない。 [0058]

上述した本実施の形態では、負の直流電圧の印加によって上部電極板38の下面に付着 するポリマーを除去したが、除去の対象はこれに限られない。例えば、上部電極板38の 下面に形成される酸化膜も負の直流電圧の印加によって除去することができる。 [0059]

また、上述した本実施の形態では、ウエハWにRIE処理を施す前に、実行するRIE 処理の処理条件に応じて印加される負の直流電圧の値が決定されたが、RIE処理中の処 理空間Sにおけるプラズマの発光量や上部電極板38の下面に付着するポリマーの量に応 じて負の直流電圧の値を適宜変更してもよい。上部電極板38の下面に付着するポリマー の量を測定する方法としては、両端部が基板処理室11の外部に配置された光ファイバの 一部を基板処理室11内に露出させ、光ファイバの透過率をモニタする方法等が該当する 。光ファイバにポリマーが付着した場合に光ファイバの透過率が変化するため、当該方法 で上部電極板38の下面に付着するポリマーの量を測定することができる。

[0060]

30 なお、上述した本実施の形態ではプラズマ処理装置10が制御部52及びデータベース 53を有していたが、プラズマ処理装置10に接続された外部のサーバやデータベースが 同様の機能を奏してもよい。

[0061]

次に、本発明の第2の実施の形態に係るプラズマ処理装置について説明する。

[0062]

本実施の形態は、その構成や作用が上述した第1の実施の形態と基本的に同じであり、 直流電源及び高周波フィルタの間にスイッチを有する点が上述した第1の実施の形態と異 なる。したがって、重複した構成、作用については説明を省略し、以下に異なる構成、作 用についての説明を行う。

[0063]

40

20

図4は、本発明の第2の実施の形態に係るプラズマ処理装置の概略構成を示す断面図で ある。

[0064]

図4において、プラズマ処理装置55は、直流電源49及び高周波フィルタ51の間に 配されたスイッチ54(スイッチ手段)を備える。

[0065]

上部電極板38はスイッチ54がオンになると直流電源49と高周波フィルタ51を介 して電気的に接続され、直流電源49は上部電極板38に直流電圧を印加する。直流電源 49が上部電極板38に印加する直流電圧の値は制御部52が決定する。また、上部電極 板38はスイッチ54がオフになると電気的に浮遊した状態(以下、「フローティング状

態」という)になる。スイッチ54のオン / オフは後述する制御部52が制御する。 【0066】

図5は、図4のプラズマ処理装置55によって処理が施されるウエハWの断面形状を概略的に示す断面図である。本実施の形態では、ウエハWに多層レジスト膜が形成された場合について説明を行う。

(12)

【0067】

ウエハWの多層レジスト膜は、図5に示すように、まず、Si基板61上に形成された 加工対象のSiO2膜62(無機膜)上に、該SiO2膜62に対してエッチング選択性 を有するアモルファスカーボン膜63(有機膜)と、該アモルファスカーボン膜63に対 してエッチング選択性を有するSOG膜64(無機膜)と、レジスト膜65とを、順次形 成することによって作成される。SOG膜64は、例えばSiO2やSiOCからなる。 【0068】

本実施の形態では、上述した多層レジスト膜が形成されたウエハWにおける加工プロセスを同一のチャンバにおいて連続に実行する。具体的には、フォトリソグラフィによりレジスト膜65をパターニングした後、このレジスト膜65をマスクとしてSOG膜64を エッチングし、レジスト膜65のパターンをSOG膜64に転写する。次いで、パターニングされたSOG膜64をマスクとしてアモルファスカーボン膜63をエッチングし、S OG膜64のパターンをアモルファスカーボン膜63に転写する。そして、パターニング されたアモルファスカーボン膜63をマスクとして加工対象のSiO2膜62の加工を行 う。

【0069】

さらに詳細には、SOG膜64やSiO<sub>2</sub> 膜62のエッチングにおいて、ウエハWが搬入された基板処理室11内の圧力がオペレーションパネル等に入力された処理条件における圧力に設定されると、入力された処理条件に基づいて決定された値の直流電圧を上部電極板38に印加し、処理空間Sにガス導入シャワーヘッド34から主にC<sub>4</sub>F<sub>8</sub>に代表されるCF系の処理ガスを供給し、サセプタ12に高周波電源20及び他の高周波電源46からそれぞれ供給された40MHz及び3.13MHzの高周波電力を処理空間Sに印加し、供給された処理ガスが高密度のプラズマとなることにより発生する陽イオンやラジカルによってウエハWにRIE処理を施す。

【 0 0 7 0 】

一方、アモルファスカーボン膜63のエッチングにおいては、入力された処理条件に基 づいてスイッチ54をオフすることにより上部電極板38をフローティング状態にし、ウ エハWが搬入された基板処理室11内の圧力が入力された処理条件における圧力に設定さ れると、処理空間Sにガス導入シャワーヘッド34からO2,CO,N2,H2等のFを 含有しない処理ガスを供給し、サセプタ12に高周波電源20から供給された40MHz 以上の高周波電力を処理空間Sに印加し、供給された処理ガスが高密度のプラズマとなる ことにより発生する陽イオンやラジカルによってウエハWにRIE処理を施す。

[0071]

次に、本発明の第2の実施の形態に係るプラズマ処理方法について説明する。

図6は、本発明の第2の実施の形態に係るプラズマ処理方法のフローチャートである。 【0073】

図6において、まず、操作者がオペレーションパネルを介してプラズマ処理装置55で 実行するRIE処理の処理条件、例えば、所望の処理ガスの種類、高周波電力の大きさ及 び処理空間Sの圧力を入力する。

【0074】

次いで、ウエハWを基板処理室11内に搬入し(ステップS61)、該ウエハWをサセ プタ12の吸着面に吸着保持させ、後述する図7の無機膜加工処理(ステップS62)( 無機膜処理ステップ)、図8の有機膜加工処理(ステップS63)(有機膜処理ステップ )、図7の無機膜加工処理(ステップS64)(無機膜処理ステップ)を順に施し、基板 20

10

30

処理室11内の圧力を大気圧まで昇圧させ、各加工処理においてRIE処理が施されたウ エハWを基板処理室11から搬出し(ステップS65)、本処理を終了する。 【0075】

なお、ステップS62の無機膜加工処理ではSOG膜64がエッチングされ、このとき 、レジスト膜65のパターンがSOG膜64に転写される。ステップS63の有機膜加工 処理ではアモルファスカーボン膜63がエッチングされ、SOG膜64のパターンがアモ ルファスカーボン膜63に転写される。ステップS64の無機膜加工処理ではSiO<sub>2</sub>膜 62がエッチングされる。このとき、パターニングされたアモルファスカーボン膜63が マスクとして機能する。これにより、所望のパターンにパターニングされたSiO<sub>2</sub>膜6 2が得られる。

【0076】

図7は、図6のステップS62,64の無機膜加工処理の手順を示すフローチャートで ある。

[0077]

図 7 において、まず、操作者によって入力された R I E 処理の処理条件に基づいて制御 部 5 2 は上部電極板 3 8 に印加すべき直流電圧の値を決定する(ステップ S 7 1)。 【 0 0 7 8】

次いで、ウエハWが搬入された基板処理室11内の圧力が入力された処理条件における 圧力まで減圧又は昇圧されると、制御部52はスイッチ54をオンにし、直流電源49は 上記決定された値の直流電圧の上部電極板38への印加を開始する(ステップS72)( 直流電源接続ステップ)。次いで、ガス導入シャワーヘッド34が主にC<sub>4</sub>F<sub>8</sub>に代表さ れるCF系の処理ガスを処理空間Sに供給し(ステップS73)、高周波電源20及び他 の高周波電源46がそれぞれ40MHz及び3.13MHzの高周波電力をサセプタ12 に供給し、該サセプタ12は40MHz及び3.13MHzの高周波電力の処理空間Sへ の印加を開始する(ステップS74)。このとき、処理ガスが高密度のプラズマとなり、 陽イオンやラジカルが処理空間Sにおいて発生する。陽イオンやラジカルはウエハWにR IE処理を施す(ステップS75)。

[0079]

ステップS75では、上部電極板38に直流電圧が印加されているので、上部電極板3 8の下面と処理空間Sのプラズマとの間に電位差が発生する。該電位差に起因して陽イオ ンが上部電極板38に引き込まれ、該上部電極板38がスパッタリングされる。先述した ように、シリコン系材料からなる電極板をスパッタリングすると無機膜加工において無機 膜のマスク膜に対する高選択比を実現することができる。したがって、ステップS75で は、SOG膜64のエッチングにおけるレジスト膜65の高選択比の確保及びSiO2腹 62のエッチングにおけるアモルファスカーボン膜63の高選択比の確保を実現すること ができる。

 $\begin{bmatrix} 0 & 0 & 8 & 0 \end{bmatrix}$ 

なお、シリコン系材料からなる電極板のスパッタリングによる効果のメカニズムについ ては、明りょうに説明するのが困難であるが、鋭意検討を行った結果、本発明者は以下に 説明する 2 つの仮説を類推するに至った。

【0081】

(1)シリコン系材料からなる電極板のスパッタリングによってシリコン系材料が飛び 出し、マスク膜上に堆積する。その後、プラズマの陽イオンやラジカルがマスク膜に到達 しても堆積したシリコン系材料のエッチングに消費され、マスク膜が殆どエッチングされ ない。

【0082】

(2) CF系ガスのプラズマによるエッチングでは、反応生成物としてのCF系のデポ が発生してマスク膜に堆積し、デポ膜を形成する。また、電極板のスパッタリングの際、 CF系ガスのフッ素イオンやフッ素ラジカルが消耗される。したがって、発生するCF系 のデポは炭素を多く含有する(カーボンリッチとなる)。炭素を多く含有するとデポ膜が 10

20

(14)

強化されてエッチングされにくくなる。その結果、デポ膜がマスク膜を保護し、マスク膜 が殆どエッチングされない。

【0083】

次いで、ウエハWのRIE処理が終了すると、高周波電源20及び他の高周波電源46 がそれぞれ高周波電力のサセプタ12への供給を停止して処理空間Sへの高周波電力の印 加を中止する(ステップS76)。このとき、処理空間Sにおけるプラズマも消滅する。 【0084】

次いで、直流電源49が直流電圧の上部電極板38への印加を中止し(ステップS77)、本処理を終了する。

【0085】

図7の無機膜加工処理によれば、上部電極板38に直流電圧が印加されるので、処理空間Sのプラズマと上部電極板38の下面との間に電位差が発生して、上部電極板38の下面に陽イオンが衝突する。すなわち、上部電極板38がスパッタリングされるため、SOG膜64のエッチングにおけるレジスト膜65の高選択比の確保及びSiO2膜62のエッチングにおけるアモルファスカーボン膜63の高選択比の確保を実現することができる

【0086】

本実施の形態においては、上部電極板38に直流電圧を印加する構成としたが、上部電 極板38をフローティング状態から接地状態に切り替える構成としてもよく、上部電極板 38に高直流電圧(Vdc)を発生させることができる27MHz以下の高周波電力を印 加する構成としてもよい。

20

30

40

10

【0087】 図8は、図6のステップS63の有機膜加工処理の手順を示すフローチャートである。 【0088】

図 8 において、まず、操作者によって入力された R I E 処理の処理条件に基づいて制御 部 5 2 はスイッチ 5 4 をオフにし、上部電極板 3 8 をフローティング状態にする(ステッ プ S 8 1)。

【 0 0 8 9 】

次いで、基板処理室11内の圧力が入力された処理条件における圧力まで減圧又は昇圧 されると、ガス導入シャワーヘッド34がO<sub>2</sub>, CO, N<sub>2</sub>, H<sub>2</sub>等のFを含有しない処 理ガスを処理空間Sに供給し(ステップS82)、高周波電源20が40MHz以上の高 周波電力をサセプタ12に供給し、該サセプタ12は40MHz以上の高周波電力の処理 空間Sへの印加を開始する(ステップS83)。このとき、処理ガスが高密度のプラズマ となり、陽イオンやラジカルが処理空間Sにおいて発生する。陽イオンやラジカルはウエ ハWにRIE処理を施す(ステップS84)。

【 0 0 9 0 】

本処理においては、処理空間Sに供給される処理ガスがFを含有しないガスであるので、処理空間Sにプラズマが生じている間、処理ガスから反応生成物が生ずることはなく、 上部電極板38の下面にポリマーが付着することはない。

【0091】

さらに、上部電極板38がフローティング状態にあるので、該上部電極板38は処理空間Sのプラズマから電荷を受け取り、該電荷は上部電極板38から流失することがなく、 これにより、該上部電極板38はチャージアップし、上部電極板38の下面と処理空間S のプラズマとの電位差が小さくなる。その結果、上部電極板38の下面に衝突する陽イオ ンのエネルギーが低くなり、上部電極板38の下面がスパッタリングされることがない。 したがって、上部電極板38からシリコン系材料が飛び出すことがなく、ウエハW上にシ リコン系材料が堆積することもないため、ウエハW上に残渣が発生するのを防止すること ができる。

【0092】

ウエハWのRIE処理が終了すると、高周波電源20が高周波電力のサセプタ12への 50

供給を停止して処理空間 S への高周波電力の印加を中止する(ステップ S 8 5)。このと き、処理空間 S におけるプラズマも消滅する。そして、本処理を終了する。 【 0 0 9 3】

図8の有機膜加工処理によれば、上部電極板38をフローティング状態にするので、処 理空間Sのプラズマと上部電極板38の下面との間の電位差が小さくなり、上部電極板3 8の下面に衝突する陽イオンのエネルギーが低くなる。したがって、上部電極板38の下 面がスパッタリングされることがないので、シリコン系の上部電極板38の材料がウエハ 上に堆積することを防止することができる。

【0094】

本実施の形態においては、上部電極板38をフローティング状態にする構成としたが、 10 上部電極板38にかかる電位がシリコン系の上部電極板38の材料のスパッタイールドが 立ち上がる閾値以下である50eV以下になる構成としてもよい。

【0095】

図6のプラズマ処理によれば、SOG膜64のエッチングにおけるレジスト膜65の高 選択比の確保及びSiO2膜62のエッチングにおけるアモルファスカーボン膜63の高 選択比の確保を実現することができると共に、アモルファスカーボン膜63のエッチング においてウエハW上に残渣が発生するのを防止することができる。すなわち、同一のプラ ズマ処理装置においてウエハWの無機膜加工処理及び有機膜加工処理を連続プロセスで施 すことができる。

[0096]

なお、上述した本実施の形態ではプラズマ処理装置55が制御部52及びデータベース 53を有していたが、プラズマ処理装置55に接続された外部のサーバやデータベースが 同様の機能を奏してもよい。

【0097】

なお、上述したプラズマ処理装置10,55においてRIE処理等が施される基板は半 導体デバイス用の半導体ウエハに限られず、LCD(Liquid Crystal Display)やFPD (Flat Panel Display)等に用いる各種基板や、フォトマスク、CD基板、プリント基板 等であってもよい。

【0098】

また、本発明の目的は、上述した実施の形態の機能を実現するソフトウェアのプログラ 30 ムコードを記憶した記憶媒体を、システム或いは装置に供給し、そのシステム或いは装置 のコンピュータ(またはCPUやMPU等)が記憶媒体に格納されたプログラムコードを 読み出し実行することによっても達成される。

【 0 0 9 9 】

この場合、記憶媒体から読み出されたプログラムコード自体が上述した実施の形態の機能を実現することになり、そのプログラムコード及び該プログラムコードを記憶した記憶媒体は本発明を構成することになる。

[0100]

また、プログラムコードを供給するための記憶媒体としては、例えば、フロッピー(登録商標)ディスク、ハードディスク、光磁気ディスク、CD-ROM、CD-R、CD- 40 RW、DVD-ROM、DVD-RAM、DVD-RW、DVD+RW等の光ディスク、 磁気テープ、不揮発性のメモリカード、ROM等を用いることができる。または、プログ ラムコードをネットワークを介してダウンロードしてもよい。

【 0 1 0 1 】

また、コンピュータが読み出したプログラムコードを実行することにより、上述した実施の形態の機能が実現されるだけではなく、そのプログラムコードの指示に基づき、コン ピュータ上で稼動しているOS(オペレーティングシステム)等が実際の処理の一部また は全部を行い、その処理によって上述した実施の形態の機能が実現される場合も含まれる

[0102]

さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機 能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれ た後、そのプログラムコードの指示に基づき、その拡張機能を拡張ボードや拡張ユニット に備わるCPU等が実際の処理の一部または全部を行い、その処理によって上述した実施 の形態の機能が実現される場合も含まれる。

- 【符号の説明】
- 【0103】
- S 処理空間
- ₩ 半導体ウエハ
- 10 プラズマ処理装置
- 11 基板処理室
- 12 サセプタ
- 20 高周波電源
- 34 ガス導入シャワーヘッド
- 38 上部電極板
- 46 他の高周波電源
- 49 直流電源
- 52 制御部
- 53 データベース
- 54 スイッチ





10







【図4】



【図5】











【図8】



フロントページの続き

(72)発明者 佐藤 学東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内

審査官 内田 正和

(56)参考文献 特開2001-156041(JP,A) 特開平07-273089(JP,A) 国際公開第2005/124844(WO,A1)

(58)調査した分野(Int.CI., DB名) H01L 21/3065 H05H 1/46