

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-15666
(P2016-15666A)

(43) 公開日 平成28年1月28日(2016.1.28)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/376 (2011.01)	HO4N 5/335 760	5C024
HO4N 5/374 (2011.01)	HO4N 5/335 740	

審査請求 未請求 請求項の数 8 O L (全 12 頁)

(21) 出願番号	特願2014-137446 (P2014-137446)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成26年7月3日(2014.7.3)	(74) 代理人	100094112 弁理士 岡部 譲
		(74) 代理人	100096943 弁理士 臼井 伸一
		(74) 代理人	100101498 弁理士 越智 隆夫
		(74) 代理人	100107401 弁理士 高橋 誠一郎
		(74) 代理人	100106183 弁理士 吉澤 弘司
		(74) 代理人	100128668 弁理士 齋藤 正巳

最終頁に続く

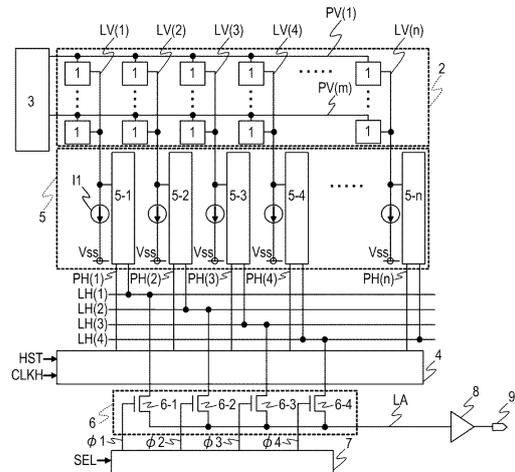
(54) 【発明の名称】 撮像装置及びその駆動方法

(57) 【要約】

【課題】画質劣化が抑制された撮像装置を提供する。

【解決手段】本発明の一態様に係る撮像装置は、各列の水平読み出し回路に備えられた電流源と、各列の水平読み出し回路に備えられた電流源に電流を供給させるための列制御信号を出力する水平駆動回路と、列制御信号に応じて各列の水平読み出し回路から画素信号が入力される、1つ又は複数の水平読み出し線と、各水平読み出し線に一端が接続されるスイッチと、各スイッチの他端が接続される共通出力線と、各スイッチのオン又はオフを制御するためのスイッチ制御信号を出力するスイッチ制御回路とを備え、各スイッチをオンに制御するスイッチ制御信号が出力される期間において、電流を供給する電流源の個数は一定であることを特徴とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の列を有する行列状に配置され、各々が光電変換により画像信号を生成する複数の画素回路と、

前記画素回路から出力された画像信号が伝送される、列ごとに配置された垂直読み出し線と、

前記垂直読み出し線から前記画像信号が入力される、列ごとに配置された水平読み出し回路と、

前記各列の水平読み出し回路に備えられた電流源と、

前記各列の水平読み出し回路に備えられた前記電流源に電流を供給させるための列制御信号を出力する水平駆動回路と、

前記列制御信号に応じて前記各列の水平読み出し回路から前記画素信号が入力される、1つ又は複数の水平読み出し線と、

前記各水平読み出し線に一端が接続されるスイッチと、

前記各スイッチの他端が接続される共通出力線と、

前記各スイッチのオン又はオフを制御するためのスイッチ制御信号を出力するスイッチ制御回路と

を備え、

前記各スイッチをオンに制御する前記スイッチ制御信号が出力される期間において、前記電流を供給する電流源の個数は一定である

ことを特徴とする撮像装置。

【請求項 2】

前記水平駆動回路は、入力されるクロック信号の1クロックごとに動作する電流源の組み合わせを変化させるように列制御信号を出力するものであり、

前記スイッチ制御信号が出力される期間の少なくとも1クロック前に前記電流を供給する電流源の個数が一定になっていることを特徴とする請求項1に記載の撮像装置。

【請求項 3】

前記電流を供給する電流源の個数を一定にするための列制御信号は、異なる列の水平読み出し回路に対する複数の列制御信号の論理和によって生成されることを特徴とする請求項1に記載の撮像装置。

【請求項 4】

前記電流を供給する電流源の個数を一定にするための列制御信号は、ある列の水平読み出し回路に対する列制御信号と、前記列制御信号とは別に供給される駆動パルスとの論理和によって生成されることを特徴とする請求項1に記載の撮像装置。

【請求項 5】

請求項1乃至4のいずれか1項に記載の撮像装置を水平方向に複数個並べて配置して構成される撮像装置。

【請求項 6】

前記複数個並べて配置された撮像装置は、前記複数個の撮像装置にわたって連続的に水平走査され、同時に動作することを特徴とする請求項5に記載の撮像装置。

【請求項 7】

請求項1乃至6のいずれか1項に記載の撮像装置を備えることを特徴とする撮像システム。

【請求項 8】

複数の列を有する行列状に配置され、各々が光電変換により画像信号を生成する複数の画素回路と、

前記画素回路から出力された画像信号が伝送される、列ごとに配置された垂直読み出し線と、

前記垂直読み出し線から前記画像信号が入力される、列ごとに配置された水平読み出し回路と、を備える撮像装置の駆動方法であって、

10

20

30

40

50

前記撮像装置は、
 前記各列の水平読み出し回路に備えられた電流源と、
 前記各列の水平読み出し回路から前記画素信号が入力される、1つ又は複数の水平読み出し線と、
 前記各水平読み出し線に一端が接続されるスイッチと、
 前記各スイッチの他端が接続される共通出力線と、
 を備え、
 前記各スイッチをオンに制御する期間において、前記電流を供給する電流源の個数を一定にすることを特徴とする撮像装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置及びその駆動方法に関する。

【背景技術】

【0002】

特許文献1に記載された撮像装置は、画素列ごとに垂直信号線及び電荷積分アンプを備える。各画素列から垂直信号線及び電荷積分アンプを介して読み出される画素信号は複数の水平信号線に出力される。電荷積分アンプは、水平走査回路によってオン状態又はスタンバイ状態に制御される。このような構成によれば、読み出しを行わない期間において、電荷積分アンプをスタンバイ状態とすることにより、消費電流の低減が可能である旨が、特許文献1には記載されている。特許文献1の固体撮像装置の動作タイミング図によれば、時間の経過に従って、電荷積分アンプの動作個数が増加し、水平信号線の本数と同数となった後は動作個数が一定となる。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2005-143078号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0004】

しかしながら、動作する電荷積分アンプの個数が増加すると、電源から電荷積分アンプに供給される電流が変動する。このとき、撮像装置に印加される電源電圧の波形が、時間的に変動することがある。これにより、画素回路の出力電圧が変動する可能性がある。このような原因で画素回路の出力電圧が変動しているときに画像信号を読み出した場合、正確な画像信号を読み出すことができず、画質が劣化することがある。

【0005】

本発明は上述した課題に鑑みてなされたものであって、画質劣化が抑制された撮像装置を提供することを目的とする。

【課題を解決するための手段】

40

【0006】

本発明の一態様に係る撮像装置は、複数の列を有する行列状に配置され、各々が光電変換により画像信号を生成する複数の画素回路と、画素回路から出力された画像信号が伝送される、列ごとに配置された垂直読み出し線と、垂直読み出し線から画像信号が入力される、列ごとに配置された水平読み出し回路と、各列の水平読み出し回路に備えられた電流源と、各列の水平読み出し回路に備えられた電流源に電流を供給させるための列制御信号を出力する水平駆動回路と、列制御信号に応じて各列の水平読み出し回路から画素信号が入力される、1つ又は複数の水平読み出し線と、各水平読み出し線に一端が接続されるスイッチと、各スイッチの他端が接続される共通出力線と、各スイッチのオン又はオフを制御するためのスイッチ制御信号を出力するスイッチ制御回路とを備え、各スイッチをオン

50

に制御するスイッチ制御信号が出力される期間において、電流を供給する電流源の個数は一定であることを特徴とする。

【発明の効果】

【0007】

本発明によれば、画質劣化が抑制された撮像装置を提供することができる。

【図面の簡単な説明】

【0008】

【図1】本発明の第1の実施形態に係る撮像装置の構成を示すブロック図である。

【図2】本発明の第1の実施形態に係る水平読み出し回路の回路図である。

【図3】本発明の第1の実施形態に係る撮像装置の動作を示すタイミング図である。

10

【図4】本発明の第1の実施形態に係る撮像装置を用いて取得される画像の一例を示す図である。

【図5】本発明の第2の実施形態に係る撮像装置の動作を示すタイミング図である。

【図6】本発明の第3の実施形態に係る撮像システムのブロック図である。

【発明を実施するための形態】

【0009】

以下、本発明を実施するための例示的な実施形態を、図面を参照して説明する。各図面において、同機能を有するものは同一符号を付し、その繰り返しの説明は省略することもある。なお、本明細書及び図面において、画素の配列に関し、図面上の左右方向を「行方向」又は「水平」と呼び、図面上の上下方向を「列方向」又は「垂直」と呼ぶ場合がある。

20

【0010】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る撮像装置の構成を示すブロック図である。図1の撮像装置は、画素部2、垂直駆動回路3、水平駆動回路4、水平読み出し部5、スイッチ部6、スイッチ制御回路7及び出力アンプ8を備える。画素部2は、2次元行列状に配置された複数の画素回路1を備える。画素回路1は、光電変換素子、増幅回路等を含む回路である。画素回路1は、光電変換によって入射光量に応じた電荷を生成し、生成された電荷を電圧信号に変換して画素信号として出力する。本実施形態においては、画素部2は、 m 行 \times n 列(m 、 n は自然数)の画素回路1を備えているものとする。垂直駆動回路3は、画素信号を読み出す行を選択するための行制御信号を、画素部2の行ごとに設けられた行制御信号線 $PV(1)$ 、 $PV(2)$ 、 \dots 、 $PV(m)$ を介して画素回路1に供給する。

30

【0011】

画素回路1は、画素部2の列ごとに設けられた垂直読み出し線 $LV(1)$ 、 $LV(2)$ 、 \dots 、 $LV(n)$ に接続される。各列の垂直読み出し線 $LV(1)$ 、 $LV(2)$ 、 \dots 、 $LV(n)$ は水平読み出し部5に接続される。すなわち、画素回路1で生成された画素信号は、垂直読み出し線 $LV(1)$ 、 $LV(2)$ 、 \dots 、 $LV(n)$ を介して水平読み出し部5に伝送される。

【0012】

40

水平読み出し部5は複数の水平読み出し回路5-1、5-2、 \dots 、5- n 及び複数の電流源 $I1$ を備える。垂直読み出し線 $LV(1)$ 、 $LV(2)$ 、 \dots 、 $LV(n)$ はそれぞれ水平読み出し回路5-1、5-2、 \dots 、5- n に接続される。また、垂直読み出し線 $LV(1)$ 、 $LV(2)$ 、 \dots 、 $LV(n)$ には、それぞれ各画素回路1から電源 V_{ss} に向かって流れる電流を供給する電流源 $I1$ が接続される。

【0013】

図2は、本発明の第1の実施形態に係る水平読み出し回路5-1の回路図である。以下、1列目に設けられた水平読み出し回路5-1について説明するが、他の列の水平読み出し回路5-2、 \dots 、5- n も同様である。なお、図2において電源 V_{dd} と電源 V_{ss} が記載されているが、電源 V_{dd} の電圧は電源 V_{ss} の電圧よりも高いものとする。

50

【 0 0 1 4 】

水平読み出し回路 5 - 1 は、入力トランジスタ M 1、スイッチトランジスタ M 2、M 3 及び電流源 I 2 を備える。以下、各トランジスタは N 型の MOS F E T であるものとするが、これに限定されない。入力トランジスタ M 1 のドレインは電源 V d d に接続され、ゲートは垂直読み出し線 L V (1) に接続される。入力トランジスタ M 1 のソースはスイッチトランジスタ M 2 のドレイン及びスイッチトランジスタ M 3 のドレインに接続される。

【 0 0 1 5 】

共通接続されたスイッチトランジスタ M 2、M 3 のゲートには、水平駆動回路 4 から列制御信号 P H (1) が供給される。水平駆動回路 4 の動作タイミングは、撮像装置の外部のタイミング制御部等から供給されるスタート信号 H S T、クロック信号 C L K H などによって制御される。

10

【 0 0 1 6 】

スイッチトランジスタ M 2 のソースは、一方が電源 V s s に接続された電流源 I 2 の他方と接続される。スイッチトランジスタ M 3 のソースは、水平読み出し線 L H (1) に接続されている。列制御信号 P H (1) が H レベルになると、選択されている列の画像信号が、水平読み出し回路 5 - 1 を介して水平読み出し線 L H (1) に読み出される。すなわち、水平読み出し回路 5 - 1 は、列制御信号 P H (1) に応じて、垂直読み出し線 L V (1) の電圧を水平読み出し線 L H (1) に読み出すことができる。

【 0 0 1 7 】

なお、本実施形態では水平読み出し線 L H (1)、L H (2)、L H (3)、L H (4) は 4 本設けられており、各水平読み出し回路 5 - 1、5 - 2、 \dots 5 - n は水平読み出し線 L H (1)、L H (2)、L H (3)、L H (4) のいずれかと接続される。例えば、水平読み出し回路 5 - 1、 \dots 5 - 4 が水平読み出し線 L H (1)、 \dots L H (4) とそれぞれ接続され、水平読み出し回路 5 - 5、 \dots 5 - 8 は再び水平読み出し線 L H (1)、 \dots L H (4) とそれぞれ接続されるようにすることができる。このようにすれば、各水平読み出し回路 5 - 1、5 - 2、 \dots 5 - n は水平読み出し線 L H (1)、L H (2)、L H (3)、L H (4) と周期的な規則で接続されるように構成でき、単純な規則に基づいて読み出しを行うことができる。

20

【 0 0 1 8 】

スイッチ部 6 は、スイッチ 6 - 1、6 - 2、6 - 3、6 - 4 を備える。スイッチ 6 - 1、6 - 2、6 - 3、6 - 4 の一端はそれぞれ水平読み出し線 L H (1)、L H (2)、L H (3)、L H (4) に接続され、他端は共通出力線 L A に共通接続される。スイッチ 6 - 1、6 - 2、6 - 3、6 - 4 は、スイッチ制御回路 7 からのスイッチ制御信号 1、2、3、4 によってオン又はオフに制御される。スイッチ制御回路 7 の動作タイミングは、駆動信号 S E L などによって制御される。共通出力線 L A に読み出された画像信号は出力アンプ 8 によって増幅されて、出力端子 9 から出力される。

30

【 0 0 1 9 】

なお、水平読み出し回路 5 - 1、5 - 2、 \dots 5 - n の構成は、図 2 に示された回路構成には限定されない。定電流源を流れる電流を制御することにより、回路に供給される電流を制御可能であれば、様々な構成が適用可能である。

40

【 0 0 2 0 】

図 3 は、第 1 の実施形態における撮像装置の動作を示すタイミング図である。画素部 2 の k 行目 (k は 1 以上、m 以下の自然数) から出力される画素信号を 1 列目から順に読み出す場合の動作について説明する。なお、図 3 及び以下の説明において、各信号線の符号をその信号線を通る制御信号を示すものとして用いることがある。

【 0 0 2 1 】

時刻 t 0 において、垂直駆動回路 3 から出力される行制御信号 P V (k) が L レベルから H レベルに変化することで、k 行目の画素回路 1 が選択される。

【 0 0 2 2 】

時刻 t 1 において、水平駆動回路 4 を制御するスタート信号 H S T が L レベルから H レ

50

ベルに変化する。水平駆動回路 4 は、スタート信号 H S T が H レベルになったことをトリガーとして水平読み出し回路 5 - 1、5 - 2、 \dots 5 - n に列制御信号 P H (1)、P H (2)、 \dots P H (n) を出力する動作を開始する。

【 0 0 2 3 】

水平駆動回路 4 は、入力されたスタート信号 H S T を、クロック信号 C L K H (クロック幅 T_1) に従って順次信号をシフトすることにより列制御信号 P H (1)、P H (2)、 \dots P H (n) を生成して出力する、シフトレジスタとして動作する。スタート信号 H S T (クロック幅 $T = 4 \times T_1$) が H レベルになると、水平駆動回路 4 は、1 クロック経過後の時刻 t_2 において、スタート信号 H S T を 1 クロック分遅らせた列制御信号 P H (1) を水平読み出し回路 5 - 1 に出力する。以下、同様にして各水平読み出し回路には、1 クロック分ずつ順次シフトした列制御信号が出力される。すなわち、 i 列目に対しては、スタートから i クロック分の期間が経過した時刻において、列制御信号 P H (i) が水平読み出し回路 5 - i に出力されるように動作する。ただし、スタート直後の時刻 t_2 から t_7 までの期間及び最終列付近の t_{14} から t_{18} の期間においては、上述したスタート信号 H S T をシフトした信号のみを出力する規則的な動作ではなく、例外的な動作が行われる。すなわち、列制御信号 P H (2)、P H (3)、P H (4)、P H ($n - 3$)、P H ($n - 2$)、P H ($n - 1$) は上記とは異なる動作タイミングにより出力される。この例外的な動作について詳細に説明する。

10

【 0 0 2 4 】

時刻 t_1 にスタート信号 H S T が H レベルになると、1 クロック経過後の時刻 t_2 において、列制御信号 P H (1)、P H (2)、P H (3)、P H (4) が L レベルから H レベルに一斉に変化する。その後、P H (1) は時刻 t_4 に、P H (2) は時刻 t_5 に、P H (3) は時刻 t_6 に、P H (4) は時刻 t_7 にそれぞれ L レベルに変化する。すなわち、列制御信号 P H (1)、P H (2)、P H (3)、P H (4) の H レベル期間は、それぞれ T 、 $(T + T_1)$ 、 $(T + 2 \times T_1)$ 、 $(T + 3 \times T_1)$ である。列制御信号 P H (5) 以降の各列制御信号 P H (5)、P H (6)、 \dots P H ($n - 4$) は、上述した規則的な動作となり、H レベル期間幅はいずれも T となる。

20

【 0 0 2 5 】

このような列制御信号 P H (2)、P H (3)、P H (4) は、例えばスタート信号 H S T を 1 クロックシフトした列制御信号 P H (1) と、スタート信号 H S T を 2 ~ 4 クロックシフト動作した信号との論理和により構成できる。

30

【 0 0 2 6 】

列制御信号 P H ($n - 3$) は時刻 t_{14} に、列制御信号 P H ($n - 2$) は時刻 t_{15} に、列制御信号 P H ($n - 1$) は時刻 t_{16} に、列制御信号 P H (n) は時刻 t_{17} に L レベルから H レベルになる。その後、時刻 t_{18} において、列制御信号 P H ($n - 3$)、P H ($n - 2$)、P H ($n - 1$)、P H (n) は一斉に L レベルになる。すなわち、列制御信号 P H ($n - 3$)、P H ($n - 2$)、P H ($n - 1$)、P H (n) の H レベル期間は、それぞれ $(T + 3 \times T_1)$ 、 $(T + 2 \times T_1)$ 、 $(T + T_1)$ 、 T である。

【 0 0 2 7 】

上述の動作と並行して、時刻 t_3 から時刻 t_4 までの期間において、スイッチ制御信号 1 が H レベルになる。これにより、1 列目の画素回路 1 から出力された画像信号が水平読み出し線 L H (1) とスイッチ 6 - 1 を介して共通出力線 L A に読み出される。共通出力線 L A に読み出された 1 列目の画素信号は、出力アンプ 8 を介して外部端子 9 から外部回路に出力される。

40

【 0 0 2 8 】

時刻 t_4 から時刻 t_5 までの期間において、スイッチ制御信号 2 が H レベルに変化する。これにより、同様にして 2 列目の画素信号が読み出される。時刻 t_5 以後も同様に画像信号の読み出しが順次行われる。

【 0 0 2 9 】

上述したように、列制御信号 P H (2)、P H (3)、P H (4)、P H ($n - 3$)、

50

PH (n - 2)、PH (n - 1) は、他の列制御信号よりも H レベル期間が延長されている。これにより、時刻 t 2 から時刻 t 1 8 までの全ての期間において、常に 4 つの列制御信号が H レベルになっており、同時に動作する電流源 I 2 の個数が 4 個で一定となる。この構成による効果について説明する。

【 0 0 3 0 】

図 3 の破線で示された列制御信号 PH (2)、PH (3)、PH (4)、PH (n - 3)、PH (n - 2)、PH (n - 1) の動作は、スタート直後及び最終列付近の動作期間における例外動作を設けなかった場合の動作タイミングである。この場合、時刻 t 2 から t 3 及び時刻 t 1 7 から t 1 8 の期間において、列制御信号の個数が 4 個よりも少なくなるので動作している電流源 I 2 の個数が変動する。これに対し、本実施形態では、時刻 t 2 以降、常に電流源 I 2 が 4 個動作しており、水平読み出し回路を流れる電流量の合計値は一定である。これにより、1 列目の画像信号の読み出しが開始される時刻 t 3 以前の期間において、電流源 I 2 により供給される電流が安定化され、その後も電流量が一定の状態画像信号を読み出すことができる。よって、動作する電流源 I 2 の個数が変化することによる出力信号の変動が抑制され、画像信号の読み出し精度が向上する。なお、電流源 I 2 により供給される電流の整定時間を考慮すると、時刻 t 3 よりも、少なくとも 1 クロック前までに動作する電流源 I 2 の個数を一定にすることが望ましい。

10

【 0 0 3 1 】

図 4 (A) 及び図 4 (B) は、本実施形態の撮像装置を用いて取得される画像の一例を示す図である。図 4 (A) 及び図 4 (B) は、本実施形態の撮像装置を 3 個水平方向に並べた構成の撮像装置により取得される画像図であり、各撮像装置で撮影された画像領域 S 1、S 2、S 3 を結合したものとなっている。撮像装置に入射される光量は、画像領域 S 1、S 2 の境界付近にある矩形領域が黒レベル相当であり、それ以外が白レベル相当であるものとする。また、図中に矢印で示されているように、水平方向の走査は 3 個の撮像装置にわたって連続的に左から右に行われ、垂直方向の走査は上から下に行われるものとする。なお、本実施形態では撮像装置が 3 個配置されている場合を例示しているが、2 個でもよく、4 個以上の複数個でもあってもよい。

20

【 0 0 3 2 】

図 4 (A) は本実施形態の撮像装置を用いた場合に取得される画像図であり、図 4 (B) は、スタート直後及び最終列付近の期間の例外動作を設けていない撮像装置 (図 3 の破線) を用いた場合に取得される画像図である。

30

【 0 0 3 3 】

図 4 (B) に示された画像図では、水平走査時に画像領域 S 1 から画像領域 S 2 に移る際の境界となる画像領域 S 1 の n 列目付近及び画像領域 S 2 の 1 列目付近において、本来黒画像であるべき部分に垂直方向に伸びる線状のノイズが発生している。上述したように、1 列目付近及び n 列目付近の読み出しにおいて、動作する電流源 I 2 の個数が変動し、これにより水平読み出し回路を流れる電流量の合計値が変動する。この電流量の変化により読み出される画素信号が実際の値とずれるため、画像領域 S 1 の n 列目付近及び画像領域 S 2 の 1 列目付近にノイズを含む画像が撮影される。一方、図 4 (A) では、動作する電流源 I 2 の個数が一定であるため、このノイズが抑制されている。

40

【 0 0 3 4 】

以上のように本実施形態によれば、読み出し期間において、動作する電流源 I 2 の個数が一定となる。これにより、水平読み出し回路を流れる電流量の合計値が一定となり、読み出される画素信号のノイズが低減され、高品質な撮像が可能となる。また、本実施形態の撮像装置は、複数個を水平方向に並べて構成した場合であっても、撮像装置の境界部付近に発生しうるノイズが低減される。

【 0 0 3 5 】

本実施形態は水平読み出し線が 4 本の場合を例示しているが、これに限定されず 1 本以上の任意の本数とすることができる。水平読み出し線の本数を N 本とした場合、時刻 t 2 から t 3 及び時刻 t 1 7 から t 1 8 の期間において動作する水平読み出し回路内の電流源

50

I 2 の個数は N 個となるように動作タイミングを設定すれば良い。

【0036】

本実施形態では、列制御信号 PH (2)、PH (3)、PH (4) の 3 個の列制御信号は、スタート信号 HST を 1 クロックシフトした列制御信号 PH (1) と、スタート信号 HST を 2 ~ 4 クロックシフト動作した信号との論理和となるように構成されている。しかしながら、本発明は本実施形態に限定されることなく、他の制御信号パターンにより動作させてもよく、電流源 I 2 により供給される電流の変動が十分に安定化された状態で画像信号を読み出すことができればよい。

【0037】

以上の説明では、画素部 2 は複数行の画素回路 1 を有していることを前提としているが、行数は 1 行であってもよい。この場合、垂直駆動回路 3 は省略される。行数が 1 行であるとき、本実施形態が適用される撮像装置は、画素回路 1 が 1 次元状に配置されたラインセンサとなる。この場合であっても同様の効果が得られる。

【0038】

(第 2 の実施形態)

図 5 は、本発明の第 2 の実施形態における撮像装置の動作を示すタイミング図である。図 1 及び図 2 に示した回路構成は第 1 の実施形態と同様であるため説明を省略する。第 2 の実施形態の動作タイミングについて第 1 の実施形態との差異点を説明する。

【0039】

第 1 の実施形態では、列制御信号 PH (2)、PH (3)、PH (4)、PH (n - 3)、PH (n - 2)、PH (n - 1) の H レベル期間を長くすることにより、各時刻での電流源 I 2 の動作個数が一定となっている。これに対し本実施形態では、列制御信号 PH (5)、PH (6)、PH (7)、PH (n - 6)、PH (n - 5)、PH (n - 4) に駆動パルス P 1 ~ P 6 をそれぞれ追加することにより、電流源 I 2 の動作個数を一定にしている。なお、駆動パルス P 1 ~ P 6 は、例えば、列制御信号の生成に用いられるスタート信号 HST とは別に外部回路から水平駆動回路 4 に対し供給することができる。

【0040】

時刻 t 2 において、列制御信号 PH (1) とともに、列制御信号 PH (5)、PH (6)、PH (7) が一斉に H レベルになる。時刻 t 19 において列制御信号 PH (5) が L レベルになり、時刻 t 20 において列制御信号 PH (6) が L レベルになり、時刻 t 21 において列制御信号 PH (7) が L レベルになる。その後、最終列付近の読み出しを行う時刻 t 33 において列制御信号 PH (n - 6) が H レベルになり、時刻 t 34 において列制御信号 PH (n - 5) が H レベルになり、時刻 t 35 において列制御信号 PH (n - 4) が H レベルになる。そして、時刻 t 36 において、最終行 n の列制御信号 PH (n) とともに、PH (n - 6)、PH (n - 5)、PH (n - 4) が L レベルになる。

【0041】

このように、本実施形態の列制御信号 PH (1) ~ PH (n) は、スタート信号 HST を 1 クロックごとに順次シフト動作した信号に、駆動パルス P 1 ~ P 6 を追加したものとなっている。

【0042】

第 1 の実施形態と同様に、本実施形態においても時刻 t 2 以降、電流源 I 2 が常に 4 個動作している。よって、第 1 の実施形態の説明と同様の理由により、水平読み出し回路を流れる電流量の合計値が一定となり、読み出される画像信号のノイズが低減され、高品質な撮像が可能となる。

【0043】

なお、本実施形態では、列制御信号 PH (5)、PH (6)、PH (7)、PH (n - 6)、PH (n - 5)、PH (n - 4) に対し駆動パルス P 1、P 2、P 3、P 4、P 5、P 6 をそれぞれ追加させているがこれに限定されない。駆動パルスの形態は上述の例と異なってもよく、他の列制御信号に対して駆動パルスを追加してもよい。

【0044】

10

20

30

40

50

(第3の実施形態)

図6は、本発明の第3の実施形態による撮像システム800の構成例を示す図である。撮像システム800は、例えば、光学部810、撮像装置100、映像信号処理部830、記録・通信部840、タイミング制御部850、システム制御部860、及び再生・表示部870を含む。撮像装置100には、第1及び第2の実施形態の撮像装置を用いることができる。

【0045】

レンズ等の光学系である光学部810は、被写体からの光を撮像装置100の、複数の画素回路1が1次元のライン状又は2次元の行列状に配置された画素部2に結像させ、被写体の像を形成する。結像された被写体からの光は、各画素回路1において光電変換によって電気信号に変換される。撮像装置100は、タイミング制御部850からの信号に基づきタイミングで、画素部2に結像された光に応じた信号を出力する。撮像装置100から出力された信号は、映像信号処理部830に入力され、映像信号処理部830は、プログラム等によって定められた方法に従って信号処理を行う。映像信号処理部830での処理によって得られた信号は画像データとして記録・通信部840に送られる。記録・通信部840は、画像を形成するための信号を再生・表示部870に送り、再生・表示部870に動画や静止画像を再生・表示させる。記録・通信部840は、また、映像信号処理部830からの信号を受けて、システム制御部860と通信を行うほか、不図示の記録媒体に、画像を形成するための信号を記録する動作も行う。

10

【0046】

システム制御部860は、撮像システム800の動作を統括的に制御するものであり、光学部810、タイミング制御部850、記録・通信部840、及び再生・表示部870の駆動を制御する。また、システム制御部860は、例えば記録媒体である不図示の記憶装置を備え、ここに撮像システムの動作を制御するのに必要なプログラム等が記録される。また、システム制御部860は、例えばユーザの操作に応じて駆動モードを切り替える信号を撮像システム内に供給する。具体的な例としては、読み出す行やリセットする行の変更、電子ズームに伴う画角の変更や、電子防振に伴う画角のずらし等である。タイミング制御部850は、システム制御部860による制御に基づいて撮像装置100及び映像信号処理部830の駆動タイミングを制御する。

20

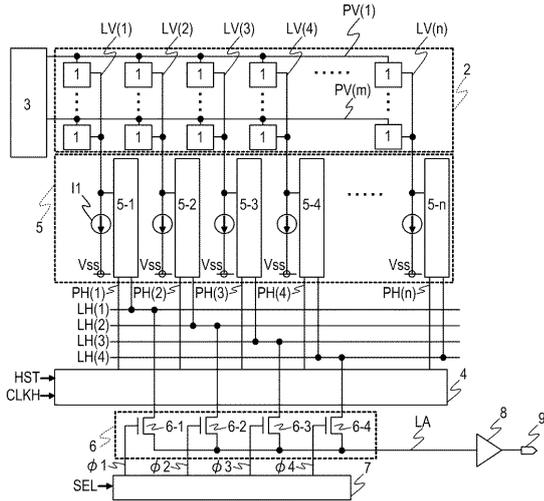
【符号の説明】

30

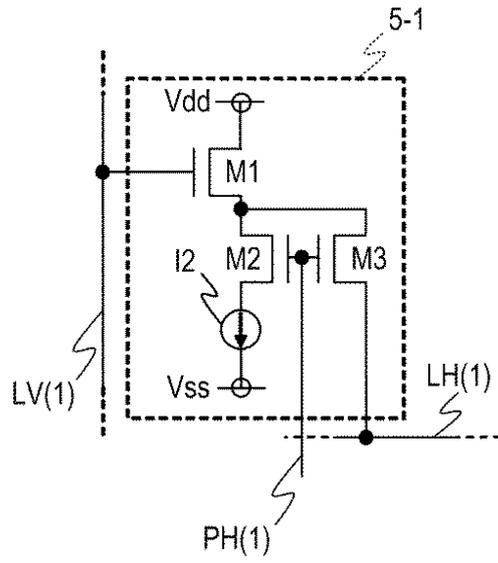
【0047】

1：画素回路、 4：水平駆動回路、 5-1、・・・5-n：水平読み出し回路、 6-1、・・・6-4：スイッチ、 7：スイッチ制御回路、 8：出力アンプ、 LV(1)、・・・LV(n)：垂直読み出し線、 LH(1)、・・・LH(4)：水平読み出し線、 LA：共通出力線

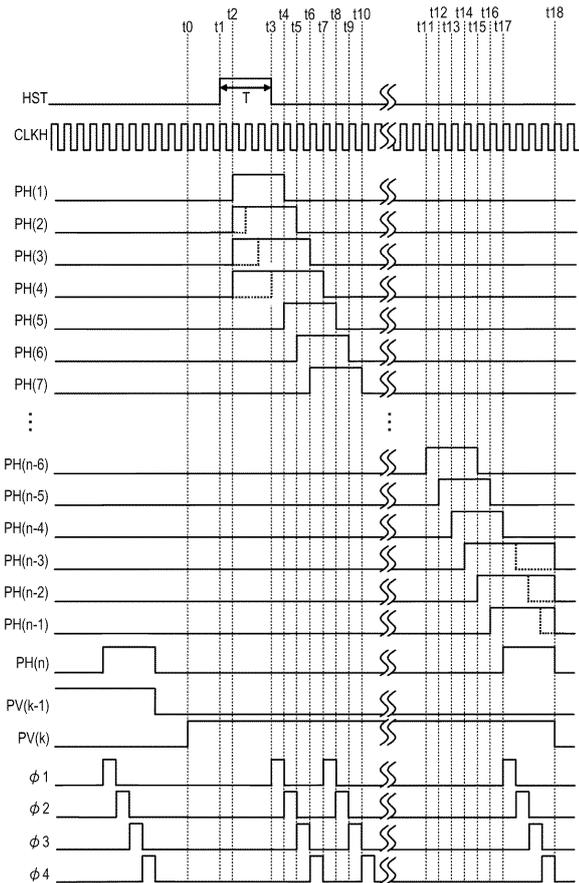
【 図 1 】



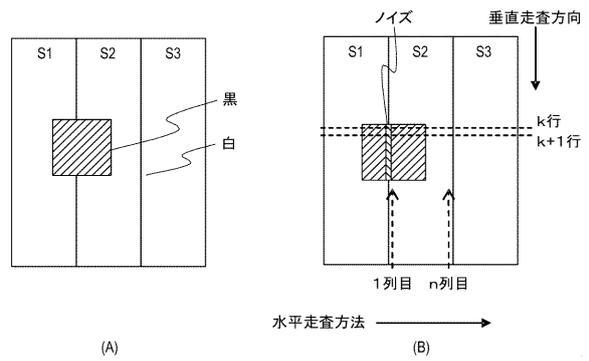
【 図 2 】



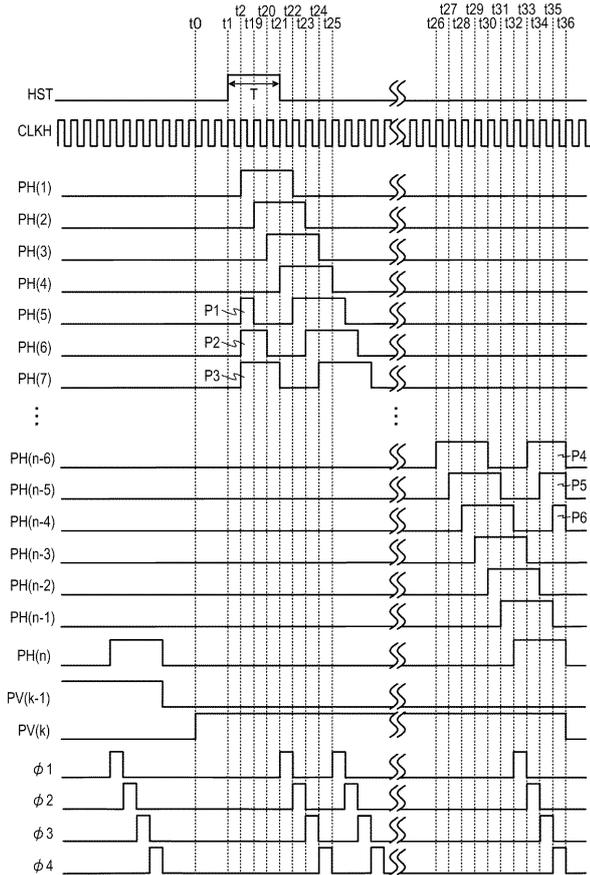
【 図 3 】



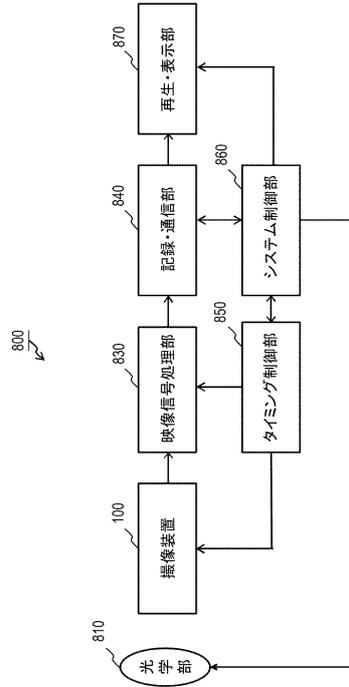
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(74)代理人 100134393

弁理士 木村 克彦

(74)代理人 100174230

弁理士 田中 尚文

(72)発明者 山下 孝教

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 山崎 善一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 5C024 CX03 GY31 HX02 HX48 HX50 HX55 HX60 JX41