

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-237489

(P2011-237489A)

(43) 公開日 平成23年11月24日(2011.11.24)

(51) Int.Cl.			F I			テーマコード (参考)	
<b>G09G</b>	<b>3/30</b>	<b>(2006.01)</b>	G09G	3/30	Z	3K107	
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/20	691D	5B068	
<b>G09F</b>	<b>9/30</b>	<b>(2006.01)</b>	G09G	3/20	622J	5B087	
<b>H01L</b>	<b>27/32</b>	<b>(2006.01)</b>	G09F	9/30	365Z	5C080	
<b>G09F</b>	<b>9/00</b>	<b>(2006.01)</b>	G09F	9/30	349Z	5C094	

審査請求 有 請求項の数 5 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2010-106603 (P2010-106603)  
 (22) 出願日 平成22年5月6日 (2010.5.6)

(71) 出願人 302020207  
 東芝モバイルディスプレイ株式会社  
 埼玉県深谷市幡羅町一丁目9番地2  
 (74) 代理人 100117787  
 弁理士 勝沼 宏仁  
 (74) 代理人 100082991  
 弁理士 佐藤 泰和  
 (74) 代理人 100103263  
 弁理士 川崎 康  
 (74) 代理人 100107582  
 弁理士 関根 毅  
 (74) 代理人 100118843  
 弁理士 赤岡 明

最終頁に続く

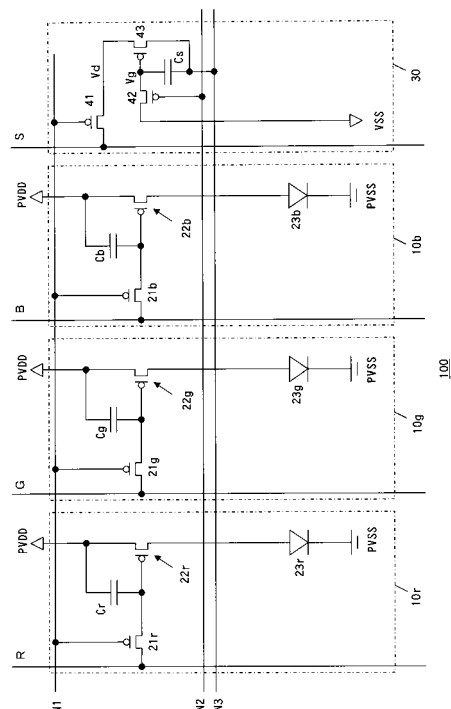
(54) 【発明の名称】 有機EL表示装置

(57) 【要約】

【課題】 製造コストを増加させることなく、接触検出機能を有する有機EL表示装置を提供する。

【解決手段】 画素100は、R画素回路10rと、G画素回路10gと、B画素回路10bと、接触検出回路30とを備えている。同一基板上に画素回路10r, 10g, 10bおよび接触検出回路30を形成する。これらの回路で用いられる素子は共通しているため、製造コストを抑えつつ、有機EL表示装置に接触検出機能を付加できる。また、制御信号N1に同期して、画素電圧の供給と、接触の有無を示す電圧の読み出しとを同時に行う。そのため、信号線の増加を必要最低限に抑えることができ、画素100の面積増大や、画素100内の配線の複雑化を抑制できる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

同一基板上に形成される画素回路と、前記画素回路に隣接して設けられる接触検出回路と、を備え、

前記画素回路は、

画素信号線から供給される画素電圧に応じた輝度で発光する有機 E L 発光素子と、

前記有機 E L 発光素子を駆動する駆動素子と、

制御信号線から供給される制御信号に同期して、前記画素電圧を前記駆動素子に供給する第 1 の選択素子と、を有し、

前記接触検出回路は、

誘電体の接触の有無を検出する接触検出容量と、

前記制御信号線から供給される前記制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第 2 の選択素子と、を有することを特徴とする有機 E L 表示装置。

10

## 【請求項 2】

前記画素回路の前記画素信号線と、前記接触検出回路の前記静電信号線とを共通にすることを特徴とする請求項 1 に記載の有機 E L 表示装置。

## 【請求項 3】

前記画素回路および前記接触検出回路は第 1 の方向に隣接して形成され、

前記接触検出容量は、前記第 1 の方向の長さより、前記第 1 の方向と垂直な第 2 の方向の長さの方が長く形成され、

20

前記接触検出容量は、前記第 1 の方向に形成されるプリチャージ信号線から供給されるプリチャージ信号に同期してプリチャージされ、

前記接触検出回路の前記プリチャージ信号線と、前記第 2 の方向に隣接して形成される別の接触検出回路の前記プリチャージ信号線と、の距離は、前記第 2 の方向に形成される前記画素回路の配線のうち前記接触検出回路から最も離れて形成される配線と、前記第 2 の方向に形成される前記接触検出回路の配線のうち、前記画素回路から最も離れて形成される配線と、の距離より長いことを特徴とする請求項 1 または 2 に記載の有機 E L 表示装置。

## 【請求項 4】

30

同一基板上に形成される画素回路と、前記画素回路に隣接して設けられる接触検出回路と、を備え、

前記画素回路は、

画素信号線から供給される画素電圧に応じた輝度で発光する有機 E L 発光素子と、

前記有機 E L 発光素子を駆動する駆動素子と、

制御信号線から供給される制御信号に同期して、前記画素電圧を前記駆動素子に供給する第 1 の選択素子と、を有し、

前記接触検出回路は、

プリチャージ信号線から供給されるプリチャージ信号に同期してプリチャージされ、誘電体の接触の有無を検出する接触検出容量と、

40

前記制御信号線から供給される前記制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第 2 の選択素子と、を有し、

前記画素回路および前記接触検出回路は第 1 の方向に隣接して形成され、

前記接触検出容量は、前記第 1 の方向の長さより、前記第 1 の方向と垂直な第 2 の方向の長さの方が長く形成され、

前記制御信号線および前記プリチャージ信号線は前記第 1 の方向に形成され、

前記画素回路に電源電圧を供給する電源線、前記画素信号線、前記接触検出回路の接地線、および、前記静電信号線は前記第 2 の方向に形成され、

前記接触検出回路の前記プリチャージ信号線と、前記第 2 の方向に隣接して形成される

50

別の接触検出回路の前記プリチャージ信号線と、の距離は、前記第2の方向に形成される前記画素回路の配線のうち前記接触検出回路から最も離れて形成される配線と、前記第2の方向に形成される前記接触検出回路の配線のうち、前記画素回路から最も離れて形成される配線と、の距離より長いことを特徴とする有機EL表示装置。

【請求項5】

同一基板上に形成され、それぞれ異なる色に発光する複数の画素回路と、前記複数の画素回路うちの1つに隣接して設けられる接触検出回路と、を備え、

前記複数の画素回路のそれぞれは、

画素信号線から供給される画素電圧に応じた輝度で発光する有機EL発光素子と、

前記有機EL発光素子を駆動する駆動素子と、

前記画素電圧を前記駆動素子に供給する第1の選択素子と、を有し、

前記複数の画素回路のうち、少なくとも1つは、第1の制御信号線から供給される第1の制御信号に同期して、前記画素電圧を前記駆動素子に供給し、

他の画素回路は、第2の制御信号線から供給される第2の制御信号に同期して、前記画素電圧を前記駆動素子に供給し、

前記接触検出回路は、

プリチャージ信号線から供給されるプリチャージ信号に同期してプリチャージされ、誘電体の接触の有無を検出する接触検出容量と、

前記第1の制御信号線から供給される前記第1の制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第2の選択素子と、を有し、

前記画素回路および前記接触検出回路は第1の方向に隣接して形成され、

前記接触検出容量は、前記第1の方向の長さより、前記第1の方向と垂直な第2の方向の長さの方が長く形成され、

前記第1および第2の制御信号線と前記プリチャージ信号線とは前記第1の方向に形成され、

前記画素回路に電源電圧を供給する電源線、前記画素信号線、前記接触検出回路の接地線、および、前記静電信号線は前記第2の方向に形成され、

前記接触検出回路の前記プリチャージ信号線と、前記第2の方向に隣接して形成される別の接触検出回路の前記プリチャージ信号線と、の距離は、前記第2の方向に形成される前記画素回路の配線のうち前記接触検出回路から最も離れて形成される配線と、前記第2の方向に形成される前記接触検出回路の配線のうち、前記画素回路から最も離れて形成される配線と、の距離より長いことを特徴とする有機EL表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、接触検出機能を有する有機EL表示装置に関する。

【背景技術】

【0002】

近年の電子機器には、操作性の向上やボタンの削減によるコスト削減、軽薄短小化等のために、接触検出機能を有する表示装置が数多く使用されている。

【0003】

表示装置が液晶ディスプレイである場合、タッチパネルと液晶ディスプレイとを重ねて使用するのが一般的である。液晶ディスプレイは内部に液晶が充填されているため、接触を検出する回路を液晶ディスプレイと一体に形成するのは困難だからである。また、仮に一体に形成したとしても、映像ブランキング期間中に接触の有無を読み出す場合、読み出しを制御する信号を新たに追加する必要があり、表示装置の回路構成が複雑になってしまう。

【0004】

一方、近年、多くの有機EL表示装置が提案されている（例えば特許文献1～3）。し

10

20

30

40

50

かしながら、これらは接触検出機能を搭載することを全く念頭に置いていない。接触検出機能を追加するためには別個のタッチパネルが必要で、大幅に部品コストが増加してしまうという問題がある。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特許第3613253号公報

【特許文献2】特許第3750616号公報

【特許文献3】米国特許第6229506号

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、製造コストを増加させることなく、接触検出機能を有する有機EL表示装置を提供するものである。

【課題を解決するための手段】

【0007】

本発明の一態様によれば、同一基板上に形成される画素回路と、前記画素回路に隣接して設けられる接触検出回路と、を備え、前記画素回路は、画素信号線から供給される画素電圧に応じた輝度で発光する有機EL発光素子と、前記有機EL発光素子を駆動する駆動素子と、制御信号線から供給される制御信号に同期して、前記画素電圧を前記駆動素子に供給する第1の選択素子と、を有し、前記接触検出回路は、誘電体の接触の有無を検出する接触検出容量と、前記制御信号線から供給される前記制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第2の選択素子と、を有することを特徴とする有機EL表示装置が提供される。

【0008】

また、本発明の一態様によれば、同一基板上に形成される画素回路と、前記画素回路に隣接して設けられる接触検出回路と、を備え、前記画素回路は、画素信号線から供給される画素電圧に応じた輝度で発光する有機EL発光素子と、前記有機EL発光素子を駆動する駆動素子と、制御信号線から供給される制御信号に同期して、前記画素電圧を前記駆動素子に供給する第1の選択素子と、を有し、前記接触検出回路は、プリチャージ信号線から供給されるプリチャージ信号に同期してプリチャージされ、誘電体の接触の有無を検出する接触検出容量と、前記制御信号線から供給される前記制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第2の選択素子と、を有し、前記画素回路および前記接触検出回路は第1の方向に隣接して形成され、前記接触検出容量は、前記第1の方向の長さより、前記第1の方向と垂直な第2の方向の長さの方が長く形成され、前記制御信号線および前記プリチャージ信号線は前記第1の方向に形成され、前記画素回路に電源電圧を供給する電源線、前記画素信号線、前記接触検出回路の接地線、および、前記静電信号線は前記第2の方向に形成され、前記接触検出回路の前記プリチャージ信号線と、前記第2の方向に隣接して形成される別の接触検出回路の前記プリチャージ信号線と、の距離は、前記第2の方向に形成される前記画素回路の配線のうち前記接触検出回路から最も離れて形成される配線と、前記第2の方向に形成される前記接触検出回路の配線のうち、前記画素回路から最も離れて形成される配線と、の距離より長いことを特徴とする有機EL表示装置が提供される。

【0009】

また、本発明の一態様によれば、同一基板上に形成され、それぞれ異なる色に発光する複数の画素回路と、前記複数の画素回路うちの1つに隣接して設けられる接触検出回路と、を備え、前記複数の画素回路のそれぞれは、画素信号線から供給される画素電圧に応じた輝度で発光する有機EL発光素子と、前記有機EL発光素子を駆動する駆動素子と、前記画素電圧を前記駆動素子に供給する第1の選択素子と、を有し、前記複数の画素回路のうち、少なくとも1つは、第1の制御信号線から供給される第1の制御信号に同期して、

10

20

30

40

50

前記画素電圧を前記駆動素子に供給し、他の画素回路は、第2の制御信号線から供給される第2の制御信号に同期して、前記画素電圧を前記駆動素子に供給し、前記接触検出回路は、プリチャージ信号線から供給されるプリチャージ信号に同期してプリチャージされ、誘電体の接触の有無を検出する接触検出容量と、前記第1の制御信号線から供給される前記第1の制御信号に同期して、前記接触検出容量により検出された前記誘電体の接触の有無を示す信号を静電信号線に出力する第2の選択素子と、を有し、前記画素回路および前記接触検出回路は第1の方向に隣接して形成され、前記接触検出容量は、前記第1の方向の長さより、前記第1の方向と垂直な第2の方向の長さの方が長く形成され、前記第1および第2の制御信号線と前記プリチャージ信号線とは前記第1の方向に形成され、前記画素回路に電源電圧を供給する電源線、前記画素信号線、前記接触検出回路の接地線、および、前記静電信号線は前記第2の方向に形成され、前記接触検出回路の前記プリチャージ信号線と、前記第2の方向に隣接して形成される別の接触検出回路の前記プリチャージ信号線と、の距離は、前記第2の方向に形成される前記画素回路の配線のうち前記接触検出回路から最も離れて形成される配線と、前記第2の方向に形成される前記接触検出回路の配線のうち、前記画素回路から最も離れて形成される配線と、の距離より長いことを特徴とする有機EL表示装置が提供される。

10

【発明の効果】

【0010】

本発明によれば、製造コストを増加させることなく、有機EL表示装置に接触検出機能を付加することができる。

20

【図面の簡単な説明】

【0011】

【図1】本発明の第1の実施形態に係る有機EL表示装置における画素100の回路図。

【図2】画素100の動作の一例を示すタイミング図。

【図3】図1の画素100のレイアウトパターンの一例を示す図。

【図4】本発明の第2の実施形態に係る有機EL表示装置における画素101の回路図。

【図5】画素101の動作の一例を示すタイミング図。

【図6】図4の画素101のレイアウトパターンの一例を示す図。

【図7】本発明の第3の実施形態に係る有機EL表示装置における画素102の回路図。

【図8】画素102の動作の一例を示すタイミング図。

30

【図9】画素102の動作の別の一例を示すタイミング図。

【図10】図7の画素102のレイアウトパターンの一例を示す図。

【図11】本発明の第4の実施形態に係る有機EL表示装置における画素103の回路図

。【図12】画素103の動作の一例を示すタイミング図。

【図13】画素103の動作の別の一例を示すタイミング図。

【図14】本発明の第3の実施形態に係る有機EL表示装置における画素104の回路図

。【図15】画素104の動作の一例を示すタイミング図。

【図16】各実施形態に係る有機EL表示装置の断面図。

40

【図17】有機EL表示装置の変形例の断面図。

【図18】有機EL表示装置の別の変形例の断面図。

【発明を実施するための形態】

【0012】

以下、本発明に係る有機EL表示装置の実施形態について、図面を参照しながら具体的に説明する。

【0013】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る有機EL表示装置における画素100の回路図である。図1の画素100は、R画素回路10rと、G画素回路10gと、B画素回路1

50

0 b と、接触検出回路 30 とを備えている。これらの各回路は同一の基板（例えばガラス基板）上に形成される。また、画素電圧 R, G, B がそれぞれ画素信号線 R, G, B から入力され、制御信号 N1 ~ N3 がそれぞれ制御信号線 N1 ~ N3 から入力される。さらに、静電信号線 S から接触の有無を示す電圧（信号）が出力される。

【0014】

複数個の画素 100 がマトリクス状に配置され、有機 EL 表示装置を構成する。また、制御信号線 N1 ~ N3 は N ライン目の全ての画素に共通して設けられる。制御信号 N1 ~ N3 は、画素 100 の外部に設けられる制御回路（不図示）により、ハイまたはロウに設定される。

【0015】

R 画素回路 10r は、選択用 P 型 TFT (Thin Film Transistor) 21r と、駆動用 P 型 TFT 22r と、画素容量 Cr と、有機 EL 発光素子 23r とを有する。TFT 22r および発光素子 23r は、電源線 P V D D と電源線 P V S S との間に縦続接続される。画素容量 Cr は電源線 P V D D と TFT 22r のゲートとの間に接続される。TFT 21r は画素信号線 R と TFT 22r のゲートとの間に接続され、そのゲートには制御信号 N1 が入力される。

【0016】

画素回路 10r, 10g, 10b および制御回路の電源電圧 V D D (不図示) は例えば 0 ~ 10 V であり、電源電圧 V S S は例えば - 5 ~ 5 V である。但し、V D D > V S S となるよう両電圧を設定する。制御信号 N1 ~ N3 のハイは電源電圧 V D D に対応し、ロウは電源電圧 V S S に対応する。また、発光素子 23r, 23g, 23b 用の電源である電源電圧 P V D D は例えば 5 ~ 15 V であり、電源電圧 P V S S は例えば - 5 ~ 5 V である。TFT の特性等の設計要因によりこの範囲内で適宜選択される。

【0017】

これらの電源電圧を外部から直接供給しても良いし、レベルシフト回路（不図示）を用いて上記の各電源電圧を生成してもよい。

【0018】

図 1 の制御信号線 N1 から供給される制御信号 N1 がロウに設定されると TFT 21r (第 1 の選択素子) はオンし、画素電圧 R を画素容量 Cr および TFT 22r のゲートに供給する。TFT 22r (駆動素子) は供給された画素電圧 R に応じた駆動電流を発光素子 23r に供給する。発光素子 23r は駆動電流に応じた輝度で赤色に発光する。

【0019】

G 画素回路 10g および B 画素回路 10b は、発光素子 23g が緑色に、発光素子 23b が青色にそれぞれ発光する点を除いて、R 画素回路 10r と内部構成が同一なので、説明を省略する。

【0020】

図 1 の接触検出回路 30 は静電容量方式の接触検出回路である。より具体的には、接触検出回路 30 は、指先等の誘電体が有機 EL 表示装置に近づくとき内部の所定ノードの電圧が変化することを利用し、その変化を捉えることで接触の有無を検出する。

【0021】

接触検出回路 30 は、選択用 P 型 TFT 41 と、プリチャージ用 P 型 TFT 42 と、静電容量検出用 P 型 TFT 43 と、接触検出容量 Cs とを有する。TFT 41, 43 は静電信号線 S と制御信号線 N3 との間に縦続接続される。TFT 41 のゲートには制御信号 N1 が入力される。容量 Cs は TFT 43 のゲート - ソース間に接続される。TFT 42 は TFT 43 のゲートと電源線 V S S との間に接続される。TFT 42 のゲートには制御信号線 (プリチャージ信号線) N2 から制御信号 (プリチャージ信号) N2 が入力される。

【0022】

制御信号 N2 がロウに設定されると、TFT 42 はオンし、容量 Cs および TFT 43 のゲートを電源電圧 V S S に充電する。TFT 43 は接触の有無を検出する。より具体的には、TFT 43 のドレイン電圧 V d は、後述するように、誘電体接触の有無に応じて電

10

20

30

40

50

圧が異なる。制御信号線 N 1 から供給される制御信号 N 1 がロウに設定されると、T F T 4 1 (第 2 の選択素子) は接触の有無を示す T F T 4 3 のドレイン電圧 V d を静電信号線 S に出力する。

【 0 0 2 3 】

このように、制御信号線 N 1 は画素回路 1 0 r , 1 0 g , 1 0 b にも入力され、かつ、接触検出回路 3 0 にも入力される点が本実施形態の特徴の 1 つである。

【 0 0 2 4 】

図 2 は、画素 1 0 0 の動作の一例を示すタイミング図である。

【 0 0 2 5 】

まず、時刻 t 1 で制御信号 N 2 はロウに設定され、T F T 4 2 がオンする。これにより、容量 C s および T F T 4 3 のゲートは電源電圧 V S S にプリチャージされる。次に、時刻 t 2 で制御信号 N 2 がハイに設定されると T F T 4 2 はオフし、T F T 4 3 のゲートはフローティングとなる。また、時刻 t 2 では制御信号 N 3 がハイに設定される。続いて、時刻 t 3 で制御信号 N 1 がロウに設定され、T F T 4 1 がオンする。これにより、接触の有無を示す T F T 4 3 ドレイン電圧 V d が静電信号線 S に読み出される。

10

【 0 0 2 6 】

時刻 t 2 ~ t 4 において、制御信号 N 3 は有機 E L 表示装置の表面への誘電体接触の有無を検出するカップリング検出信号として動作する。

【 0 0 2 7 】

まず、誘電体の接触がない場合を説明する。T F T 4 3 のゲートはフローティングであるため、時刻 t 2 で制御信号 N 3 がロウからハイに変化しても、容量 C s の両電極間の電圧は変化しない。ここで、T F T 4 3 のゲートおよびソースは容量 C s の両電極と並列に接続されているため、時刻 t 2 の前後で T F T 4 3 のゲート - ソース間電圧 V g s も変化しない。

20

【 0 0 2 8 】

これに対し、有機 E L 表示装置の表面に誘電体、例えば指が接触すると、指と容量 C s との間でカップリングが生じる。すなわち、制御信号線 N 3 と接地との間に、容量 C s と指との直列接続が形成される。よって、時刻 t 2 で制御信号 N 3 がロウからハイに変化した場合、ハイに対応する電圧は容量 C s と指とに分圧される。したがって、容量 C s の電極間には指と容量 C s との容量比に対応する電圧しか生じない。その結果、T F T 4 3 のゲート電圧 V g は指の接触がない場合と比べると小さくなり、時刻 t 2 でゲート - ソース間電圧 V g s は小さくなる。

30

【 0 0 2 9 】

接触の有無に応じて T F T 4 3 のゲート - ソース間電圧 V g s が異なるため、T F T 4 3 のドレイン電圧 V d は接触の有無を反映した電圧となる。接触がない場合に対する接触がある場合のドレイン電圧 V d の変化量は、接触する誘電体の容量等に応じて異なるため、ドレイン電圧 V d は必ずしもハイおよびロウのいずれかではなく、アナログ電圧となる。読み出されたアナログ電圧は画素 1 0 0 とは別個に設けられる判定回路 (不図示) に入力され、所定の閾値と比較することにより、誘電体接触の有無を判定する。

【 0 0 3 0 】

一方、時刻 t 3 ~ t 4 では、制御信号 N 1 がロウに設定されるため、R 画素回路 1 0 r 内の T F T 2 1 r もオンする。これにより、画素電圧 R が画素容量 C r および T F T 2 2 r のゲートに供給される。すると、T F T 2 2 r は画素電圧 R に応じた駆動電流を発光素子 2 3 r に供給し、発光素子 2 3 r は駆動電流に応じた輝度で赤色に発光する。時刻 t 4 で制御信号 N 1 がハイに設定され、T F T 2 1 r がオフしても、画素容量 C r が画素電圧 R を保持する。したがって、発光素子 2 3 r は次のフレームの画素電圧 R が供給されるまで、同じ輝度で発光し続ける。G 画素回路 1 0 g 内の発光素子 2 3 g および B 画素回路 1 0 b 内の発光素子 2 3 b も同様に発光する。

40

【 0 0 3 1 】

このように、制御信号線 N 1 は画素回路 1 0 r , 1 0 g , 1 0 b および接触検出回路 3

50

0に共有され、制御信号N1に同期して誘電体が接触したか否かを示すTF T43のドレイン電圧Vdを読み出すと同時に、画素電圧R, G, Bの供給を行う。これにより、画素回路10r, 10g, 10bを制御する信号線と、接触検出回路30を制御する信号線とを1本の制御信号線N1として共通にでき、信号線の増加を抑えることができる。

#### 【0032】

図3は、図1の画素100のレイアウトパターンの一例を示す図である。同図は基板側から、すなわち、下から見た図を示している。同図では、画素回路10r, 10g, 10bおよび接触検出回路30が水平方向に配置される。発光素子23r, 23g, 23bはTF Tおよび容量の上部に形成されるため、図1には示していない。発光素子23r, 23g, 23bは各画素回路内のコンタクトホール51r, 51g, 51bと不図示の電源線PVSSとの間にそれぞれ接続される。

10

#### 【0033】

同図のレイアウトパターンは、制御信号線N1~N3が水平方向(第1の方向)に平行に配置され、電源線PVDD、接触検出回路の接地線VSS, 画素信号線R, G, Bおよび静電信号線Sが垂直方向(第2の方向)に平行に配置されることを特徴とする。これにより、画素100内の配線が複雑になることなく、簡易に画素100内の配線を行うことができる。なお、ビアの形成等のため、厳密には互いに平行でない箇所であっても、画素100内の大部分で平行であれば、平行であるとみなすことができる。

#### 【0034】

また、図示のように、画素容量Cr, Cg, Cbおよび接触検出容量Csは大きな面積を占有する。そのため、画素回路10r, 10g, 10bおよび接触検出回路30を水平方向に配置する場合、これらの容量は垂直方向に縦長に形成するとよい。その結果、画素100は水平方向より垂直方向が長くなる。より具体的には、Nライン目の画素100に接続される制御信号線N2から(N+1)ライン目の画素100に接続される制御信号線(N+1)2までの距離Aは、R画素回路10r内の電源線PVDDから接触検出回路30内の電源線VSSまでの距離Bよりも長い。

20

#### 【0035】

図3のレイアウトパターンは一例であって、各素子の配置および接続方法、形状等は同図に限定されるものではない。例えば、垂直方向に形成される電源線PVDD、接地線VSS、画素信号線R, G, Bおよび静電信号線Sの配置を適宜入れ替えてもよい。この場合も、距離Aは、垂直方向に形成される画素回路の配線のうち接触検出回路30から最も離れて形成される配線と、垂直方向に形成される接触検出回路30の配線のうち画素回路から最も離れて形成される配線と、の距離より長い。なお、上記配線とは、電源線PVDD、接地線VSS、画素信号線R, G, Bおよび静電信号線Sのいずれかをいう。

30

#### 【0036】

また、発光素子23r, 23g, 23bを必ずしも同じ大きさに形成しなくてもよい。例えば、寿命が短い発光素子や発光効率が低い発光素子を、他の発光素子より大きく形成してもよい。

#### 【0037】

接触検出回路30で用いられる素子はTF Tと容量であり、画素回路10r, 10g, 10bで用いられる素子と共通している。そのため、図3に示すように、同一基板上に、製造コストを増加させることなく画素回路10r, 10g, 10bと接触検出回路30とを形成することができる。

40

#### 【0038】

このように、第1の実施形態では、同一基板上に画素回路10r, 10g, 10bおよび接触検出回路30を形成する。これらの回路で用いられる素子は共通しているため、製造コストを抑えつつ、有機EL表示装置に接触検出機能を付加できる。また、制御信号N1に同期して、画素電圧の供給と、接触の有無を示す電圧の読み出しとを同時に行う。そのため、信号線の増加を必要最低限に抑えることができ、画素100の面積増大や、画素100内の配線の複雑化を抑制できる。

50



## 【 0 0 3 9 】

( 第 2 の 実 施 形 態 )

以下に説明する第 2 の実施形態は、画素回路の内部構成が第 1 の実施形態とは異なる。

## 【 0 0 4 0 】

図 4 は、本発明の第 2 の実施形態に係る有機 E L 表示装置における画素 1 0 1 の回路図である。図 4 では、図 1 と共通する構成部分には同一の符号を付しており、以下では相違点を中心に説明する。

## 【 0 0 4 1 】

R 画素回路 1 1 r は、選択用 P 型 T F T 2 1 r と、駆動用 P 型 T F T 2 2 r と、制御用 P 型 T F T 2 4 r , 2 5 r と、画素容量 C r 1 , C r 2 と、有機 E L 発光素子 2 3 r とを有する。T F T 2 2 r , 2 5 r および発光素子 2 3 r は、電源線 P V D D と電源線 P V S S との間に縦続接続される。T F T 2 5 r のゲートには制御信号 N 3 が入力される。容量 C r 2 および T F T 2 4 r は、T F T 2 2 r のドレイン - ソース間に縦続接続される。T F T 2 4 r のゲートには制御信号 N 2 が入力される。T F T 2 1 r および容量 C r 1 は、制御信号線 N 1 と T F T 2 2 r のゲートとの間に縦続接続される。T F T 2 1 のゲートには制御信号 N 1 が入力される。

10

## 【 0 0 4 2 】

画素回路 1 1 g , 1 1 b の構成も同様である。

## 【 0 0 4 3 】

図 4 の画素回路 1 1 r , 1 1 g , 1 1 b は、T F T 2 2 r , 2 2 g , 2 2 b の閾値電圧のばらつきに起因して、発光素子 2 3 r , 2 3 g , 2 3 b の発光輝度がばらつきのを抑制可能な回路である。一方、接触検出回路 3 1 は、容量 C s の一方の電極が制御信号線 N 3 ではなく、1 ライン下の画素回路に入力される制御信号線 ( N + 1 ) 3 と接続される点が図 1 と異なる。

20

## 【 0 0 4 4 】

本実施形態では、制御信号線 N 1 ~ N 3 は画素回路 1 1 r , 1 1 g , 1 1 b にも入力され、かつ、接触検出回路 3 1 にも入力される。

## 【 0 0 4 5 】

図 5 は、画素 1 0 1 の動作の一例を示すタイミング図である。同図の選択信号 R s e l , G s e l , B s e l 、リセット信号 R S T およびドライバ I C 出力電圧信号はいずれも、映像信号線 R , G , B に画素電圧 R , G , B をそれぞれ設定するドライバ I C ( 不図示 ) で用いられる信号である。リセット信号 R S T がロウに設定されると、ドライバ I C の出力電圧が全ての映像信号線 R , G , B に設定され、各映像信号線 R , G , B の電圧は同電圧になる。また、選択信号 R s e l がロウに設定されるとドライバ I C 出力電圧が映像信号線 R に設定される。選択信号 G s e l , B s e l も同様である。

30

## 【 0 0 4 6 】

まず、R 画素回路 1 1 r の動作を説明する。時刻 t 1 1 で制御信号 N 2 , N 3 がロウに設定されと、T F T 2 4 r , 2 5 r がオンする。これにより、T F T 2 2 r のゲート電圧 V g はドレイン電圧と等しくなり、これによりゲート電圧 V g はリセットされる。次に、時刻 t 1 2 で制御信号 N 3 がハイに設定されると、T F T 2 5 r がオフし、T F T 2 2 r のゲートはフローティングになる。同時に、時刻 t 1 2 では制御信号 N 1 がロウに設定されるため、T F T 2 1 r がオンする。この時刻 t 1 2 では、リセット信号 R S T がロウに設定されるため、映像信号線 R の電圧は一定電圧 V o である。

40

## 【 0 0 4 7 】

このとき、T F T 2 5 r はオフなので、T F T 2 2 r のドレイン - ソース間に電流は流れない。また、T F T 2 4 r がオンなので、T F T 2 2 r のゲートとドレインとが導通している。この状態で容量 C r 2 に蓄積された電荷の放電が完了すると、T F T 2 2 r のゲート - ソース間電圧 V g s は T F T 2 2 r の閾値電圧 V t h と等しくなる。この閾値電圧 V t h は R 画素回路 1 1 r 毎にばらついている可能性があるが、ゲート - ソース間電圧 V g s は T F T 2 2 r 特有の閾値電圧 V t h に設定されることで、ばらつきがキャンセルさ

50

れる。

【0048】

その後、時刻  $t_{15}$  で制御信号  $N_1$  がロウに設定されると映像信号線  $R$  の電圧が画素容量  $C_{r1}$  ,  $C_{r2}$  および  $TFT_{22r}$  のゲートに供給される。時刻  $t_{15}$  では選択信号  $R_{sel}$  がロウに設定されるため、このときの映像信号線  $R$  の電圧は  $N$  ライン目の画素電圧を示す電圧  $R_N$  である。その結果、 $TFT_{22r}$  のゲート - ソース間電圧  $V_{gs}$  は、閾値電圧  $V_{th}$  から、電源電圧  $PVDD$  と電圧  $R_N$  の差を画素容量  $C_{r1}$  ,  $C_{r2}$  で分圧した値だけ変化し、下記 (1) 式で表される電圧となる。

$$V_{gs} = V_{th} + (R_N - PVDD) * C_{r1} / (C_{r1} + C_{r2}) \quad \dots (1)$$

【0049】

その後、制御信号  $N_1$  がハイに設定され、 $TFT_{21r}$  がオフした後も、画素容量  $C_{r1}$  ,  $C_{r2}$  は上記 (1) 式のゲート - ソース間電圧  $V_{gs}$  を保持する。

【0050】

時刻  $t_{16}$  で制御信号  $N_3$  がロウに設定されると、 $TFT_{25r}$  がオンする。これにより、 $TFT_{22r}$  のドレイン - ソース間には電圧  $V_{gs} - V_{th}$  に応じた電流が流れる。上記 (1) 式よると、電圧  $V_{gs} - V_{th}$  は閾値電圧  $V_{th}$  には依存しない。そのため、仮に閾値電圧  $V_{th}$  がばらついていても、図5のタイミングで駆動することにより閾値電圧  $V_{th}$  のばらつきをキャンセルでき、画素電圧  $R_N$  に応じた電流を発光素子  $23r$  に供給できる。

【0051】

一方、接触検出回路31内の容量  $C_s$  の一端には制御信号  $(N+1)_3$  が入力される。この制御信号  $(N+1)_3$  は  $(N+1)$  ライン目の画素回路  $11r$  ,  $11g$  ,  $11b$  にも入力されるものであり、制御信号  $N_3$  より  $1CLK$  遅れて動作している。そのため、制御信号  $(N+1)_3$  が図2の制御信号  $N_3$  に相当し、図4の接触検出回路31は図1の接触検出回路30と同様に動作する。

【0052】

すなわち、まず、時刻  $t_{11}$  で制御信号  $N_2$  によりプリチャージを行う。次に、時刻  $t_{14}$  で制御信号  $(N+1)_3$  によりカップリング検出信号として、制御信号  $(N+1)_3$  がハイに設定される。そして、時刻  $t_{15}$  で制御信号  $N_1$  により接触の有無を示す  $TFT_{43}$  のドレイン電圧  $V_d$  を読み出す。

【0053】

図4の画素101の場合、画素回路  $11r$  ,  $11g$  ,  $11b$  を制御する制御信号  $N_1$  ,  $(N+1)_3$  を用いて、接触検出回路31の制御も行う。そのため、画素回路  $11r$  ,  $11g$  ,  $11b$  に接触検出回路31を付加しても、新たに制御信号を追加する必要はない。

【0054】

なお、本実施形態の場合、最終ラインの接触検出回路31では接触の有無を検出できないが、実用上問題となることはない。

【0055】

図6は、図4の画素101のレイアウトパターンの一例を示す図である。図4の画素回路  $11r$  ,  $11g$  ,  $11b$  の回路構成は、図1の画素回路  $10r$  ,  $10g$  ,  $10b$  の回路構成より複雑であるが、それでも、図6に示すように、同一基板上に画素回路  $11r$  ,  $11g$  ,  $11b$  と接触検出回路31とを形成できる。

【0056】

図3のレイアウトパターンと同様に、図6のレイアウトパターンも制御信号線  $N_1 \sim N_3$  が水平方向に平行に配置され、電源線  $PVDD$  ,  $VSS$  , 画素信号線  $R$  ,  $G$  ,  $B$  および静電信号線  $S$  が垂直方向に平行に配置される。また、画素101の垂直方向の距離  $A$  は、水平方向の距離  $B$  より長い。

【0057】

このように、第2の実施形態では、リセットおよびキャンセル動作により、閾値電圧  $V_{th}$  がばらついた場合でも、その影響を受けずに発光素子  $23r$  を発光させることができ

10

20

30

40

50

る。よって、より高画質な有機EL表示装置に接触検出機能を付加できる。また、画素回路11r, 11g, 11bを制御する制御信号N1~N3を用いて接触検出回路31を制御するため、接触検出回路31のための信号線を新たに追加する必要がない。

【0058】

(第3の実施形態)

上述した第1および第2の実施形態は、制御信号線を共有するものであった。これに対し、以下に説明する第3の実施形態は、映像信号線Bと静電信号線Sとをさらに共有するものである。

【0059】

図7は、本発明の第3の実施形態に係る有機EL表示装置における画素102の回路図である。図7では、図4と共通する構成部分には同一の符号を付しており、以下では相違点を中心に説明する。

【0060】

図7の画素回路12r, 12gの回路構成は図4と同様だが、TFT21r, 21gには、制御信号(第1の制御信号)N1でなく制御信号線(第2の制御信号線)N1'から制御信号(第2の制御信号)N1'がそれぞれ入力される。

【0061】

信号線B/SはB画素回路12bと接触検出回路32とに共有される。すなわち、信号線B/Sは、B画素回路12b内のTFT21bおよび接触検出回路32内のTFT41の両方に接続される。また、TFT21bのゲートには制御信号N1が入力され、TFT41のゲートには制御信号N1'が入力される。

【0062】

図8は、画素102の動作の一例を示すタイミング図である。図5との主な違いは、制御信号N1'が追加された点と、ドライバICが出力する画素電圧の順序である。

【0063】

時刻t21~t25までの動作は図4の回路と同様であり、画素回路12r, 12g, 12b内のTFT22r, 22g, 22bの閾値電圧Vthのばらつきがキャンセルされる。

【0064】

時刻t25で制御信号N1がロウに設定されると、B画素回路12b内のTFT21bがオンする。このとき、ドライバICから画素電圧B<sub>N</sub>が信号線B/Sに出力されており、信号線B/Sから画素電圧B<sub>N</sub>がB画素回路32bに供給される。その後、時刻t26で制御信号N1がハイに設定されると、TFT21bはオフする。

【0065】

さらに、時刻t26で制御信号N1'がロウに設定されると、画素回路12r, 12g内のTFT21r, 21gがオンする。これにより、映像信号線R, Gから画素電圧R<sub>N</sub>, G<sub>N</sub>が画素回路32r, 32bにそれぞれ供給される。同時に、接触検出回路32内のTFT41がオンし、接触の有無を示すTFT43のドレイン電圧Vdが信号線B/Sに読み出される。

【0066】

その後の動作は図5と同様である。

【0067】

以上のように、時刻t25~t26でB画素回路12bへ画素電圧の供給を行い、その後、時刻t26~t27で接触の有無を示す電圧の読み出しを行う。画素電圧の供給と接触の有無を示す電圧の読み出しのタイミングをずらすことにより、B画素回路12bを制御する信号線と、接触検出回路32から接触の有無を示す電圧を読み出す信号線とを1本の信号線B/Sとして共通にできる。

【0068】

図9は、画素102の動作の別の一例を示すタイミング図である。時刻t31~t35までの動作タイミングは図8と同様である。時刻t35で制御信号N1'がロウに設定さ

10

20

30

40

50

れると、画素回路 1 2 r , 1 2 g 内の T F T 2 1 r , 2 1 g がオンする。これにより、映像信号線 R , G から画素電圧  $R_N$  ,  $G_N$  が画素回路 3 2 r , 3 2 g にそれぞれ供給される。同時に、接触検出回路 3 2 内の T F T 4 1 がオンし、接触の有無を示す電圧が信号線 B / S に読み出される。

【 0 0 6 9 】

さらに、時刻 t 3 6 で制御信号 N 1 がロウに設定されると、B 画素回路 1 2 b 内の T F T 2 1 b がオンする。これにより、この信号線 B / S から画素電圧 B が B 画素回路 3 2 b に供給される。その後の動作タイミングは図 8 と同様である。

【 0 0 7 0 】

図 9 の場合、まず時刻 t 3 5 ~ t 3 6 で接触の有無を示す電圧  $V_d$  を読み出し、その後の時刻 t 3 6 ~ t 3 7 で、B 画素回路 1 2 b へ画素電圧  $B_N$  を供給する点が図 8 と異なる。言い換えると、接触の有無を示す電圧を読み出してから画素電圧 B を供給するまでの時間は、画素電圧 B を B 画素回路 1 2 b に供給してから次に接触の有無を示す電圧を読み出すまでの時間よりも短い。

10

【 0 0 7 1 】

図 8 のように、先に画素電圧  $B_N$  の供給を行うと、接触の有無を示す電圧を読み出すことにより、B 画素回路 1 2 b に既に供給された画素電圧  $B_N$  が変動し、その変動が視認されるおそれがある。特に、発光素子 2 3 b の寿命が短く、他の発光素子 2 3 r , 2 3 g より大きく形成される場合、発光素子 2 3 b は大きな容量を持つため、画素電圧  $B_N$  が読み出しの影響を受けやすい。

20

【 0 0 7 2 】

そこで、図 9 に示すように、まず接触の有無を示す電圧を読み出した後に画素電圧  $B_N$  を供給することで、読み出しの影響を抑制でき、画質を向上できる。

【 0 0 7 3 】

図 1 0 は、図 7 の画素 1 0 2 のレイアウトパターンの一例を示す図である。図 6 のレイアウトパターンと同様に、図 1 0 のレイアウトパターンも制御信号線 N 1 , N 1 ' , N 2 , N 3 が水平方向に互いに平行に配置され、電源線 P V D D , V S S , 画素信号線 R , G および信号線 B / S が垂直方向に互いに平行に配置される。また、画素 1 0 2 の垂直方向の距離 A は、水平方向の距離 B より長い。

【 0 0 7 4 】

上述のように、発光素子 2 3 b を発光素子 2 3 r , 2 3 g より大きく形成する場合でも、接触の検出感度を低下させないために、信号線 B / S が静電容量を検出する容量  $C_s$  の上部を覆わないようにレイアウトするのが望ましい。

30

【 0 0 7 5 】

このように、第 3 の実施形態では、同一基板上に画素回路 1 2 r ~ 1 2 b および接触検出回路 3 2 を形成し、制御信号 N 1 ' , N 2 ( N + 1 ) 3 に加え、映像信号線 B および静電容量線 S を共有する。そのため、信号線数をさらに減らすことができる。また、接触の有無を示す電圧を読み出した後に画素電圧  $B_N$  を供給することで、画質を向上できる。

【 0 0 7 6 】

( 第 4 の実施形態 )

第 4 の実施形態は、第 3 の実施形態の変形例である。

40

【 0 0 7 7 】

図 1 1 は、本発明の第 4 の実施形態に係る有機 E L 表示装置における画素 1 0 3 の回路図である。図 1 1 の R 画素回路 1 1 r における T F T 2 1 r のゲートには、制御信号 N 1 ' でなく制御信号 N 1 が入力される点が図 7 と異なる。

【 0 0 7 8 】

図 1 2 は、画素 1 0 3 の動作の一例を示すタイミング図である。以下、図 8 との相違点を中心に説明する。時刻 t 4 1 ~ t 4 5 までの動作タイミングは図 8 と同様である。時刻 t 4 5 で制御信号 N 1 がロウに設定されると、画素回路 1 3 r , 1 3 b 内の T F T 2 1 r , 2 1 b がオンする。これにより、映像信号線 R , B / S から画素電圧  $R_N$  ,  $B_N$  が画素

50

回路 13r, 13b にそれぞれ供給される。

【0079】

その後、時刻 t46 で制御信号 N1' がロウに設定されると、G画素回路 13g 内の TFT21g がオンする。これにより、映像信号線 G から画素電圧  $G_N$  が G画素回路 13g に供給される。同時に、接触検出回路 33 内の TFT41 がオンし、接触の有無を示す TFT43 のドレイン電圧  $V_d$  が信号線 B/S に読み出される。

【0080】

その後の動作タイミングは図 8 と同様である。

【0081】

図 11 の左側には隣接する画素 103 (不図示) が設けられる。そして、図 11 の R画素回路 13r は、隣接する画素 103 内の静電検出回路 33 と近い位置に配置される。図 12 のタイミングで制御を行う場合、時刻 t45 ~ t46 で画素電圧  $R_N$  の供給が行われ、時刻 t46 で接触の有無を示す電圧  $V_d$  の読み出しが行われる。すなわち、電圧  $V_d$  の読み出しと、近接する R画素回路 13r への画素電圧  $R_N$  の供給は同時には行われない。よって、R画素回路 13r へ供給される画素電圧  $R_N$  は、電圧  $V_d$  の読み出しによる影響を抑制できる。

10

【0082】

図 13 は、画素 103 の動作の別の一例を示すタイミング図である。同図では、時刻 t55 で G画素回路 13g への供給および電圧  $V_d$  の読み出しを行う。その後、時刻 t56 で画素回路 33r, 33b へ画素電圧の供給を行う。図 9 の動作タイミングと同様に、まず電圧  $V_d$  を読み出した後に画素電圧  $B_N$  を供給することで、電圧  $V_d$  の読み出しによる画素電圧  $B_N$  の変動を抑制できる。

20

【0083】

このように、第 4 の実施形態では、接触検出回路 33 と隣接する R画素回路 13r への画素電圧の供給、および、接触の有無を示す電圧  $V_d$  の読み出しのタイミングをずらして行う。そのため、R画素回路 13r へ供給される画素電圧 R は、電圧  $V_d$  の読み出しによる影響を受けることがなく、さらに画質を向上できる。

【0084】

(第 5 の実施形態)

第 5 の実施形態では、画素回路および接触検出回路に N型 TFT を用いた例を示す。

30

【0085】

図 14 は、本発明の第 3 の実施形態に係る有機 EL 表示装置における画素 104 の回路図である。

【0086】

R画素回路 14r は、有機 EL 発光素子 23r と、選択用 N型 TFT 26r, 27r と、制御用 N型 TFT 28r と、駆動用 N型 TFT 29r とを有する。TFT 29r および発光素子 23r は、R画素回路 14r の外部に設けられる制御用 P型 TFT 61 のドレインと電源線 PVSS との間に縦続接続される。TFT 26r, 27r は映像信号線 R と TFT 29r のゲートとの間に縦続接続される。制御用 TFT 28r は初期電圧線  $V_{ini}$  と、TFT 26r, 27r の接続ノードとの間に接続される。画素容量  $C_r$  は TFT 29r のゲートおよびソースの間に接続される。TFT 26r ~ 28r のゲートには、制御信号 N0 ~ N2 がそれぞれ入力される。画素回路 14g, 14b の構成も同様である。TFT 61 のソースには電源電圧 PVDD が供給され、ゲートには制御信号 N3 が入力される。

40

【0087】

本実施形態では、電源電圧 PVDD は例えば 10V であり、電源電圧 PVSS は例えば 1.5V である。

【0088】

接触検出回路 34 は、静電容量検出用 P型 TFT 43 と、選択用 N型 TFT 44 と、プリチャージ用 N型 TFT 45 と、接触検出容量  $C_s$  とを有する。TFT 43, 44 は静電

50

信号線 S と制御信号線 ( N + 1 ) 3 との間に縦続接続される。 T F T 4 4 のゲートには制御信号 ( N + 1 ) 3 が入力される。容量 C s は T F T 4 3 のゲートおよびソースの間に接続される。 T F T 4 5 は T F T 4 3 のゲートと電源線 V S S との間に接続される。 T F T 4 5 のゲートには制御信号 N 3 が入力される。

【 0 0 8 9 】

図 1 5 は、画素 1 0 4 の動作の一例を示すタイミング図である。

【 0 0 9 0 】

時刻 t 6 1 で制御信号 N 0 がロウ、制御信号 N 1 , N 2 , N 3 がハイにそれぞれ設定される。これにより、 T F T 2 7 r , 2 8 r がオンするため、 T F T 2 9 r のゲートは初期化電圧 V i n i 0 に設定される。また、 T F T 6 1 はオフであるため、 T F T 2 9 r のドレインにはリセット電圧 V r s t が供給される。これにより、前フレームの画素電圧値をリセットし、 T F T 2 9 r のゲート - ソース間電圧 V g s を一定値とする。なお、リセット時に T F T 2 9 r がオンして発光素子 2 3 r が発光しないように初期化電圧 V i n i 0 およびリセット電圧 V r s t を設定する。例えば、 T F T 2 9 r の閾値電圧 V t h が 1 . 5 V である場合、初期化電圧 V i n i 0 は 1 V とし、リセット電圧 V r s t は - 2 V とする。

10

【 0 0 9 1 】

時刻 t 6 2 で、制御信号 N 0 , N 1 がハイ、制御信号 N 2 , N 3 がロウにそれぞれ設定される。これにより、 T F T 2 6 r , 2 7 r がオンする。このとき、ドライバ I C は一定電圧 V o を出力しているため、映像信号線 R から T F T 2 6 r , 2 7 r を介して、 T F T 2 9 r のゲート電圧はこの一定電圧 V o に設定される。このときも、 T F T 2 9 r がオンしないよう、一定電圧 V o は T F T 2 9 r の閾値電圧 V t h より低く、例えば 1 V とする。

20

【 0 0 9 2 】

一方、時刻 t 6 2 で T F T 6 1 がオンし、かつ、リセット電源 V r s t は開放され、 T F T 2 9 r のドレインには電源電圧 P V D D が供給される。

【 0 0 9 3 】

時刻 t 6 3 で、制御信号 N 0 がロウ、制御信号 N 2 がハイにそれぞれ設定される。これにより、 T F T 2 6 r がオフし、代わりに T F T 2 8 r がオンする。したがって、 T F T 2 9 r のゲートは再び初期化電圧 V i n i 0 に設定される。このとき、 T F T 2 9 r のソースは実効的にフローティングであるため、 T F T 2 9 r のドレイン - ソース間に電流は流れない。そのため、 T F T 2 9 r のゲート - ソース間電圧 V g s は T F T 2 9 r の閾値電圧 V t h と等しくなる。よって、 T F T 2 9 r のソースの電圧は、初期化電圧 V i n i 0 - 閾値電圧 V t h になる。

30

【 0 0 9 4 】

時刻 t 6 1 でリセット動作を行っているため、前フレームでの画素電圧によらず、 T F T 2 9 r のゲート - ソース間電圧 V g s を確実に閾値電圧 V t h と等しくできる。

【 0 0 9 5 】

時刻 t 6 5 で、制御信号 N 0 , N 1 がハイに設定される。これにより、 T F T 2 6 r , 2 7 r がオンし映像信号線 R の電圧が T F T 2 9 r のゲートに設定される。時刻 t 6 5 より前にドライバ I C は N ライン目の画素電圧を示す電圧 R N を出力しており、この電圧が映像信号線 R に保持されている。よって、時刻 t 6 5 で T F T 2 9 r のゲートは初期化電圧 V i n i 0 から電圧 R N に変化する。その結果、 T F T 2 9 r のゲート - ソース間電圧 V g s は、閾値電圧 V t h から、下記 ( 2 ) 式で表される電圧に変化する。

40

$$V g s = V t h + ( R N - V i n i 0 ) * C r / ( C r + C r \_ E L ) \dots ( 2 )$$
ここで、 C r \\_ E L は発光素子 2 3 r の容量である。

【 0 0 9 6 】

これにより、 T F T 2 9 r のドレイン - ソース間には電圧 V g s - V t h に応じた電流が流れる。上記 ( 2 ) 式よると、電圧 V g s - V t h は閾値電圧 V t h には依存しない。そのため、仮に閾値電圧 V t h がばらついていても、図 1 5 のタイミングで駆動すること

50

により、そのばらつきをキャンセルし、画素電圧  $R_N$  に応じた電流を発光素子  $23r$  に供給できる。

【0097】

電圧  $R_N$  の供給が完了した時刻  $t66$  で、制御信号  $N0$  ,  $N1$  がロウに設定される。これにより、 $TFT26r$  ,  $27r$  がオフし、 $TFT29r$  のゲート電圧が固定される。さらに、時刻  $t66$  で、制御信号  $N2$  がハイに設定される。これにより、 $TFT28r$  がオンするため、 $TFT26r$  ,  $27r$  の接続ノードは初期化電圧  $Vini1$  に設定される。この初期化電圧  $Vini1$  は、 $Vini0$  より高く、例えば  $5.5V$  である。このように、 $TFT26r$  ,  $27r$  の接続ノードの電圧を高く設定することで、映像信号線  $R$  の電圧変化が  $TFT29r$  に与える影響を低減し、 $TFT29r$  の電位は固定する。したがって、発光素子  $23r$  は安定して発光する。

10

【0098】

一方、接触検出回路  $34$  は以下のように動作する。

【0099】

時刻  $t61$  で制御信号  $N3$  がハイに設定されると、 $TFT45$  がオンする。これにより、容量  $Cs$  および  $TFT43$  のゲートは電源電圧  $VSS$  にプリチャージされる。次に、時刻  $t62$  で制御信号  $N3$  がロウに設定されると  $TFT45$  はオフし、 $TFT43$  のゲートはフローティングとなる。

【0100】

また、時刻  $t62$  で制御信号  $(N+1)3$  がハイに設定される。時刻  $t62 \sim t64$  で、制御信号  $(N+1)3$  は有機  $EL$  表示装置の表面への誘電体の接触の有無を検出するカップリング検出信号として動作する。すなわち、誘電体の接触がある場合とない場合とで、 $TFT43$  のゲート-ソース間の電圧  $Vgs$  は異なる。

20

【0101】

さらに、時刻  $t62$  では制御信号  $(N+1)3$  がハイに設定されるため、 $TFT44$  がオンする。これにより、接触の有無を示す  $TFT43$  のゲート-ソース間電圧  $Vgs$  に応じたドレイン電圧が読み出され、静電信号線  $S$  に出力される。この電圧に基づいて、接触の有無を判断される。

【0102】

このように、第5の実施形態では、初期化電圧  $Vini0$  ,  $Vini1$  およびリセット電圧  $Vrst$  を利用して、 $TFT29r$  ,  $29g$  ,  $29b$  の閾値電圧  $Vth$  のばらつき、および、映像信号線  $R$  ,  $G$  ,  $B$  の電圧変化の影響を抑制できる。また、画素回路  $14r$  ,  $14g$  ,  $14b$  の制御に用いる制御信号  $N3$  および  $(N+1)3$  で接触検出回路  $34$  を制御するため、接触検出回路  $34$  のために信号線を新たに追加する必要はない。よって、コストを増加させることなく、さらに高画質な有機  $EL$  表示装置に接触検出機能を付加できる。

30

【0103】

図16は、上述した各実施形態に係る有機  $EL$  表示装置の断面図である。同図は画素回路および接触検出回路の一部を示している。

【0104】

画素回路および接触検出回路を構成する有機  $EL$  発光素子  $23$ 、接触検出容量  $Cs$  および  $TFT$  等は、ガラス基板  $71$  上に形成され、絶縁層  $721 \sim 725$  により互いに絶縁される。有機  $EL$  発光素子  $23$  の下部には反射層  $81$  と、発光素子  $23$  の陽極となる  $ITO$  (Indium Tin Oxide) 電極  $82$  が形成される。また有機  $EL$  発光素子  $23$  の上部には、陰極  $73$  と、封止膜  $74$  と、充填樹脂  $75$  とが形成され、封止ガラス  $76$  と、円偏光板  $77$  とが配置される。

40

【0105】

各層の厚さは、例えば、ガラス基板  $71$  は  $0.1 \sim 0.7mm$ 、絶縁層  $721 \sim 725$  はそれぞれ  $50 \sim 100nm$ 、陰極  $73$  は  $100 \sim 500nm$ 、封止膜  $74$  は  $1 \sim 10\mu m$ 、充填樹脂  $75$  は  $1 \sim 100\mu m$ 、封止ガラス  $76$  は  $0.1 \sim 0.7mm$ 、円偏光板  $77$

50

7は0.1～0.2mm程度である。

【0106】

図16は有機EL発光素子23が発した光を上面から取り出す上面発光型の有機EL表示装置である。すなわち、円偏光板77が配置される面が表示面であり、また、指等の誘電体84の接触を検出する面である。

【0107】

発光素子23の陰極73の材料は光透過性の材料である。陰極73は、R、G、B各画素回路に共通して設けられ、電源線PVSS（不図示）に接続される。一方、発光素子23の陽極であるITO電極82はTFTに接続され、このTFTにより駆動される。図16のTFTは、図1のTFT22r、22g、22b、図4、図7、図11のTFT25r、25g、25bまたは図14のTFT29r、29g、29bに対応する。

10

【0108】

接触検出容量Csの上部には陰極が形成されない陰極開口部83が設けられる。そのため、誘電体接触の検出感度を向上できる。

【0109】

図17は、有機EL表示装置の変形例の断面図である。図17では、図16と共通する構成部分には同一の符号を付しており、以下では相違点を中心に説明する。

【0110】

図17の有機EL表示装置は、接触検出容量Csの上部に電極85を設ける点が図16と異なる。電極85の材料は例えばITOであり、反射層81の上にITO電極82を形成すると同時に形成できる。この電極85は容量Csの表示面側の電極と電気的に接続されている。この電極85は、表示面に近い位置に形成でき、かつ、面積を大きく確保できる。そのため、接触した誘電体84による静電容量を効率よく発生させることができ、接触を検出する感度が向上する。

20

【0111】

図18は、有機EL表示装置の別の変形例の断面図である。図18では、図16と共通する構成部分には同一の符号を付しており、以下では相違点を中心に説明する。

【0112】

図18は有機EL発光素子23が発した光を下面から取り出す下面発光型の有機EL表示装置である。図18では電極82の下に反射層を形成しない。また、円偏光板77がガラス基板71の下部に設けられる。円偏光板77が表示面であり、誘電体84の接触を検出する面である。

30

【0113】

このように、同一基板71上に発光素子23と、誘電体の接触を検出する接触検出容量Csとを形成することにより、別個のタッチパネル部材を用いることなく、誘電体の接触の有無を検出可能な有機EL表示装置を形成できる。

【0114】

図1等の有機EL表示装置は一例に過ぎず、種々の変形が可能である。例えば、トランジスタの導電型を逆にし、それに応じて電源端子と接地端子の接続位置を逆にした回路を構成してもよい。この場合も基本的な動作原理は同じである。

40

【0115】

上記の記載に基づいて、当業者であれば、本発明の追加の効果や種々の変形を想到できるかもしれないが、本発明の態様は、上述した個々の実施形態には限定されるものではない。特許請求の範囲に規定された内容およびその均等物から導き出される本発明の概念的な思想と趣旨を逸脱しない範囲で種々の追加、変更および部分的削除が可能である。

【符号の説明】

【0116】

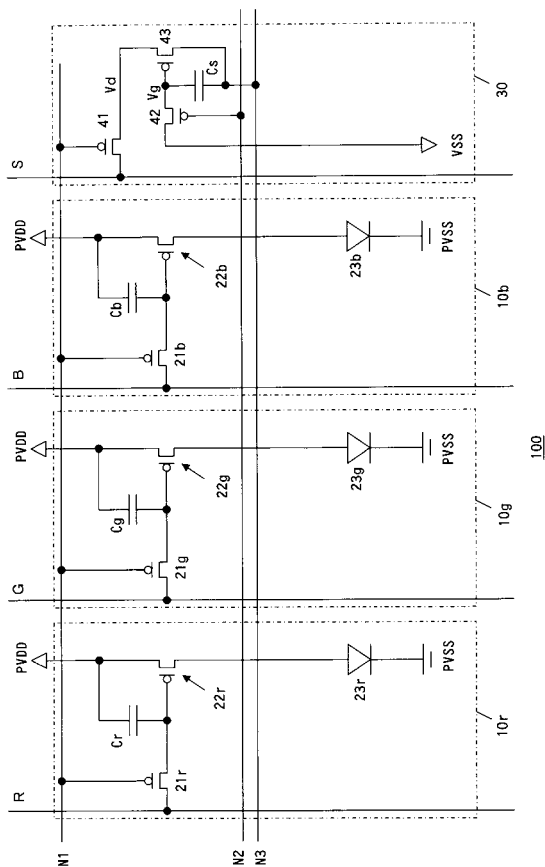
10r～14r、10g～14g、10b～14b 画素回路  
30～34 接触検出回路  
100～104 画素

50

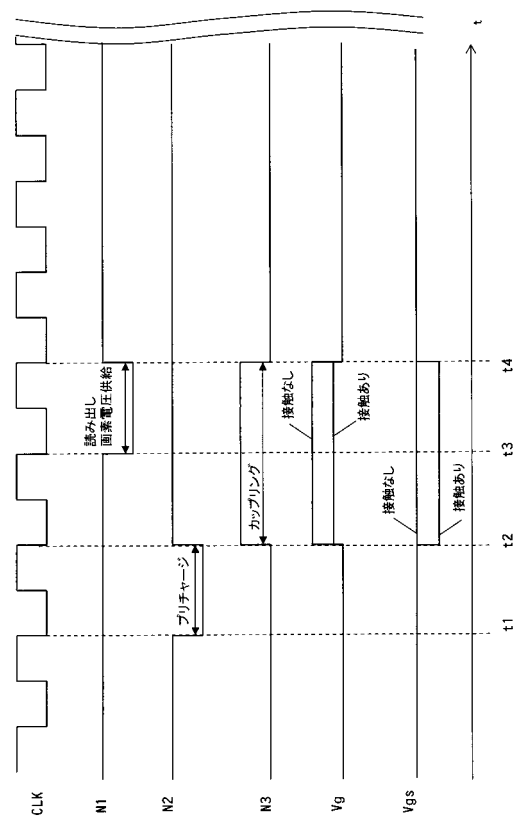


- 2 1 r , 2 1 g , 2 1 b , 2 6 r , 2 6 g , 2 6 b , 2 7 r , 2 7 g , 2 7 b 選択用 T F T
- F T
- 2 2 r , 2 2 g , 2 2 b , 2 9 r , 2 9 g , 2 9 b 駆動用 T F T
- 2 3 r , 2 3 g , 2 3 b 有機 E L 発光素子
- 4 1 , 4 4 選択用 T F T
- C s 接触検出容量

【 図 1 】

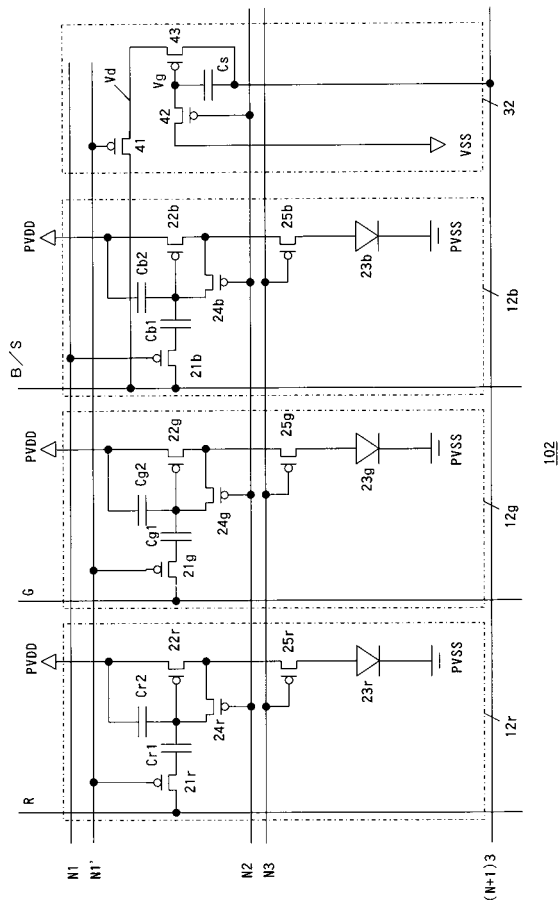


【 図 2 】

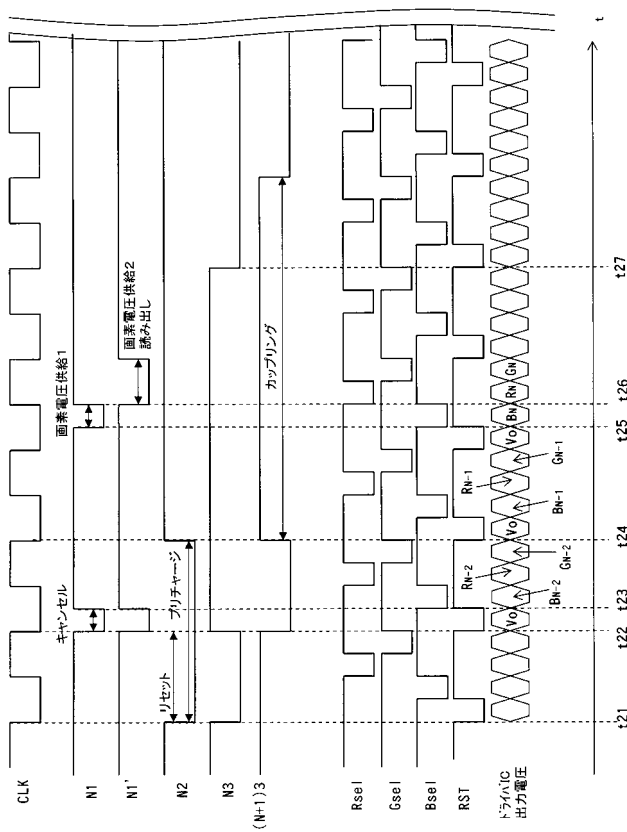




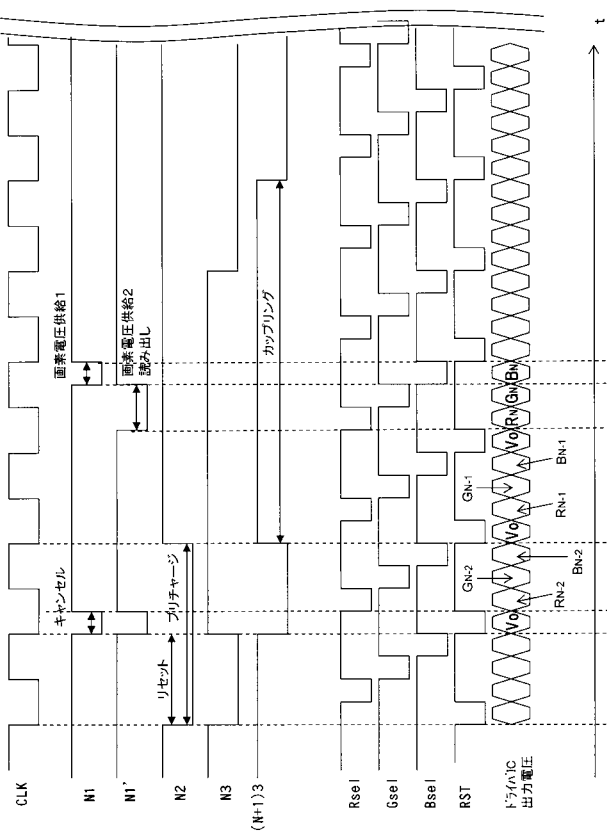
【図 7】



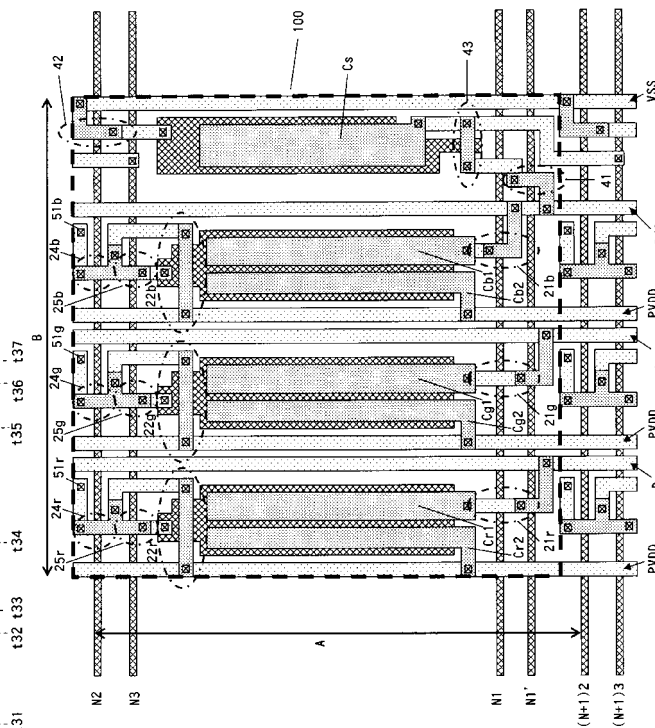
【図 8】



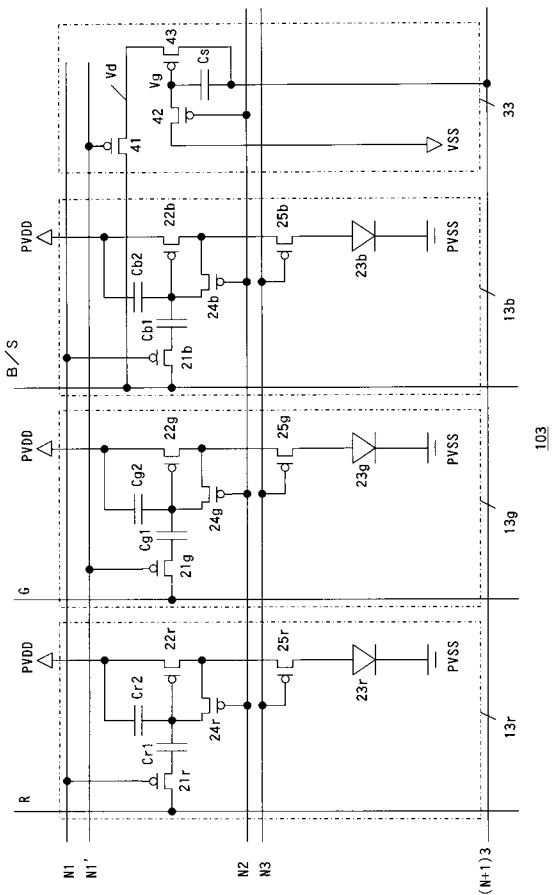
【図 9】



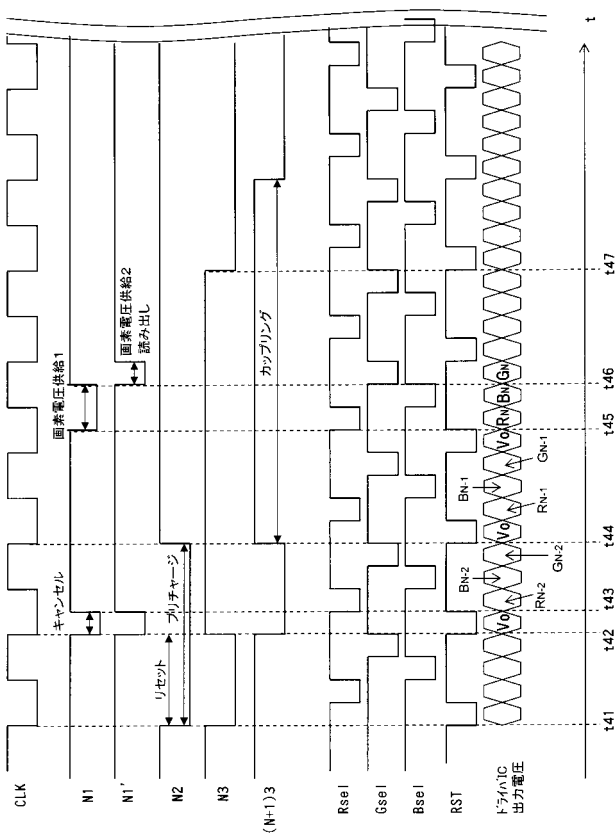
【図 10】



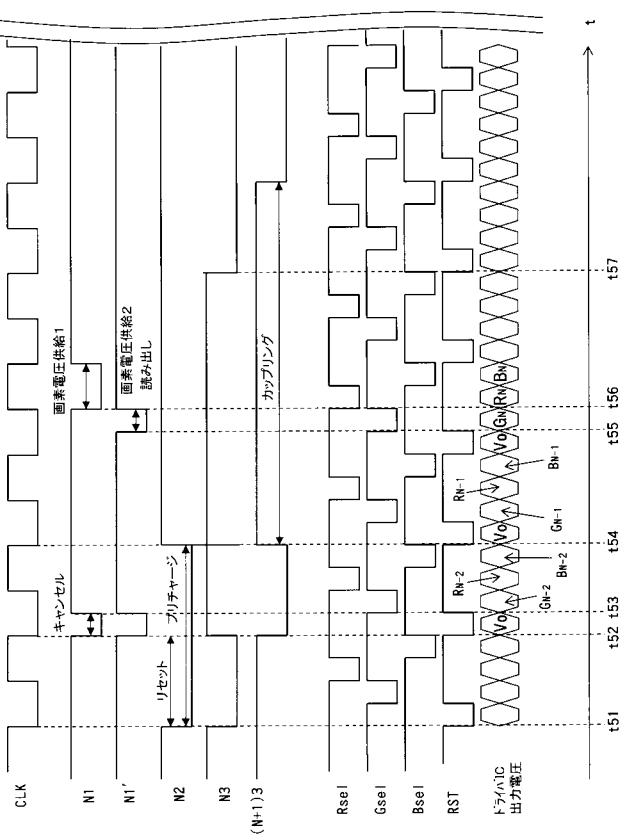
【図 1 1】



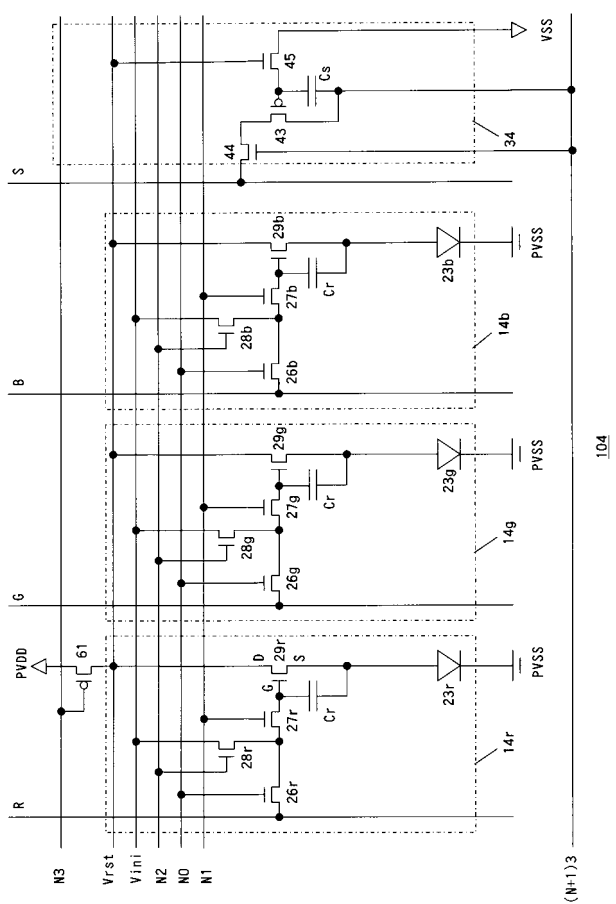
【図 1 2】



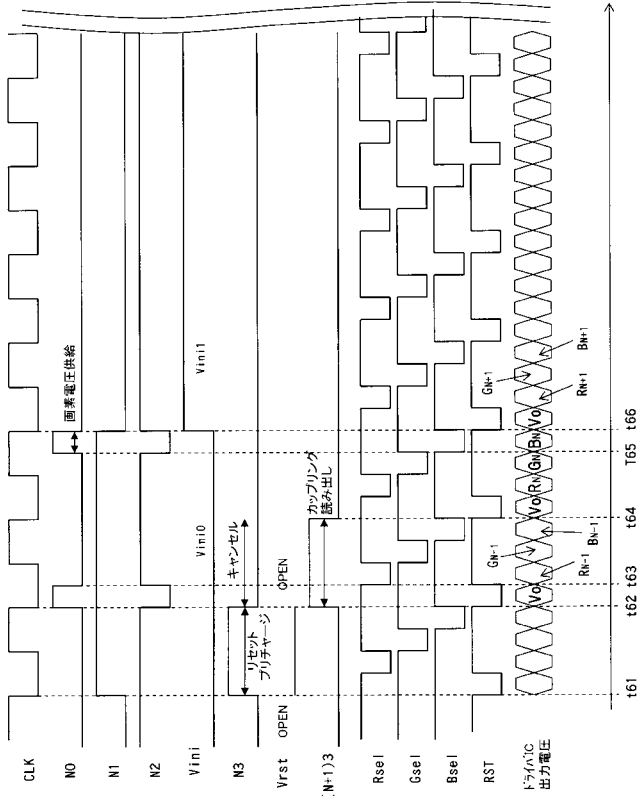
【図 1 3】



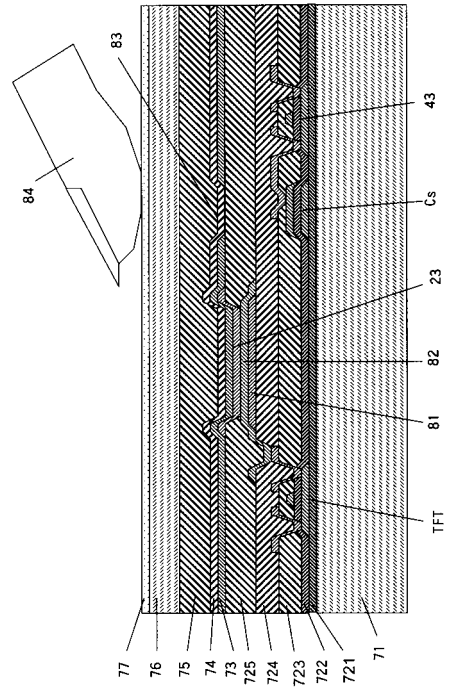
【図 1 4】



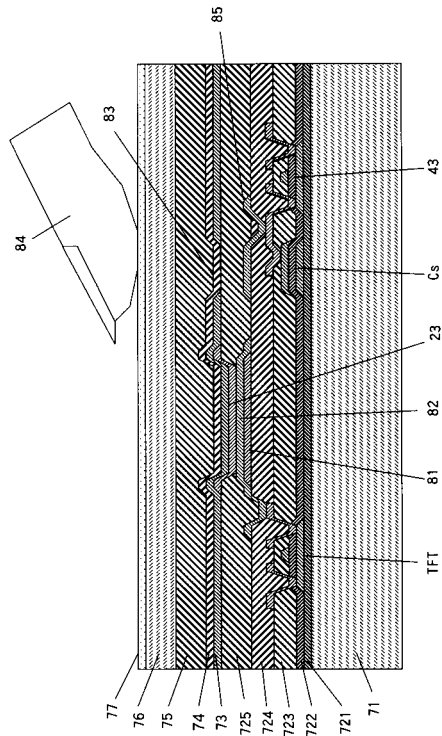
【図 15】



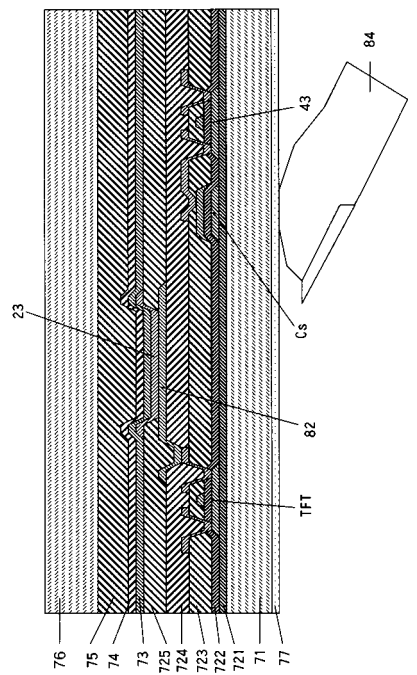
【図 16】



【図 17】



【図 18】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
<b>H 0 1 L 51/50 (2006.01)</b>	G 0 9 F 9/00 3 6 6 A	5 C 3 8 0
<b>G 0 6 F 3/041 (2006.01)</b>	G 0 9 F 9/00 3 3 8	5 G 4 3 5
<b>G 0 6 F 3/044 (2006.01)</b>	H 0 5 B 33/14 A	
	G 0 6 F 3/041 3 2 0 F	
	G 0 6 F 3/044 E	

## (72)発明者 羽 成 淳

埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

Fターム(参考) 3K107 AA01 BB01 CC43 CC45 EE03 EE65 HH00 HH05  
 5B068 AA05 AA22 BB09 BC02 BC13  
 5B087 AA05 AA06 AA09 AB02 AE09 CC01 CC16 CC26 CC39  
 5C080 AA06 BB05 DD21 DD27 FF11 JJ03 JJ04 JJ06  
 5C094 AA44 BA27 EA10 FB19  
 5C380 AA01 AB06 AB09 AB11 AB12 AB28 AB34 BA12 BA28 CA12  
 CA53 CB01 CC02 CC04 CC07 CC26 CC27 CC33 CC39 CC51  
 CC62 CC64 CD012 CD014 CD024 CF66 DA02 DA06 DA47  
 5G435 BB05 EE49