

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-177711

(P2008-177711A)

(43) 公開日 平成20年7月31日(2008.7.31)

(51) Int.Cl.	F I	テーマコード (参考)
HO4B 10/04 (2006.01)	HO4B 9/00 L	5K102
HO4B 10/06 (2006.01)	HO4B 9/00 Y	
HO4B 10/142 (2006.01)	HO4B 9/00 M	
HO4B 10/152 (2006.01)		
HO4B 10/14 (2006.01)		

審査請求 未請求 請求項の数 6 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2007-7556 (P2007-7556)
 (22) 出願日 平成19年1月17日 (2007. 1. 17)

(71) 出願人 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (74) 代理人 100088812
 弁理士 ▲柳▼川 信
 (72) 発明者 吉原 知樹
 東京都港区芝五丁目7番1号 日本電気株式会社内
 Fターム(参考) 5K102 AA01 AA15 AA61 AA63 AC01
 AH27 KA05 RD28

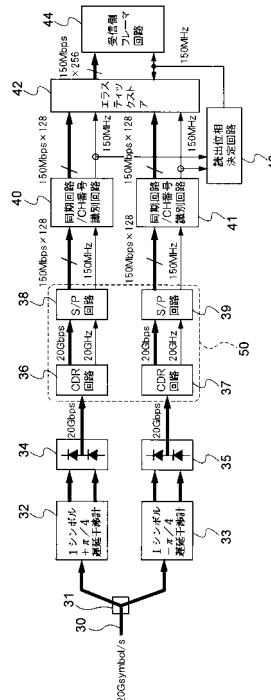
(54) 【発明の名称】 光伝送システム及びその方法並びにそれに用いる光送受信装置

(57) 【要約】

【課題】 多値位相変調方式の長距離高速光伝送システムの受信側において、複数の高速信号を1本のクロック源に乗せ替えを行う信号処理を行う必要があるが、この高速信号処理に関与する部分の回路規模を減らしより低い信号速度で信号処理を実現する。

【解決手段】 送信側で、送信側フレーム回路の出力信号を2チャンネルに分離する回路、分離された信号に対して同期パターンとCH番号を挿入する回路を設ける。受信側で、2チャンネルの20Gbps信号をそれぞれ個別に、クロック再生/リタイミングを行うCDR回路36、37、このCDR出力をS/P変換を行うS/P回路38、39、S/P回路出力信号からフレーム同期をとりCH番号を識別する回路40、41を設け、更に、2CHの信号を1系統のクロックに乗せ替えを行うエラスティックストア42、同期回路から出力位相情報を元にエラスティックストアからの読み出し位相を決定する回路43を設ける。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

多値位相変調方式の光伝送システムであって、

送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一の手段と、前記第一の手段の出力信号を、光伝送路に適した速度の複数系統信号に変換する第二の手段と、前記第二の手段の前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三の手段とを有する送信装置と、

前記光伝送路からの多値位相変調光信号を前記複数系統に分岐しこれら分岐出力の各々に対して光電変換を行う第四の手段と、前記第四の手段の出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第五の手段と、前記第五の手段の出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第六の手段と、前記六の手段による識別情報に基いて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第七の手段とを有する受信装置とを含むことを特徴とする光伝送システム。

10

【請求項 2】

前記チャンネル識別情報に代えて、OTN信号のマルチフレームオーバーヘッドを使用することを特徴とする請求項 1 記載の光伝送システム。

【請求項 3】

多値位相変調方式の光伝送方法であって、

20

送信装置において、

送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一のステップと、前記第一のステップの出力信号を、光伝送路に適した速度の複数系統信号に変換する第二のステップと、前記第二のステップの前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三のステップとを含み、

受信装置において、

前記光伝送路からの多値位相変調光信号を前記複数系統に分岐しこれら分岐出力の各々に対して光電変換を行う第四のステップと、前記第四のステップの出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第五のステップと、前記第五のステップの出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第六のステップと、前記六のステップによる識別情報に基いて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第七のステップとを含むことを特徴とする光伝送方法。

30

【請求項 4】

前記チャンネル識別情報に代えて、OTN信号のマルチフレームオーバーヘッドを使用することを特徴とする請求項 3 記載の光伝送方法。

【請求項 5】

多値位相変調方式の光伝送システムにおける送信装置であって、

送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一の手段と、前記第一の手段の出力信号を、光伝送路に適した速度の複数系統信号に変換する第二の手段と、前記第二の手段の前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三の手段とを含むことを特徴とする送信装置。

40

【請求項 6】

送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入し、この出力信号を、光伝送路に適した速度の複数系統信号に変換し、この複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出するようにした多値位相変調方式の光伝送システムにおける受信装置であって、

50

前記多値位相変調光信号を前記複数系統に分岐しこれら分岐出力の各々に対して光電変換を行う第一の手段と、前記第一の手段の出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第三の手段と、前記第三の手段の出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第四の手段と、前記四の手段による識別情報に基づいて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第五の手段とを含むことを特徴とする受信装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

本発明は光伝送システム及びその方法並びにそれに用いる光送受信装置に関し、特に多値位相変調方式を用いた長距離高速光伝送システムにおける光送受信装置に関するものである。

【背景技術】

【0002】

長距離高速光伝送システムでは、伝送媒体である光ファイバの偏波モード分散による伝送距離制限を緩和することを目的として、多値位相変調方式を使用する場合がある。従来の多値位相変調方式であるDQPSK (Differential Quadrature Phase Shift Keying: 差動4相位相偏移) 変調方式 (特許文献1, 2参照) を採用した長距離高速光伝送システムにおける送受信装置としては、図3に示す送信器側、図4に示す受信器側のような構成が知られている。なお、図3及び図4の構成は、DQPSK変調方式を、伝送速度40Gbpsに適用した例である。

20

【0003】

図3を参照すると、送信装置は、送信側フレーム回路10と、DQPSKプリコーダ回路13と、P/S (Parallel/Serial) 回路及びCMU (Clock Multiplier Unit) 回路14と、光源20と、LN (LiNbO3) 変調器21とを含んで構成されている。

【0004】

かかる構成の送信装置の動作を説明する。送信側フレーム回路10では、伝送路へ送出される論理信号として、G.707/G.709で定義されたSTM (Synchronous Transfer Mode) 信号/OTN (Optical Transport Network) 信号が生成される。DQPSKプリコーダ回路13では、このSTM信号/OTN信号から、LN変調器21の駆動に適合した信号が生成される。P/S回路及びCMU回路14では、DQPSKプリコーダ回路13によりプリコードされた信号と低速クロック信号とから、複数本の高速データ信号と高速クロック信号とが生成される。本例の場合には、40GbpsのRZ-DQPSK変調を行うために、20Gbpsデータ信号を2本と10GHzクロック信号1本とが生成される。

30

【0005】

光源20は伝送キャリアであるCW光信号を生成するものである。LN変調器21では、DQPSK変調回路211とRZ (Return to Zero) パルスカーバ回路212により、P/S回路及びCMU回路114で生成された高速データ信号と高速クロック信号とを元に、CW光を4値 (0, $\pi/2$, π , $3\pi/2$) のDQPSK光信号22に変調して、光伝送路へ送出される。伝送路へ送出されるシンボル速度は、40GbpsのQPSK変調では、20Gsymbol/sとなる。

40

【0006】

図4は受信装置の構成を示す図である。図4を参照すると、受信装置は、光分岐部31と、1シンボル+ $\pi/4$ 遅延干渉計32及び1シンボル- $\pi/4$ 遅延干渉計33と、差動レシーバ回路34及び35と、CDR (Clock Data Recovery) 回路36及び37と、ビットバッファ142と、S/P回路138と、受信側フレーム回路44とを含んで構成されている。

【0007】

50

かかる構成の受信装置の動作を説明する。光伝送路から受信されたDQPSK光信号30は、光分岐部31により2分岐され、それぞれ、1シンボル+ / 4遅延干渉計32、1シンボル- / 4遅延干渉計33に入力される。差動レシーバ回路34では、1シンボル+ / 4遅延干渉計33から出力される2本の光信号から電気信号が再生される。同様に、差動レシーバ回路35では、1シンボル- / 4遅延干渉計33から出力される2本の光信号から電気信号が再生される。

【0008】

各差動レシーバで再生された20Gbps電気信号は、それぞれCDR回路36及び37に入力されてクロック再生が行われ、データ信号のリタイミングが行われる。リタイミングされた2系統の20Gbpsデータ信号は、元の40Gbps信号を再生するために、ビットバッファ142にて、1系統のクロックに同期処理されることになる(この処理を「クロック乗せ替え」と称することとする)。クロック乗せ替え後の2系統の20Gbps信号は、S/P回路138へ入力されて、より低速の150Mbps信号が生成され、受信側フレーム回路44へ出力される。受信側フレーム回路44では、STM/OTN信号に関して各種信号処理が行われることになる。

10

【0009】

【特許文献1】特開2006-211538号公報

【特許文献2】特表2004-516743号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0010】

上述した従来技術においては、受信装置側において、ビットバッファ142で、2本の20Gbpsデータ信号を1本のクロックへの乗せ替えを行う必要があるが、このときのクロック乗せ替え処理は、20GHzクロック周期(50ps)以内のタイミング確保が必要となる。例えば、2系統の20Gbpsのデータに対して、片方のデータ処理遅延がもう一方のデータに対して、20GHzクロック周期(50ps)以上の遅延バラツキが生じると、40Gbpsとしてデータの時間順序が保てなくなる。このために、クロック乗せ替え処理回路は50ps以内のタイミング確保が必要となるが、現状では、この高速信号処理速度を実現するためにはLSIの動作速度向上が必要になるという問題がある。なお、図4において、鎖線150で示す部分は、高速処理が要求される部分である。

30

【0011】

本発明の目的は、受信側において複数の高速信号を1本のクロック源に乗せ替えを行う信号処理を行う必要があるが、この高速信号処理に関与する部分の回路規模を減らし、より低い信号速度で信号処理を実現可能とした光送受信装置及びそれをを用いた光伝送システムを提供することである。

【課題を解決するための手段】

【0012】

本発明による光伝送システムは、多値位相変調方式の光伝送システムであって、送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一の手段と、前記第一の手段の出力信号を、光伝送路に適した速度の複数系統信号に変換する第二の手段と、前記第二の手段の前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三の手段とを有する送信装置と、前記光伝送路からの多値位相変調光信号を前記複数系統に分離しこれら分岐出力の各々に対して光電変換を行う第四の手段と、前記第四の手段の出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第五の手段と、前記第五の手段の出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第六の手段と、前記六の手段による識別情報に基づいて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第七の手段とを有する受信装置とを含むことを特徴とする。

40

50

【 0 0 1 3 】

本発明による光伝送方法は、多値位相変調方式の光伝送方法であって、送信装置において、送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一のステップと、前記第一のステップの出力信号を、光伝送路に適した速度の複数系統信号に変換する第二のステップと、前記第二のステップの前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三のステップとを含み、受信装置において、前記光伝送路からの多値位相変調光信号を前記複数系統に分岐しこれら分岐出力の各々に対して光電変換を行う第四のステップと、前記第四のステップの出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第五のステップと、前記第五のステップの出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第六のステップと、前記六のステップによる識別情報に基いて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第七のステップとを含むことを特徴とする。

10

【 0 0 1 4 】

本発明による送信装置は、多値位相変調方式の光伝送システムにおける送信装置であって、送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入する第一の手段と、前記第一の手段の出力信号を、光伝送路に適した速度の複数系統信号に変換する第二の手段と、前記第二の手段の前記複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出する第三の手段とを含むことを特徴とする。

20

【 0 0 1 5 】

本発明による受信装置は、送信側フレーム回路出力信号を第一及び第二のチャンネルに分離してこの分離された信号に対してフレーム同期パターンとチャンネル識別情報とを挿入し、この出力信号を、光伝送路に適した速度の複数系統信号に変換し、この複数系統信号を元に光信号を多値位相変調処理して前記光伝送路へ送出するようにした多値位相変調方式の光伝送システムにおける受信装置であって、前記多値位相変調光信号を前記複数系統に分岐しこれら分岐出力の各々に対して光電変換を行う第一の手段と、前記第一の手段の出力の各々に対して前記第一及び第二のチャンネルの信号速度と同じ速度の第一及び第二のチャンネル信号に変換する第三の手段と、前記第三の手段の出力の各々に対して、前記フレーム同期パターンを用いたフレーム同期及び前記チャンネル識別情報の識別をなす第四の手段と、前記四の手段による識別情報に基いて前記第一及び第二のチャンネル信号を一系統のクロックに乗せ替え処理を行う第五の手段とを含むことを特徴とする。

30

【 発明の効果 】

【 0 0 1 6 】

本発明によれば、受信装置側でのクロック乗せ替え処理を低速クロックのみで行うようにしたので、クロック乗せ替え回路部分において高速信号処理が不要となり、また、高速 S / P 変換回路の信号処理の遅延パラツキがあっても良いという効果がある。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

以下に図面を参照して本発明の実施例について説明する。図 1 は本発明の実施例による送信装置のブロック図であり、また図 2 は本発明の実施例による受信装置のブロック図である。なお、図 1 , 2 の各々において、図 3 , 4 と同等部分はそれぞれ同一符号により示している。また、本実施例においては、先の従来例と同様に、D Q P S K 変調方式を、伝送速度 4 0 G b p s に適用した例であるものとする。

40

【 0 0 1 8 】

図 1 を参照すると、本実施例による送信装置は、送信側フレーム回路 1 0 と、チャンネル (C H) 分離回路 1 1 と、同期パターン / C H (チャンネル) 番号挿入回路 1 2 と、D Q P S K プリコード回路 1 3 と、P / S 回路及び C M U 回路 1 4 と、光源 2 0 と、L N 変調器 2 1 とを含んで構成されている。L N 変調器 2 1 は、図 3 の例と同様に、D Q P S K 変調

50

回路 2 1 1 と R Z パルスカーバ回路 2 1 2 とを有している。

【 0 0 1 9 】

かかる構成の送信装置の動作を説明する。送信側フレーム回路 1 0 では、伝送路へ送出される論理信号として、G . 7 0 7 / G . 7 0 9 で定義された S T M 信号 / O T N 信号が生成される。チャンネル分離回路 1 1 では、この S T M 信号 / O T N 信号が 2 系統の 2 0 G b p s 相当の 2 チャンネルに分離される。同期パターン挿入回路 / C H 番号挿入回路 1 2 では、分離された 2 チャンネルの信号に対して、フレーム区切りを示す同期パターンとチャンネル番号を識別するためのチャンネルパターンとが挿入される。

【 0 0 2 0 】

D Q P S K プリコーダ回路 1 3 では、同期パターン / C H 番号挿入回路 1 2 から入力される信号から、L N 変調器 2 1 の駆動に適合した信号が生成される。P / S 回路及び C M U 回路 1 4 では、プリコードされた信号と低速クロック信号とから、複数本の高速データ信号と高速クロック信号とが生成される。本例の場合、4 0 G b p s の R Z - D Q P S K 変調を行うために、2 0 G b p s データ信号が 2 本と、1 0 G H z クロック信号が 1 本、それぞれ生成されることになる。

【 0 0 2 1 】

光源 2 0 は伝送キャリアである C W 光信号を生成する。L N 変調器 2 1 では、P / S 回路及び C M U 回路 1 4 で生成された高速データ信号と高速クロック信号とを元に、C W 光を 4 値 (0 , / 2 , , 3 / 2) の D Q P S K 光信号 2 2 に変調し、光伝送路へ送出される。伝送路へ送出されるシンボル速度は、4 0 G b p s の Q P S K 変調では、2 0 G s y m b o l / s となる。

【 0 0 2 2 】

次に、図 2 を参照して受信装置について説明する。受信装置は、光分岐部 3 1 と、1 シンボル + / 4 遅延干渉計 3 2 及び 1 シンボル - / 4 遅延干渉計 3 3 と、差動レシーバ回路 3 4 及び 3 5 と、C D R 回路 3 6 及び 3 7 と、S / P 回路 3 8 及び 3 9 と、同期回路 / C H 番号識別回路 4 0 及び 4 1 と、エラスティックストア 4 2 と、読出位相決定回路 4 3 と、受信側フレーム回路 4 4 とを含んで構成されている。

【 0 0 2 3 】

かかる構成の受信装置の動作を説明する。光伝送路から受信した D Q P S K 光信号 3 0 は、光分岐部 3 1 により 2 分岐され、それぞれ、1 シンボル + / 4 遅延干渉計 3 2 、 1 シンボル - / 4 遅延干渉計 3 3 に入力される。差動レシーバ回路 3 4 では、1 シンボル + / 4 遅延干渉計 3 2 から出力される 2 本の光信号から電気信号が再生される。同様に、差動レシーバ回路 3 5 では、1 シンボル - / 4 遅延干渉計 3 3 から出力される 2 本の光信号から電気信号が再生される。

【 0 0 2 4 】

各差動レシーバで再生された 2 0 G b p s 電気信号は、それぞれ C D R 回路 3 6 及び 3 7 に入力され、C D R 回路にてクロック再生が行われ、データ信号のリタイミングが行われる。S / P 回路 3 8 及び 3 9 では、リタイミングされた 2 系統の 2 0 G b p s データ信号が、それぞれ 2 系統 (2 チャンネル) 個別に S / P 変換される。チャンネル個別に S / P 変換された信号は、同期回路 / C H 番号識別回路 4 0 及び 4 1 により、フレーム同期がとれら、チャンネル番号が認識される。このとき、抽出されたフレーム位相情報とチャンネル番号とは、読出位相決定回路 4 3 に渡される。

【 0 0 2 5 】

エラスティックストア 4 2 では、同期回路 / C H 番号識別回路から出力される 2 チャンネルの信号が、1 系統のクロックに乗せ替えが行われる。エラスティックストア 4 2 の 1 系統のクロックの乗せ替えは、読出位相決定回路 4 3 の情報を元に行われる。1 系統のクロックに乗せ替えられた信号は、並列変換されている 4 0 G b p s 信号となる。受信側フレーム回路 4 4 では、S T M / O T N 信号に関して各種信号処理がなされることになる。

【 0 0 2 6 】

受信装置側では、2 本の 2 0 G b p s データ信号を 1 本のクロックへ乗せ替えを行う必

10

20

30

40

50

要がある。このクロックへの乗せ替え処理は、エラスティックストア 42で行われるが、このエラスティックストア 42の動作は低速クロック（本例では、150MHzクロック）で各種信号処理が行われる。図2において、20GHzクロックの高速信号処理が必要となるのは、鎖線50の領域の部分に限定される。また、この領域50において、20GbpsデータのCDR処理とS/P変換処理とが行われるが、2系統（2チャンネル）の20Gbpsデータに対して、1系統（チャンネル）個別に独立に処理が行われる。

【0027】

図2に示した受信装置側でのクロック乗せ替え処理は、低速クロックのみで行われ、本例では、150MHzであり、エラスティックストア42の動作速度は150MHzである。言い換えると、クロック乗せ替え処理の高速信号処理が不要となる。また、図2の鎖線50で示される領域において、2系統（2チャンネル）の20Gbpsデータに対して、1系統（チャンネル）個別にS/P変換処理を行っているので、2個のS/P変換回路38, 39での20Gクロック周期（50ps）以内の位相管理は不要となるという効果がある。

10

【0028】

例えば、2系統の20Gbpsのデータに対して、片方のS/P処理遅延がもう一方のデータに対して、20GHzクロック周期（50ps）以上の遅延バラツキが生じたとしても、遅延バラツキ以上のメモリ容量をエラスティックストア42に持たせておけば、2チャンネル間の信号の位相を揃えることが可能である。すなわち、高速S/P変換回路38, 39での信号処理の遅延バラツキがあっても良いという効果がある。これらの効果により、多値位相変調の送受装置の実現が容易になるのである。

20

【0029】

本発明の他の実施例として、その基本構成は上記のとおりである。本例では、送信装置側に同期パターン/CH番号挿入回路12を設けているが、例えば、マルチフレーム位相オーバーヘッドが定義されているOTN信号を使用する場合には、マルチフレームオーバーヘッドをチャンネル番号として使用することにより、このチャンネル番号挿入回路12がない構成にも適用可能である。

【図面の簡単な説明】

【0030】

【図1】本発明の実施例の送信装置のブロック図である。

30

【図2】本発明の実施例の受信装置のブロック図である。

【図3】従来の送信装置のブロック図である。

【図4】従来の受信装置のブロック図である。

【符号の説明】

【0031】

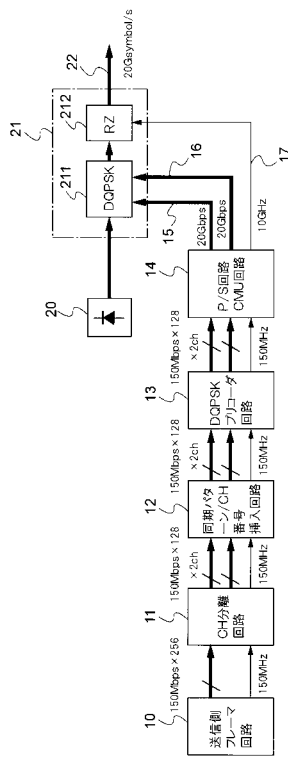
- 10 送信側フレーム回路
- 11 CH分離回路
- 12 同期パターン/CH番号挿入回路
- 13 DQPSKプリコーダ回路
- 14 P/S回路及びCMU回路
- 20 光源
- 21 LN変調回路
- 31 光分岐部
- 32 1シンボル+ / 4遅延干渉計
- 33 1シンボル- / 4遅延干渉計
- 34, 35 差動レシーバ回路
- 36, 37 CDR回路
- 38, 39 S/P回路
- 40, 41 同期回路/CH識別回路
- 42 エラスティックストア

40

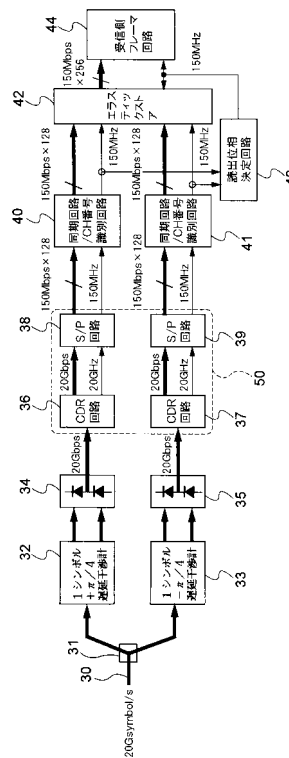
50

4 3 読出位相決定回路
 3 4 受信側フレーム回路

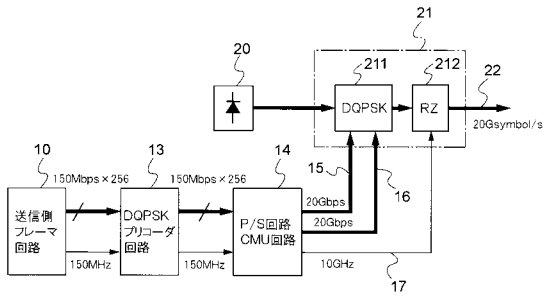
【図 1】



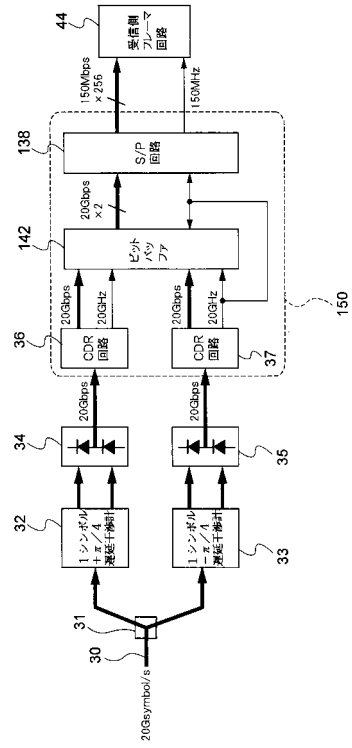
【図 2】



【 図 3 】



【 図 4 】



フロントページの続き

(51)Int.Cl.		F I	テーマコード(参考)
<i>H 0 4 B</i>	<i>10/26</i>	<i>(2006.01)</i>	
<i>H 0 4 B</i>	<i>10/28</i>	<i>(2006.01)</i>	
<i>H 0 4 B</i>	<i>10/02</i>	<i>(2006.01)</i>	
<i>H 0 4 B</i>	<i>10/18</i>	<i>(2006.01)</i>	