



(12) 发明专利

(10) 授权公告号 CN 107343390 B

(45) 授权公告日 2021.03.12

(21) 申请号 201580070801.8

(22) 申请日 2015.10.27

(65) 同一申请的已公布的文献号  
申请公布号 CN 107343390 A

(43) 申请公布日 2017.11.10

(30) 优先权数据  
62/069,793 2014.10.28 US

(85) PCT国际申请进入国家阶段日  
2017.06.23

(86) PCT国际申请的申请数据  
PCT/US2015/057634 2015.10.27

(87) PCT国际申请的公布数据  
W02016/069634 EN 2016.05.06

(73) 专利权人 麻省理工学院  
地址 美国马萨诸塞州

(72) 发明人 内森·瑟马克 塞利姆·厄尔曲姆  
史蒂文·查尔斯·沃瑟曼  
斯科特·R·曼纳利斯

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 陈炜 李德山

(51) Int.Cl.  
H03L 7/00 (2006.01)  
G01N 11/16 (2006.01)  
H03L 7/22 (2006.01)

(56) 对比文件  
CN 103547889 A, 2014.01.29  
CN 103547889 A, 2014.01.29  
CN 102768093 A, 2012.11.07  
CN 102075840 A, 2011.05.25  
Dohn Soren.Mass and position  
determination of attached particles on  
cantilever based mass sensors.《review of  
scientific》.2007,  
J.LEE.suspended microchannel  
resonators with piezoresistive sensors.  
《lab on a chip》.2011,

审查员 王春鹏

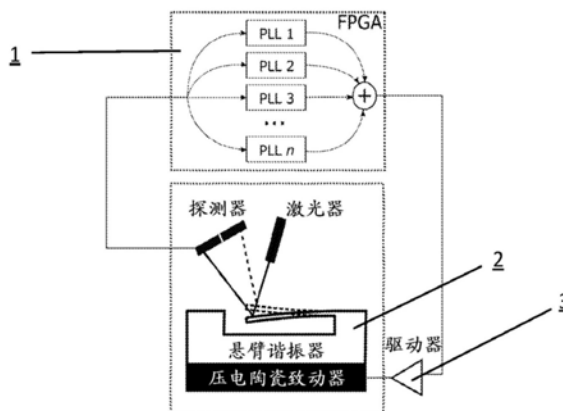
权利要求书2页 说明书9页 附图10页

(54) 发明名称

用于控制谐振器并根据谐振器特性确定信息的系统和方法

(57) 摘要

提供了用于控制一个或多个机械谐振器并且根据谐振器特性的谐振偏移来确定信息的系统和方法,所述系统包括:至少一个机械谐振器;用于驱动谐振器的激励元件;用于监测谐振器的运动的传感器;至少一个锁相环(PLL),所述至少一个PLL在所述激励元件与监测元件之间进行反馈,其中,每个PLL被配置成在谐振器的不同谐振模式下进行操作或在接近谐振器的不同谐振模式的情况下进行操作;以及用于根据指示谐振器频移的PLL的内部信号来确定信息的处理器。



1. 一种用于控制一个或多个悬浮微通道机械谐振器并且根据所述谐振器的特性来确定信息的系统,包括:

所述一个或多个悬浮微通道机械谐振器,每个谐振器包含使承载的物质流过其中的流体通道,

激励元件,被配置成驱动所述谐振器,

传感器,被配置成监测所述谐振器的运动,

至少一个锁相环PLL,所述至少一个锁相环PLL在所述激励元件与所述传感器之间进行反馈,其中,PLL被配置成在所述谐振器的谐振模式下进行操作或在接近所述谐振器的谐振模式的情况下进行操作,以及

处理器,被配置成根据指示谐振器频移的PLL内部信号来确定信息,

其中,所述系统被配置成:通过测量当所述一个或多个悬浮微通道机械谐振器上的所承载的物质流经所述谐振器上的所述流体通道时由于所述承载的物质的存在而引起的谐振器频移,来确定所述承载的物质的一个或多个特性。

2. 根据权利要求1所述的系统,其中,所述PLL是用数字逻辑来实现的。

3. 根据权利要求2所述的系统,其中,所述PLL是在现场可编程门阵列FPGA上实现的。

4. 根据权利要求2所述的系统,其中,每个PLL的传递函数均能够针对包括形状和带宽的期望特征来配置。

5. 根据权利要求4所述的系统,其中,所述系统被配置成根据由于所述谐振器上承载的物质的存在而引起的谐振偏移来确定一维质量分布。

6. 根据权利要求1所述的系统,其中,谐振器阵列被一起操作。

7. 根据权利要求6所述的系统,其中,所述阵列的大小是下列之一:1个或更多个谐振器;10个或更多个谐振器;或者50个或更多个谐振器。

8. 根据权利要求6所述的系统,其中,所述谐振器的谐振频率以至少2kHz间隔开。

9. 根据权利要求6所述的系统,其中,所述谐振器的频率在30kHz与10MHz之间。

10. 根据权利要求6所述的系统,其中,所述谐振器的尺寸中的长度范围从10微米到1000微米,并且横截面的尺寸范围从1微米到100微米。

11. 根据权利要求1所述的系统,其中,所述悬浮微通道机械谐振器是下列中的至少一个:具有固定端和自由端的悬臂谐振器;或者具有至少两个附接区域的膜谐振器。

12. 根据权利要求1所述的系统,其中,所述系统包括用于使悬浮粒子在所述流体通道中流动的流体控制元件,并且根据谐振偏移所确定的信息包括所述粒子的质量和位置。

13. 一种用于控制一个或多个悬浮微通道机械谐振器并且根据谐振器的特性来确定信息的方法,包括:

用激励元件驱动所述谐振器,每个谐振器包含使承载的物质流过其中的流体通道,

使用传感器感测所述谐振器的运动,

在所述谐振器的谐振模式下或在接近所述谐振器的谐振模式的情况下操作在所述激励元件与所述传感器之间进行反馈的锁相环PLL,

根据指示谐振器频移的PLL内部信号来确定信息,以及

通过测量由于谐振器上的所承载的物质在流体中流过所述谐振器的所述流体通道而引起的谐振器频移,来确定所述承载的物质的一个或多个特性。

14. 根据权利要求13所述的方法,其中,用数字逻辑来实现所述PLL。
15. 根据权利要求14所述的方法,其中,在现场可编程门阵列FPGA上实现所述PLL。
16. 根据权利要求14所述的方法,包括:针对包括形状和带宽的期望特征来配置每个PLL的传递函数。
17. 根据权利要求16所述的方法,包括:根据由于所述谐振器上承载的物质的存在而引起的谐振偏移来确定一维质量分布。
18. 根据权利要求13所述的方法,其中,谐振器阵列被一起操作。
19. 根据权利要求18所述的方法,其中,所述阵列的大小是下列之一:1个或更多个谐振器;10个或更多个谐振器;或者50个或更多个谐振器。
20. 根据权利要求18所述的方法,其中,所述谐振器的谐振频率以至少2kHz间隔开。
21. 根据权利要求18所述的方法,其中,所述谐振器的频率在30kHz与10MHz之间。
22. 根据权利要求18所述的方法,其中,所述谐振器的尺寸中的长度范围从10微米到1000微米,并且横截面范围从1微米到100微米。
23. 根据权利要求13所述的方法,其中,所述悬浮微通道机械谐振器是下列中的至少一个:具有固定端和自由端的悬臂谐振器;或者具有至少两个附接区域的膜谐振器。
24. 根据权利要求13所述的方法,包括:使悬浮粒子在所述流体通道中流动,其中根据谐振偏移确定的信息包括所述粒子的质量和位置。

## 用于控制谐振器并根据谐振器特性确定信息的系统和方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2014年10月28日提交的美国临时专利申请第62/069,793号的优先权,其全部内容通过引用并入本文中。

### 技术领域

[0003] 本申请涉及谐振器的受控振荡,具体地,涉及对悬浮微通道谐振器(SMR)以数字方式实现的锁相环(PLL)控制。

### 背景技术

[0004] 在需要对悬浮在流体中的物质的快速表征的医疗和工业应用中,SMR的用途正在扩大。用于SMR的振荡控制和谐振偏移检测的改进技术会有益于提高针对某些SMR应用的自动化程度和高通量(throughout)要求。

### 发明内容

[0005] 在某些实施方式中,用于操作一个或多个SMR的控制系统和方法包括以数字方式实现的PLL,该以数字方式实现的PLL作为SMR系统的激励元件与运动感测元件之间的反馈回路进行操作,以实现SMR振荡和谐振偏移检测的精确且特定的控制。

[0006] 在某些实施方式中,可以提供一种用于控制一个或多个机械谐振器并且根据谐振器的特性来确定信息的系统,所述系统包括:至少一个机械谐振器;激励元件,其用于驱动谐振器;传感器,其用于监测谐振器的运动;至少一个锁相环(PLL),至少一个PLL在激励元件与监测元件之间进行反馈,其中,每个PLL均被配置成在谐振器的不同谐振模式下进行操作或在接近谐振器的不同谐振模式的情况下进行操作;以及处理器,其用于根据指示谐振器频移的PLL内部信号来确定信息。

[0007] 在某些实施方式中,可以提供一种用于控制一个或多个机械谐振器并且根据谐振器的特性来确定信息的方法,该方法包括:用激励元件驱动谐振器;感测谐振器的运动;操作至少一个锁相环(PLL),至少一个PLL在激励元件与监测元件之间进行反馈,其中,每个PLL均被配置成在谐振器的不同谐振模式下进行操作或在接近谐振器的不同谐振模式的情况下进行操作;以及根据指示谐振器频移的PLL的内部信号来确定信息。

[0008] 在某些实施方式中,PLL可以用数字逻辑来实现。

[0009] 在某些实施方式中,PLL可以在现场可编程门阵列(FPGA)上实现。

[0010] 在某些实施方式中,每个谐振器-PLL反馈回路的传递函数可针对包括形状和带宽的期望特来配置的。

[0011] 在某些实施方式中,该系统可以被配置成根据由于谐振器上承载的物质的存在而引起的谐振偏移来确定一维质量分布。

[0012] 在某些实施方式中,谐振器阵列可以被一起操作。

[0013] 在某些实施方式中,阵列的大小可以是下列之一:1个或多个谐振器;10个或多个

谐振器;或者50个或多个谐振器。

[0014] 在某些实施方式中,谐振器的谐振频率可以按至少2kHz间隔开。

[0015] 在某些实施方式中,谐振器的频率可以在30kHz与10MHz之间。

[0016] 在某些实施方式中,谐振器的尺寸中的长度范围从10微米到1000微米,横截面范围从1微米到100微米。

[0017] 在某些实施方式中,机械谐振器可以是悬浮谐振器。

[0018] 在某些实施方式中,悬浮谐振器可以是下列中的至少一个:具有固定端和自由端的悬臂谐振器;或具有至少两个附接区域的膜谐振器。

[0019] 在某些实施方式中,悬浮谐振器可以带有流体通道。

[0020] 在某些实施方式中,该系统可以包括用于使悬浮粒子在流体通道中流动的流体控制元件,并且根据谐振偏移所确定的信息包括粒子的质量和位置。

## 附图说明

[0021] 参考以下结合附图的详细描述来描述本文提供的实施方式的方面和优点。在所有附图中,可以重复使用附图标记来表示引用的元件之间的对应关系。附图被提供用于说明本文描述的示例实施方式,并非旨在限制本公开内容的范围。

[0022] 图1示出了说明性实施方式的简化示意图。

[0023] 图2示出了根据说明性实施方式的PLL和谐振器的线性相位模型。

[0024] 图3是根据说明性实施方式的PLL的数字实现的框图。

[0025] 图4示出了根据说明性实施方式的SMR的前四种谐振的幅度和相位。

[0026] 图5示出了根据说明性实施方式的四种模式的期望闭环响应和测量闭环响应。

[0027] 图6示出了根据说明性实施方式的SMR布局以及测量的频率波形的一部分。

[0028] 图7是根据说明性实施方式的悬浮流体通道谐振器阵列的间隔开的谐振频率的示意图。

[0029] 图8a和图8b示出了根据说明性实施方式的用于操作多个悬臂的示例光学设置和压阻式设置。

[0030] 图9示出了根据说明性实施方式的FPGA实现的示例性系统的示意图。

[0031] 图10a和图10b示出了根据说明性实施方式的、来自通过SMR的单个150nm金纳米粒子的在四种模式下的频率和位置信号。

[0032] 图11a和图11b示出了根据说明性实施方式的、通过SMR的两个纳米粒子的在四种模式下的频率和位置信号。

[0033] 图12示出了根据说明性实施方式的从12悬臂SMR阵列测量的频率信号。

[0034] 图13是说明性方法的流程图。

[0035] 图14a、图14b和图14c描述了各种悬浮谐振器特征。

## 具体实施方式

[0036] 一般来说,本公开内容的方面涉及使用用于结构、通道且在某些情况下用于致动器的精密标度微加工技术制造的谐振器。微加工可以包括对诸如玻璃、金属、塑料的这种材料上以及在诸如硅和硅衍生物的晶体材料的图案化、蚀刻、沉积、注入以及相关工艺。驱动

器(例如,图1中示出的驱动器3)、PLL以及其它元件可以包括由包括电阻器、电容器、晶体管、逻辑元件等电气部件构成的电子电路,所述驱动器、PLL以及其它元件也可以制造到专用电路上和/或由分立部件以任何组合方式组成。

[0037] 本文所述的一个或多个实施方式可以提供良好控制的致动谐振器阵列和检测谐振器阵列,使得能够基于悬浮谐振器技术设计高通量的并联或串联测量系统。

[0038] 本文所述的一个或多个实施方式可以为悬浮谐振器提供控制信号的精确成形。

[0039] 带有流体通道的机械谐振器(在某些情况下被称为悬浮微米或纳米通道谐振器(SMR、SNR,本文可互换使用))可适合于测量经过谐振器的物体的性质(例如质量)。在所合并的附于本文中的参考文献中描述了各种流体通道谐振器。这些设备通常可以包括流体设备(fluidic device),在所述流体设备中,物体沿着正在振荡的谐振器向前。当物体沿着谐振器移动时,谐振频率改变,使得能够测量物体的性质(诸如质量)。这样的谐振器可以用来分析细胞或其它粒子的性质。

[0040] 微机械谐振器和纳米机械谐振器由于其高品质因数和极小尺寸而对外部扰动(例如,弱力、电场或磁场以及质量变化)极为敏感。监测这样的谐振器在一个或多个振动模式下的振荡频率是一种用于检测和量化这些微小扰动的技术。在单个设备上使用多个机械谐振器或在多个振动模式下使用单个谐振器为感兴趣的测量提供了改进的通量和/或附加功能。在与本申请一起被共同拥有的且通过引用被并入本文中第9,134,295号美国专利中描述了用于测量细胞的生长率的谐振器阵列。具有可控带宽的可扩展的高精度技术可适合于同时振荡并监测大量的谐振。

[0041] 在某些情况下谐振器系统可以利用自激回路来进行操作。在谐振器的运动被放大、延迟且被反馈作为激励信号的情况下,自激回路保持谐振器总是以其谐振频率振荡,并且提供高带宽测量。然而,当被应用于具有单个总和输出的多重谐振(例如多种模式的谐振器)时,可能难以针对单个模式来优化相移和振动幅度,这对于最小化噪声以及精确地测量谐振频率而言是理想的。因此,在多重谐振下实现持续振荡可能需要检测每个谐振的运动、独立处理每个谐振信号以及对谐振同时进行激励。这有利于观察单个谐振器的多种谐振模式、或者观察具有共同激励的多个谐振器的谐振模式、或者这两者的结合。

[0042] 控制多种模式可以通过为每次谐振分配专用的锁相环(PLL) 1(图1)来实现。为了最高的精度,PLL的增益参数被设置为使得(处于闭环的)谐振器(2)-PLL(1)系统对谐振频率的变化具有期望响应,例如,在表1中给出针对巴特沃斯型响应的参数。这种方法能用来实现具有期望阶数和带宽的任意传递函数(切比雪夫,椭圆形,贝塞尔等)或具有期望形状和带宽的任意传递函数。通常,期望的是将PLL的传递函数设置成直到期望频率为止均相对平坦,而在连续的关注频率(即,其它谐振频率或其它模式频率)之间快速滚降。然而,其它传递函数也是受关注的。

[0043] 表1:具有带宽 $\beta$ 的第 $n$ 阶巴特沃斯型响应的最佳PLL参数。

$n$	$k_p$	$k_i$	$\tau_1$	$\tau_2$
1	$\beta$	$k_p/\tau$		
2	$\beta/\sqrt{2}$	$k_p/\tau$	$\sqrt{2}/2\beta$	
3	$\beta/2$	$k_p/\tau$	$(1 \pm j)/2\beta$	$(1 \mp j)/2\beta$

[0044]

[0045] 为了设计闭环传递函数,推导并使用谐波振荡器在其谐振频率附近的相域传递函数来计算一般的谐振器-PLL系统的传递函数(图2)。然后,计算PLL参数(表1),这些PLL参数将谐振器-PLL系统简化为具有期望带宽 $\beta$ 和阶数 $n$ 的巴特沃斯型滤波器。期望阶数和带宽所需的PLL参数取决于对应的谐振的时间常数 $\tau$ (频率和品质因数的函数)和期望的测量带宽。

[0046] 该技术的期望方面是可扩展性。模拟PLL系统通常不易扩展,但是示例性PLL可以在现场可编程门阵列(FPGA)上以数字形式实现(图3)。因此,可以用与实现一个PLL的精力近似的精力来实现 $N$ 个PLL,其中 $N$ 取决于逻辑元件的数量以及FPGA的其它资源。在两个示例性实现方式中,使用了Altera Cyclone IV FPGA和Altera Stratix IV FPGA,从而分别得出 $N=12$ 和 $N=62$ 。更大的FPGA可以允许同时测量数百个谐振器。

[0047] 可以实现包括相位误差检测器的示例性PLL元件,所述相位误差检测器被实现为乘法器,该乘法器后面是具有可变的速率变化因子的二阶级联积分器-梳状(CIC)低通滤波器。CIC滤波器在以数字逻辑来表示方面是非常有效的,因此,有助于确保多个PLL能适用于单个FPGA。相对于输入信号大小对CIC输出进行归一化(以类似于锁相放大器的方式在板上计算),使得CIC输出仅表示相位误差而不表示输入信号的幅度。然后,可以使该相位误差信号通过一组可配置的二阶节(SOS)双二阶滤波器,并且然后将该相位误差信号用于数控振荡器(NCO)的频率的比例和积分控制。然后,NCO输出在被传输到驱动电子器件之前偏移任意相位。可以选择该相移以最大化谐振器的振荡幅度或最小化存在于回路中的噪声。也可以任意地对输出进行重新调整以在所选的幅度下驱动谐振器。

[0048] PLL参数(CIC滤波器速率、SOS滤波器参数、比例增益、积分增益、相移、驱动幅度)不一定要硬编码到FPGA代码中,而是也可以由FPGA上的CPU(在本文被实现为来自Altera的NIOS II处理器)读取和写入。在该实施方式中,CPU打开用于基于以太网的与PC或其它可以存储和分析数据的计算设备的通信的套接字(socket)。PC还可以请求FPGA上的CPU在运行中改变这些控制参数。

[0049] FPGA与PC之间的通信可以通过以太网、经由TCP(设置参数值)和UDP(PC从FPGA接收频率数据)进行。在该示例中,可以在没有任何数据损失的情况下每秒钟发送超过100,000个32位频率值,并且通过诸如delta编码的方案对频率数据的进一步压缩可以增加该带宽。

[0050] 因为PC可以控制PLL参数,所以可以容易地对整个设置过程进行自动化,以便测量谐振器系统的传递函数、检测谐振并且计算 $Q$ ,然后自动设置PLL参数以获得用于每个谐振器的任一个任意传递函数(例如,期望所有的谐振器特性相同,其中频率响应直到固定带宽都是平坦的)。

[0051] 在该示例中,使用14位转换器在100MHz下完成模拟到数字的转换和数字到模拟的转换。示例性系统理论上适用于高达50MHz的谐振,但是实际上可能适用于25MHz以下的谐振。仅有的要求是,谐振器信号可以被转换为电信号(通过包括光学杠杆、压敏电阻器或电容式传感器的各种手段中的任何手段),以及来自FPGA的电驱动信号可以被转换为对于谐振器的驱动力(通过包括压电致动、静电致动、热致动、磁致动的各种手段中的任何手段)。

[0052] 用两种方式测试了示例性控制系统:第一种方式同时在多种模式下使用悬浮纳米通道谐振器(SNR);第二种方式使用在单个芯片上的12个悬浮微米通道谐振器(SMR)的阵列。SNR是具有集成的流体通道的高品质因数的悬臂,SNR以前被用来测量纳米粒子的重量。

不同于通过吸附来进行操作的质量传感器,SNR测量溶液中的流动粒子的重量。每个粒子产生频率调制信号,所述频率调制信号是SNR中的粒子浮质量(buoyant mass)和流动路径的函数。因此,实时监测SNR中纳米粒子的位置和质量不仅需要同时使多种模式振荡,而且还需要以宽的带宽和高精度来这样做。

[0053] 在同时利用四个PLL进行反馈的SNR的情况下测试示例性数字控制系统。测量最低的四个模式频率以及用于计算PLL参数(表1)的对应的品质因数(图4),以得到期望的一阶传递函数(图5)。然后,使100nm和150nm金纳米粒子流过SNR,同时记录模式振荡频率(图6)。从通过SNR的纳米粒子观察到的信号与理论上预测的信号非常地匹配,这表明示例性PLL阵列提供了高带宽、低噪声以及对每个模式的谐振频率的低失真测量。因为所呈现的系统是高度可扩展的,所以该同一方法可以应用于具有在不同频率下的多重谐振的任何系统。

[0054] 示例性控制系统的第二测试是以不同谐振频率操作谐振器阵列(图7)。谐振器被配置成用单个致动器(在此处,是放置在芯片下面的单个压电陶瓷)来使全部谐振器振荡,并且单个探测器(在该实施方式中,是光电探测器)接收所有谐振器的位置的重叠(图8a)。谐振器的流体通道可以以任何期望的模式(串联、并联等)配置,但是此处为串联连接。在此处所讨论的测试中,12个悬臂流控地并联连接,但是被同时测量且并联振荡。因此,图9示出了全部12个悬臂的频率响应,在所述全部12个悬臂中,一系列细胞和粒子一个接一个地相继流过每个悬臂。如图8b所示,在某些实施方式中,可以将压阻式运动读出系统用作读出机构。

[0055] 在图8a和图8b中,来自所有谐振器的位置信号被组合成单个物理(电压)信号。在图8a所示的示例性实施方式中,使用单个光源(4)来同时照射阵列中的所有谐振器(此处,为并排排列)。反射光转向单个光电探测器,所述单个光电探测器有效地测量所有谐振器位置信号的叠加。类似地,在图8b所示的示例性实施方式中,多个谐振器压敏电阻器初始地串联组合(如所示)或并联组合,或者以其总电阻大约是所有单独谐振器的压敏电阻器电阻的线性组合的任何布置组合。该组合电阻被用作惠斯通电桥(5)的一个臂(edge),并且随后被放大,从而产生类似于3b中的光信号的信号,即,所有谐振器的位置信号的叠加。FPGA上的PLL阵列随后单独地对每个谐振器的频率信号进行解调(因为这些频率信号都具有不同频率),并且每个PLL在其对应的谐振的谐振频率下生成正弦驱动信号。PLL输出在FPGA上被全部相加,并且随后用来驱动信号致动器,在该实施方式中,信号致动器是压电陶瓷,但是也可以包括静电激励或光学激励方法。

[0056] 在本文中以及被并入的参考文献中所述的谐振器可以被设计用于测量可能难以用传统仪器来测量的单独粒子或其它对象。因此,谐振器通常小到足以用微机电系统(MEMS)微加工技术来制成。适用于本文中描述的实施方式的机械谐振器被归为适用于以可检测的目标粒子质量为目标类型的尺寸类别。示例性类别包括大型、中型以及小型设备,并且所有这三种类别都可以使用在悬臂阵列中和/或用于多模式操作。

[0057] 大型(LSMR):

[0058] a. 悬臂的横截面通常约为 $19 \times 57 \mu\text{m}$ ,内部通道为 $15 \times 20 \mu\text{m}$ 。

[0059] b. 典型长度为200-500 $\mu\text{m}$ 。

[0060] c. 可检测质量为0.1pg左右的量级,而通常使用这些来测量浮质量为5-500pg的酵母或哺乳动物细胞。



[0061] 中型 (mSMR) :

[0062] a. 悬臂的横截面通常约为 $4 \times 19 \text{ }\mu\text{m}$ , 内部通道为 $3 \times 5 \text{ }\mu\text{m}$ 。

[0063] b. 典型长度为 $100\text{--}400\mu\text{m}$ 。

[0064] c. 可检测质量为 $0.2\text{fg}$ 左右的量级, 通常用来检测具有 $0.5\text{fg}$ 到 $500$

[0065]  $\text{fg}$ 的浮质量的细菌。

[0066] 小型 (悬浮纳米通道谐振器或SNR) :

[0067] a. 悬臂的横截面通常约为 $1 \times 5 \text{ }\mu\text{m}$ , 内部通道为 $0.4 \times 1 \text{ }\mu\text{m}$ 。

[0068] b. 典型长度为 $20\text{--}200\mu\text{m}$ 。

[0069] c. 最小的可检测质量为 $5\text{--}10\text{ag}$ 的量级。用来检测纳米粒子 (病毒、DNA折纸、蛋白质聚集体、脂质体等)。

[0070] 可以看出, 尺寸覆盖了从 $1\text{ }\mu\text{m}$ 到 $1000\text{ }\mu\text{m}$ 的长度范围以及从 $1\text{ }\mu\text{m}$ 到 $100\text{ }\mu\text{m}$ 的横截面范围。用硅和/或其它微加工材料实现的这些尺寸导致谐振频率在 $10\text{ kHz}$ 到 $10\text{ MHz}$ 的范围中。微加工技术的改进可以提供在更高的谐振频率下进行操作的甚至更小且更灵敏的测量, 而电子学方面的改进也将允许更快的PLL操作。因此, 本文公开的技术并非旨在根据当前的性能指标进行限制, 但示例性类别表明, 应用包括不容易执行或在许多情况下使用其它分析技术不可能进行的测量。

[0071] 如上所述, 本文公开的技术适合于谐振器阵列以及单个谐振器, 而且对于使用共用激励和/或信号检测的某些组合来操作谐振器阵列的情况是理想的。如图7所示, 阵列中的各个谐振器可以加工成具有不同长度或横截面, 从而对于每个谐振器产生不同的谐振频率。图7示出了在 $12$ 悬臂阵列中的所有谐振器的总和的传递函数, 其中悬臂的长度范围为 $350\mu\text{m}$ 到 $450\mu\text{m}$ 。如图8a和图8b所示, 对于该布置, 方便的是, 用如图所示的共用致动器 (例如, 所示出的压电陶瓷制动器) 来激励阵列。并且用共用的探测器 (例如, 图8a中的光电探测器和图8b中的惠斯通电桥) 来观察谐振器的运动。在该布置中, 激励和探测器信号可以被反馈给如图9所示的单个PLL1, 每个PLL均具有传递函数, 其中中心频率和通带被修改成适合阵列中每个谐振器的谐振频率。如果谐振频率的间隔被选择为足够宽以适应由于关注的质量在每个谐振器中的转移而引起的谐振频率的变化, 则系统就可以确保每个谐振器总是以其谐振频率振动, 即使谐振频率快速变化也如此 (例如, 粒子正通过谐振器上的通道)。

[0072] 谐振器阵列系统的某些示例可为测量带宽的目标: 以每谐振器 $100\text{Hz}\text{--}1000 \text{ Hz}$ 的量级, 因此间隔为至少 $2\text{kHz}$ 的量级, 而如图7所示, 目前的保守设计是 $30\text{kHz}$ 的量级。

[0073] 目标谐振器数量: 已对单个芯片上具有多达 $12$ 个悬臂的示例性设计进行了测试, 并且已制造出芯片上具有 $40$ 个悬臂的设计。使用目前的制造和FPGA实现的PLL控制,  $100$ 多个悬臂是可行的。

[0074] 使用同时测量的来自多个谐振器模式的频率信号, 可以估计流经谐振器的点质量的位置。图10a示出了在单个 $150\text{nm}$ 金纳米粒子流经谐振器时针对 $200\text{ }\mu\text{m}$ 长的悬浮纳米通道谐振器的前四个弯曲模式的谐振频率信号。图10b展示了使用该频率信息来估计粒子位置的能力 (在此处, 粒子流至悬臂的顶端, 并且然后返回到悬臂的基部)。

[0075] 图11a和图11b展示了在使用多个模式的情况下, 即使有多个点质量同时加载到谐振器也可以使用多个模式来解析该多个点质量。示例A (11a) 和示例B (11b) 是两个单独的实例, 其中, 两个纳米粒子几乎同时通过SNR纳米通道, 仍可以精确地估计两个纳米粒子的位

置和质量(在中间的图片以及底部图片中示意性地示出)。

[0076] 图12展示了PLL阵列从排列在单个芯片上的12个SMR同时获取谐振频率数据的能力。频率信号在从频率(Hz)转换为质量(pg, 1皮克= $10^{-12}$ g)之后被示出,以便可直接比较来自每个谐振器的频率信号。每个向下的尖峰都是通过阵列中的SMR的单个细胞。在此处所使用的阵列中,SMR流体上串联连接,因此每个随后的SMR都测量到与之前的SMR几乎相同的信号,但是在稍晚的时间点。

[0077] 图13是方法实施方式的流程图。步骤1301包括使流体流过带有流体通道的至少一个机械谐振器;步骤1302包括利用激励元件来驱动谐振器;步骤1303包括感测谐振器的运动;步骤1304包括操作在激励元件与监测元件之间进行反馈的至少一个锁相环(PLL),其中每个PLL都可以被配置成在谐振器的不同谐振弯曲模式下进行操作或在接近谐振器的不同谐振弯曲模式的情况下进行操作;以及步骤1305包括根据PLL内部信号确定流过谐振器上的通道的粒子的位置和质量,PLL内部信号指示由于粒子的质量和位置引起的谐振器频移。

[0078] 虽然目前所述的示例性实施方式涉及带有流体通道的悬浮谐振器,但是所公开的技术可以应用于具有合适的驱动元件和运动感测元件的任何机械谐振器。悬浮谐振器,尤其是这样的谐振器的阵列,可以受益于这些控制技术。如图14a所示,悬浮微通道机械谐振器2可以如已描述的那样采取具有固定端和自由端的悬臂的形式,或者可以采取悬于两个附接区域(图14b)或更多个附接区域(图14c)的悬浮微通道机械谐振器2的形式。这样的悬浮谐振器可以带有如上所述的流体通道,或者可以是固体的和/或具有非流体通道样品支架、吸附位点、夹子(trap)、或其它运载感兴趣的物质的装置。包括在合适的谐振器的流体通道中流动的粒子、吸附的粒子或其它物质的、这些谐振器运载的物质将影响谐振器的谐振特性。测量由于运载的物质的存在而引起的谐振偏移可以提供关于所运载的物质的特性的信息。一个示例是关于运载的物质的质量和位置信息。其它效果也可影响谐振器的谐振特性。根据谐振器的配置,谐振器可能对力、电场和磁场、温度变化以及其它效果敏感,其中的任一种均可能引起适当配置的谐振器的谐振偏移。本文描述的控制技术可有益于归因于导致谐振偏移的效果的谐振器特性的任何测量。

[0079] 本文描述的实施方式是示例性的。可以对这些实施方式进行修改、重新布置、替代过程等,并且这些修改、重新布置、替代过程等仍然包含在本文陈述的教导中。本文所述的步骤、过程或方法中的一个或多个可以由一个或多个经适当编程的处理设备和/或数字设备执行。

[0080] 根据实施方式,本文所述的任何实施方式的某些动作、事件或功能可以按不同顺序执行,可以被添加、合并或完全排除(例如,实践实施方式并不需要描述的所有动作或事件)。此外,在某些实施方式中,可以同时执行动作或事件,例如,通过多线程处理、中断处理或多个处理器或处理器核心或者在其它并行架构上来执行,而不是按顺序执行。

[0081] 结合本文公开的实施方式来描述的各种说明性逻辑块、模块、模拟电子器件以及方法步骤可以被实现为电子硬件、计算机软件或两者的结合。为了清楚地说明硬件和软件的这种互换性,以上已在功能方面概括地描述了各种说明性部件、块、模块和步骤。将这样的功能实现为硬件还是软件取决于施加到整个系统上的特定应用和设计约束。可以针对每个特定应用以不同的方式来实现所述功能,但是这样的实现决定不应该被解释为偏离本公开内容的范围。

[0082] 结合本文公开的实施方式所描述的各种说明性逻辑块和模块可以由被设计成执行本文所述的功能的机器来实现或执行,所述机器例如为:配置有特定指令的处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其它可编程逻辑设备、分立门或晶体管逻辑电路、分立硬件部件或它们的任意组合。处理器可以为微处理器,但是在替选方案中,处理器可以为控制器、微控制器或状态机、它们的组合等。处理器也可以被实现为计算设备的组合,例如,DSP与微处理器的组合、多个微处理器、与DSP核结合的一个或多个微处理器或任何其它这样的配置。例如,分配给被识别为“PC”的设备的功能可以使用分立存储器芯片、微处理器中的存储器的一部分、闪存、EPROM或其它类型的存储器或计算设备来实现。

[0083] 结合本文公开的实施方式所描述的方法、过程或算法的要素可以直接以硬件、以由处理器执行的软件模块或以两者的组合来实现。软件模块可以存在于RAM存储器、闪存存储器、ROM存储器、EPROM存储器、EEPROM存储器、寄存器、硬盘、可移动盘、CD-ROM或本领域中已知的任何其它形式的计算机可读存储介质中。示例性存储介质可以耦接到处理器,使得处理器可以从存储介质读取信息以及将信息写入到存储介质。在替选方案中,存储介质可以被集成于处理器。处理器和存储介质可以存在于ASIC中。软件模块可以包括使得硬件处理器执行计算机可执行指令的计算机可执行指令。

[0084] 本文使用的条件语言,例如,其中“可以”、“可能”、“可”、“例如”等,除非另外特别声明,或在所使用的上下文中另有其他理解,通常旨在表达的是,某些实施方式包括某些特征、要素和/或状态而其它实施方式不包括某些特征、要素和/或状态。因此,这样的条件语言通常并非旨在表示一个或多个实施方式以任何方式需要特征、要素和/或状态,或者并非旨在表示一个或多个实施方式必须包括用于利用或不利用作者的输入或提示来确定在任何特定的实施方式中是包括这些特征、要素和/或状态还是要执行这些特征、要素和/或状态的逻辑。术语“包括”、“包含”、“具有”、“含有”等是同义的,并且以开放式的方式被非排他地使用,并且不排除另外的元素、特征、动作、操作等。同样,例如,以非排他意义来使用术语“或”(而不以排他性意义来使用),使得当使用“或”来连接一系列元素时,术语“或”意味着一系列元素中的一个、一些或全部。

[0085] 除非另外明确声明,否则析取语言(例如,短语“X、Y或Z中的至少一个”)在一般情况下结合所使用的上下文来理解,以表示项目、术语等可以是X、可以是Y或可以是Z,或者是它们的任意组合(例如X、Y和/或Z)。因此,这样的析取语言通常并非旨在,而且不应该表示某些实施方式需要至少一个X、至少一个Y或至少一个Z以使每个都存在。

[0086] 术语“约”或“近似”等是同义的,并且被用来表明该术语修饰的值具有与其相关联的理解范围,其中,该范围可以为 $\pm 20\%$ 、 $\pm 15\%$ 、 $\pm 10\%$ 、 $\pm 5\%$ 或 $\pm 1\%$ 。术语“基本上”用来表明结果(例如,测量值)接近目标值,其中,例如接近可以意味着结果在该值的80%以内、该值的90%以内、该值的95%以内或该值的99%以内。

[0087] 除非另外明确声明,否则诸如“一个(“a”和“an”)”的冠词通常应该被解释为包括一个或多个所描述的项目。相应地,诸如“被配置成…的设备”的短语旨在包括一个或多个所列举的设备。这样的—个或多个所列举的设备也可以被集体地配置成执行所述的列举。例如,“被配置成执行列举A、B和C的处理器”可以包括被配置成执行列举A的第一处理器,所述第一处理器与被配置成执行列举B和C的第二处理器一起工作。

[0088] 虽然以上的详细描述已示出、描述和指出了应用于说明性实施方式的新颖特征，但应理解的是，可以在不偏离本公开内容的主旨的情况下，对示出的设备或算法的形式和细节进行各种省略、替换和改变。应了解的是，可以以不提供本文陈述的所有特征和益处的形式来实现本文所述的某些实施方式，因为某些特征可以独立于其它特征来使用或实践。落入权利要求的等同方案的含义和范围内的所有变化都包含在权利要求的范围内。

[0089] 以下参考文献的全文通过引用合并于此：

[0090] 1.Lee J,Chunara R,Shen W,Payer K,Babcock K,Burg TP,Manalis SR. (2011) .Suspended microchannel resonators with piezoresistive sensors.Lab on a Chip, 11(4) :645-51.

[0091] 2.Lee J,Bryan AK,Manalis SR. (2011) .High precision particle mass sensing using microchannel resonators in the second vibration mode.Review of Scientific Instruments,82(2) .

[0092] 3.Bryan AK,Hecht VC,Shen W,Payer K,Grover WH,Manalis SR. (2014) .Measuring single cell mass,volume,and density with dual suspended microchannel resonators.Lab on a Chip,14(3) :569-76.

[0093] 4.Burg TP,Godin M,Knudsen SM,Shen W,Carlson G,Foster JS,Babcock K, Manalis SR. (2007) .Weighing of biomolecules,single cells and single nanoparticles in fluid.Nature,446(7139) :1066-9.

[0094] 5.Olcum S,Cermak N,Wasserman SC,Manalis SR. (2015) .High-speed multiple-mode mass-sensing resolves dynamic nanoscale mass distributions.Nature communications,6.

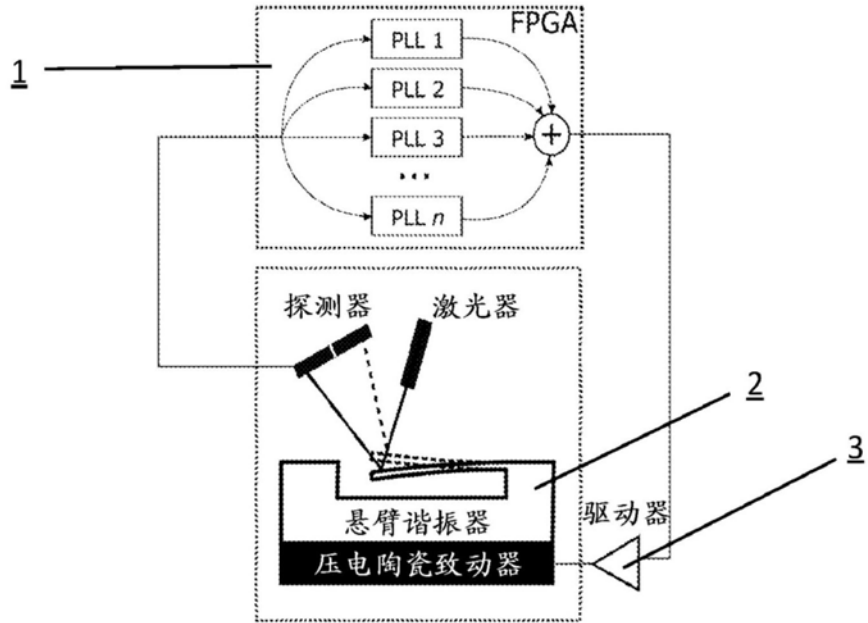


图1

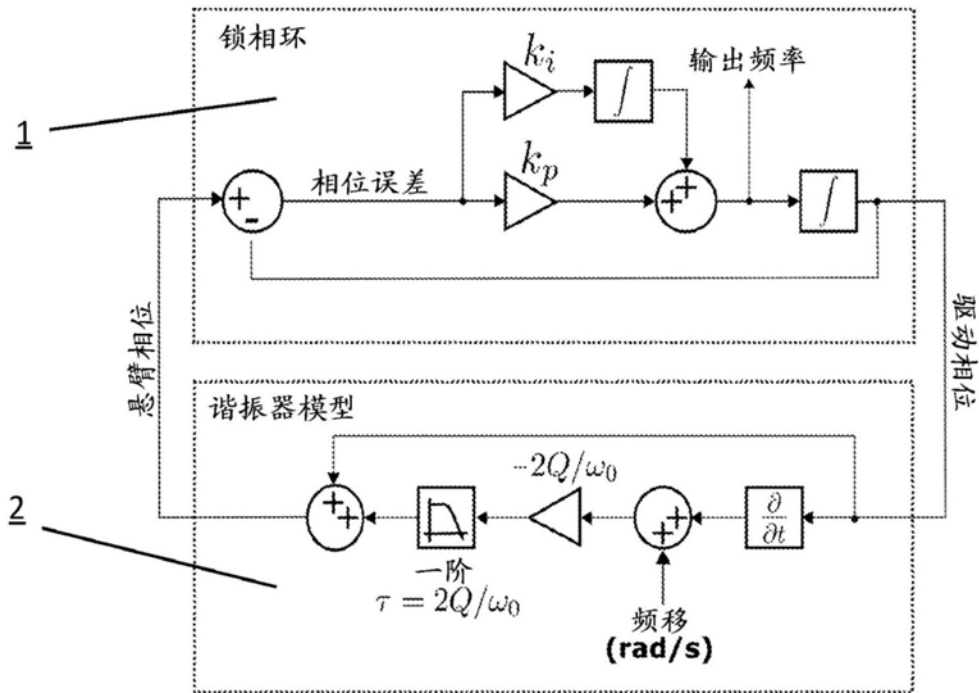


图2

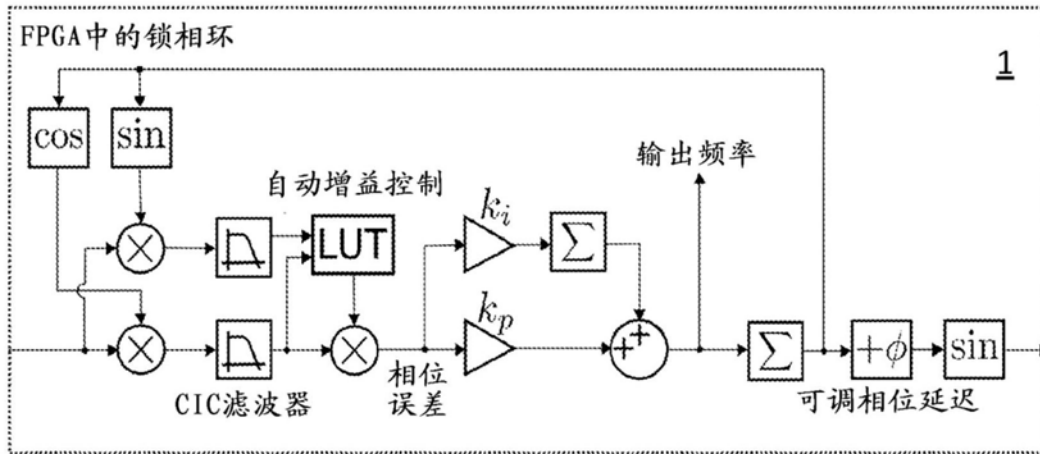


图3

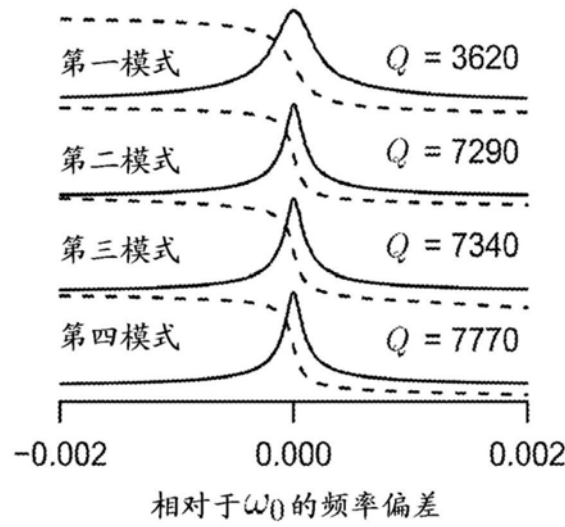


图4

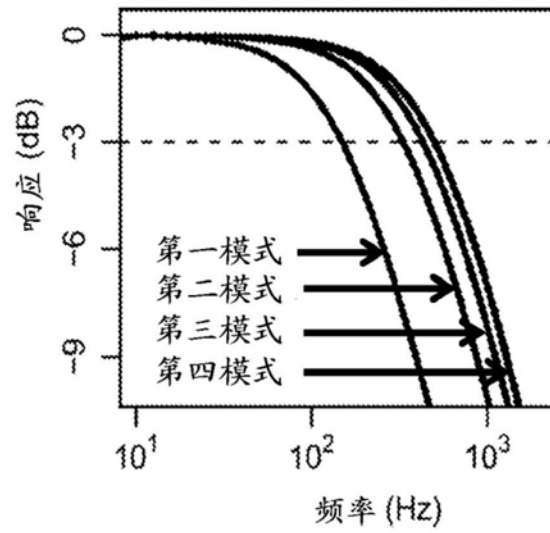


图5

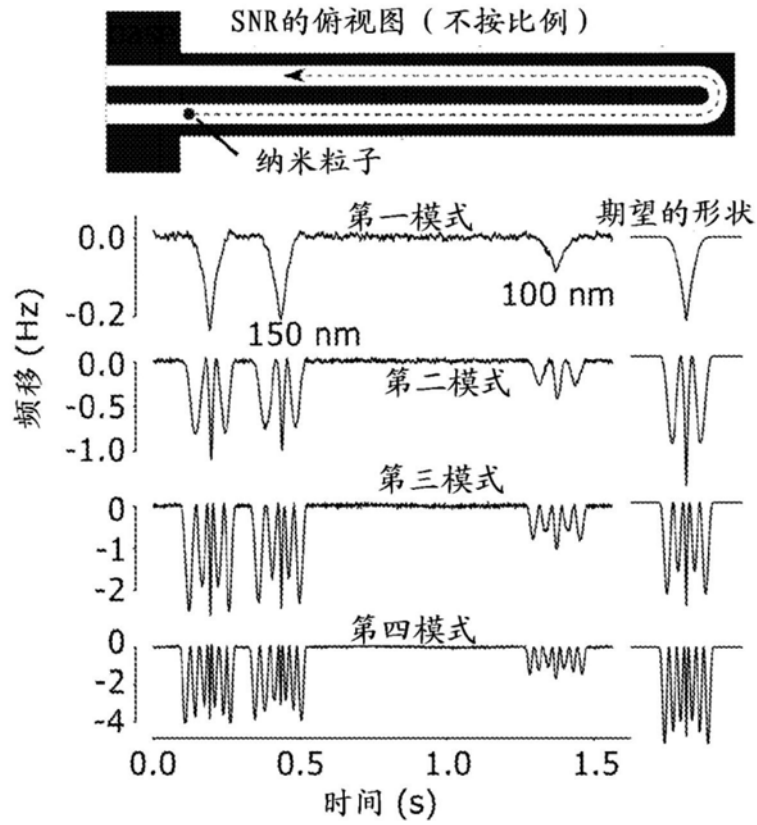


图6

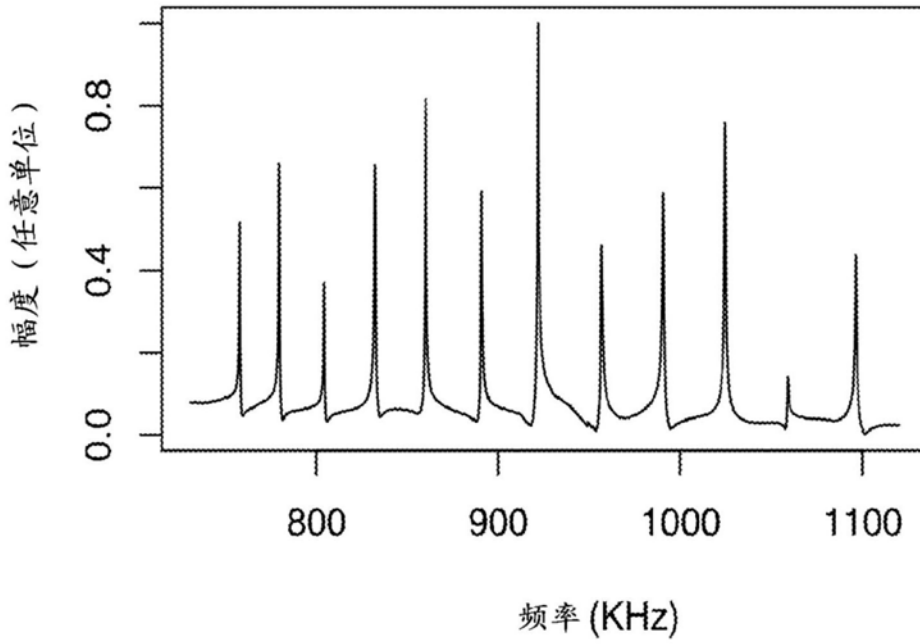


图7

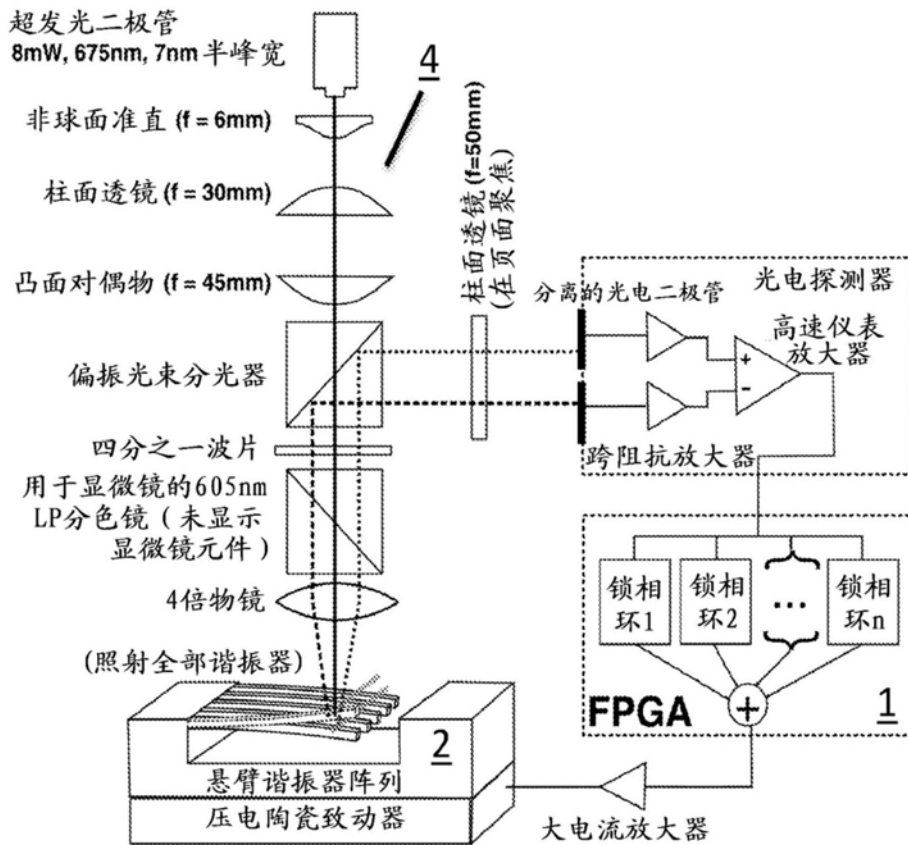


图8a



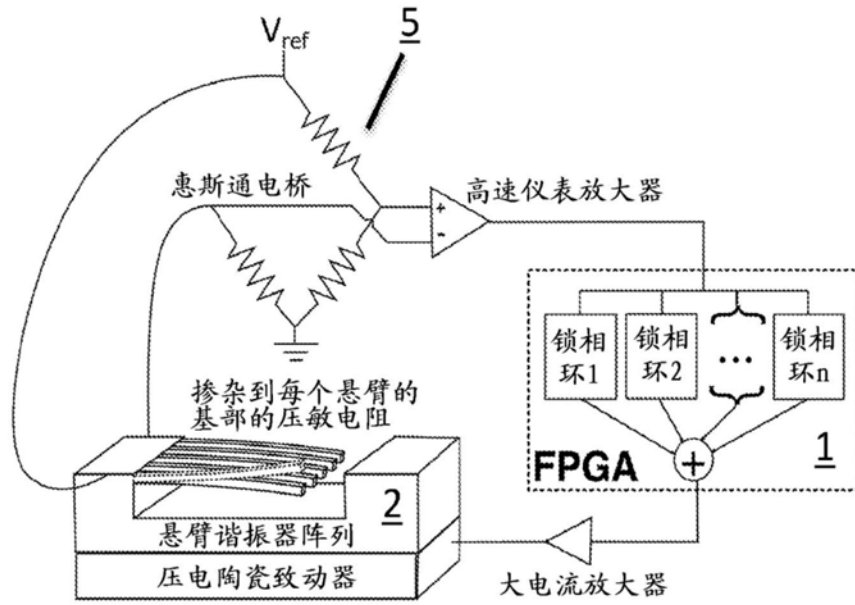


图8b

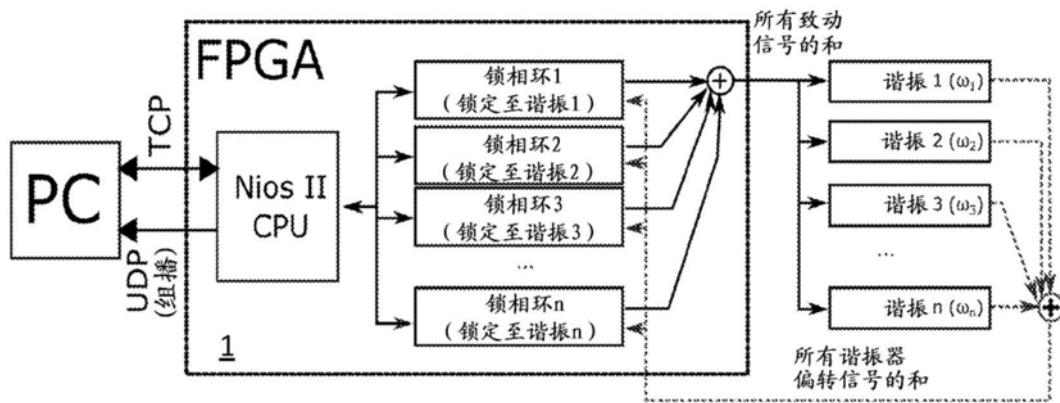


图9

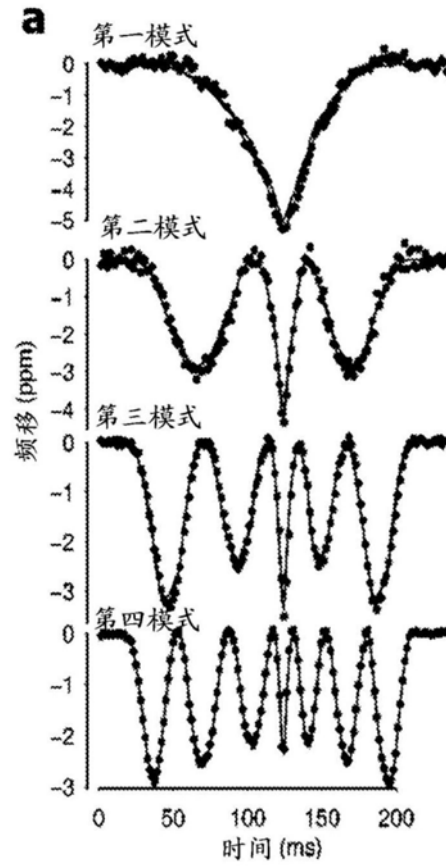


图10a

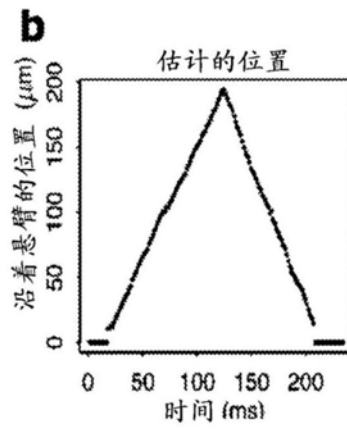


图10b

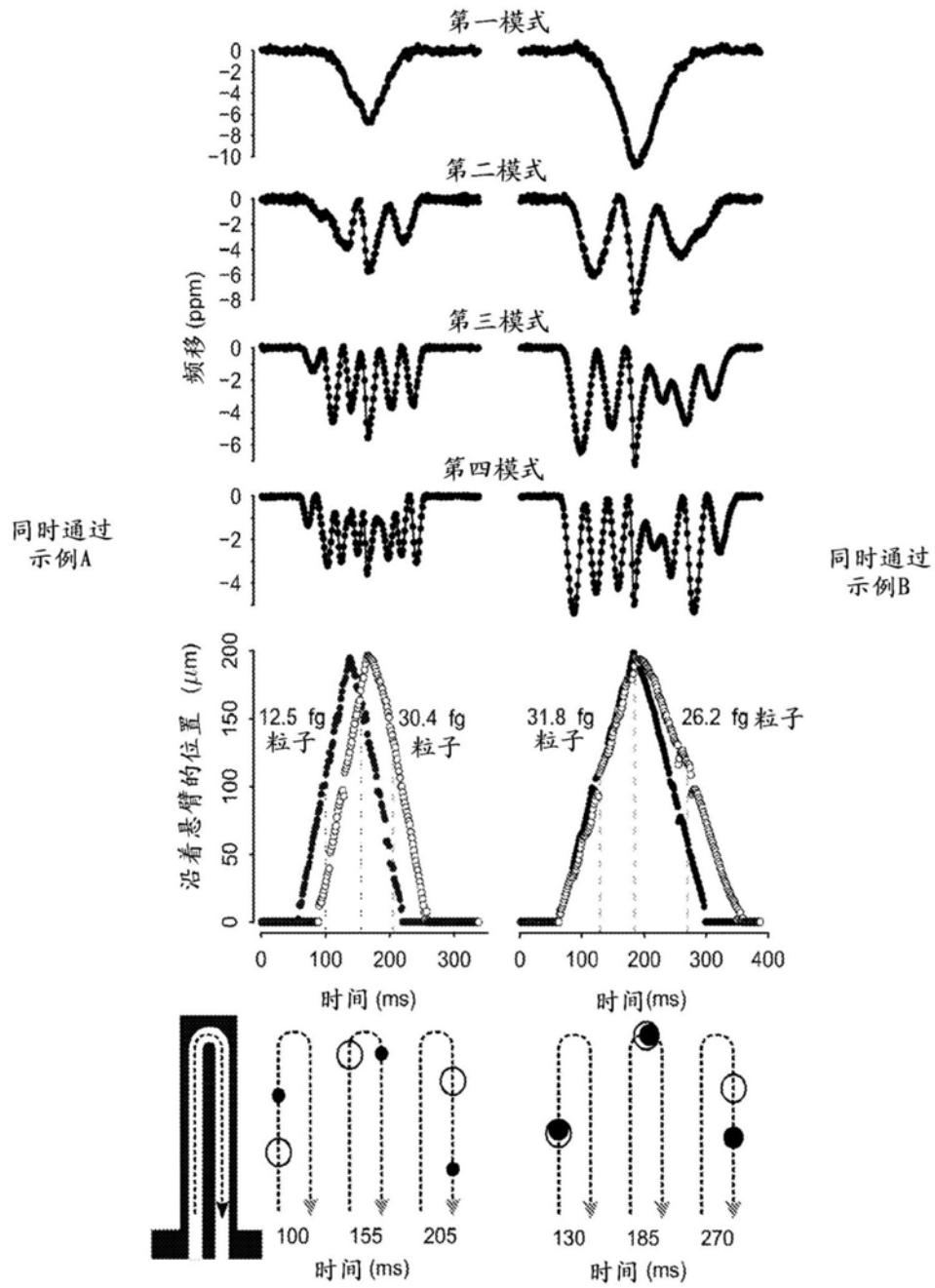


图 11a

图 11b

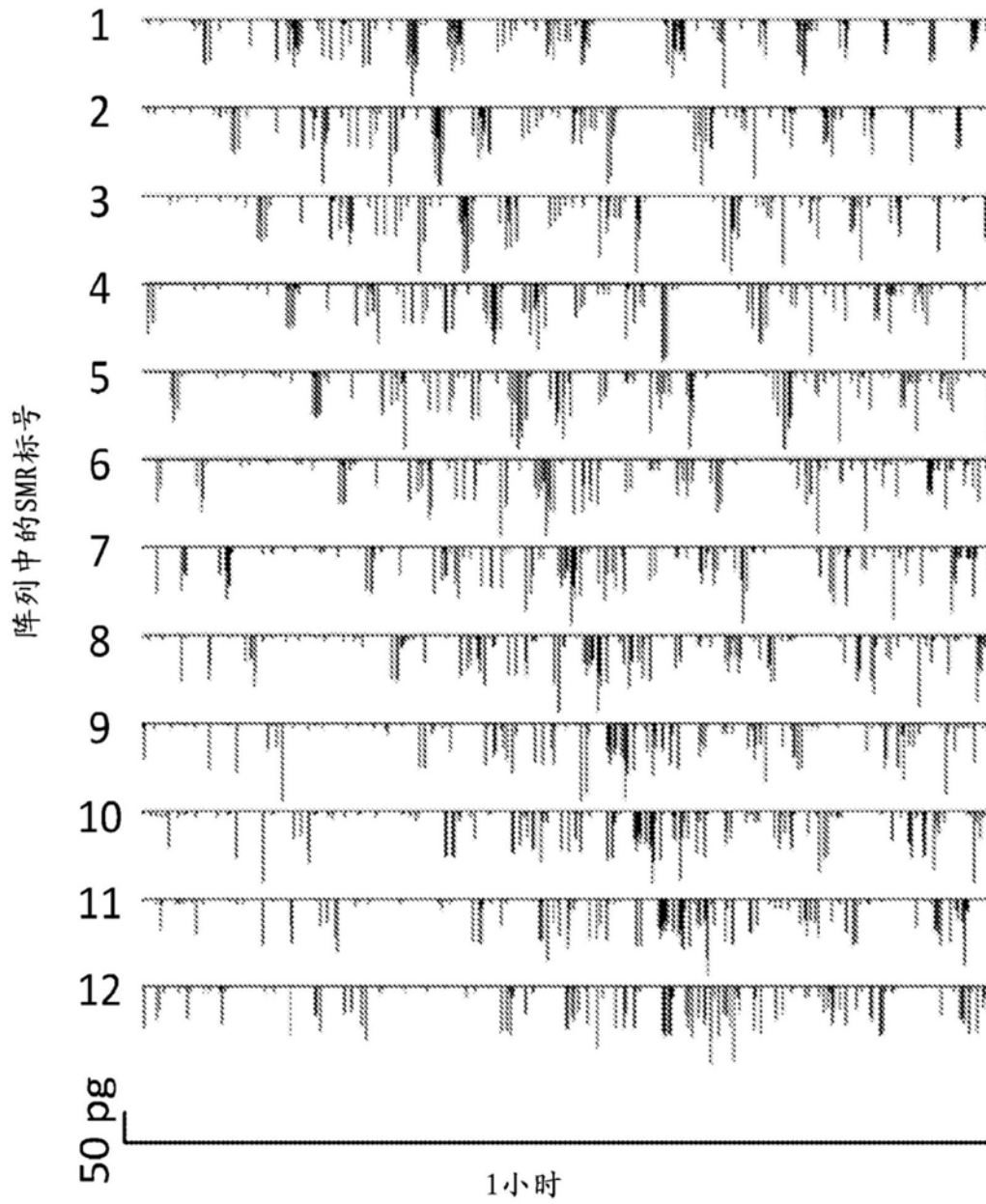


图12

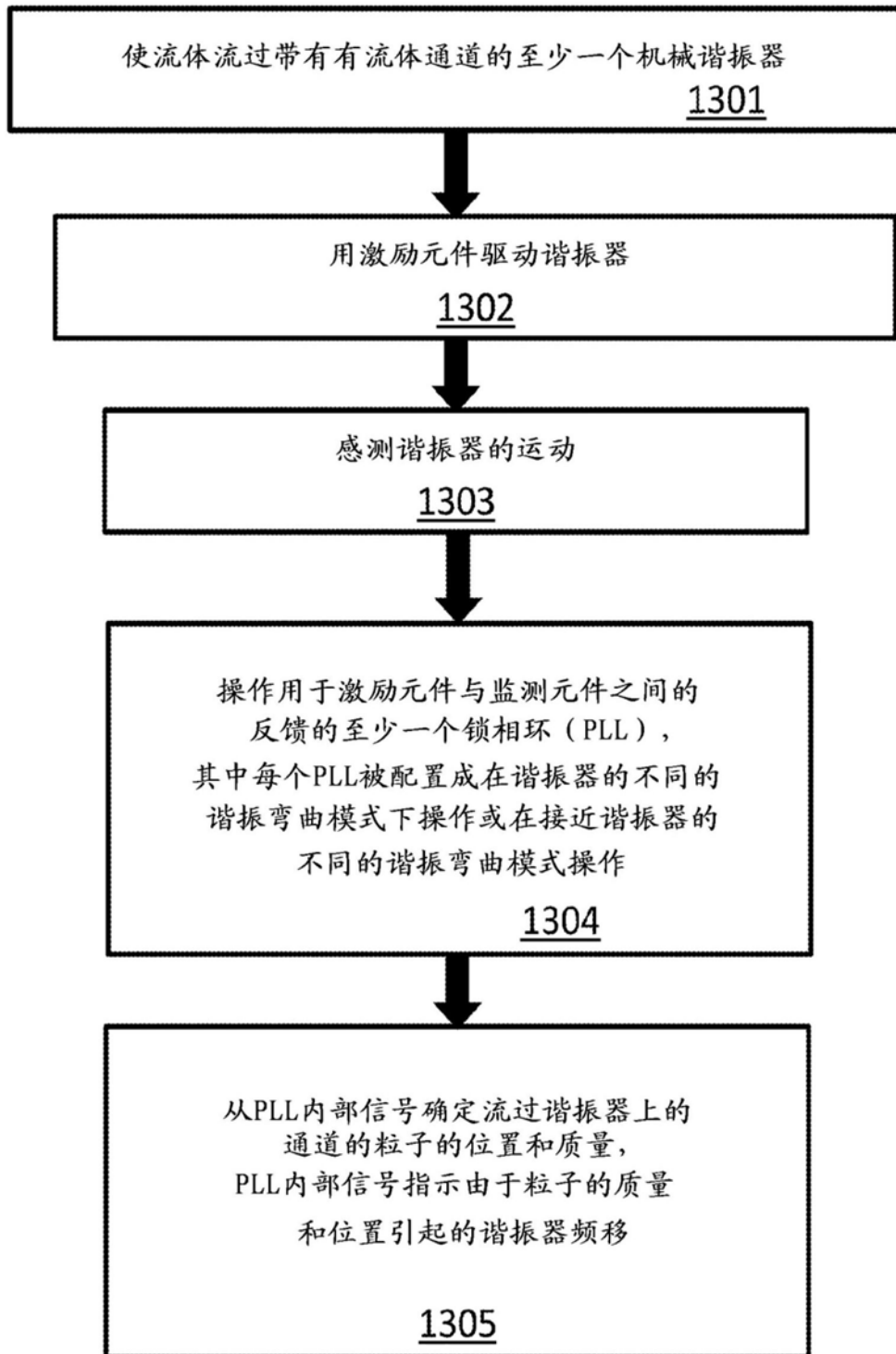


图13

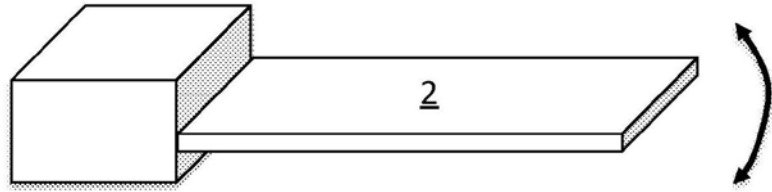


图14a

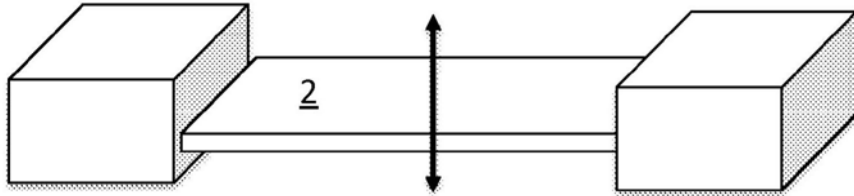


图14b

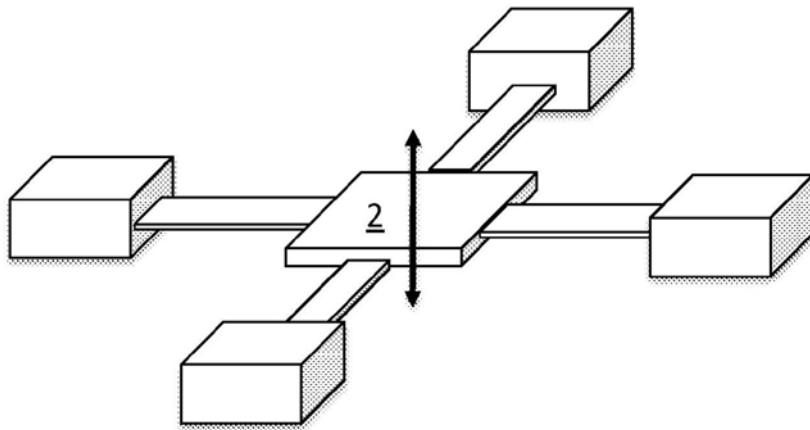


图14c