

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4370844号  
(P4370844)

(45) 発行日 平成21年11月25日(2009.11.25)

(24) 登録日 平成21年9月11日(2009.9.11)

(51) Int.Cl. F I  
**HO2M 3/28 (2006.01)** HO2M 3/28 H  
 HO2M 3/28 Q

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2003-279165 (P2003-279165)	(73) 特許権者	000106276
(22) 出願日	平成15年7月24日(2003.7.24)		サンケン電気株式会社
(65) 公開番号	特開2005-45961 (P2005-45961A)		埼玉県新座市北野3丁目6番3号
(43) 公開日	平成17年2月17日(2005.2.17)	(74) 代理人	100083806
審査請求日	平成18年5月23日(2006.5.23)		弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929
			弁理士 川又 澄雄
		(74) 代理人	100095500
			弁理士 伊藤 正和
		(74) 代理人	100101247
			弁理士 高橋 俊一
		(74) 代理人	100098327
			弁理士 高松 俊雄

最終頁に続く

(54) 【発明の名称】 直流変換装置

(57) 【特許請求の範囲】

【請求項1】

直流電源の両端に接続され、トランスの1次巻線と主スイッチとが直列に接続された第1直列回路と、

前記主スイッチの両端又は前記トランスの1次巻線の両端に接続され、補助スイッチとコンデンサとが直列に接続された第2直列回路と、

前記トランスの1次巻線とは逆相に巻回された2次巻線に発生した電圧を整流素子及び平滑素子で整流平滑する整流平滑回路と、

前記主スイッチと前記補助スイッチとを所定のスイッチング周波数を持つ信号により交互にオン/オフさせる制御回路とを備え、

前記制御回路は、軽負荷時と判定されると、前記補助スイッチのオフ時間を遅延させてオン時間を短くさせるための軽負荷時用の時定数が選択され、選択された時定数により、軽負荷時では前記補助スイッチを前記主スイッチのオフ時刻にオンさせないでオフを継続させ、前記主スイッチをオンさせる前に前記補助スイッチをオンからオフさせ、このときの前記補助スイッチのオン時間を前記主スイッチのオフ時刻から前記補助スイッチのオン時刻までの期間に比べて短くさせることを特徴とする直流変換装置。

【請求項2】

直流電源の両端に接続され、トランスの1次巻線とコンデンサと主スイッチとが直列に接続された直列回路と、

前記主スイッチの両端又は前記トランスの1次巻線と前記コンデンサとの直列回路の両

端に接続された補助スイッチと、

前記トランスの1次巻線とは逆相に巻回された2次巻線に発生した電圧を整流素子及び平滑素子で整流平滑する整流平滑回路と、

前記主スイッチと前記補助スイッチとを所定のスイッチング周波数を持つ信号により交互にオン/オフさせる制御回路とを備え、

前記制御回路は、軽負荷時と判定されると、前記補助スイッチのオフ時間を遅延させてオン時間を短くさせるための軽負荷時用の時定数が選択され、選択された時定数により、軽負荷時では前記補助スイッチを前記主スイッチのオフ時刻にオンさせないでオフを継続させ、前記主スイッチをオンさせる前に前記補助スイッチをオンからオフさせ、このときの前記補助スイッチのオン時間を前記主スイッチのオフ時刻から前記補助スイッチのオン時刻までの期間に比べて短くさせることを特徴とする直流変換装置。

10

【請求項3】

前記主スイッチに流れる電流を検出する電流検出手段を備え、

前記制御回路は、

前記電流検出手段で検出された電流がしきい値以下となったかどうかを判定する判定手段と、

前記電流が前記しきい値以下になった場合に前記補助スイッチのオフ時間を遅延させることにより前記補助スイッチのオン時間を短くさせるオフ遅延制御手段と、

を備えることを特徴とする請求項1又は請求項2記載の直流変換装置。

20

【請求項4】

前記制御回路は、軽負荷時に前記スイッチング周波数を低下させることを特徴とする請求項1乃至請求項3のいずれか1項記載の直流変換装置。

【請求項5】

前記制御回路は、さらに軽負荷時には、前記スイッチング周波数がさらに低下したバーストモードに移行させることを特徴とする請求項4記載の直流変換装置。

【請求項6】

前記制御回路は、

前記平滑素子の出力電圧と基準電圧との誤差からなる誤差電圧信号を生成する誤差電圧生成手段と、

この誤差電圧生成手段で生成された前記誤差電圧信号の値が第1のしきい値に達したときに前記誤差電圧信号の値に応じて前記スイッチング周波数を低下させる周波数制御信号を生成する周波数制御手段と、

30

前記出力電圧に基づきパルス幅を制御し且つ前記周波数制御手段で生成された前記周波数制御信号に応じて前記スイッチング周波数を低下させたパルス信号を生成して前記オフ遅延制御手段に出力するパルス幅制御手段と、

を備えることを特徴とする請求項3記載の直流変換装置。

【請求項7】

前記周波数制御手段は、前記誤差電圧生成手段で生成された前記誤差電圧信号の値が前記第1のしきい値よりも小さい第2のしきい値に達したときに前記スイッチング周波数がさらに低下したバーストモードに移行させることを特徴とする請求項6記載の直流変換装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高効率、低ノイズな直流変換装置に関するものである。

【背景技術】

【0002】

図12に従来のこの種の直流変換装置の回路構成図を示す(特許文献1)。図12に示す直流変換装置は、アクティブクランプ方式と呼ばれるもので、直流電源Vdc1にトランスTの1次巻線P(巻数n1)を介してMOSFET等からなる主スイッチQ1が接続

50

され、1次巻線Pの両端には、MOSFET等からなる補助スイッチQ2とコンデンサC2とからなる直列回路が接続されている。

【0003】

主スイッチQ1の両端には、ダイオードD1とコンデンサC1とからなる並列回路が接続されている。補助スイッチQ2の両端にはダイオードD2が接続されている。主スイッチQ1及び補助スイッチQ2は、制御回路100のPWM制御により交互にオン/オフするようになっている。

【0004】

また、トランスTの1次巻線PとトランスTの2次巻線Sとは互いに逆相電圧が発生するように巻回されており、トランスTの2次巻線S(巻数 $n_2$ )には、ダイオードD5とコンデンサC5とからなる整流平滑回路が接続されている。この整流平滑回路は、トランスTの2次巻線Sに誘起された電圧(オン/オフ制御されたパルス電圧)を整流平滑して直流出力を負荷RLに出力する。

10

【0005】

制御回路100は、負荷RLの出力電圧に基づき、主スイッチQ1をオン/オフ制御するためのパルスからなる制御信号を生成するとともに、出力電圧が所定の電圧となるように制御する。

【0006】

次に、このように構成された直流変換装置の動作を図13及び図14に示すタイミングチャートを参照しながら説明する。なお、図13では、重負荷時での動作波形を示し、図14では、軽負荷時での動作波形を示し、主スイッチQ1の両端間の電圧 $Q1v$ 、主スイッチQ1に流れる電流 $Q1i$ 、主スイッチQ1をオン/オフ制御するゲート信号 $Q1g$ を示し、補助スイッチQ2の両端間の電圧 $Q2v$ 、補助スイッチQ2に流れる電流 $Q2i$ 、補助スイッチQ2をオン/オフ制御するゲート信号 $Q2g$ を示している。

20

【0007】

まず、時刻 $t_{31}$ において、ゲート信号 $Q1g$ により主スイッチQ1がオンすると、 $V_{dc1}$  P Q1  $V_{dc1}$ と主スイッチQ1に電流 $Q1i$ が流れ、トランスTの1次巻線Pにエネルギーが蓄えられる。電流 $Q1i$ は、時刻 $t_{32}$ まで時間の経過とともに増大していく。

【0008】

次に、時刻 $t_{32}$ において、ゲート信号 $Q1g$ により主スイッチQ1がオフすると、トランスTの1次巻線Pに誘起された励磁エネルギーと、リーケージインダクタ $L_g$ (2次巻線Sと結合していないインダクタンス)の励磁エネルギーは、コンデンサC1を充電させる。そして、コンデンサC1の電圧とコンデンサC2の電圧とが等しくなったときダイオードD2がオンし、そのエネルギーはコンデンサC2に蓄えられる。

30

【0009】

即ち、時刻 $t_{32}$ ~時刻 $t_{33}$ において、P D2 C2 Pと電流が流れる。このダイオードD2に電流が流れている間において、補助スイッチQ2の電圧 $Q2v$ がゼロとなった時刻後に補助スイッチQ2をオンすることで補助スイッチQ2をゼロ電圧スイッチングさせることができる。このとき、S D5 C5 Sと電流が流れ、出力にエネルギーのほとんどが放出される。

40

【0010】

そして、トランスTの1次巻線Pに蓄えられたエネルギーがコンデンサC2に移動した後も(時刻 $t_{33}$ ~時刻 $t_{34}$ )、補助スイッチQ2がオンしているので、C2 Q2 P C2と電流 $Q2i$ が流れ、コンデンサC2に蓄えられたエネルギーは、トランスTの1次巻線Pに移動する。

【0011】

次に、時刻 $t_{34}$ (時刻 $t_{31}$ も同じ)において、補助スイッチQ2をオフすると、1次巻線Pに蓄えられていたエネルギーでP  $V_{dc1}$  C1 Pで電流が流れて、コンデンサC1(主スイッチQ1)が放電して電圧が低下していく。放電が終了した後に主スイ

50

ッチQ1がオンすることで、主スイッチQ1をゼロ電圧スイッチングさせることができる。

【0012】

従って、コンデンサC2とコンデンサC5とはトランスTの巻数比を介して同値であり、これは負荷が変動しても変化しない。コンデンサC2の電圧は、入力電圧と主スイッチQ1及び補助スイッチQ2とが交互にオン/オフするならばそのデューティにより決定され(トランスTの正負の電圧の積分値はゼロ)、これも負荷電流に依存しない。このため、フライバック方式(トランスTの1次巻線と2次巻線とが逆相となっている方式)では、図13及び図14に示すように、負荷電流(負荷の変動)に関係なく、オン/オフのデューティは一定である。

10

【特許文献1】特開2000-92829号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

また、図14に示すように、負荷の変動に関係なく、オン/オフのデューティは一定であり、軽負荷時にかなり大きな循環電流が流れている。この循環電流は補助スイッチQ2の時刻 $t_{35}$ ~時刻 $t_{34}$ までの時間TMにおける電流や主スイッチQ1の時刻 $t_{31}$ ~時刻 $t_{32}$ までの時間TMにおける電流で、この電流のゼロクロス点(例えば時刻 $t_{33}$ )が時間TMのほぼ中央に近くにあり、励磁エネルギーとフライバックエネルギーとがほぼ等しい。この循環電流による損失により、軽負荷時の効率低下を招く。

20

【0014】

本発明は、軽負荷時の循環電流を減少させることにより損失を低減でき、軽負荷時の消費電力を低減することができる直流変換装置を提供することにある。

【課題を解決するための手段】

【0015】

本発明は前記課題を解決するために以下の構成とした。請求項1の発明は、直流電源の両端に接続され、トランスの1次巻線と主スイッチとが直列に接続された第1直列回路と、前記主スイッチの両端又は前記トランスの1次巻線の両端に接続され、補助スイッチとコンデンサとが直列に接続された第2直列回路と、前記トランスの1次巻線とは逆相に巻回された2次巻線に発生した電圧を整流素子及び平滑素子で整流平滑する整流平滑回路と、前記主スイッチと前記補助スイッチとを所定のスイッチング周波数を持つ信号により交互にオン/オフさせる制御回路とを備え、前記制御回路は、軽負荷時と判定されると、前記補助スイッチのオフ時間を遅延させてオン時間を短くさせるための軽負荷時用の時定数が選択され、選択された時定数により、軽負荷時では前記補助スイッチを前記主スイッチのオフ時刻にオンさせないでオフを継続させ、前記主スイッチをオンさせる前に前記補助スイッチをオンからオフさせ、このときの前記補助スイッチのオン時間を前記主スイッチのオフ時刻から前記補助スイッチのオン時刻までの期間に比べて短くさせることを特徴とする。

30

【0016】

請求項2の発明は、直流電源の両端に接続され、トランスの1次巻線とコンデンサと主スイッチとが直列に接続された直列回路と、前記主スイッチの両端又は前記トランスの1次巻線と前記コンデンサとの直列回路の両端に接続された補助スイッチと、前記トランスの1次巻線とは逆相に巻回された2次巻線に発生した電圧を整流素子及び平滑素子で整流平滑する整流平滑回路と、前記主スイッチと前記補助スイッチとを所定のスイッチング周波数を持つ信号により交互にオン/オフさせる制御回路とを備え、前記制御回路は、軽負荷時と判定されると、前記補助スイッチのオフ時間を遅延させてオン時間を短くさせるための軽負荷時用の時定数が選択され、選択された時定数により、軽負荷時では前記補助スイッチを前記主スイッチのオフ時刻にオンさせないでオフを継続させ、前記主スイッチをオンさせる前に前記補助スイッチをオンからオフさせ、このときの前記補助スイッチのオン時間を前記主スイッチのオフ時刻から前記補助スイッチのオン時刻までの期間に比べて

40

50

短くさせることを特徴とする。

【0018】

請求項3の発明では、請求項1又は請求項2記載の直流変換装置において、前記主スイッチに流れる電流を検出する電流検出手段を備え、前記制御回路は、前記電流検出手段で検出された電流がしきい値以下となったかどうかを判定する判定手段と、前記電流が前記しきい値以下になった場合に前記補助スイッチのオフ時間を遅延させることにより前記補助スイッチのオン時間を短くさせるオフ遅延制御手段とを備えることを特徴とする。

【0019】

請求項4の発明では、請求項1乃至請求項3のいずれか1項記載の直流変換装置において、前記制御回路は、軽負荷時に前記スイッチング周波数を低下させることを特徴とする。

10

【0020】

請求項5の発明では、請求項4記載の直流変換装置において、前記制御回路は、さらに軽負荷時には、前記スイッチング周波数がさらに低下したバーストモードに移行させることを特徴とする。

【0021】

請求項6の発明では、請求項3記載の直流変換装置において、前記制御回路は、前記平滑素子の出力電圧と基準電圧との誤差からなる誤差電圧信号を生成する誤差電圧生成手段と、この誤差電圧生成手段で生成された前記誤差電圧信号の値が第1のしきい値に達したときに前記誤差電圧信号の値に応じて前記スイッチング周波数を低下させる周波数制御信号を生成する周波数制御手段と、前記出力電圧に基づきパルス幅を制御し且つ前記周波数制御手段で生成された前記周波数制御信号に応じて前記スイッチング周波数を低下させたパルス信号を生成して前記オフ遅延制御手段に出力するパルス幅制御手段とを備えることを特徴とする。

20

【0022】

請求項7の発明では、請求項6記載の直流変換装置において、前記周波数制御手段は、前記誤差電圧生成手段で生成された前記誤差電圧信号の値が前記第1のしきい値よりも小さい第2のしきい値に達したときに前記スイッチング周波数がさらに低下したバーストモードに移行させることを特徴とする。

【発明の効果】

30

【0023】

本発明によれば、軽負荷時の循環電流を減少させることにより損失を低減でき、軽負荷時の消費電力を低減することができる直流変換装置を提供することができる。

【発明を実施するための最良の形態】

【0024】

以下、本発明に係る直流変換装置の実施の形態を図面を参照して詳細に説明する。実施の形態に係る直流変換装置は、主スイッチがオフ時にトランスの1次側から2次側にエネルギーを供給するフライバック(リバース)制御方式において、補助スイッチ及びコンデンサからなるアクティブクランプ回路を設けると共に、軽負荷時に補助スイッチを主スイッチのオン時刻の直前の短時間オンさせることにより、軽負荷時の循環電流を減少させることにより損失を低減でき、軽負荷時の消費電力を低減することを特徴とする。

40

【実施例1】

【0025】

図1は第1の実施の形態に係る直流変換装置の回路構成図である。図1に示す直流変換装置は、図12に示す直流変換装置に対して、制御回路10の構成が異なるとともに、主スイッチQ1に直列に抵抗R1(本発明の電流検出手段に対応)が接続されている点が異なるので、異なる部分の構成のみを説明する。図1に示す構成において、図12に示す構成と同一部分については、同一符号を付する。

【0026】

なお、補助スイッチQ2とコンデンサC2とからなる直列回路は、1次巻線Pの両端に

50

接続する代わりに、主スイッチQ1の両端に接続しても良い。ダイオードD1は、主スイッチQ1の寄生ダイオードであっても良く、ダイオードD2は、補助スイッチQ2の寄生ダイオードであっても良い。また、コンデンサC1は、主スイッチQ1の寄生コンデンサであっても良い。

【0027】

制御回路10は、軽負荷時に補助スイッチQ2を主スイッチQ1のオン時刻の直前の短時間オンさせる。また、制御回路10は、主スイッチQ1の最小オン時間を規定することにより、軽負荷時の出力電圧の上昇を検出することにより、軽負荷時にスイッチング周波数を低下させる。

【0028】

このため、制御回路10は、比較回路11、発振器13、コンパレータ15、ボトム検出回路17、オンディレー回路19、インバータ20、オフディレー回路21、ローサイドドライバ23、ハイサイドドライバ25、比較回路27を備えている。図2は制御回路の具体的な回路構成図を示し、この具体的な回路構成については後述する。

【0029】

比較回路11(本発明の誤差電圧生成手段に対応)は、コンデンサC5の電圧と基準電圧との誤差からなる誤差電圧信号を生成してこの誤差電圧信号をフィードバック信号FBとしてコンパレータ15に出力する。また、比較回路11は、フィードバック信号FBが第1のしきい値以下になった場合に軽負荷であると判定して、例えばHレベルを発振器13に出力する。

【0030】

発振器13(本発明の周波数制御手段に対応)は、フィードバック信号FBが第1のしきい値以下になった場合に、即ち、軽負荷である場合に、比較回路11からの誤差電圧信号の電圧値に応じてスイッチング周波数を低下させた三角波信号(本発明の周波数制御信号に対応)を生成する。

【0031】

コンパレータ15(本発明のパルス幅制御手段に対応)は、発振器13からの三角波信号と比較回路11からのフィードバック信号FBとを入力し、フィードバック信号FBの値が三角波信号の値以上のときにオンで、フィードバック信号FBの値が三角波信号の値未満のときにオフとなるパルス信号を生成し、該パルス信号をオンディレー回路19及びインバータ20に出力する。

【0032】

ボトム検出回路17は、補助スイッチQ2がオフした後に主スイッチQ1の最小電圧(以下、ボトム検出信号と称する。)を検出する。オンディレー回路19は、ボトム検出回路17からのボトム検出信号とコンパレータ15からのパルス信号とに基づき主スイッチQ1の最小電圧の時刻で主スイッチQ1をオンさせるためのオンディレー信号を生成する。ローサイドドライバ23は、オンディレー回路19からのオンディレー信号を主スイッチQ1のゲートに印加して主スイッチQ1を駆動する。

【0033】

インバータ20は、コンパレータ15からのパルス信号を反転してオフディレー回路21に出力する。比較回路27は、抵抗R1に流れる主スイッチQ1の電流により生ずる抵抗R1の電圧を検出し、この検出電圧としきい電圧とを比較し、検出電圧がしきい電圧以下になった場合、即ち、軽負荷時と判定した場合には、補助スイッチQ2のオフ時間を遅延させてオン時間を短時間とするための遅延信号をオフディレー回路21に出力する。オフディレー回路21は、インバータ20で反転したパルス信号と比較回路27からの遅延信号とに基づきオフディレー信号を生成してハイサイドドライバ25に出力する。ハイサイドドライバ25は、オフディレー回路21からのオフディレー信号を補助スイッチQ2のゲートに印加して補助スイッチQ2を駆動する。

【0034】

次に、このように構成された第1の実施の形態に係る直流変換装置の動作を図6に示す

10

20

30

40

50

タイミングチャートを参照しながら説明する。なお、図6では、軽負荷時での動作波形を示し、主スイッチQ1の両端間の電圧 $Q1v$ 、主スイッチQ1に流れる電流 $Q1i$ 、主スイッチQ1をオン/オフ制御するゲート信号 $Q1g$ 、補助スイッチQ2の両端間の電圧 $Q2v$ 、補助スイッチQ2に流れる電流 $Q2i$ 、補助スイッチQ2をオン/オフ制御するゲート信号 $Q2g$ を示している。

【0035】

また、重負荷時の動作は、従来の直流変換装置の重負荷時の動作と同じであり、図13のタイミングチャートと同じ動作をするので、重負荷時の動作の説明は省略する。ここでは、図6を参照して軽負荷時の動作を説明する。

【0036】

まず、重負荷時では、図13に示すように、補助スイッチQ2のゲート信号 $Q2g$ のオン/オフのデューティはこの例の場合は約50%であるが、軽負荷時には、重負荷時に比較して主スイッチQ1に流れる電流が小さくなる。このため、比較回路27は、抵抗 $R1$ に流れる主スイッチQ1の電流により生ずる抵抗 $R1$ の電圧を検出し、この検出電圧が基準電圧以下になった場合に軽負荷時と判定し、補助スイッチQ2のオフ時間を遅延させてオン時間を短時間とするための遅延信号をオフディレー回路21に出力する。

【0037】

オフディレー回路21は、インバータ20で反転したパルス信号と比較回路27からの遅延信号とに基づきオフディレー信号として図6に示すゲート信号 $Q2g$ を生成する。即ち、図6に示すゲート信号 $Q2g$ は、オン時間(例えば時刻 $t_1$ ~時刻 $t_2$ )が短時間となる。そして、時刻 $t_1$ ~時刻 $t_2$ において、ゲート信号 $Q2g$ がハイサイドドライバ25を介して補助スイッチQ2のゲートに印加されて補助スイッチQ2がオンされる。

【0038】

即ち、補助スイッチQ2のオン時間が短時間となるので、 $C2$   $Q2$   $P$   $C2$ の循環電流(無効電流)を減少させることができる。これにより、軽負荷時の効率を改善することができる。

【0039】

しかし、補助スイッチQ2のオン時間が短時間となるため、主スイッチQ1の電圧は振動的になるが、図6に示すように、主スイッチQ1の電圧の山の部分で補助スイッチQ2をオンさせれば、スイッチング損失を低減できる。

【0040】

次に、時刻 $t_2$ において、補助スイッチQ2をオフすると、1次巻線Pに蓄えられていたエネルギーで $P$   $V_{dc1}$   $C1$   $P$ で電流が流れて、コンデンサ $C1$ (主スイッチQ1)の電圧が低下していく。このとき、ボトム検出回路17により主スイッチQ1の最小電圧、即ちボトムが検出される。すると、オンディレー回路19により、主スイッチQ1の最小電圧の時刻で、主スイッチQ1をオンさせるためのオンディレー信号であるゲート信号 $Q1g$ が生成され、このゲート信号 $Q1g$ により主スイッチQ1がオンする。即ち、主スイッチQ1の電圧のボトムでオンすることで、主スイッチQ1のスイッチング損失を低減できる(ボトム電圧スイッチング)。

【0041】

主スイッチQ1がオンすると、 $V_{dc1}$   $P$   $Q1$   $V_{dc1}$ と主スイッチQ1に電流 $Q1i$ が流れる。この電流 $Q1i$ は、時刻 $t_3$ まで時間の経過とともに直線的に増大していく。

【0042】

次に、時刻 $t_3$ において、ゲート信号 $Q1g$ により主スイッチQ1がオフすると、トランスTの1次巻線Pに誘起された励磁エネルギーと、リーケージインダクタ $Lg$ の励磁エネルギーは、コンデンサ $C1$ を充電させる。そして、コンデンサ $C1$ の電圧とコンデンサ $C2$ の電圧とが等しくなったときに、ダイオード $D2$ がオンし、そのエネルギーはコンデンサ $C2$ に蓄えられる。即ち、時刻 $t_3$ ~時刻 $t_4$ において、 $P$   $D2$   $C2$   $P$ と電流が流れる。

10

20

30

40

50

## 【 0 0 4 3 】

次に、軽負荷時に、スイッチング周波数を低下させる動作について説明する。まず、制御回路 10 が主スイッチ Q 1 のオン時間の最小時間を規定し、それ以上短くならないように制御すると、軽負荷時になった場合には、コンデンサ C 5 の出力電圧が上昇傾向となる。このとき、比較回路 11 は、コンデンサ C 5 の電圧と基準電圧との誤差からなる誤差電圧信号を生成してこの誤差電圧信号をフィードバック信号 F B としてコンパレータ 15 に出力する。また、比較回路 11 は、フィードバック信号 F B が第 1 のしきい値  $V_1$  以下になった場合に、軽負荷時であると判定して、例えば H レベルを発振器 13 に出力する。

## 【 0 0 4 4 】

次に、発振器 13 は、フィードバック信号 F B が第 1 のしきい値以下になった場合に、即ち、軽負荷である場合に、比較回路 11 からの誤差電圧信号の電圧値に応じてスイッチング周波数を低下させた三角波信号を生成する。例えば、図 3 に示すように、フィードバック信号 F B の電圧が  $V_1$ 、 $V_2$  のように低下していくに従って、スイッチング周波数を  $f_1$ 、 $f_2$  のように低下させていく。このことは、図 5 に示すように、通常では、スイッチング周波数が例えば 100 KHz であり、軽負荷時には負荷率に応じてスイッチング周波数を低下させることに相当する。

## 【 0 0 4 5 】

次に、コンパレータ 15 は、発振器 13 からの三角波信号と比較回路 11 からのフィードバック信号 F B とを入力し、フィードバック信号 F B の値が三角波信号の値以上のときにオンで、フィードバック信号 F B の値が三角波信号の値未満のときにオフとなるパルス信号を生成し、該パルス信号をオンディレー回路 19 及びインバータ 20 に出力する。

## 【 0 0 4 6 】

図 4 に示すように、フィードバック信号 F B の値が  $V_1$  の場合には、電圧  $V_1$  に対応する周波数  $f_1$  の三角波信号により、周波数  $f_1$  のパルス信号が生成され、フィードバック信号 F B の値が電圧  $V_2$  の場合には、電圧  $V_2$  に対応する周波数  $f_2$  の三角波信号により、周波数  $f_2$  のパルス信号が生成される。即ち、軽負荷時には、スイッチング周波数を低下するので、さらにスイッチング損失を低減することができる。

## 【 0 0 4 7 】

また、発振器 13 において、図 7 に示すように、スイッチング周波数の下限を可聴周波数よりわずかに高い周波数（例えば 20 KHz）に設定し、負荷率に応じてこの周波数まで低下した場合には、PWM 変調により制御し、さらに、周波数が低下した場合には、バーストモードに移行させる。バーストモードとは、図 8 に示すように、周波数が例えば 50 ~ 100 Hz で 3 パルスくらいのバーストが挿入されたものである。このように動作させることにより、可聴周波数でのトランス T のウナリを防止できるとともに、さらなる軽負荷時でのスイッチング損失を低減できる。

## 【 0 0 4 8 】

（具体的な回路構成）

図 2 は第 1 の実施の形態に係る直流変換装置に設けられた制御回路の具体的な回路構成図である。図 2 に示す比較回路 11 は、誤差増幅器 111 と、コンパレータ 113 とからなる。誤差増幅器 111 は、コンデンサ C 5 の電圧が - 端子に入力され、基準電圧  $V_0$  が + 端子に入力され、コンデンサ C 5 の電圧と基準電圧  $V_0$  との誤差からなる誤差電圧信号を生成してこの誤差電圧信号をフィードバック信号 F B としてコンパレータ 15 に出力する。

## 【 0 0 4 9 】

コンパレータ 113 は、誤差増幅器 111 からのフィードバック信号 F B が - 端子に入力され、基準電圧  $V_1$  が + 端子に入力され、出力端子と電源  $V_{cc}$  との間に抵抗 R 4 が接続され、フィードバック信号 F B が基準電圧  $V_1$  以下になった場合に軽負荷であると判定して、例えば H レベルを発振器 13 を構成する VCO131 に出力する。

## 【 0 0 5 0 】

VCO131 は、電圧値に応じた周波数を持つ信号を発生する電圧制御発振器であり、

10

20

30

40

50



コンパレータ 113 から H レベルを入力したとき、即ち、フィードバック信号 F B が基準電圧  $V_1$  以下になった場合に、誤差増幅器 111 からの誤差電圧信号の電圧値に応じてスイッチング周波数を低下させた三角波信号を生成する。

【 0051 】

コンパレータ 15 は、誤差増幅器 111 からのフィードバック信号 F B が + 端子に入力され、VCO131 からの三角波信号が - 端子に入力され、フィードバック信号 F B の値が三角波信号の値以上のときにオンで、フィードバック信号 F B の値が三角波信号の値未満のときにオフとなるパルス信号を生成し、該パルス信号をオンディレー回路 19 及びインバータ 20 に出力する。

【 0052 】

ボトム検出回路 17 において、トランジスタ Q3 のベースには、ダイオード D7 のカソードと抵抗 R5 の一端と抵抗 R7 の一端とが接続され、トランジスタ Q3 のエミッタはダイオード D7 のアノードに接続されると共に接地されている。トランジスタ Q3 のコレクタには抵抗 R6 の一端が接続され、抵抗 R5 の他端及び抵抗 R6 の他端は、電源 Vcc に接続されている。抵抗 R7 の他端は、コンデンサ C7 を介して主スイッチ Q1 のドレインに接続されている。トランジスタ Q3 のコレクタは、オンディレー回路 19 のインバータ 191 に接続されている。

【 0053 】

オンディレー回路 19 において、コンパレータ 15 の出力は、バッファ 192 を介してダイオード D8 のカソードに接続され、ダイオード D8 のアノードはコンデンサ C8 の一端及び抵抗 R8 の一端に接続される。コンデンサ C8 の他端は接地され、抵抗 R8 の他端は電源 Vcc に接続されている。抵抗 R8 とコンデンサ C8 との接続点はローサイドドライバ 23 を介して主スイッチ Q1 のゲートに接続される。インバータ 191 の出力はダイオード D8 のカソードに接続される。

【 0054 】

オフディレー回路 21 において、インバータ 20 の出力はバッファ 211 を介してダイオード D9 のカソードに接続され、ダイオード D9 のアノードはコンデンサ C9 の一端及び抵抗 R9 の一端に接続されている。抵抗 R9 の他端は電源 Vcc に接続され、コンデンサ C9 の他端は接地されている。コンデンサ C9 の両端には、スイッチ S1 とコンデンサ C10 との直列回路が接続されている。バッファ 212 の出力はスイッチ S1 の制御端子に接続され、バッファ 212 の入力はコンパレータ 271 の出力に接続されている。抵抗 R9 とコンデンサ C9 との接続点はハイサイドドライバ 25 を介して補助スイッチ Q2 のゲートに接続される。

【 0055 】

比較回路 27 において、コンパレータ 271 は、抵抗 R1 からの検出信号が - 端子に入力され、基準電圧  $E_r$  が + 端子に入力され、出力端子と電源 Vcc との間に抵抗 R10 が接続され、フィードバック信号 F B が基準電圧  $V_1$  以下になった場合に軽負荷であると判定して、例えば H レベルをバッファ 212 を介してスイッチ S1 に出力してスイッチ S1 をオンさせる。

【 0056 】

このような具体的な回路によれば、誤差増幅器 111、コンパレータ 113、VCO131、及びコンパレータ 15 を設けたので、図 4 に示すように、フィードバック信号 F B の値が  $V_1$  の場合には、電圧  $V_1$  に対応する周波数  $f_1$  の三角波信号により、周波数  $f_1$  のパルス信号が生成され、フィードバック信号 F B の値が電圧  $V_2$  の場合には、電圧  $V_2$  に対応する周波数  $f_2$  の三角波信号により、周波数  $f_2$  のパルス信号が生成される。即ち、軽負荷時には、スイッチング周波数を低下するので、さらにスイッチング損失を低減することができる。

【 0057 】

また、軽負荷時には、主スイッチ Q1 から抵抗 R1 に流れる最大電流が小さくなるので、抵抗 R1 からコンパレータ 271 の - 端子に入力される電圧は、基準電圧  $E_r$  よりも小

10

20

30

40

50

さくなる。このため、コンパレータ 271 からは H レベルの信号が出力される。この H レベルの信号は、バッファ 212 を介してスイッチ S1 に印加されるので、スイッチ S1 がオンしてコンデンサ C9 とコンデンサ C10 とが並列に接続されることになる。このため、C と R との時定数が大きくなるので、コンデンサ C9 とコンデンサ C10 とへの充電時間が長くなり、補助スイッチ Q2 のオフ時間が長くなる。つまり、補助スイッチ Q2 のオン時間が結果的に短時間となるので、循環電流を低減することができる。

【0058】

なお、比較回路 27 としては、抵抗 R1 に流れる電流の平均値としきい値を比較する回路であってもよい。

【0059】

次に、図 6 に示す時刻  $t_2$  において、電圧  $Q1v$  が最小値（ボトム）となると、 $V_{dc1} = P_{C7} R7 Q3$  又は、 $V_{cc} R5 Q3$  と電流が流れて、トランジスタ Q3 がオンする。このため、ボトム検出回路 17 により電圧  $Q1v$  の最小値（ボトム）が検出される。このとき、トランジスタ Q3 のコレクタから L レベルのボトム検出信号がインバータ 191 に出力され、このボトム検出信号は、インバータ 191 で反転されて、H レベルがダイオード D8 のカソードに入力される。

【0060】

このため、ダイオード D8 がオフして、電源  $V_{cc}$  から抵抗 R8 を介してコンデンサ C8 に電流が流れ、コンデンサ C8 の電圧が上昇する。従って、このコンデンサ C8 の電圧が、ローサイドドライバ 23 に出力され主スイッチ Q1 のゲートにゲート信号  $Q1g$  が印加されるため、主スイッチ Q1 がオンする。即ち、主スイッチ Q1 のボトムでオンさせるので、主スイッチ Q1 のスイッチング損失を低減することができる（ボトム電圧スイッチング）。

【実施例 2】

【0061】

次に第 2 の実施の形態に係る直流変換装置を説明する。第 2 の実施の形態の直流変換装置では、重負荷時にも、軽負荷時と同様に補助スイッチ Q2 のオン時間を短時間としたことを特徴とする。

【0062】

図 9 は第 2 の実施の形態に係る直流変換装置を示す回路構成図である。図 9 に示す第 2 の実施の形態に係る直流変換装置は、図 1 に示す第 1 の実施の形態に係る直流変換装置に対して、抵抗 R1, 比較回路 27 を削除し、オフディレー回路 21a としたもので、その他の構成は、図 1 に示す構成と同一であるので、同一部分には同一符号を付する。

【0063】

オフディレー回路 21a は、重負荷時、軽負荷時に関係なく、補助スイッチ Q2 のオフ時間を遅延させてオン時間を短時間とするための信号を生成する。具体的には、図 2 に示すオフディレー回路 21 において、コンデンサ C9 にコンデンサ C10 が並列に接続されたものを用いることで、オフ時間を長くする。従って、補助スイッチ Q2 のオン時間が結果的に短時間となるので、循環電流を低減することができる。

【0064】

なお、軽負荷時のタイミングチャートは、図 6 に示すタイミングチャートと同じである。重負荷時のタイミングチャートを図 10 に示す。図 10 に示すように重負荷時にもゲート信号  $Q2g$  のオン時間は、図 6 に示す軽負荷時のゲート信号  $Q2g$  のオン時間と同じである。

【0065】

このように第 2 の実施の形態に係る直流変換装置によれば、重負荷時にも、軽負荷時と同様に補助スイッチ Q2 のオン時間を短時間としたので、図 1 に示すような比較回路 27 が不要となり、制御回路 10a を簡素化することができる。

【実施例 3】

【0066】

10

20

30

40

50

次に第3の実施の形態に係る直流変換装置を説明する。図11は第3の実施の形態に係る直流変換装置を示す回路構成図である。

【0067】

図11において、直流電源Vdc1の両端には、トランスTの1次巻線PとコンデンサC2と主スイッチQ1との直列回路が接続されている。トランスTの1次巻線Pの両端には、コンデンサC2と補助スイッチQ2との直列回路が接続されている。補助スイッチQ2の両端にはダイオードD2が接続されている。

【0068】

なお、その他の構成は、図1に示す構成と同一構成であり、同一部分には同一符号を付し、その説明は省略する。

10

【0069】

このように第3の実施の形態に係る直流変換装置によれば、コンデンサC2の電圧が、トランスTの巻数比を介してコンデンサC5の電圧と等しくなる。このため、第1の実施の形態に係る直流変換装置と同様に、負荷によりオン/オフのデューティは影響されない。従って、第1の実施の形態に係る直流変換装置の動作と同様に動作し、第1の実施の形態に係る直流変換装置の効果と同様な効果が得られる。また、直流電源Vdc1に並列に主スイッチQ1と補助スイッチQ2との直列回路が接続されることから、主スイッチQ1及び補助スイッチQ2に印加される最大電圧は、直流電源Vdc1の電圧となり、主スイッチQ1及び補助スイッチQ2の耐圧は小さくて済む。

【産業上の利用可能性】

20

【0070】

本発明の直流変換装置は、DC-DC変換型の電源回路やAC-DC変換型の電源回路に適用可能である。

【図面の簡単な説明】

【0071】

【図1】第1の実施の形態に係る直流変換装置を示す回路構成図である。

【図2】第1の実施の形態に係る直流変換装置に設けられた制御回路の具体的な回路構成図である。

【図3】フィードバック信号の電圧に応じて周波数を変化させる発振器の特性を示す図である。

30

【図4】軽負荷時に負荷率に応じて周波数を低下させたパルス信号のタイミングチャートである。

【図5】軽負荷時に負荷率に応じて周波数を変化させる特性を示す図である。

【図6】第1の実施の形態に係る直流変換装置の軽負荷時での各部における信号のタイミングチャートである。

【図7】負荷率に応じてスイッチング周波数を変化させる第2の例を示す図である。

【図8】負荷率に応じてスイッチング周波数を変化させる第2の例のバーストを示す図である。

【図9】第2の実施の形態に係る直流変換装置を示す回路構成図である。

【図10】第2の実施の形態に係る直流変換装置の重負荷時での各部における信号のタイミングチャートである。

40

【図11】第3の実施の形態に係る直流変換装置を示す回路構成図である。

【図12】従来の直流変換装置を示す回路構成図である。

【図13】従来の直流変換装置の重負荷時での各部における信号のタイミングチャートである。

【図14】従来の直流変換装置の軽負荷時での各部における信号のタイミングチャートである。

【符号の説明】

【0072】

Vdc1 直流電源

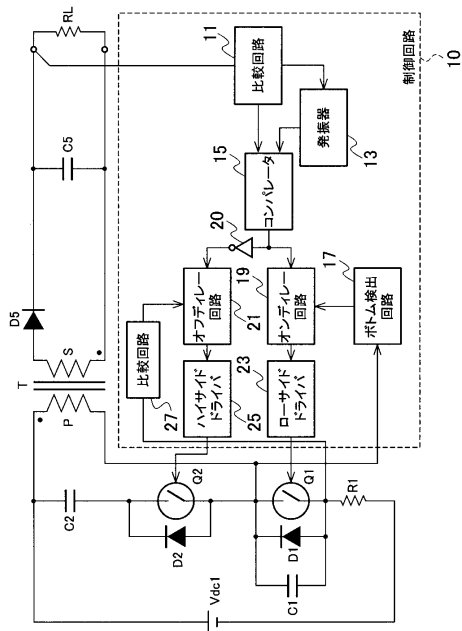
50

- 10, 10a, 100 制御回路
- Q1 主スイッチ
- Q2 補助スイッチ
- Q3 トランジスタ
- RL 負荷
- R1, R4 ~ R10 抵抗
- C1, C5, C7 ~ C10 コンデンサ
- C2 コンデンサ
- D1, D2, D5, D7 ~ D9 ダイオード
- T トランス
- P 1次巻線 (n1)
- S 2次巻線 (n2)
- 11, 27 比較回路
- 13 発振器
- 15 コンパレータ
- 17 ボトム検出回路
- 19 オンディレー回路
- 20 インバータ
- 21 オフディレー回路
- 23 ローサイドドライバ
- 25 ハイサイドドライバ

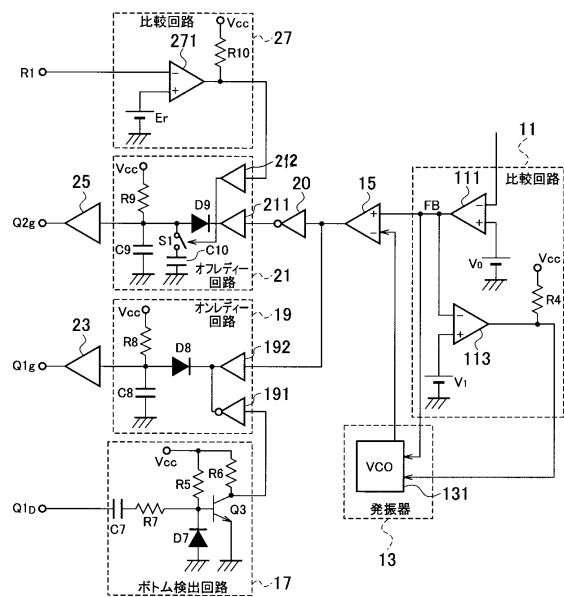
10

20

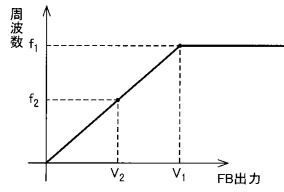
【図1】



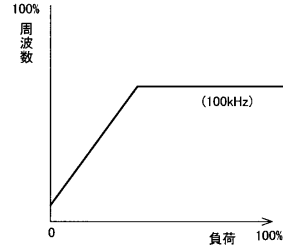
【図2】



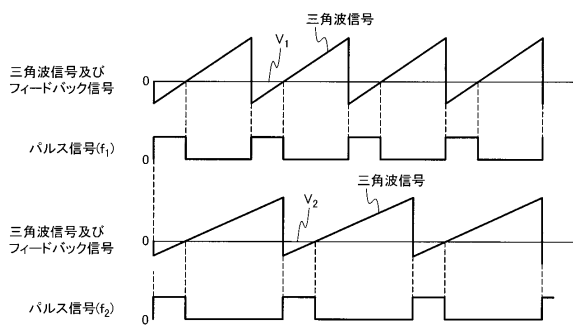
【図3】



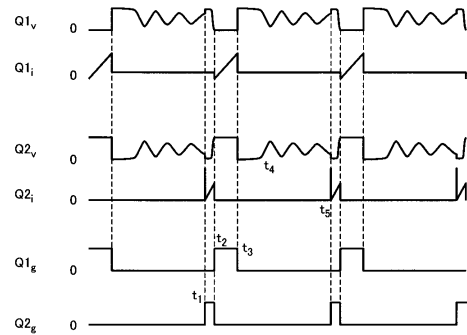
【図5】



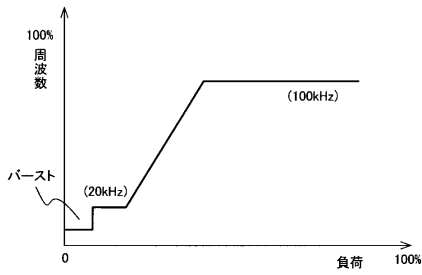
【図4】



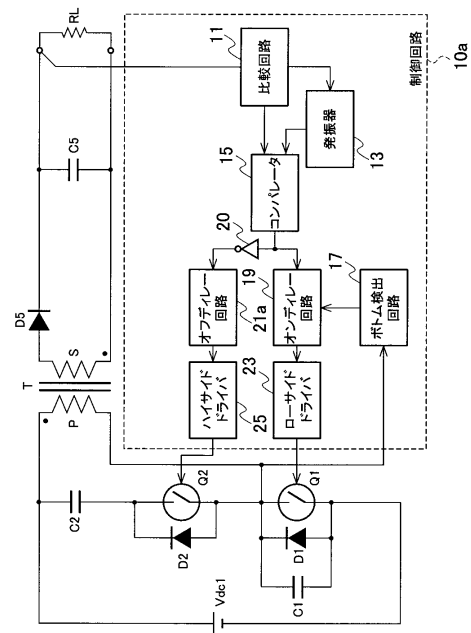
【図6】



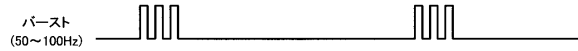
【図7】



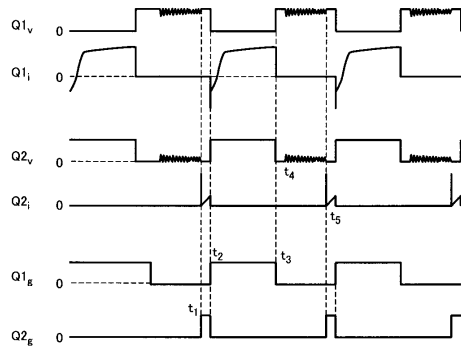
【図9】



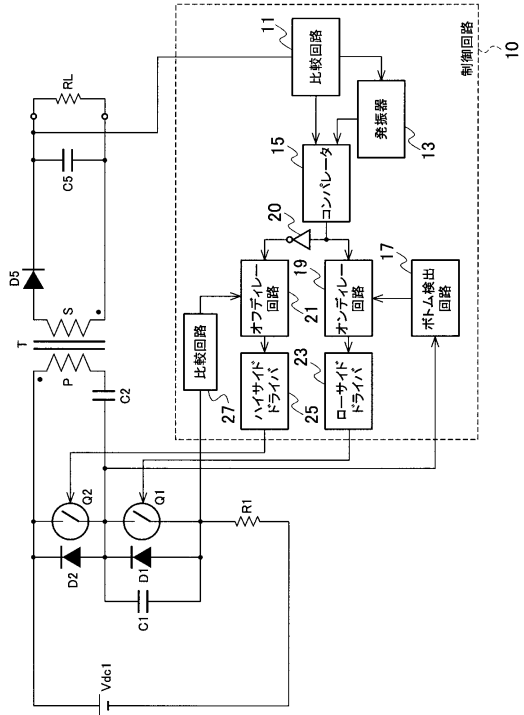
【図8】



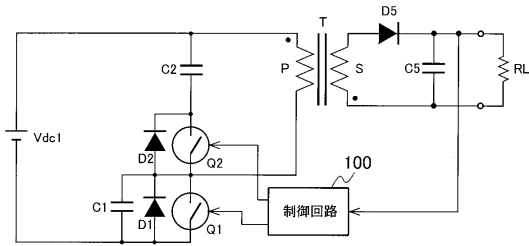
【図10】



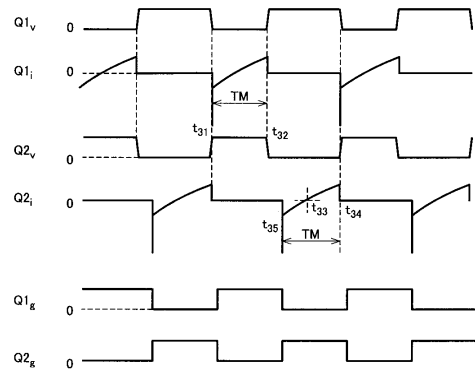
【図11】



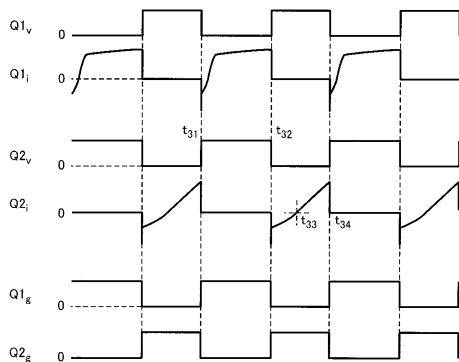
【図12】



【図14】



【図13】



---

フロントページの続き

(72)発明者 鶴谷 守  
埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

審査官 櫻田 正紀

(56)参考文献 特開2003-009528(JP,A)  
特開平11-032479(JP,A)  
特開2000-092829(JP,A)  
特開2000-083377(JP,A)  
特開2001-339948(JP,A)  
特開2001-314079(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 3/00 - 3/44