



# (12) 发明专利

(10) 授权公告号 CN 111445862 B

(45) 授权公告日 2022. 05. 24

(21) 申请号 202010394181.6

(22) 申请日 2020.05.11

(65) 同一申请的已公布的文献号  
申请公布号 CN 111445862 A

(43) 申请公布日 2020.07.24

(73) 专利权人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号  
专利权人 成都京东方光电科技有限公司

(72) 发明人 肖云升 青海刚 董向丹

(74) 专利代理机构 北京博思佳知识产权代理有  
限公司 11415  
专利代理师 武娜

(51) Int. Cl.  
G09G 3/3225 (2016.01)  
H01L 27/32 (2006.01)

(56) 对比文件

CN 108711575 B, 2020.08.04

CN 108573682 A, 2018.09.25

CN 108646474 A, 2018.10.12

US 20200117037 A1, 2020.04.16

审查员 张梦泽

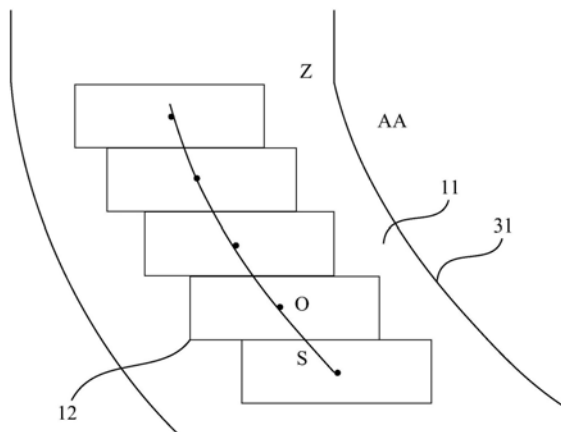
权利要求书2页 说明书7页 附图8页

(54) 发明名称

显示面板和显示装置

(57) 摘要

本发明涉及一种显示面板和显示装置。所述显示面板,包括显示区域、周边区域与多个移位寄存器单元。显示区域包括非直线延伸的第一边界;周边区域与显示区域相邻,周边区域包括非直线延伸的第二边界与拐角子区域;拐角子区域位于第一边界与所述第二边界之间;多个移位寄存器单元位于拐角子区域,多个移位寄存器单元的延伸方向相同。根据本发明的实施例,可以确保多个移位寄存器单元中连接关系相同的晶体管的特性相同,有利于提高显示面板显示的均一性。



1. 一种显示面板,其特征在于,包括:

显示区域,所述显示区域包括非直线延伸的第一边界;

周边区域,所述周边区域与所述显示区域相邻,所述周边区域包括非直线延伸的第二边界与拐角子区域;所述拐角子区域位于所述第一边界与所述第二边界之间;

多个移位寄存器单元,多个所述移位寄存器单元位于所述拐角子区域,多个所述移位寄存器单元的延伸方向相同;

第一时钟信号线,位于所述移位寄存器单元远离所述显示区域的一侧,每个所述移位寄存器单元分别与所述第一时钟信号线连接;

第二时钟信号线,位于所述移位寄存器单元远离所述显示区域的一侧,每个所述移位寄存器单元分别与所述第二时钟信号线连接;

高电平信号线,位于所述移位寄存器单元远离所述显示区域的一侧,每个所述移位寄存器单元分别与所述高电平信号线连接;

低电平信号线,依次从各个所述移位寄存器单元中穿过,每个所述移位寄存器单元分别与所述低电平信号线连接;

多个所述移位寄存器单元划分为多个移位寄存器单元组,所述移位寄存器单元组中包括至少一个移位寄存器单元;

针对每个所述移位寄存器单元组,当所述移位寄存器单元组包括N个移位寄存器单元时,在第一方向上,所述N个移位寄存器单元的中心对齐,所述第一方向与所述延伸方向相交,N为大于1的正整数;所述N个移位寄存器单元远离所述显示区域的一侧基本对齐,所述第一时钟信号线中与N个移位寄存器单元的N个连接处共同所在的区段沿所述第一方向延伸,所述第二时钟信号线中与N个移位寄存器单元的N个连接处共同所在的区段沿所述第一方向延伸,所述高电平信号线中与N个移位寄存器单元的N个连接处共同所在的区段沿所述第一方向延伸,所述低电平信号线中与N个移位寄存器单元的N个连接处共同所在的区段沿所述第一方向延伸;

多个所述移位寄存器单元组呈阶梯形排布,多个所述移位寄存器单元组的中心连线的延伸方向与所述第一边界的延伸方向相同。

2. 根据权利要求1所述的显示面板,其特征在于,N为2、3或4。

3. 根据权利要求1所述的显示面板,其特征在于,各个所述移位寄存器单元组中的移位寄存器单元的数目相同。

4. 根据权利要求1所述的显示面板,其特征在于,所述第一方向与所述延伸方向相互垂直。

5. 根据权利要求1所述的显示面板,其特征在于,所述移位寄存器单元包括多个晶体管;多个所述移位寄存器单元中连接关系相同的晶体管的沟道方向相同。

6. 根据权利要求5所述的显示面板,其特征在于,多个所述晶体管包括第一类型晶体管与第二类型晶体管;

所述第一类型晶体管的沟道方向与所述延伸方向相同;所述第二类型晶体管的沟道方向为第一方向,所述第一方向与所述延伸方向相交;

多个所述移位寄存器单元中连接关系相同的晶体管的类型相同。

7. 根据权利要求1所述的显示面板,其特征在于,所述第一边界呈弧形,所述第二边界

呈弧形。

8. 一种显示装置,其特征在于,包括权利要求1至7任一项所述的显示面板。

## 显示面板和显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种显示面板和显示装置。

### 背景技术

[0002] 随着显示面板技术的发展,显示面板的边框越来越窄,多样化外形的显示面板也越来越多。对于异形显示面板而言,如何在较窄的边框布局GOA(Gate On Array,阵列基板行驱动)电路以提高显示面板显示性能是需要解决的一个技术问题。

### 发明内容

[0003] 本发明提供一种显示面板和显示装置,以解决相关技术中的不足。

[0004] 根据本发明实施例的第一方面,提供一种显示面板,包括:

[0005] 显示区域,所述显示区域包括非直线延伸的第一边界;

[0006] 周边区域,所述周边区域与所述显示区域相邻,所述周边区域包括非直线延伸的第二边界与拐角子区域;所述拐角子区域位于所述第一边界与所述第二边界之间;

[0007] 多个移位寄存器单元,多个所述移位寄存器单元位于所述拐角子区域,多个所述移位寄存器单元的延伸方向相同。

[0008] 在一个实施例中,多个所述移位寄存器单元划分为多个移位寄存器单元组,所述移位寄存器单元组中包括至少一个移位寄存器单元;针对每个所述移位寄存器单元组,当所述移位寄存器单元组包括N个移位寄存器单元时,在第一方向上,所述N个移位寄存器单元的中心对齐,所述第一方向与所述延伸方向相交,N为大于1的正整数。

[0009] 在一个实施例中,多个所述移位寄存器单元组的中心连线的延伸方向与所述第一边界的延伸方向相同。

[0010] 在一个实施例中,N为2、3或4。

[0011] 在一个实施例中,各个所述移位寄存器单元组中的移位寄存器单元的数目相同。

[0012] 在一个实施例中,所述第一方向与所述延伸方向相互垂直。

[0013] 在一个实施例中,所述移位寄存器单元包括多个晶体管;多个所述移位寄存器单元中连接关系相同的晶体管的沟道方向相同。

[0014] 在一个实施例中,多个所述晶体管包括第一类型晶体管与第二类型晶体管;所述第一类型晶体管的沟道方向与所述延伸方向相同;所述第二类型晶体管的沟道方向为第一方向,所述第一方向与所述延伸方向相交;多个所述移位寄存器单元中连接关系相同的晶体管的类型相同。

[0015] 在一个实施例中,所述第一边界呈弧形,所述第二边界呈弧形。

[0016] 根据本发明实施例的第二方面,提供一种显示装置,包括上述的显示面板。

[0017] 根据上述实施例可知,由于位于第一边界与第二边界之间的拐角子区域中的多个移位寄存器单元的延伸方向相同,因此,多个移位寄存器单元中连接关系相同的晶体管的沟道方向相同,在同一晶化工艺中可以确保多个移位寄存器单元中连接关系相同的晶体管

的有源层中的a-Si(无定形硅)的晶化取向相对于沟道方向的夹角相同,进一步地,可以确保多个移位寄存器单元中连接关系相同的晶体管的特性相同,有利于提高显示面板显示的均一性。

[0018] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性和解释性的,并不能限制本发明。

### 附图说明

[0019] 此处的附图被并入说明书中并构成本说明书的一部分,示出了符合本发明的实施例,并与说明书一起用于解释本发明的原理。

[0020] 图1是根据相关技术示出的显示面板的结构示意图;

[0021] 图2是根据相关技术示出的a-Si的晶化取向与沟道方向的关系示意图;

[0022] 图3是根据本发明实施例示出的一种显示面板的结构示意图;

[0023] 图4是根据本发明实施例示出的另一种显示面板的结构示意图;

[0024] 图5是根据本发明实施例示出的另一种显示面板的结构示意图;

[0025] 图6是图5中B的放大示意图;

[0026] 图7是根据本发明实施例示出的a-Si的晶化取向与沟道方向的关系示意图;

[0027] 图8是根据本发明实施例示出的一种移位寄存器单元的等效电路的结构示意图;

[0028] 图9是根据本发明实施例示出的一种移位寄存器单元的工作时序示意图。

### 具体实施方式

[0029] 这里将详细地对示例性实施例进行说明,其示例表示在附图中。下面的描述涉及附图时,除非另有表示,不同附图中的相同数字表示相同或相似的要素。以下示例性实施例中所描述的实施方式并不代表与本发明相一致的所有实施方式。相反,它们仅是与如所附权利要求书中所详述的、本发明的一些方面相一致的装置和方法的例子。

[0030] 相关技术中,存在一种显示面板,如图1所示,该显示面板包括显示区域AA与周边区域Z,显示区域AA的角不是直角而是圆角,而且,与显示区域AA相邻的周边区域Z的角也是圆角,因此,周边区域Z中位于位置相对的显示区域AA的角与周边区域Z的角之间的区域为形状不规则的区域。为便于描述,将周边区域Z中位于位置相对的显示区域AA的角与周边区域Z的角之间的区域称为拐角子区域11。在拐角子区域11中,多个移位寄存器单元12沿显示区域AA的圆角朝向显示区域AA排列,因此,多个移位寄存器单元12在显示面板上的延伸方向各不相同。

[0031] 需要说明的是,每个移位寄存器单元12可以包括多个晶体管,例如,每个移位寄存器单元12可以是8T2C结构、7T2C结构或6T2C结构的移位寄存器单元,但不限于此。针对每个移位寄存器单元12而言,移位寄存器单元12中的晶体管的沟道方向要么平行于该移位寄存器单元12的延伸方向,要么垂直于该移位寄存器单元12的延伸方向。因此,不同的移位寄存器单元12中,晶体管的沟道方向也不相同,例如,连接关系相同的晶体管的沟道方向不相同,或者说,作用相同的晶体管的沟道方向不相同。

[0032] 需要说明的是,在晶体管制备的过程中,晶体管的有源层的材料在进行晶化工艺之前为a-Si,经过晶化工艺,a-Si晶化,变为p-Si(多晶硅),a-Si的晶化取向与晶体管的沟

道方向之间的夹角会影响晶体管的特性。

[0033] 相关技术中,可使用ELA(准分子激光退火)工艺实现a-Si向p-Si的转变。在ELA工艺过程中,需使用激光按照预定方向扫描a-Si,a-Si的晶化取向与激光扫描方向相关。由于激光扫描方向相同,因此,如图2所示,多个移位寄存器单元12中晶体管的有源层21中的a-Si的晶化取向22基本相同,其中,沟道23位于有源层21的源区(未示出)与漏区(未示出)之间。但由于多个移位寄存器单元12中晶体管的沟道方向不相同,因此,多个移位寄存器单元12中晶体管的有源层21中的a-Si的晶化取向与晶体管的沟道方向之间的夹角不相同,多个移位寄存器单元12中晶体管的特性不同,当多个移位寄存器单元12中连接关系相同的晶体管的特性不同时,会使多个移位寄存器单元12输出的栅极驱动信号存在差异,因而导致显示面板显示的均一性差。

[0034] 另外,显示面板的边框的宽度很大程度上受限于GOA(Gate On Array,阵列基板行驱动)电路的布局。其中,GOA电路可包括级联的多个移位寄存器单元12。因此,如何进行合理的电路布局,以有利于充分利用有限的边框空间,最大限度的做到边框的窄化,也是需要解决的一个技术问题。

[0035] 针对上述技术问题,本发明实施例提供一种显示面板和显示装置,用于解决上述技术问题,使得有利于提高显示面板显示的均一性。

[0036] 本发明实施例提供一种显示面板。如图3~图4所示,该显示面板包括显示区域AA、周边区域Z以及多个移位寄存器单元12。

[0037] 如图3所示,周边区域Z与显示区域AA相邻。显示区域AA包括非直线延伸的第一边界31。周边区域Z包括非直线延伸的第二边界32与拐角子区域11。所述拐角子区域11位于所述第一边界31与所述第二边界32之间。

[0038] 如图4所示,多个所述移位寄存器单元12位于所述拐角子区域11,多个所述移位寄存器单元12的延伸方向相同。

[0039] 需要说明的是,移位寄存器单元12的延伸方向可为移位寄存器单元12的长边的延伸方向。

[0040] 在本实施例中,由于位于第一边界与第二边界之间的拐角子区域中的多个移位寄存器单元的延伸方向相同,因此,多个移位寄存器单元中连接关系相同的晶体管的沟道方向相同,在同一晶化工艺中可以确保多个移位寄存器单元中连接关系相同的晶体管的有源层中的a-Si的晶化取向相对于沟道方向的夹角相同,进一步地,可以确保多个移位寄存器单元中连接关系相同的晶体管的特性相同,有利于提高显示面板显示的均一性。

[0041] 以上对本发明实施例提供的显示面板进行了简要的介绍,下面对本发明实施例提供的显示面板进行详细的介绍。

[0042] 本发明实施例还提供一种显示面板。如图3~图4所示,该显示面板包括显示区域AA、周边区域Z以及多个移位寄存器单元12。

[0043] 如图3所示,显示区域AA位于显示面板中部,包括阵列排布的像素(未示出),可用于显示画面。具体地,每个像素可由对应的像素电路驱动发光,其中,像素电路可在对应的移位寄存器单元12的控制下执行打开、写入数据或复位等操作。像素电路可位于显示区域AA,移位寄存器单元12位于周边区域Z。

[0044] 如图3所示,显示区域AA的角为圆角。具体地,显示区域AA的边界包括第一宽边边

界W1、第一长边边界L1以及第一边界31。第一宽边边界W1、第一长边边界L1为直线延伸，第一边界31为非直线延伸。第一边界31位于相邻的第一宽边边界W1、第一长边边界L1之间，且第一边界31可呈弧形，起到过渡作用。

[0045] 如图3所示，第一长边边界L1与第一边界31之间存在第一转折点D1，第一宽边边界W1与第一边界31之间存在第二转折点D2，第一边界31位于第一转折点D1和第二转折点D2之间。

[0046] 如图3所示，周边区域Z与显示区域AA相邻。周边区域Z可至少部分包围显示区域AA。在本实施例中，周边区域Z完全包围显示区域AA。

[0047] 如图3所示，周边区域Z远离显示区域AA的角为圆角。具体地，周边区域Z远离显示区域AA的边界包括第二宽边边界W2、第二长边边界L2以及第二边界32。第二宽边边界W2、第二长边边界L2为直线延伸，第二边界32为非直线延伸。第二边界32位于相邻的第二宽边边界W2、第二长边边界L2之间，且第二边界32可呈弧形，起到过渡作用。

[0048] 如图3所示，第二长边边界L2与第二边界32之间存在第三转折点D3，第二宽边边界W2与第二边界32之间存在第四转折点D4，第二边界32位于第三转折点D3和第四转折点D4之间。

[0049] 如图3所示，周边区域Z包括拐角子区域11、第一直条状区域(未示出)与第二直条状区域(未示出)。第一直条状区域位于位置相对的第一长边边界L1与第二长边边界L2之间，第二直条状区域位于位置相对的第一宽边边界W1与第二宽边边界W2之间，所述拐角子区域11位于位置相对的所述第一边界31与所述第二边界32之间。

[0050] 在本实施例中，显示面板的GOA电路可包括级联的多个移位寄存器单元12，其中，前一级的移位寄存器单元12的输出端可与后一级的移位寄存器单元12的输入端连接。其中，GOA电路中的一部分移位寄存器单元12位于第一直条状区域，另一部分移位寄存器单元12位于拐角子区域11。

[0051] 在本实施例中，第一直条状区域中的多个移位寄存器单元12的延伸方向相同，且可沿第一长边边界L1直线排列。

[0052] 在本实施例中，如图4所示，拐角子区域11中的多个移位寄存器单元12的延伸方向也相同。本实施例中的显示面板的实物结构如图5所示，从图5可知，拐角子区域11中的多个移位寄存器单元12的延伸方向相同。

[0053] 本实施例中，如图6所示，每个移位寄存器单元12分别为8T2C结构，包括晶体管T1~T8、C1以及C2，其中，移位寄存器单元12中的器件之间可通过过孔41连接，也可以通过其他方式连接，例如，晶体管T6、晶体管T7相邻且相连接，二者可通过共用有源层21实现连接。晶体管T1~T8的沟道方向分别为第一方向Y、移位寄存器单元的延伸方向X、第一方向Y、第一方向Y、第一方向Y、第一方向Y以及第一方向Y。其中，第一方向Y与移位寄存器单元的延伸方向X相交且相互垂直。第一方向Y可以是显示面板的长边延伸的方向，移位寄存器单元的延伸方向X可以是显示面板的短边延伸的方向。

[0054] 本实施例中，如图6所示，多个不同的移位寄存器单元12中连接关系相同的晶体管的沟道方向相同。例如，多个不同的移位寄存器单元12中，晶体管T1的沟道方向均相同，晶体管T2的沟道方向均相同，……，晶体管T8的沟道方向均相同。

[0055] 本实施例中的显示面板，晶体管T1~T8的有源层21的材料在进行晶化工艺之前为

a-Si,在使用ELA工艺实现a-Si向p-Si的转变的过程中,激光扫描方向为第一方向Y,激光扫描后,如图7所示,多个移位寄存器单元12中晶体管的有源层21中的a-Si的晶化取向22基本相同,分别为第一方向Y。

[0056] 这样,由于多个移位寄存器单元中连接关系相同的晶体管的沟道方向相同,在同一晶化工艺中可以确保多个移位寄存器单元中连接关系相同的晶体管的有源层中的a-Si的晶化取向相对于沟道方向的夹角相同,进一步地,可以确保多个移位寄存器单元中连接关系相同的晶体管的特性相同,有利于提高显示面板显示的均一性。

[0057] 本实施例中,如图6所示,每个移位寄存器单元12所包括的晶体管T1~T8分为第一类型晶体管与第二类型晶体管。其中,所述第一类型晶体管的沟道方向与所述延伸方向X相同,所述第二类型晶体管的沟道方向为第一方向Y,多个所述移位寄存器单元12中连接关系相同的晶体管的类型相同。例如,晶体管T1、T3~T8属于第二类型晶体管,晶体管T2属于第一类型晶体管。

[0058] 本实施例中,移位寄存器单元12的等效电路如图8所示。其中,每个移位寄存器单元12包括输入端INPUT与输出端OUTPUT,第一级的移位寄存器单元12的输入端INPUT可输入指定的时钟信号,第一级的移位寄存器单元12的输出端OUTPUT输出对应的栅极驱动信号。从第二级移位寄存器单元12起,每个移位寄存器单元12的输入端INPUT与上一级的移位寄存器单元12的输出端OUTPUT连接,输出端OUTPUT输出对应的栅极驱动信号。

[0059] 本实施例中,如图6所示,每个移位寄存器单元12分别与第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL连接。具体地,移位寄存器单元12可通过用于导电的过孔41分别与第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL连接。其中,第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL分别用于提供第一时钟信号ck、第二时钟信号cb、高电平信号以及低电平信号。其中,高电平信号的电平值大于低电平信号的电平值。

[0060] 本实施例中,晶体管T1~T8的栅极分别与第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL位于不同的金属层,第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL可以位于不同的金属层,但不限于此。

[0061] 本实施例中,一个移位寄存器单元12的输入端INPUT输入的输入信号inuput、该移位寄存器单元12接收的第一时钟信号ck、第二时钟信号cb、该移位寄存器单元12的节点N2处的电平信号以及该移位寄存器单元12的输出端OUTPUT输出的输出信号output的时序如图9所示。

[0062] 在本实施例中,移位寄存器单元12在工作的过程中,在第一阶段S1,第一时钟信号ck和输入信号inuput为低电平,晶体管T1和晶体管T3打开,晶体管T2、晶体管T4、晶体管T5和晶体管T6打开。移位寄存器单元12输出的输出信号output为高电平。

[0063] 在第二阶段S2,第一时钟信号ck为高电平的同时第二时钟信号cb为低电平,晶体管T1、晶体管T3、晶体管T4和晶体管T6关闭,晶体管T2、晶体管T5和晶体管T7打开,移位寄存器单元12输出的输出信号output为低电平。

[0064] 在第三阶段S3,第一时钟信号ck为低电平的同时第二时钟信号cb为高电平,晶体管T1、晶体管T3、晶体管T4打开,晶体管T5关闭,移位寄存器单元12输出的输出信号output为高电平。



[0065] 在第4阶段S4,第一时钟信号ck为高电平的同时第二时钟信号cb为低电平,晶体管T1和晶体管T3关闭,节点N1保持低电平,节点N2保持高电平,所以晶体管T4打开,晶体管T5关闭,移位寄存器单元12保持高电平输出。

[0066] 本发明的实施例还提出了一种显示面板。在本实施例中,如图5所示,多个所述移位寄存器单元12划分为多个移位寄存器单元组B,所述移位寄存器单元组B中包括至少一个移位寄存器单元12。

[0067] 在一个实施例中,如图4所示,每个移位寄存器单元组B中包括一个移位寄存器单元12。在该实施例中,多个移位寄存器单元12的中心O连线S的延伸方向与所述第一边界31的延伸方向相同。多个移位寄存器单元12可呈阶梯形排布。这样,可以有利于减少移位寄存器单元占用的空间,有利于减小周边区域在显示面板的短边延伸的方向上的宽度,有利于实现窄边框。

[0068] 在另一个实施例中,移位寄存器单元组B包括N个移位寄存器单元,N为大于1的正整数。针对每个所述移位寄存器单元组B,当所述移位寄存器单元组B包括N个移位寄存器单元时,在第一方向Y上,所述N个移位寄存器单元的中心O对齐。

[0069] 在一个实施例中,如图5所示,N为2。即,每个移位寄存器单元组B中包括两个移位寄存器单元12。在同一个移位寄存器单元组B中,两个移位寄存器单元12的中心对齐。这样,可以减少第一时钟信号线CK、第二时钟信号线CB、高电平信号线VGH以及低电平信号线VGL的弯折次数,有利于减少其占用的空间,可以减小周边区域在显示面板的短边延伸的方向上的宽度,有利于实现窄边框。

[0070] 需要说明的是,在其他实施例中,N还可以为3、4或其他数值。

[0071] 在一个实施例中,多个所述移位寄存器单元组B的中心连线的延伸方向与所述第一边界31的延伸方向相同。即,多个所述移位寄存器单元组B可呈阶梯形排布。例如,当每个移位寄存器单元组B中包括两个移位寄存器单元12时,多个所述移位寄存器单元组B的中心连线的延伸方向与所述第一边界31的延伸方向相同。这样,可以有利于减少移位寄存器单元占用的空间,有利于减小周边区域在显示面板的短边延伸的方向上的宽度,有利于实现窄边框。

[0072] 在一个实施例中,不同的移位寄存器单元组B中移位寄存器单元12的数目可以不同。

[0073] 在另一个实施例中,多个移位寄存器单元组B中,部分移位寄存器单元组B中的移位寄存器单元12的数目相同。

[0074] 在又一个实施例中,如图5所示,各个所述移位寄存器单元组B中的移位寄存器单元的数目相同。每个移位寄存器单元组B中的移位寄存器单元的数目为两个。

[0075] 本发明实施例中,显示面板可以是AMOLED (Active-matrix organic light-emitting diode,有源矩阵有机发光二极管) 显示面板,但不限于此。

[0076] 本发明的实施例还提出了一种显示装置,包括显示模组,还包括上述任一实施例所述的显示面板。

[0077] 本实施例中,由于位于第一边界与第二边界之间的拐角子区域中的多个移位寄存器单元的延伸方向相同,因此,多个移位寄存器单元中连接关系相同的晶体管的沟道方向相同,在同一晶化工艺中可以确保多个移位寄存器单元中连接关系相同的晶体管的有源层

中的a-Si的晶化取向相对于沟道方向的夹角相同,进一步地,可以确保多个移位寄存器单元中连接关系相同的晶体管的特性相同,有利于提高显示面板显示的均一性。

[0078] 需要说明的是,本实施例中的显示装置可以为:电子纸、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0079] 需要指出的是,在附图中,为了图示的清晰可能夸大了层和区域的尺寸。而且可以理解,当元件或层被称为在另一元件或层“上”时,它可以直接在其他元件上,或者可以存在中间的层。另外,可以理解,当元件或层被称为在另一元件或层“下”时,它可以直接在其他元件下,或者可以存在一个以上的中间的层或元件。另外,还可以理解,当层或元件被称为在两层或两个元件“之间”时,它可以为两层或两个元件之间唯一的层,或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

[0080] 在本发明中,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性。术语“多个”指两个或两个以上,除非另有明确的限定。

[0081] 本领域技术人员在考虑说明书及实践这里公开的公开后,将容易想到本发明的其它实施方案。本发明旨在涵盖本发明的任何变型、用途或者适应性变化,这些变型、用途或者适应性变化遵循本发明的一般性原理并包括本发明未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的,本发明的真正范围和精神由下面的权利要求指出。

[0082] 应当理解的是,本发明并不局限于上面已经描述并在附图中示出的精确结构,并且可以在不脱离其范围进行各种修改和改变。本发明的范围仅由所附的权利要求来限制。

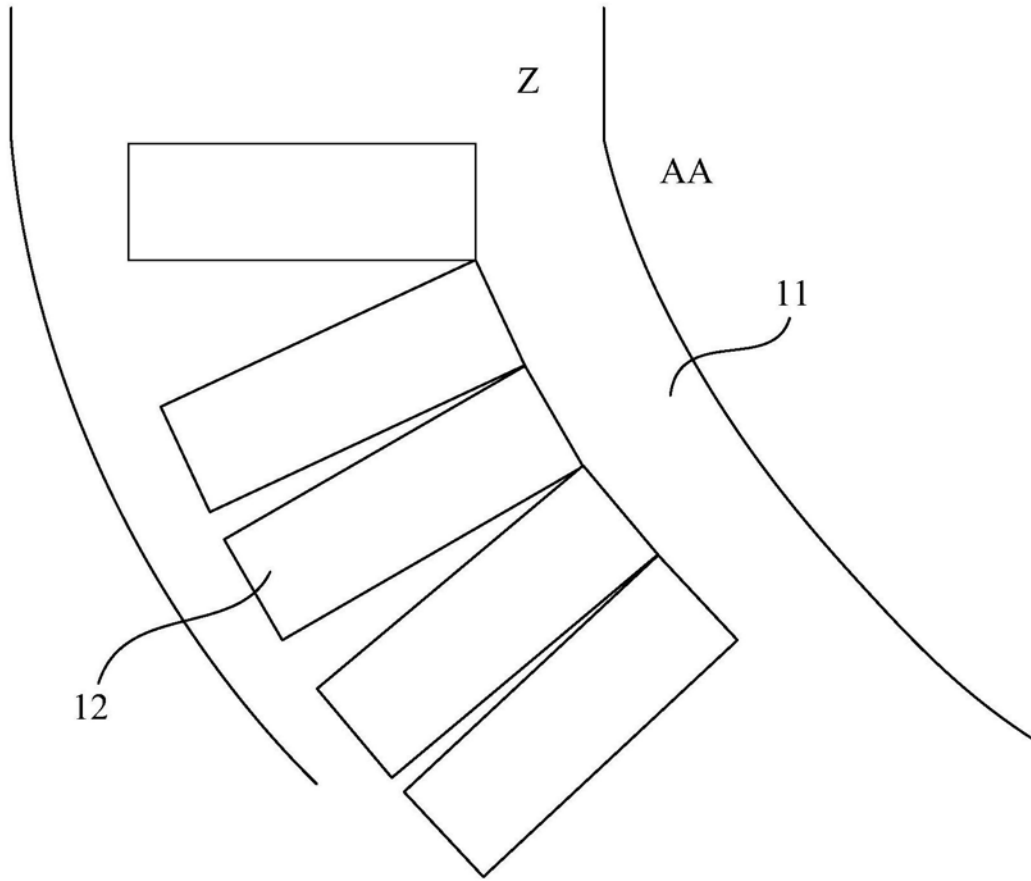


图1

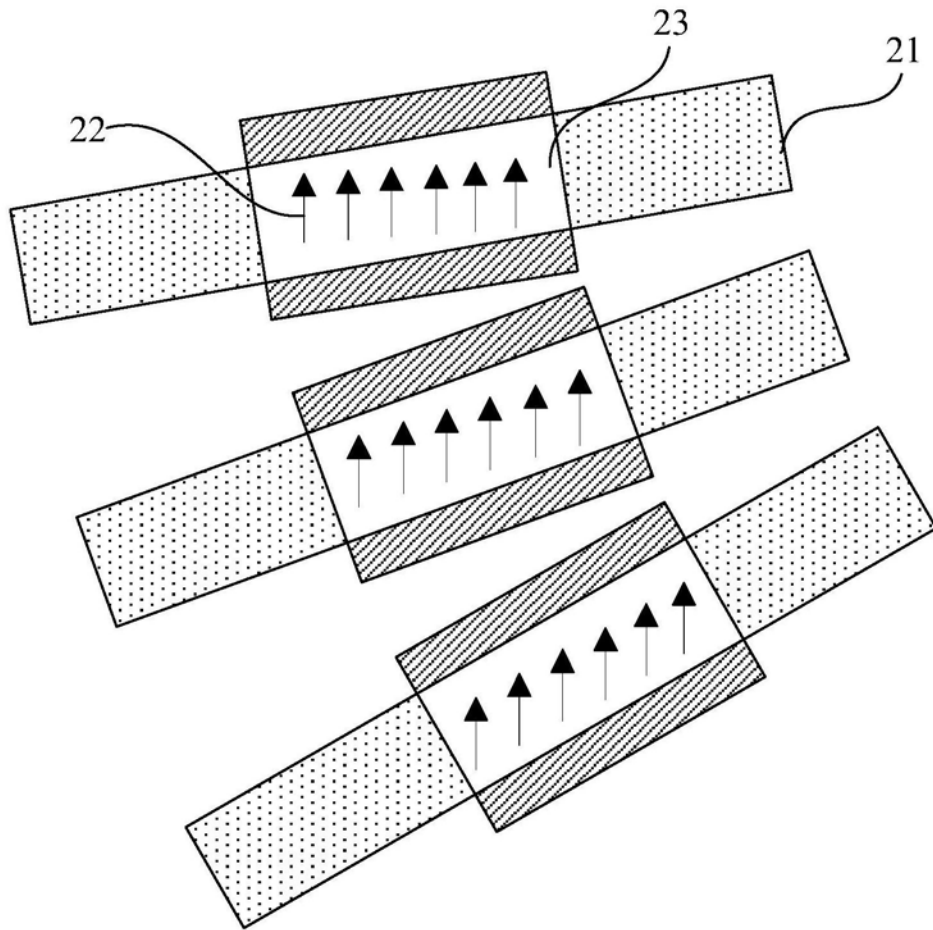


图2

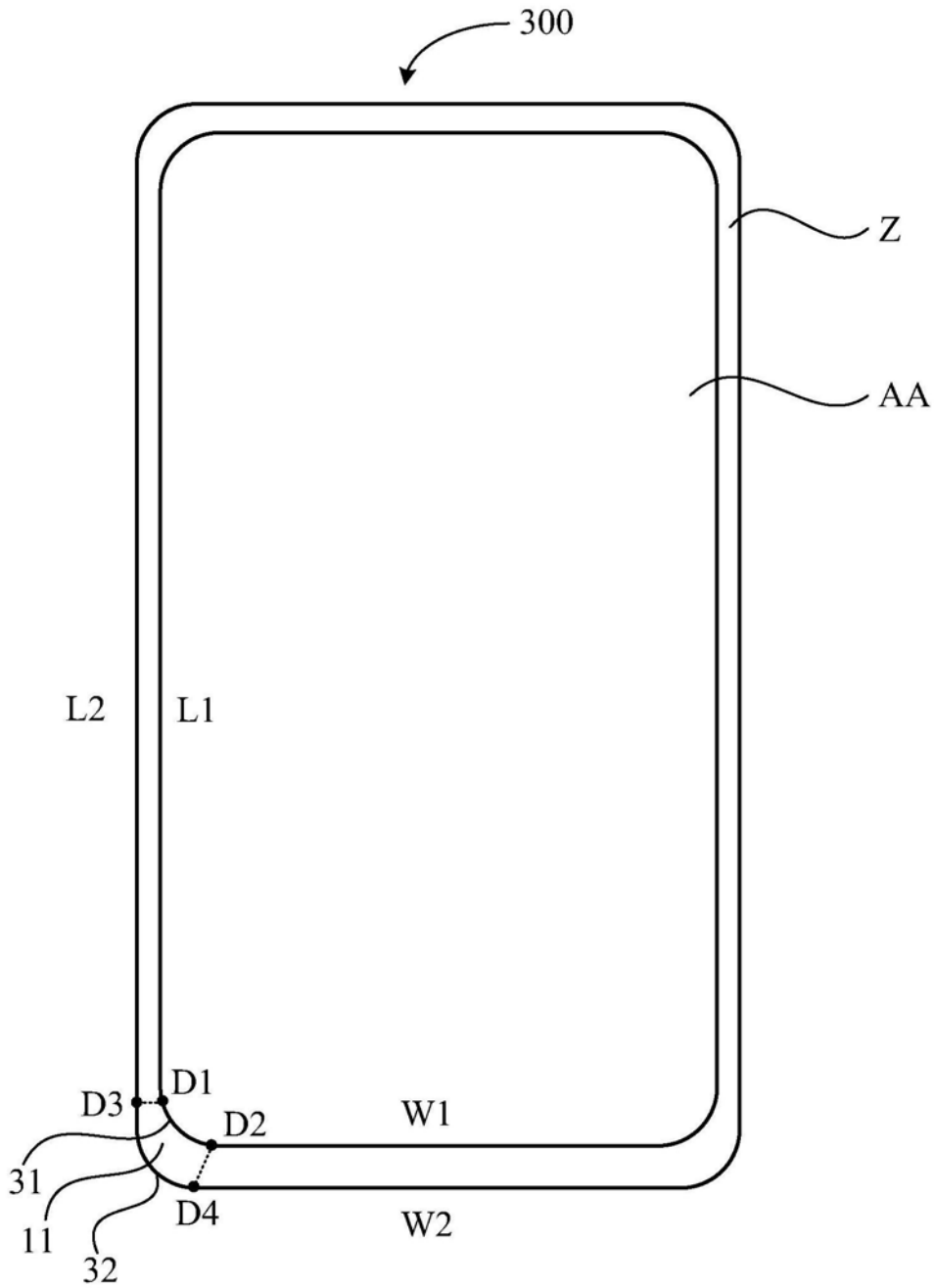


图3

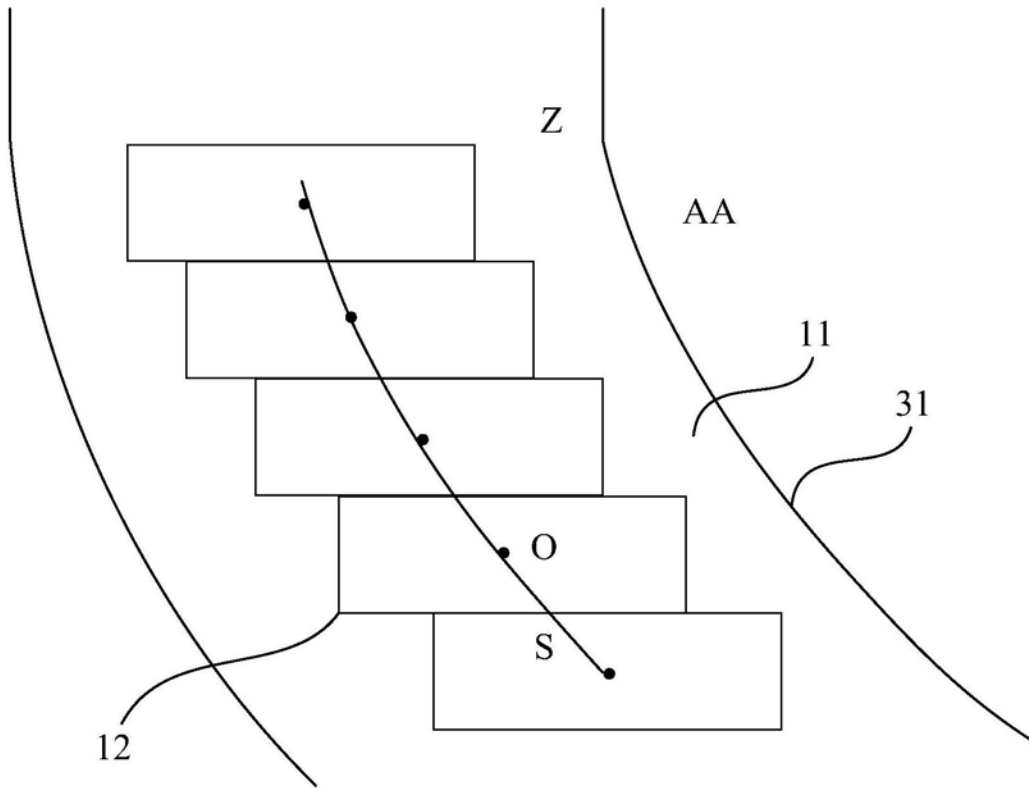


图4

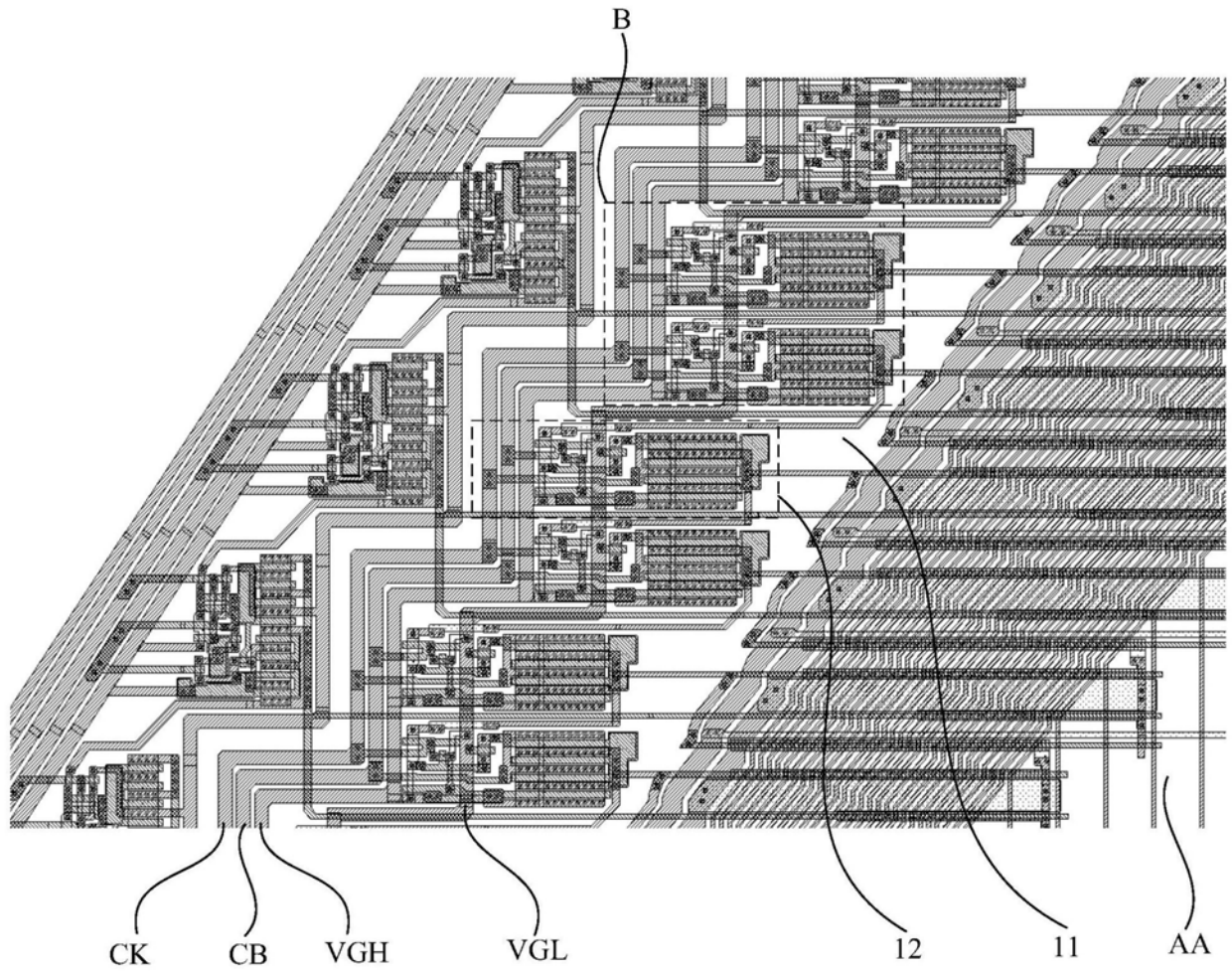


图5

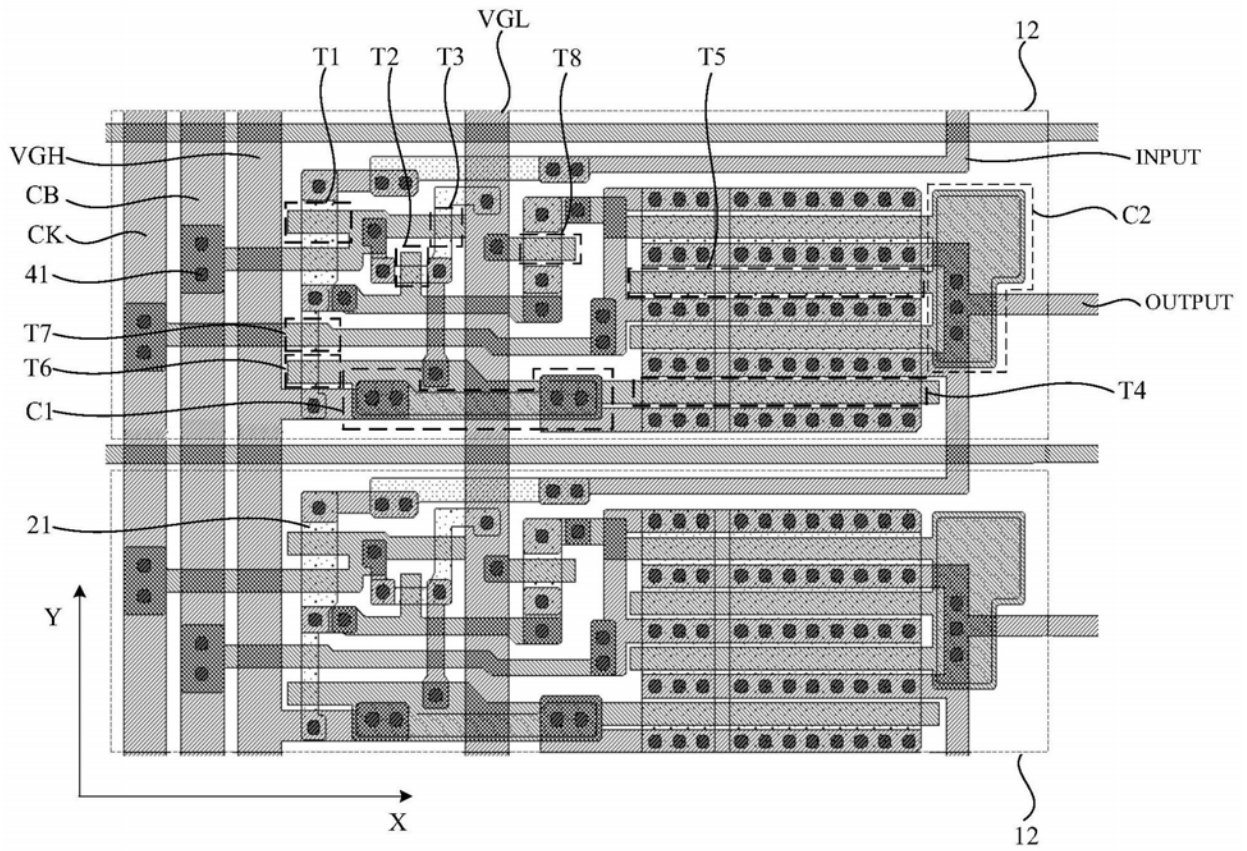


图6

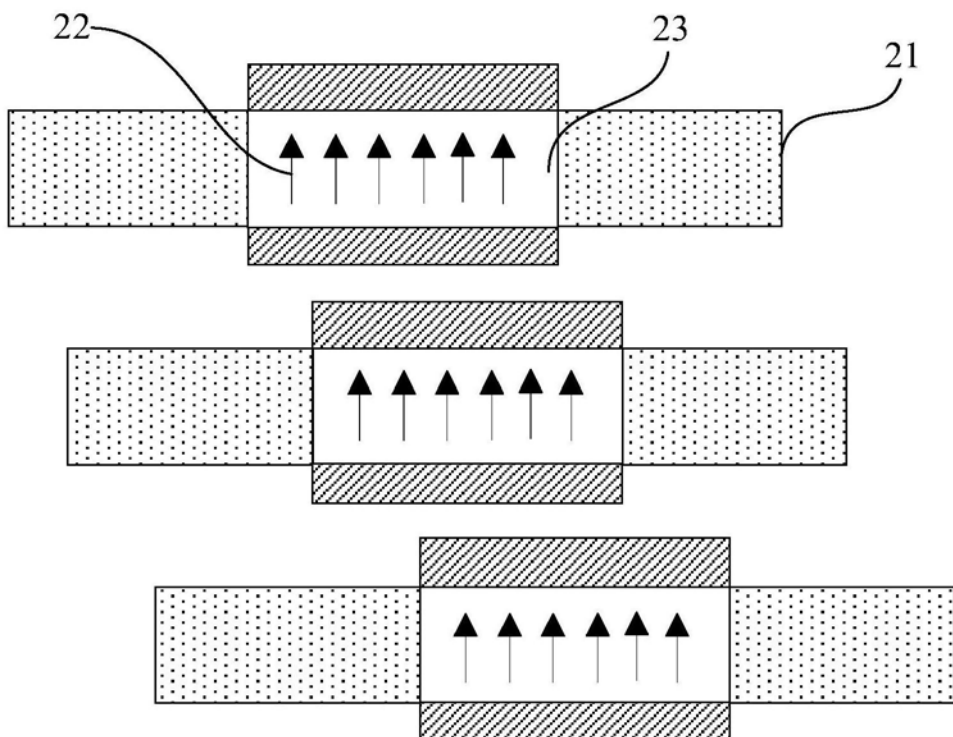


图7



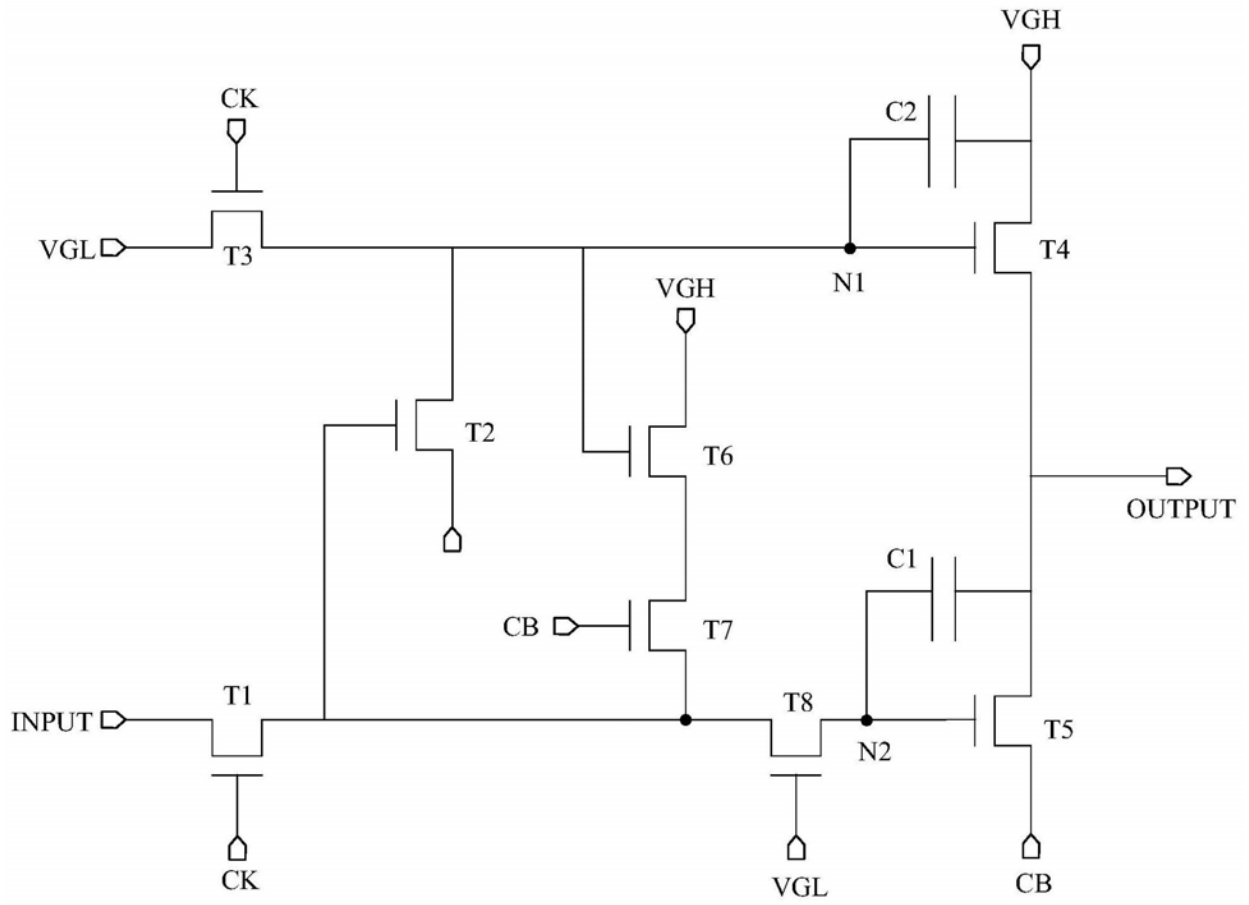


图8

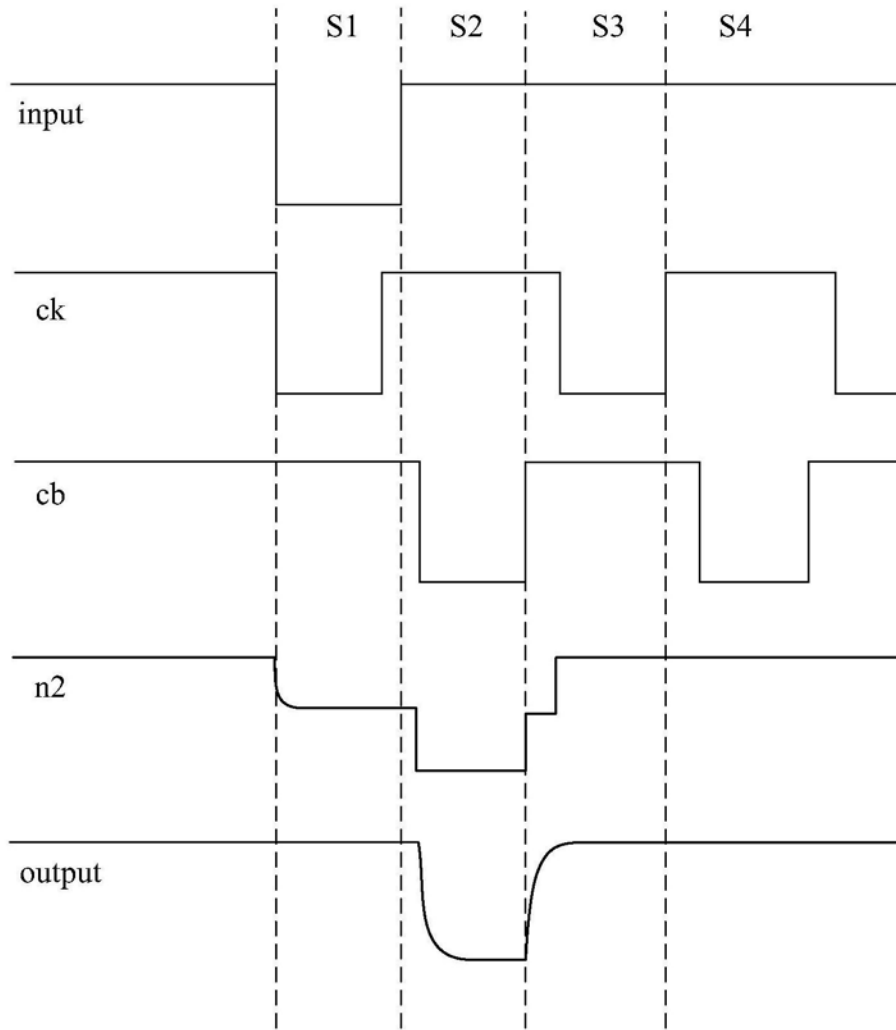


图9