

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4039948号
(P4039948)

(45) 発行日 平成20年1月30日(2008.1.30)

(24) 登録日 平成19年11月16日(2007.11.16)

(51) Int. Cl.		F I			
G06F	3/00	(2006.01)	G06F	3/00	A
G06F	13/14	(2006.01)	G06F	13/14	330D
H04L	25/02	(2006.01)	H04L	25/02	301C

請求項の数 17 (全 9 頁)

(21) 出願番号	特願2002-523167 (P2002-523167)	(73) 特許権者	501209070
(86) (22) 出願日	平成13年8月9日(2001.8.9)		インフィネオン テクノロジーズ アクチ エンゲゼルシャフト
(65) 公表番号	特表2004-507834 (P2004-507834A)		ドイツ連邦共和国 85579 ノイビー ベルク アム カンペオン 1-12
(43) 公表日	平成16年3月11日(2004.3.11)	(74) 代理人	100078282
(86) 国際出願番号	PCT/DE2001/003072		弁理士 山本 秀策
(87) 国際公開番号	W02002/019122	(74) 代理人	100062409
(87) 国際公開日	平成14年3月7日(2002.3.7)		弁理士 安村 高明
審査請求日	平成15年2月24日(2003.2.24)	(74) 代理人	100113413
(31) 優先権主張番号	100 42 633.6		弁理士 森下 夏樹
(32) 優先日	平成12年8月30日(2000.8.30)	(72) 発明者	バーレンション, イェンス ドイツ国 81669 ミュンヘン, フ ランツィスカーナーシュトラッセ 16
(33) 優先権主張国	ドイツ(DE)		

最終頁に続く

(54) 【発明の名称】 USBにおけるデバイスの接続状態の認識

(57) 【特許請求の範囲】

【請求項1】

USB周辺装置(2)に含まれている回路構成であって、
該回路構成は、
ハブ(1)に接続されている2つのデータ伝送線(5、6)に接続可能に構成されてい
る2つのピン(8、9)を有する集積回路(7)と、
該2つのピンのうちの一方のピン(9)を動作電圧に接続する周辺機能情報抵抗器(1
2)と
を備え、
該2つのピンのうちの該他方のピン(8)は、導電性構成部品(15)を介して該動作
電圧に少なくとも一時的に接続され、
該集積回路(7)は、該他方のピン(8)が該動作電圧に接続されている場合には、該
他方のピン(8)上に存在する電位に基づいて、該USB周辺装置(2)が該ハブ(1)
に接続されているか否かを識別する評価手段を有し、
該評価手段は、該他方のピン(8)上に存在する電位が該動作電圧と等しい場合には、
該USB周辺装置(2)が該ハブ(1)に接続されていないと識別し、該他方のピン(8
)上に存在する電位が該動作電圧と等しくない場合には、該USB周辺装置(2)が該ハ
ブ(1)に接続されていると識別する、回路構成。

【請求項2】

前記USB周辺装置(2)が前記ハブ(1)に接続されているか否かを点検することが

意図される場合には、前記他方のピン（８）が前記動作電圧に接続される、請求項１に記載の回路構成。

【請求項３】

前記集積回路（７）は、前記他方のピン（８）が前記動作電圧に接続されるように該他方のピン（８）の一時的な接続を制御し、

前記２つのピン（８、９）が前記２つのデータ伝送線（５、６）に接続されている場合には、該他方のピン（８）上に存在する前記電位が前記ハブ（１）によって制御される終端接続インピーダンスに対応するように、該終端接続インピーダンスが該他方のピン（８）に印加され、

該２つのピン（８、９）が前記２つデータ伝送線（５、６）に接続されていない場合には、前記動作電位が該他方のピン（８）上に存在する該電位に提供される、請求項１または２に記載の回路構成。

10

【請求項４】

前記評価手段は、前記２つピン（８、９）の両方が前記動作電位にあるか否かを点検する、請求項１～３のいずれか一項に記載の回路構成。

【請求項５】

前記導電性構成部品は、非リアクタンス性の抵抗器（１５）である、請求項１～３のいずれか一項に記載の回路構成。

【請求項６】

前記導電性構成部品は、トランジスタである、請求項１～３のいずれか一項に記載の回路構成。

20

【請求項７】

前記導電性構成部品は、前記他方のピン（８）と永久的に接続されており、該導電性構成部品は、１００ｋ以上の電気抵抗を有する、請求項１～６のいずれか一項に記載の回路構成。

【請求項８】

前記回路構成は、前記一方のピン（９）から前記周辺機能情報抵抗器（１２）を切断し、かつ、該周辺機能情報抵抗器（１２）を前記他方のピン（８）に接続する切り換えスイッチ手段を有し、

該一方のピン（９）は、導電性構成部品を介して前記動作電圧に少なくとも一時的に接続され、

30

前記集積回路（７）の前記評価手段は、該一方のピン（９）が該動作電圧に接続されている場合には、該一方のピン（９）上に存在する電圧に基づいて、前記ＵＳＢ周辺装置（２）が該ハブ（１）に接続されているか否かを識別する、請求項１～７のいずれか一項に記載の回路構成。

【請求項９】

前記導電性構成部品（１５）は、前記集積回路（７）内に形成される、請求項１～８のいずれか一項に記載の回路構成。

【請求項１０】

前記導電性構成部品（１５）は、前記集積回路（７）の外部に形成される、請求項１～８のいずれか一項に記載の回路構成。

40

【請求項１１】

ＵＳＢ周辺装置（２）に含まれている集積回路であって、該集積回路は、ハブ（１）に接続されている２つのデータ伝送線（５、６）に接続可能に構成されている２つのピン（８、９）を備え、

該２つのピン（８、９）のうち一方のピン（９）は、周辺機能情報抵抗器（１２）を介して動作電圧に接続されており、

該２つのピン（８、９）のうち他方のピン（８）は、導電性構成部品（１５）を介して、該動作電圧に少なくとも一時的に接続され、

50

該集積回路(7)は、該他方のピン(8)が該動作電圧に接続されている場合には、該他方のピン(8)上に存在する電位に基づいて、該USB周辺装置(2)が該ハブ(1)に接続されているか否かを識別する評価手段を有し、

該評価手段は、該他方のピン(8)上に存在する電位が該動作電圧と等しい場合には、該USB周辺装置(2)が該ハブ(1)に接続されていないと識別し、該他方のピン(8)上に存在する電位が該動作電圧と等しくない場合には、該USB周辺装置(2)が該ハブ(1)に接続されていると識別する、集積回路。

【請求項12】

前記評価手段は、前記2つのピン(8、9)の両方が前記動作電位にあるか否かを点検する、請求項11に記載の集積回路。

10

【請求項13】

USB周辺装置(2)がハブ(1)に接続されている否かを該USB周辺装置(2)内の集積回路(7)内で決定する方法であって、

該集積回路(7)は、該ハブ(1)に接続されている2つのデータ伝送線(5、6)に接続可能に構成されている2つのピン(8、9)を有し、

該2つのピン(8、9)のうちの一方のピン(9)は、周辺機能情報抵抗器(12)を介して動作電圧に接続されており、

該2つのピン(8、9)のうちの他方のピン(8)は、導電性構成部品(15)を介して、該動作電圧に少なくとも一時的に接続され、

該方法は、

20

該他方のピン(8)が該動作電圧に接続されている場合には、該USB周辺装置(2)が該ハブ(1)に接続されているか否かを識別するために、該集積回路(7)内の該他方のピン(8)上に存在する電位を評価する工程を含み、

該他方のピン(8)上に存在する電位が該動作電圧と等しい場合には、該USB周辺装置(2)が該ハブ(1)に接続されていないと識別され、該他方のピン(8)上に存在する電位が該動作電圧と等しくない場合には、該USB周辺装置(2)が該ハブ(1)に接続されていると識別される、方法。

【請求項14】

前記USB周辺装置(2)が前記ハブ(1)に接続されているか否かを点検することが意図される場合には、前記他方のピン(8)が前記動作電圧に接続される、請求項13に記載の方法。

30

【請求項15】

前記集積回路(7)は、前記他方のピン(8)が前記動作電圧に接続されるように該他方のピン(8)の一時的な接続を制御し、

前記方法は、

前記2つのピン(8、9)が、前記データ伝送線(5、6)に接続されている場合には、該他方のピン(8)上に存在する前記電位が前記ハブ(1)によって制御される終端接続インピーダンスに対応するように、該終端接続インピーダンスを該他方のピン(8)に印加する工程と、

該2つのピン(8、9)が該2つのデータ伝送線(5、6)に接続されていない場合には、前記動作電位を該他方のピン(8)上に存在する該電位に提供する工程と

40

をさらに包含する、請求項13に記載の方法。

【請求項16】

前記2つのピン(8、9)の両方の上に存在する前記電位は、前記評価工程中に点検される、請求項13～15のいずれか一項に記載の方法。

【請求項17】

前記評価工程の後、前記集積回路(7)は、該評価工程の後に前記他方のピン(8)が前記動作電圧から切断されるように、該他方のピン(8)の一時的な接続を制御する、請求項13～16のいずれか一項に記載の方法。

【発明の詳細な説明】

50

【 0 0 0 1 】

本発明は、U S B の周辺装置の回路構成、U S B 周辺装置の集積回路、および周辺装置が、U S B 周辺の集積回路内のU S B 接続と接続されているか否かを決定することを可能にする方法に関する。

【 0 0 0 2 】

ユニバーサルシリアルバス（以下の文面においてU S B と呼ばれる）は、異なった電子機器を接続するためのシリアルバスである。U S B は、その汎用性ゆえに、近年、データ処理および通信システムにおいて益々用いられている。

【 0 0 0 3 】

U S B のシステムアーキテクチャは、3つの異なった構成素子（ホスト、ハブおよびデバイスと呼ばれる）を有する。ホストは、中央コンピュータである。ハブという表現は、U S B の配信ノードを示す。U S B と接続される、電話、コンピュータマウス、キーボード、プリンタ等といった周辺装置は、デバイスと呼ばれる。

【 0 0 0 4 】

ドイツ語文献において、上述のU S B の3つの構成素子は、常に、英語化された名称で呼ばれ、一般的に適用可能なドイツ語の専門用語は存在しない。従って、この特許の本来のドイツ語版は、ホストおよびハブという用語を保持するが、U S B の「デバイス」と呼ばれる構成素子については「P e r i p h e r i e g e r a e t」というドイツ語の用語を用いる。

【 0 0 0 5 】

ハブは、複数の周辺装置と接続され得る。図2は、ハブ1と1つの周辺装置2との間の1つの接続を示す。U S B 仕様により、このような接続は、接続線を4つ、および4つだけ有する。4つの接続線のうちの2つ3、4は、電力を周辺装置2に供給するためのものであるが、用いられる必要はない。なぜなら、周辺装置2は、さらに、それ自身の電力供給を有し得るからである。電力供給接続線3は、接地電位（V s s）にあり、電力供給接続線4は、動作電圧電位（V d d）にある。2つのデータ線5、6は、D + およびD - と示され、動作中に、接地電位V s s と関連する電圧レベルであり、論理値0および1と関連付けられる。

【 0 0 0 6 】

周辺装置2は、集積回路7（チップ）を有し、この集積回路は、第1のピン8および第2のピン9それぞれを介して、データ線6および5と接続され得る。集積回路7は、通常、U S B インターフェース（図示せず）を含み、ピン8および9を介して受信されたデータ信号が、このインターフェースに供給される。2つのデータ線5、6上の電圧値は、接地電位V s s を基準とするので、集積回路I C には、さらに、多くのインプリメンテーションにおいて、図示されない方法で（図示されないピンを介して）接地電位V s s が供給される。

【 0 0 0 7 】

周辺装置は、必要に応じて、ある時刻からある時刻に至るまでの間のみハブと接続されることがよくある。この目的のために、U S B 周辺装置2は、プラグ接点3 a、4 a、5 a、6 aを有する。これらは、対応する線3、4、5および6と関連付けられる。集積回路7が、少なくともU S B インターフェースを含む場合、集積回路は、周辺装置2がU S B 接続ケーブル等を介してハブ1と接続されるか否かを識別することができなければならない。

【 0 0 0 8 】

1つの公知の解決策（図2を参照）において、この目的のために電力供給接続線4が用いられる。集積回路7は、第3のピン10を有し、このピンは、ハブ1との接続の有無を集積回路7に送信するために用いられる。このピン10は、従って、さらに、d a（d e v i c e a t t a c h e d：装置接続）ピンと呼ばれる。第3のピン10は、電力供給接続線4（V d d）および高抵抗器11と接続され得る。この抵抗器は周辺装置2内に収容され、第3のピン10とグラウンドとの間に接続を作る。

10

20

30

40

50

【 0 0 0 9 】

ハブ1が周辺装置2と接続されない場合、第3のピン10上に存在する電位は、高抵抗11を介して、グラウンド、すなわち、 V_{SS} に引き込まれる。これは、論理状態0に対応する。そうでない場合、すなわち、周辺装置2がハブ1と接続される場合、動作電圧電位 V_{DD} は、第3のピン10に存在し、これは論理状態1に対応する。その結果、集積回路7上の第3のピン10に存在する電圧を測定することによって、周辺装置2とハブ1との間の接続の有無を決定することが可能である。

【 0 0 1 0 】

公知の解決策は、ハブ1が接続されているか否かを決定するために、集積回路7自体が、ピン10を必要とするという不利な点を有する。ピンは費用がかかり、空間を必要とする。空間は、通常、例えば、携帯用機器または物理的大きさが小さい機器において非常に乏しい。

10

国際特許公開公報W000/34878 A1号は、データ線の1つと動作電圧電位との間で、抵抗器およびスイッチが接続される、USB周辺装置を記載する。スイッチが抵抗器と動作電圧電位とを電氣的に接続すると、関連するハブは、このハブが周辺装置と接続されているか否かを決定し得る。スイッチは、電界効果トランジスタによって形成される。

マザーボードとプラグインボードとの間のプラグ接続は、米国特許明細書US5,612,634 A号に記載される。プラグインボードは、電位測定に基づいて、マザーボードとプラグインボードとの間の電氣的接続の有無を決定することを可能にする回路構成を有する。

20

【 0 0 1 1 】

本発明は、USB周辺装置に含まれる集積回路を低コストでインプリメントすることを可能にするUSB周辺装置の回路構成を明示するという目的に基づく。さらなる目的は、USB周辺装置の接続状態を識別することができる低コストの集積回路を提供することである。本発明のさらなる目的は、単純な方法を明示することである。この目的のために、この方法は、ハードウェアの複雑性をほとんど伴わない。

【 0 0 1 2 】

本発明に基づく目的は、独立請求項1、9および11の特徴によって達成される。

【 0 0 1 3 】

本発明の1つの主要な局面は、接続状態を識別するために集積回路上でデータ伝送するためのピンが用いられることである。

30

【 0 0 1 4 】

この場合、実際に用いられるピンは、USB仕様により存在しなければならない、周辺装置の機能情報抵抗器に接続されないピンである。本発明（少なくとも、USB周辺装置の接続状態を点検しようとする場合）により、このピンは、導電性構成部品を介して動作電圧と接続される。構成部品は、この他方のピン上に存在する電位が、USB周辺装置とのUSB接続の有無に依存するようにされる。（接続が存在しない場合、このピンは、導電電位のため、動作電圧電位にある。接続が存在する場合は、終端接続インピーダンスに対応する電位が生じ、この電位は、ハブ、および導電性構成部品の抵抗器によって制御される）これは、次に、この他方のピン上に存在する電位に基づいて、集積回路がUSB接続状態（接続の存在または不在）を識別することを可能にする。従って、本発明は、特別なピンを必要とせず、集積回路の接続を識別するという利点を有する。

40

【 0 0 1 5 】

集積回路内の接続状態を正しく評価するために、周辺装置の機能抵抗器と接続されているのは、2つのピンのうちのどちらか、および導電性構成部品と接続されているのはどちらかを知る必要がないことに言及される。これは、USB周辺装置がハブと接続されない場合、両方のピンが、必然的に、動作電圧電位になり、他方、他の状態において、ピンのうちの少なくとも他方（すなわち、導電性構成部品と接続されるピン）が、異なった電位にあるからである。従って、評価は、好適には、評価手段は、両方のピンが動作電圧電位にあ

50

るか否かを点検するように実行される。

【0016】

本発明の1つの有利な改良点による導電性構成部品は、非リアクタンス性の抵抗器またはトランジスタであり得る。

【0017】

導電性構成部品が他方のピンと持続的に接続される場合、導電性構成部品は、100k以上の電気抵抗を有することが好ましい。電気抵抗が大きいほど、構成部品内で発生する電力損失は小さい。

【0018】

本発明のさらなる有利な改良点は、回路構成が切り換えスイッチ手段を有する状態に関する。この手段を用いて、周辺装置の機能情報抵抗器は、一方のピンと切断され、この場合、他方のピンと接続される。この周辺装置が多機能機器であるか、または異なった動作モードで動作され得る場合、このような切り換えスイッチ手段は、例えば、USB周辺装置に含まれ得る。この場合、本発明の1つの有利な展開は、本来、機能情報抵抗器と接続されていた一方のピンが、導電性構成部品を介して動作電圧にさらに接続され得、請求項1に記載される効果を伴うという特徴を有することである。これは、周辺装置の機能情報抵抗器への切り換えが必要になった場合、本発明による、接続状態を識別する能力が失われるのではなく、ここで、第1のピンを介して取り扱われるという意味である。

10

【0019】

原則的に、導電性構成部品は、集積回路内に、および、この集積回路の外部回路の形態での両方で提供され得る。特に、周辺装置の機能情報抵抗器が集積回路内に取り入れられる場合、導電性構成部品は、好適には、集積回路の集積構成部品でもある。

20

【0020】

本発明による方法において、USB接続状態は、集積回路内の第2のピン上に存在する電位を評価することによって決定される。上述のように、これは、従来技術にて用いられるdaピンを省くことを可能にする。

【0021】

本発明は、以下において、例示の実施形態を用いて、および図面を参照して説明される。

【0022】

図1は、USBのシステムアーキテクチャを示す。USBの中央ユニットはホストであり、コンピュータによって形成される。1つ以上のハブ(配信ノード)がコンピュータと接続される。各ハブは、ホスト方向に、いわゆる上流ポート(または次に上位のハブの方向に)、および複数の下流ポートを有する。USB周辺装置または次に下位のハブは、下流ポートと接続され得る。

30

【0023】

図3は、USB接続を介して周辺装置2と接続されるハブ1を示す。同じ参照符号が、図2における符号と同じかまたは等価の部分に対して用いられる。図3は、データ線5、6(すなわちD+、D-)のみを示す。以下の回路は、USB仕様によるデータ線5、6について明示される。

【0024】

ハブ1の端部にて、データ線5、6の各々が、15k抵抗器13、14を介してグラウンドと接続されなければならない。ピン8、9のうちの1つ(この場合、ピン9)は、1.5k抵抗器12を用いて動作電圧(通常+3、3V)と接続されなければならない。

40

【0025】

1.5k抵抗器12は、周辺装置の機能情報抵抗器と呼ばれる。USB仕様は、2つのピン8、9のうちの1つと接続されることが、この抵抗器12にとって不可欠であることを明示する。この抵抗器は、USB周辺装置2が接続されるハブに送信するために用いられ、抵抗器12がピン8と接続されるか、ピン9と接続されるかに依存して、USB周辺装置2の特定の能力がハブ1に関して識別され得る。

【0026】

50

図4は、本発明による回路構成を示す。再び、データ線5、6のみが図示され、同一または機能的に同様の構成部品は、図2および図3におけるものと同じ参照符号によって示される。

【0027】

図4に示される例において、1.5k 周辺装置の機能情報抵抗器12は、集積回路7のピン9と接続される。この場合、150k 抵抗器15によって形成される導電性構成部品は、集積回路7に提供され、ピン8を動作電圧と持続的に接続する。回路設計の残り部分は、図3に示される回路設計に対応する。

【0028】

抵抗器15は、以下のように動作する。

【0029】

周辺装置2がハブ1から切断される(すなわち、プラグ接点5aおよび6aが開いている)場合、抵抗器15は、ピン8が動作電圧電位に「引き上げられる(drawn up)」ようにする。逆の状態において、すなわち、プラグ接続5aおよび6aが閉じている場合、ピン8は、データ線6を介して、および15k 抵抗器14を介してグラウンド(Vss)と接続される。ピン8上の電位は、実質的に、接地電位に「引き降ろされる(drawn down)」。なぜなら、電圧のほとんどは、ここで、抵抗器15を介して降下し、この抵抗器の値は、抵抗器14の値よりも著しく大きくなるからである。

【0030】

USB接続状態は、ピン8上に存在する電位が評価されることによって集積回路7内で決定され得る。評価は、例えば、周辺装置2の初期設定時、または任意の他の時間に実行され得、集積回路7に格納される評価ルーチンを呼出し、および処理することによって支援される。

【0031】

図4に示される回路構成への種々の改変が可能である。

【0032】

図4に示される構成において、150k 抵抗器15は、ピン8および動作電圧に持続的に接続される。別の選択肢は、抵抗器15がピン8と一時的にのみ接続され、集積回路7の接続状態の点検を実行することが意図される場合はいつでも正確であることである。この場合、抵抗器15は、さらに、より小さい値を有してもよい(抵抗器が15k の値を有した場合、データ線6上の電位は、接続が終了する場合、動作電位レベルの単に半分に低減される)。

【0033】

抵抗器15は、スイッチングトランジスタを介して接続され得るか、または抵抗器それ自体がエミッタコレクタ経路の形態で、例えば、導電性が不十分なp型トランジスタ内にあり得る。

【0034】

機能情報抵抗器12および導電性構成部品15の両方は、集積回路7の内部回路構成部品の形態、集積回路7用の外部回路の形態、または図4に示されるように、混合形態であり得る。

【0035】

周辺装置2および集積回路7が切り換えスイッチを有する構成部品の機能を有し、このスイッチを用いて1.5k 機能情報抵抗器12が、異なった時間に、ピン9またはピン8のどちらかと接続され得るという前提で、抵抗器15に対応する抵抗器は、さらに、ピン9と接続され得る。この抵抗器は、同様に、持続的に接続され得るか、または接続可能および/またはトランジスタの形態であり得る。上述のように、集積回路7は、抵抗器12、15を有する抵抗器回路の特定の構成を知る必要がない。なぜなら、集積回路は、2つのピンの電位を評価することによって、いかなる場合でも、接続状態を決定し得るからである。

【0036】

10

20

30

40

50

USB接続3、4、5、6は、4つのコアの接続ケーブルの形態であり得るか、または、さもなければ他の方法、例えば、無線リンクを介して実施され得る。この場合、周辺装置2は、アンテナ、変調器または復調器等のデバイスを、図示されない態様で、さらに有する。

【図面の簡単な説明】

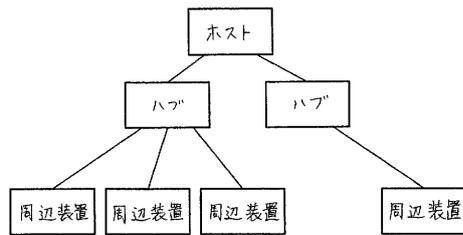
【図1】 図1は、USBシステムアーキテクチャの模式図を示す。

【図2】 図2は、従来技術による、周辺装置の接続を識別するための回路構成の模式図を示す。

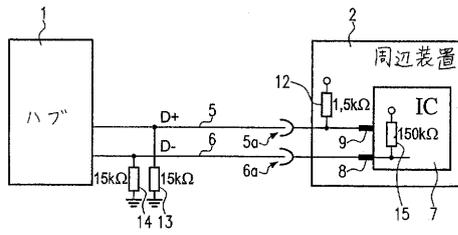
【図3】 図3は、2つのデータ線の、USB仕様により必要とされる回路の模式図を示す。

【図4】 図4は、本発明による回路構成の模式図を示す。

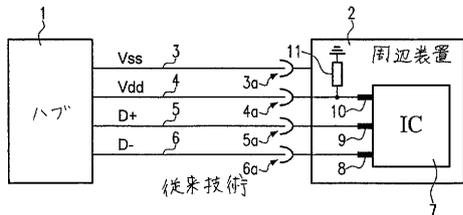
【図1】



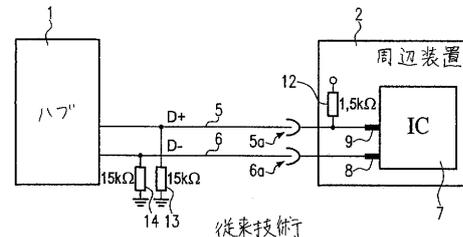
【図4】



【図2】



【図3】



フロントページの続き

(72)発明者 シュナイダー, ベーター
ドイツ国 80333 ミュンヘン, エンフーバーシュトラッセ 12

審査官 三好 洋治

(56)参考文献 特表2003-511757(JP,A)
特表2001-502155(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/00

G06F 13/14

H04L 25/02