

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/088 (2006.01)

H01L 21/8234 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810023626.9

[43] 公开日 2008年9月10日

[11] 公开号 CN 101261992A

[22] 申请日 2008.4.11

[21] 申请号 200810023626.9

[71] 申请人 苏州硅能半导体科技股份有限公司

地址 215021 江苏省苏州市苏州工业园区机
场路 328 号国际科技园 C301 单元

[72] 发明人 朱袁正 张 鲁

[74] 专利代理机构 苏州创元专利商标事务所有
限公司

代理人 马明渡

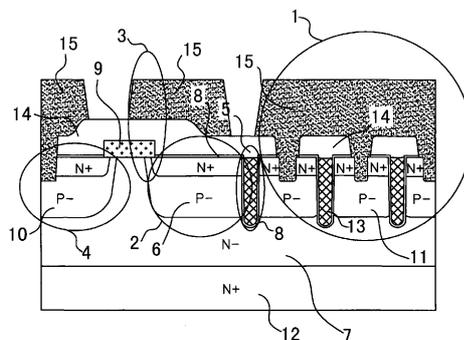
权利要求书 3 页 说明书 9 页 附图 5 页

[54] 发明名称

一种功率沟槽式 MOS 场效应管及其制造方法

[57] 摘要

一种功率沟槽式 MOS 场效应管及其制造方法，其特征在于对 MOS 场效应管有源区外围的终端保护结构进行了以下几方面改进：1. 将单胞阵列的边缘单胞外围的 P⁻ 阱直接作为场限环；2. 将场板中的场氧化硅层作为 P 型杂质离子自对准注入的阻挡层直接形成场限环 P⁻ 区，截止环 P⁻ 区及单胞的 P⁻ 阱；3. 在 P 型掺杂之后直接进行 N 型掺杂，使得场限环 P⁻ 区、截止环 P⁻ 区和单胞阵列的 P⁻ 阱三者上部均带 N⁺ 区；4. 在终端保护结构处，金属层连续或分段的覆盖所有场限环与场板区域上方。本发明在保证产品性能的前提下，节省了场限环光刻版，多晶硅光刻版及源区注入光刻板，将原来的七块光刻板减少到四块光刻板，从而大大降低了制造成本，可适用于大批量低成本制造功率沟槽式 MOS 场效应管。



1、一种功率沟槽式 MOS 场效应管，在俯视平面上，该器件中间为并联的单胞阵列，单胞阵列的外围设有终端保护结构，其特征在于：

在俯视平面上，所述终端保护结构由一个场限环、一个场板和一个截止环组成，从单胞阵列的边缘单胞外围开始，终端保护结构由内向外按场限环、场板、截止环次序设置，而且边缘单胞外围直接连接场限环；

在截面上，场限环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部；

在截面上，场板由氧化硅层和场板区金属层构成，其中，氧化硅层分为场氧化硅层和介质层两层，场氧化硅层位于半导体硅片的第一导电类型外延层表面上，介质层覆盖在场氧化硅层之上，场板区金属层位于介质层之上；

在截面上，截止环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部，截止环区金属层将第一导电类型掺杂区和第二导电类型掺杂区连接成等电位；

在截面上，场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区为同一制造层，它们的第二导电类型杂质掺杂深度相同；场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区为同一制造层，它们的第一导电类型杂质掺杂深度相同；场板中的场氧化硅层位于场限环与截止环之间区域的上方，并作为第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层。

2、一种功率沟槽式 MOS 场效应管，在俯视平面上，该器件中间为并联的单胞阵列，单胞阵列的外围设有终端保护结构，其特征在于：

在俯视平面上，所述终端保护结构由至少两个场限环、与场限环数量相同的场板和一个截止环组成，从单胞阵列的边缘单胞外围开始，终端保护结构由内向外按场限环、场板、场限环、场板，最后为截止环的规律设置，而且边缘单胞外围直接连接场限环；

在截面上，场限环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部；

在截面上，场板由氧化硅层和场板区金属层构成，其中，氧化硅层分为场氧化硅层和介质层两层，场氧化硅层位于半导体硅片的第一导电类型外延层表面上，介质层覆盖在场氧化硅层之上，场板区金属层位于介质层之上；

在截面上，截止环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部，截止环区金属层将第一导电类型掺杂区和第二导电类型掺杂区连接成等电位；

在截面上，场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区为同一制造层，它们的第二导电类型杂质掺杂深度相同；场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区为同一制造层，它们的第一导电类型杂质掺杂深度相同；场板中的场氧化硅层位于场限环与截止环之间区域的上方，并作为第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层。

3、根据权利要求 1 或 2 所述功率沟槽式 MOS 场效应管，其特征在于：场板区金属层自单胞阵列外围开始到截止环上方的场氧化硅层为止，连续的或分段的覆盖在所有场限环和场板的上方。

4、根据权利要求 1 或 2 所述功率沟槽式 MOS 场效应管的制造方法，其特征在于：

所述场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区，由同一个第二导电类型掺杂过程形成；

所述场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区，由同一个第一导电类型掺杂过程形成；

所述场板中的场氧化硅层在第一导电类型杂质离子和第二导电类型杂质离子注入之前形成，并作为终端保护区域第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层；

所述场限环、场板、截止环和单胞阵列三者各自区域中的介质层和金属层分别为同一制造层。

5、根据权利要求 1 或 2 所述功率沟槽式 MOS 场效应管的制造方法，其特征在于包括下列工艺步骤：

- a) 提供第一导电类型的具有两个相对主面的半导体硅片；
- b) 于第一主面上形成第一氧化硅层，即场氧化硅层；
- c) 选择性的掩蔽和刻蚀第一氧化硅层，定义出有源区和终端保护区域；
- d) 于第一主面上形成第二氧化硅层，选择性的掩蔽和刻蚀第二氧化硅层，形成深沟槽刻蚀的硬掩膜；
- e) 于具有硬掩膜的第一主面刻蚀形成深沟槽；
- f) 刻蚀去除第二氧化硅层；

- g) 于第一主面及深沟槽表面形成第三氧化硅层, 即栅氧化硅层;
- h) 于第三氧化硅层表面形成导电多晶硅层;
- i) 对导电多晶硅层进行普遍刻蚀, 形成单胞阵列区域内沟槽中的导电多晶硅;
- j) 于具有场氧化硅层阻挡的第一主面中进行第二导电类型杂质离子注入, 并通过推结形成场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区;
- k) 于具有场氧化硅层阻挡的第一主面中进行第一导电类型杂质离子注入, 并通过推结形成场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区;
- l) 于第一主面形成第四氧化硅层, 即介质层;
- m) 选择性的掩蔽和刻蚀第四氧化硅层, 形成单胞阵列的接触孔和截止环的接触孔;
- n) 于第四氧化硅层表面形成金属层;
- o) 选择性的掩蔽和刻蚀金属层。

6、根据权利要求 5 所述的制造方法, 其特征在于: 所述步骤 m) 中, 接触孔深度刻蚀至第一导电类型掺杂区下表面以下的位置。

一种功率沟槽式 MOS 场效应管及其制造方法

技术领域

本发明涉及一种一种功率沟槽式 MOS 场效应管及其制造方法。这种功率沟槽式 MOS 场效应管可以是 N 或 P 型 MOS 场效应管，它能承受的电压在中低压范围（ $20V < \text{电压} < 300V$ ）。

背景技术

功率沟槽式 MOS 场效应管作为一种在平面式 MOS 场效应管基础上发展起来的新型大功率 MOS 场效应管，消除了平面式 MOS 场效应管的寄生 JFET 效应，具有导通电阻减小、饱和压降低、开关速度快、沟道密度高、芯片尺寸小等特点，是中低压大功率 MOS 场效应管发展的主流。功率沟槽式 MOS 场效应管设计和制造方法一直在持续的改进，朝着低导通电阻（ R_{dson} ），高耐压，高频率的方向发展。近年来，随着介入商家的不断增多，市场竞争的激烈，对成本控制的要求也越来越高，如何在不降低器件性能（如特征导通电阻（ $\text{Specific } R_{\text{dson}}$ ）、耐压、器件电容等）的情况下，降低制造成本成为目前重要的研究方向。控制制造成本，有两个主要方向，一是减小芯片面积，在同样大小的硅片上得到更多的芯片。另一方向是减少光刻次数，生产成本与光刻次数成正比，所以使用尽量少的光刻次数，能大幅度减少生产成本。

终端保护结构是功率 MOS 场效应管设计的一个非常重要的环节。功率 MOS 场效应管，工作时需承受较高的反向电压，位于器件中间有源区的各并联单胞阵列间的表面电位大致相同，而位于有源区边缘（即终端）的单胞与衬底表面的电位却相差很大，往往引起外圈单胞的表面电场过于集中而造成器件的边缘击穿。因此，需要在单胞阵列的外圈增加终端保护结构，减小终端电场密度，起到提高 MOS 场效应管耐压的作用。

对于大于 20V 的功率 MOS 场效应管，其终端保护结构从内向外由场限环、场板和截止环组成。而制造场限环和有源区需要进行两次光刻。目前的技术水平，制造一种功率沟槽式 MOS 场效应管（见图 1 所示），总共需要使用七块光刻版，并按以下工艺流程来完成：

第一步，在半导体硅片上生长场氧化硅层；

第二步，通过光刻，界定出有源区，对场氧化硅层进行刻蚀（光刻版 1）；

第三步，通过光刻，界定出场限环注入区域，进行 P 型掺杂形成场限环 P^+ 区（光刻版 2）；

第四步，于半导体硅片表面生长硬掩膜氧化层，通过光刻，界定出沟槽腐蚀区域，并进行硬掩膜氧化层腐蚀（光刻板3）

第五步，基于硬掩膜氧化层进行深沟槽硅刻蚀；

第六步，生长栅氧化层，于栅氧化层表面淀积导电多晶硅；

第七步，通过光刻，界定出多晶硅刻蚀区域，进行多晶硅刻蚀（光刻板4）；

第八步，于整个半导体硅片表面进行P型杂质离子注入，并进行推阱形成单胞阵列的P⁻阱；

第九步，通过光刻，界定出源极区域，进行N型杂质离子注入，并进行推阱形成N⁺区（光刻板5）；

第十步，于整个半导体硅片表面淀积介质层；

第十一步，通过光刻，界定出接触孔区域，并进行氧化层刻蚀（光刻板6）；

第十二步，淀积金属层，通过光刻，定义出刻蚀区域，进行金属刻蚀（光刻板7）。

该制造过程总共涉及7次光刻，尤其是对场限环进行单独制作，需要使用到氧化，推阱等热处理过程，这些制造步骤无一例外的增加了制造周期，工艺复杂性，增加了制造成本，因此能否尽可能减少光刻，以及热过程是本发明主要考虑的方向。

发明内容

本发明提供一种功率沟槽式MOS场效应管及其制造方法，其目的是要在保证不影响器件性能（如特征导通电阻（Specific R_{dson}）、耐压等）的前提下，通过对终端保护结构的优化设计来减少光刻次数，从而降低器件的制造成本。

为达到上述目的，本发明MOS场效应管采用的第一种技术方案是：一种功率沟槽式MOS场效应管，在俯视平面上，该器件中间为并联的单胞阵列，单胞阵列的外围设有终端保护结构，其创新在于：

在俯视平面上，所述终端保护结构由一个场限环、一个场板和一个截止环组成，从单胞阵列的边缘单胞外围开始，终端保护结构由内向外按场限环、场板、截止环次序设置，而且边缘单胞外围直接连接场限环；

在截面上，场限环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部；

在截面上，场板由氧化硅层和场板区金属层构成，其中，氧化硅层分为

场氧化硅层和介质层两层，场氧化硅层位于半导体硅片的第一导电类型外延层表面上，介质层覆盖在场氧化硅层之上，场板区金属层位于介质层之上；

在截面上，截止环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部，截止环区金属层将第一导电类型掺杂区和第二导电类型掺杂区连接成等电位；

在截面上，场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区为同一制造层，它们的第二导电类型杂质掺杂深度相同；场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区为同一制造层，它们的第一导电类型杂质掺杂深度相同；场板中的场氧化硅层位于场限环与截止环之间区域的上方，并作为第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层。

为达到上述目的，本发明 MOS 场效应管采用的第二种技术方案是：一种功率沟槽式 MOS 场效应管，在俯视平面上，该器件中间为并联的单胞阵列，单胞阵列的外围设有终端保护结构，其创新在于：

在俯视平面上，所述终端保护结构由至少两个场限环、与场限环数量相同的场板和一个截止环组成，从单胞阵列的边缘单胞外围开始，终端保护结构由内向外按场限环、场板、场限环、场板，最后为截止环的规律设置，而且边缘单胞外围直接连接场限环；

在截面上，场限环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部；

在截面上，场板由氧化硅层和场板区金属层构成，其中，氧化硅层分为场氧化硅层和介质层两层，场氧化硅层位于半导体硅片的第一导电类型外延层表面上，介质层覆盖在场氧化硅层之上，场板区金属层位于介质层之上；

在截面上，截止环位于半导体硅片的第一导电类型外延层上部区域内，它由第一导电类型掺杂区和第二导电类型掺杂区构成，其中，第一导电类型掺杂区位于第二导电类型掺杂区的上部，截止环区金属层将第一导电类型掺杂区和第二导电类型掺杂区连接成等电位；

在截面上，场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区为同一制造层，它们的第二导电类型杂质掺杂深度相同；场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区为同一制造层，它们的第一导电类

型杂质掺杂深度相同；场板中的场氧化硅层位于场限环与截止环之间区域的上方，并作为第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层。

上述 MOS 场效应管第一种和第二种技术方案中的有关内容解释如下：

1、所述“边缘单胞”是指单胞阵列边缘位置的单胞。所述“由内向外”是指以单胞阵列为中心向外围扩散的方向。所述“该器件中间”是指器件单胞阵列的区域，或称其为有源区，它是相对外围终端保护结构而言的。

2、所述“第一导电类型”和“第二导电类型”两者中，对于 N 型 MOS 场效应管第一导电类型指 N 型，第二导电类型指 P 型；对于 P 型 MOS 场效应管正好相反。

3、场板区金属层自单胞阵列外围开始到截止环上方的场氧化硅层为止，连续的或分段的覆盖在所有场限环和场板的上方。所谓分段覆盖是指场板区金属层从起点位置开始到终点位置为止分成若干段，该若干段场板区金属层对应覆盖在所有场限环和场板的上方。

为实现上述结构，本发明 MOS 场效应管制造方法采用的技术方案是：按照上述第一或第二技术方案所述功率沟槽式 MOS 场效应管的制造方法，其创新在于：

(1) 所述场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区，由同一个第二导电类型掺杂过程形成；

(2) 所述场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区，由同一个第一导电类型掺杂过程形成；

(3) 所述场板中的场氧化硅层在第一导电类型杂质离子和第二导电类型杂质离子注入之前形成，并作为终端保护区域第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层；

(4) 所述场限环、场板、截止环和单胞阵列三者各自区域中的介质层和金属层分别为同一制造层。

本发明 MOS 场效应管制造方法包括下列工艺步骤：

a) 提供第一导电类型的具有两个相对主面的半导体硅片；

b) 于第一主面上形成第一氧化硅层，即场氧化硅层；

c) 选择性的掩蔽和刻蚀第一氧化硅层，定义出有源区和终端保护区域；

d) 于第一主面上形成第二氧化硅层，选择性的掩蔽和刻蚀第二氧化硅层，形成深沟槽刻蚀的硬掩膜；

- e) 于具有硬掩膜的第一主面刻蚀形成深沟槽;
- f) 刻蚀去除第二氧化硅层;
- g) 于第一主面及深沟槽表面形成第三氧化硅层, 即栅氧化硅层;
- h) 于第三氧化硅层表面形成导电多晶硅层;
- i) 对导电多晶硅层进行普遍刻蚀, 形成单胞阵列区域内沟槽中的导电多晶硅;
- j) 于具有场氧化硅层阻挡的第一主面中进行第二导电类型杂质离子注入, 并通过推结形成场限环、截止环和单胞阵列三者各自的第二导电类型掺杂区;
- k) 于具有场氧化硅层阻挡的第一主面中进行第一导电类型杂质离子注入, 并通过推结形成场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区;
- l) 于第一主面形成第四氧化硅层, 即介质层;
- m) 选择性的掩蔽和刻蚀第四氧化硅层, 形成单胞阵列的接触孔和截止环的接触孔; 接触孔深度刻蚀至第一导电类型掺杂区下表面以下的位置;
- n) 于第四氧化硅层表面形成金属层;
- o) 选择性的掩蔽和刻蚀金属层。

本发明设计构思描述如下: 对于功率沟槽式 MOS 场效应管, 其应用时必须承受反向的耐压, 通常 MOS 场效应管会在其边缘设计终端保护结构。终端保护结构主要有场板、场限环及截止环组成, 其中场板与场限环组合使用改善表面击穿特性。场板可以有效地抑制表面电荷引起的低击穿, 场限环则可以减缓平面结曲率效应造成的 PN 结击穿。场板和场限环的结合使用能大幅提高功率 MOS 场效应管的整体耐压性能。而设计截止环, 主要是收集表面电荷, 避免引起表面反型造成漏电。

本发明 MOS 场效应管及其制造方法的发明点在于终端保护结构设计和制作, 其相对现有技术(见图 1 所示)的优化之处集中表现在以下几个方面:

(1) 场限环、截止环和单胞阵列三者的第二导电类型掺杂区为同一制造层, 在制造中由第二导电类型杂质掺杂同时形成, 深度相同。

(2) 场限环、截止环和单胞阵列三者各自的第一导电类型掺杂区为同一制造层, 在制造中由第一导电类型杂质掺杂同时形成, 深度相同。

(3) 位于场限环与截止环之间区域上方的场氧化硅层作为第一导电类型杂质离子和第二导电类型杂质离子自对准注入的阻挡层。

(4) 本发明 MOS 场效应管由单胞阵列最外圈的一圈第二导电类型掺杂区来起到场限环的作用，同时根据不同的耐压需求，可以对场限环第二导电类型掺杂区的宽度进行调整。

(5) 本发明 MOS 场效应管终端保护结构处，金属层连续或分段的覆盖所有场限环与场板区域上方。

本发明相对现有技术其优点和效果主要体现在如下几点：

1、本发明将场限环、截止环及单胞阵列三者各自的第二导电类型掺杂区同一步完成，减少了光刻次数以及注入和热过程，缩短了制造时间，节约了成本。而原来的场限环第二导电类型掺杂区单独制作，需要作一次光刻，注入及推阱，才能形成所需的场限环。

2、本发明 MOS 场效应管制造过程中只需使用四块光刻板，并且能承受 20V-300V 的反向电压。而图 1 所示的现有 80V 的沟槽式 MOS 场效应管通常需要 7 块光刻板。由此可以看出本发明极大的优化了结构，减少了光刻次数，降低了制造成本。

现将本发明制造方法与现有制造方法对比如下：

现有制造方法		本发明制造方法		省去光刻板
第一步	场氧化硅层成长	第一步	场氧化硅层成长	
第二步	有源区光刻/刻蚀 (光刻板1)	第二步	有源区光刻/刻蚀 (光刻板1')	
第三步	场限环光刻/P阱注入/推阱 (光刻板2)			
第四步	硬掩膜生长/刻蚀 (光刻板3)	第三步	硬掩膜生长/刻蚀 (光刻板2')	场限环光刻板
第五步	深沟槽刻蚀	第四步	深沟槽刻蚀	
第六步	栅氧化/多晶硅淀积	第五步	栅氧化/多晶硅淀积	
第七步	多晶硅光刻/刻蚀 (光刻板4)	第六步	多晶硅光刻/刻蚀	多晶硅光刻板
第八步	P阱层注入	第七步	P阱层注入	
第九步	源极光刻/N ⁺ 注入 (光刻板5)	第八步	源极N ⁺ 注入	源极光刻板
第十步	层间介质淀积	第九步	层间介质淀积	
第十一步	孔光刻/刻蚀 (光刻板6)	第十步	孔光刻/刻蚀 (光刻板3')	
第十二步	金属淀积/光刻/刻蚀 (光刻板7)	第十一步	金属淀积/光刻/刻蚀	

步		步	(光刻版4')	
---	--	---	---------	--

从以上对比的表格中，可以清楚的看出以下效果：

第一，本发明制造方法省去了场限环光刻版及相应工艺；

第二，本发明制造方法省去了多晶硅光刻板及相应工艺；

第三，本发明制造方法省去了源极光刻板成及相应工艺；

通常，功率沟槽式 MOS 场效应管的制造成本可以简化成以光刻次数来计算，增加一次光刻约增加 10~15% 的成本，因此本发明减少了三次光刻大约可以降低 30~40% 左右的成本，这对于提高功率沟槽式 MOS 场效应管的市场竞争力来说效果是显著的。

附图说明

附图 1 为现有功率沟槽式 MOS 场效应管剖面示意图；

附图 2 为本发明实施例一功率沟槽式 MOS 场效应管俯视平面示意图；

附图 3 为本发明实施例一功率沟槽式 MOS 场效应管截面示意图；

附图 4~9 为本发明实施例一功率沟槽式 MOS 场效应管工艺制作流程图；

附图 10 为本发明实施例二功率沟槽式 MOS 场效应管截面示意图。

以上附图中：1、单胞阵列；2、场限环；3、场板；4、截止环；5、边缘单胞；6、场限环 P⁻区；7、N⁻型外延层；8、栅氧化硅层；9、场氧化硅层；10、截止环 P⁻区；11、单胞阵列的 P⁻阱；12、N⁺型衬底；13、深沟槽导电多晶硅；14、介质层；15、金属层；16 导电多晶硅；17、场限环 P⁺区。

具体实施方式

下面结合附图及实施例对本发明作进一步描述：

实施例一：一种功率沟槽式 MOS 场效应管及其制造方法

如图 2 所示，在俯视平面上，该 MOS 场效应管中间为并联的单胞阵列 1，单胞阵列 1 的外围设有终端保护结构，该 MOS 场效应管还设有栅极（图中未画出），该栅极的位置根据封装要求来确定。所述终端保护结构由一个场限环 2、一个场板 3 和一个截止环 4 组成。

如图 3 所示，在截面上，从有源区边缘单胞 5 外围开始，终端保护结构由内向外按场限环 2、场板 3、截止环 4 次序设置，而且边缘单胞 5 外围直接连接场限环 2。

场限环 2 由上部带 N⁺区的场限环 P⁻区 6 构成，场限环 P⁻区 6 位于半导体硅片的 N⁻型外延层 7 上。

场板 3 由场氧化硅层 9、介质层 14 和金属层 15 叠加构成，其中介质层 14 位于场氧化硅层 9 之上，金属层 15 位于介质层 14 之上，场板 3 上的金属连续的覆盖在所有场限环和场板的上方。

截止环 4 由上部带 N^+ 区的截止环 P^- 区 10 构成，截止环 P^- 区 10 位于半导体硅片的 N^- 型外延层 7 上，金属层分别将截止环 P^- 区 10 和 N^+ 区连接成等电位。

半导体硅片 N^- 型外延层 7 上的场限环 P^- 区 6、截止环 P^- 区 10 和单胞阵列的 P^- 阱 11 为同一制造层，它们的 P 型杂质掺杂深度相同。场限环 P^- 区 6、截止环 P^- 区 10 和单胞阵列的 P^- 阱 11 三者上部所带的 N^+ 区为同一制造层，它们的 N 型杂质掺杂深度相同。场板 3 中的场氧化硅层 9 作为 P 型杂质离子注入和 N 型杂质离子自对准注入的阻挡层，该阻挡层位于场限环 P^- 区 6 与截止环 P^- 区 10 之间区域的上方。

参见图 4~图 9 所示，本实施例一功率沟槽式 MOS 场效应管制造方法包括下列工艺步骤：

A. 于外延片表面生长场氧化硅层，其后通过光刻和腐蚀形成终端保护结构区域的场氧化硅层 9（见图 4）。

B. 硅硬掩膜生长。其中硬掩膜可以采用 LPTEOS 或热氧化二氧化硅加化学气相沉积二氧化硅或热氧化二氧化硅加氮化硅。其后通过光刻和各向异性刻蚀形成有源区单胞的深沟槽硬掩膜。

C. 深沟槽刻蚀。沟槽采用各向异性刻蚀形成垂直侧壁（通常侧壁与硅片表面呈 88° ）。见图 5 有源区单胞阵列深沟槽。沟槽完成后刻蚀去除硬掩膜。

D. 栅氧化/多晶硅淀积。在带深沟槽的 N^- 型外延层 7 表面生长栅氧化硅层 8（见图 6），然后在栅氧化硅层 8 表面淀积导电多晶硅层。栅氧化/多晶硅淀积采用现有普通工艺。

E. 多晶硅层刻蚀。具体是对导电多晶硅层进行普遍刻蚀，所留下的导电多晶硅形成有源区单胞的深沟槽导电多晶硅 13（见图 6）。

F. 单胞阵列的 P^- 阱、截止环 P^- 区和场限环 P^- 区注入。具体是以场板 3 中的场氧化硅层 9 作为阻挡层进行 P 型杂质离子自对准注入（通常注入杂质离子为硼 B），并推阱，形成了具有相同深度的截止环 P^- 区 10、场限环 P^- 区 6 和单胞阵列的 P^- 阱 11（见图 7）。

G. N 型源层注入（ N^+ 注入），退火。具体是以场板 3 中的场氧化硅层 9 作为阻挡层进行 N 型杂质离子自对准注入（通常注入的离子为砷 As），退火

后同时形成相同深度的截止环 P⁻区 10、场限环 P⁻区 6 和单胞阵列的 P⁻阱 11 三者上部的 N⁺区（见图 7）。

H. 介质层淀积。见图 8，介质层 14 淀积可以选取硼磷硅玻璃（BPSG）或磷硅玻璃（PSG）或硅玻璃（USG）等。

I. 孔光刻/刻蚀。具体是对有源区、截止环及导电多晶硅引出的孔光刻/腐蚀，孔深挖至 N⁺区以下位置，让孔能直接与 P⁻阱相连（见图 8）。

J. 金属层淀积/光刻/刻蚀。孔及金属层 15 互连线的形成，采用现有技术，金属填充可以采用钨塞工艺或直接金属填充工艺。

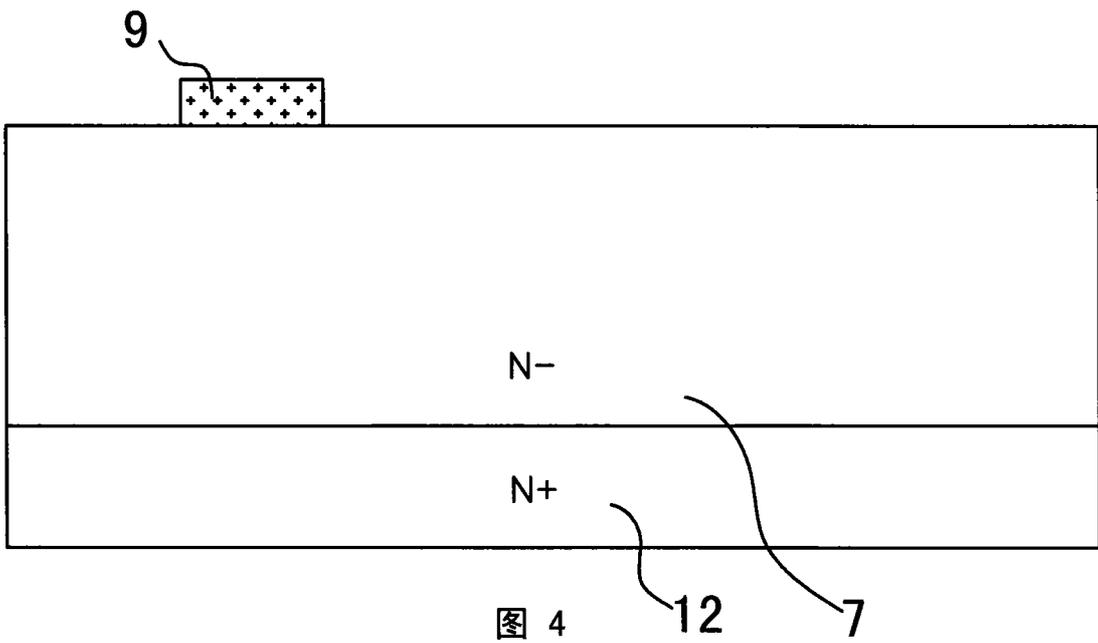
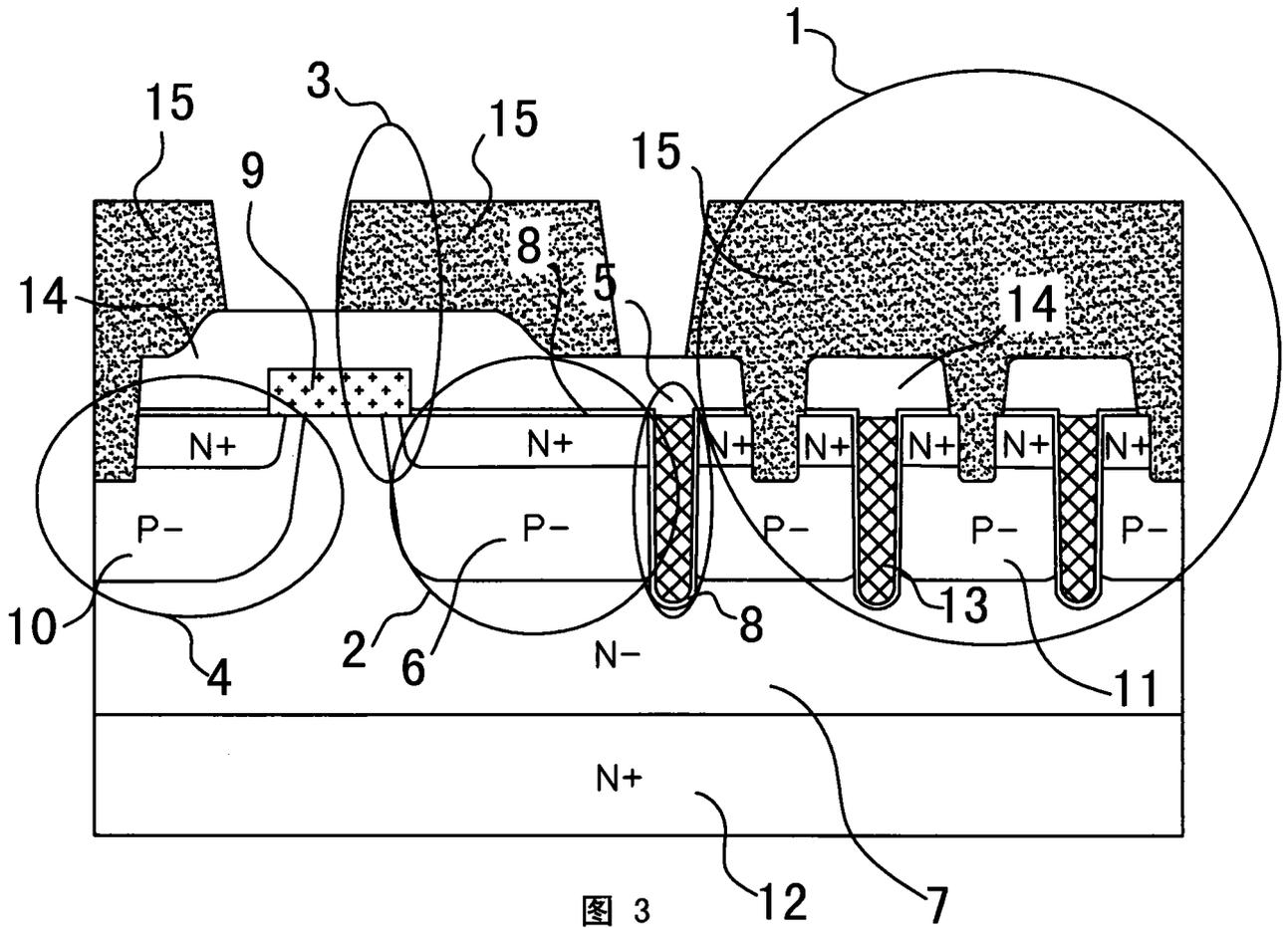
本发明节省了场限环，多晶硅及源区注入三层光刻板，在保证产品性能的前提下，减少了光刻次数，大大降低制造成本，可适用于大批量低成本制造大功率沟槽 MOS 场效应管。

实施例二：一种功率沟槽式 MOS 场效应管及其制造方法

如图 10 所示，本实施例与实施例一的不同之处在于：终端保护结构由两个场限环 2、两块场板 3 和一个截止环 4 组成，从有源区边缘单胞 5 外围开始，终端保护结构由内向外按场限环 2、场板 3、场限环 2、场板 3，最后为截止环 4 的规律设置，而且边缘单胞 5 外围直接连接场限环 2。场板 3 上的金属连续的覆盖在所有场限环和场板的上方（也可以改为分段的覆盖在所有场限环和场板的上方，图中未画出）。其它结构以及制造方法内容与实施例一相同，这里不再重复描述。

由本实施例可以直接得出终端保护结构由三个场限环 2、三块场板 3 和一个截止环 4 组成的情况。也可以得出终端保护结构由三个以上场限环 2、三块以上场板 3 和一个截止环 4 组成的情况。

虽然上述说明是以 N 通道沟槽型 MOS 场效应管来加以描述的，但本发明也可以适用于 P 沟道沟槽型 MOS 场效应管，其中仅需将 P 改为 N，N 改为 P 即可。



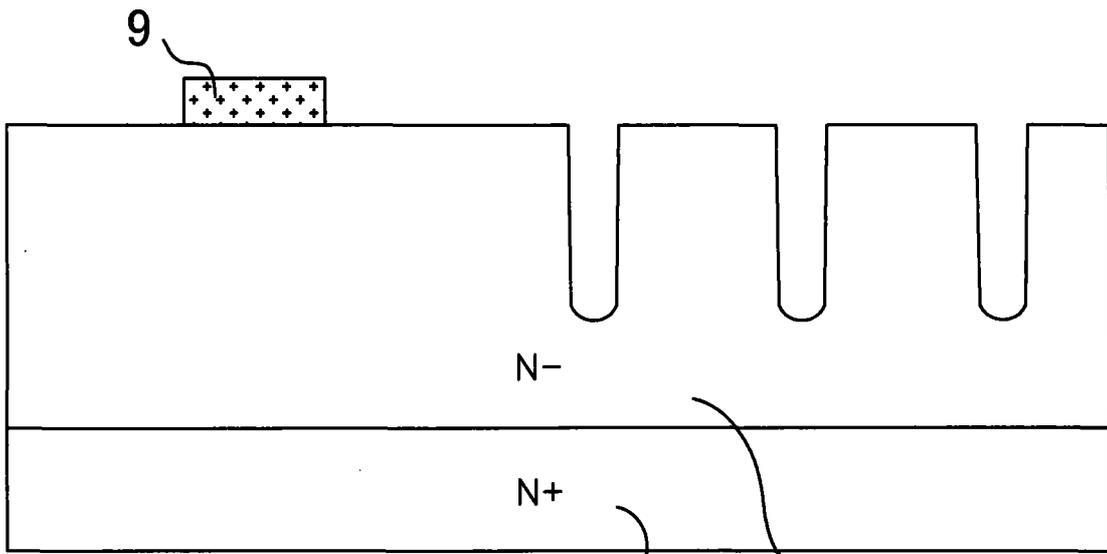


图 5

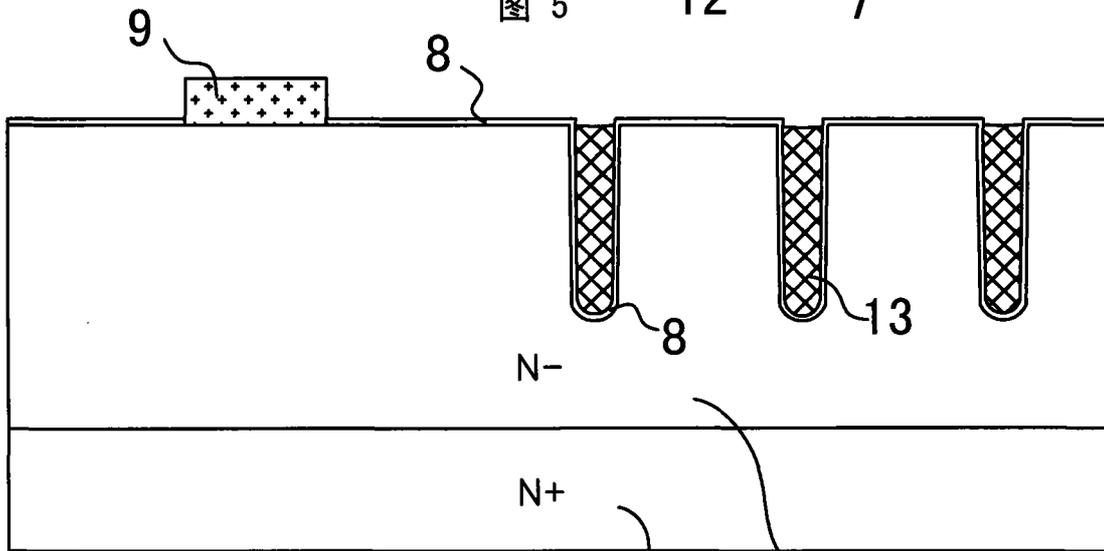


图 6

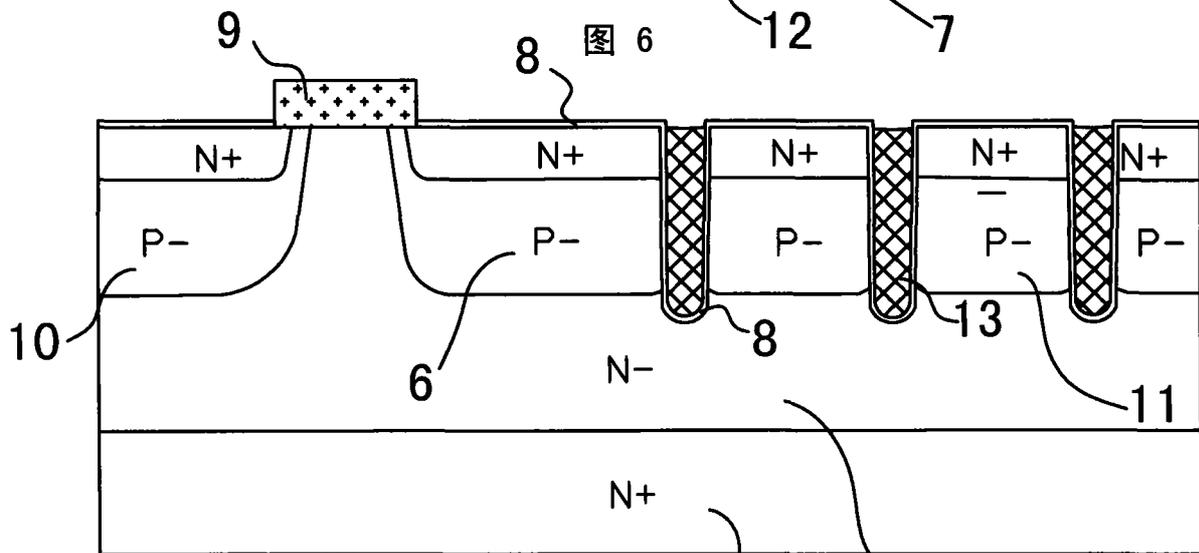
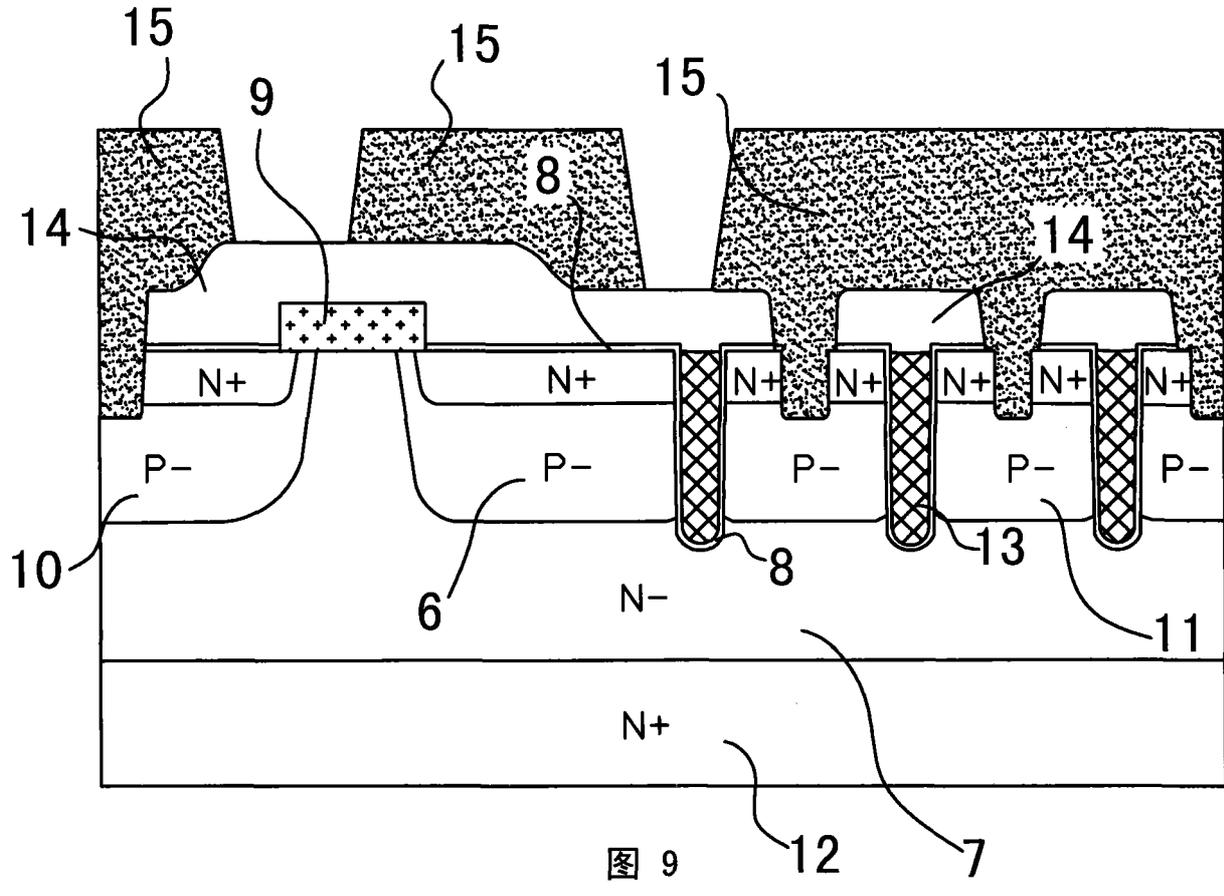
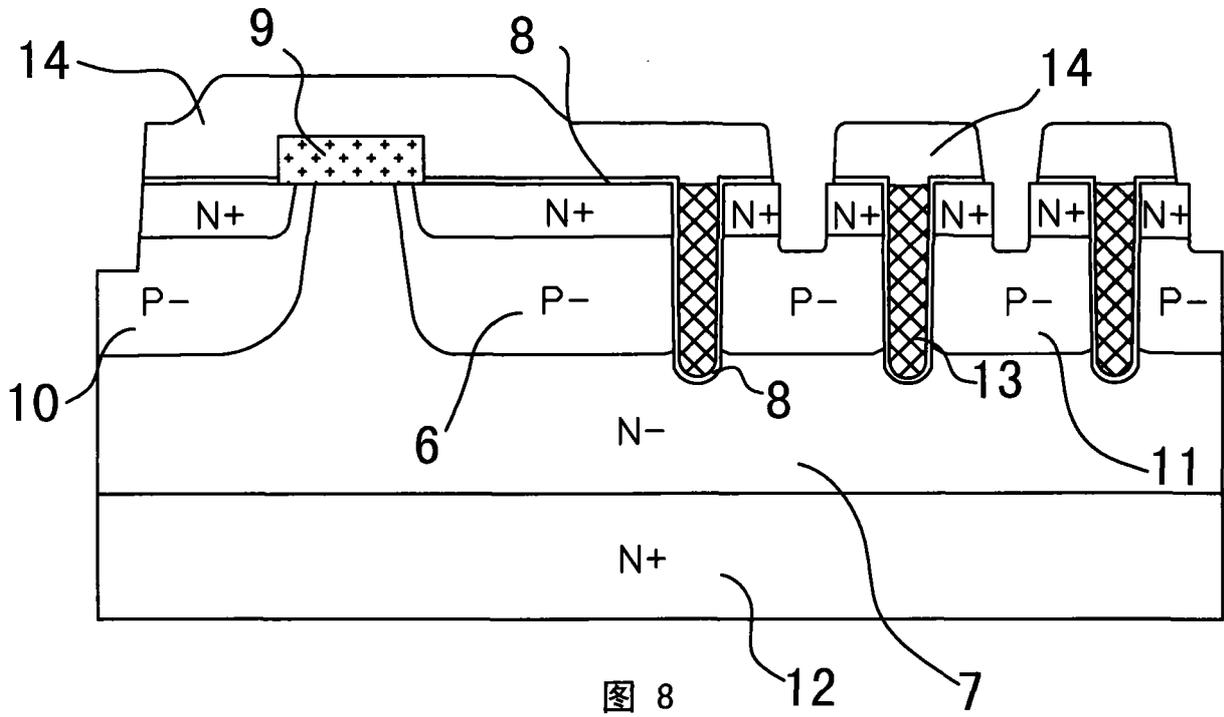


图 7



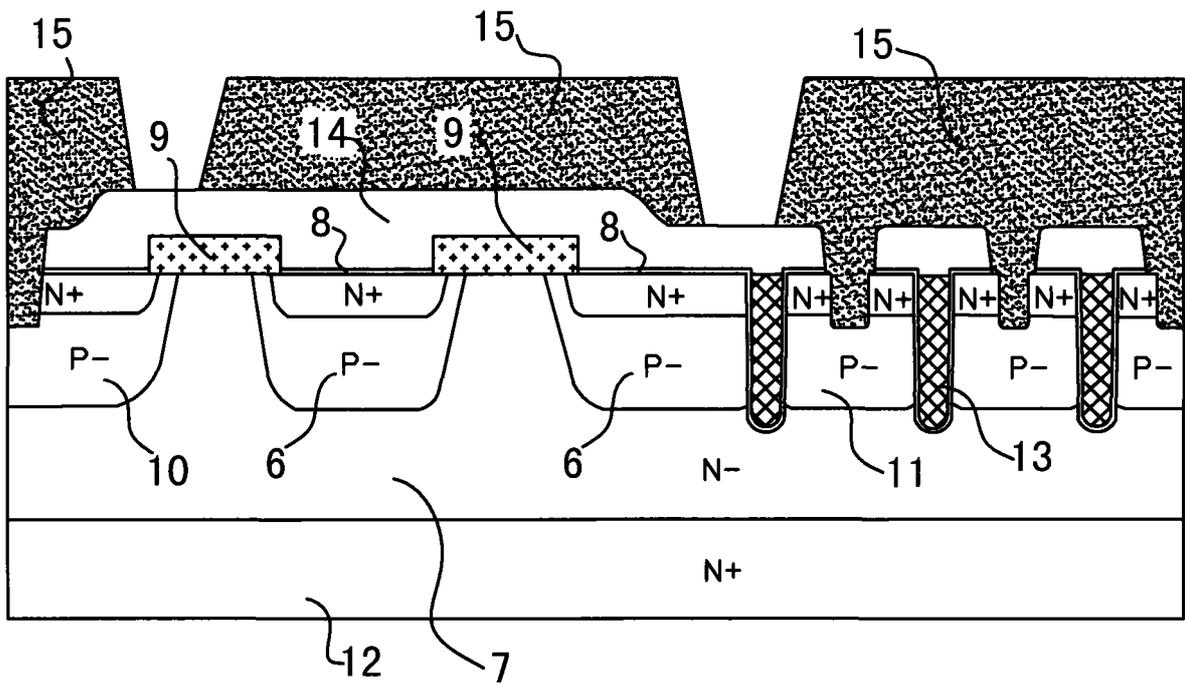


图 10