

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4428337号
(P4428337)

(45) 発行日 平成22年3月10日(2010.3.10)

(24) 登録日 平成21年12月25日(2009.12.25)

(51) Int. Cl. F I
 HO 1 L 23/12 (2006.01) HO 1 L 23/12 5 O 1 P
 HO 1 L 21/3205 (2006.01) HO 1 L 21/88 T
 HO 1 L 23/52 (2006.01)

請求項の数 7 (全 22 頁)

(21) 出願番号	特願2005-348854 (P2005-348854)	(73) 特許権者	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成17年12月2日(2005.12.2)	(74) 代理人	100120640 弁理士 森 幸一
(65) 公開番号	特開2007-157879 (P2007-157879A)	(74) 代理人	100076059 弁理士 逢坂 宏
(43) 公開日	平成19年6月21日(2007.6.21)	(72) 発明者	伊藤 睦禎 東京都品川区北品川6丁目7番35号 ソニー株式会社内
審査請求日	平成18年11月21日(2006.11.21)	審査官	市川 裕司

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体チップと、前記半導体チップの端子電極の少なくとも一部分を露出させた状態で前記半導体チップを被覆する第1の絶縁層と、前記第1の絶縁層上に設けられた第2の絶縁層と、この第2の絶縁層を介して前記半導体チップの端子電極を外部回路との接続位置に引き出す再配線層とを有し、前記端子電極に接合して、この端子電極の存在領域内のみ、或いは前記存在領域から前記第1の絶縁層上にかけて、めっき下地層が設けられ、前記再配線層の少なくとも一部がめっき層からなる半導体装置の製造方法であって、

前記半導体チップの複数個が連設された半導体ウェーハを作製する工程と、

前記半導体チップの前記端子電極の少なくとも一部分を露出させた状態で前記半導体チップを被覆する前記第1の絶縁層を形成する工程と
 を行った後、前記半導体ウェーハに形成された複数個の前記半導体チップに対し一括して、

前記端子電極に接合して、この端子電極の存在領域内のみ、或いは前記存在領域から前記第1の絶縁層上にかけて、前記めっき下地層を形成する工程と、

前記第1の絶縁層上に、導電層付き絶縁樹脂シートを絶縁樹脂層の側で貼り付けて、第2の絶縁層を形成する工程と、

前記第2の絶縁層から前記導電層を除去する工程と、

前記第2の絶縁層に、レーザー光の照射によって前記端子電極を露出させる開口部を形成する工程と、

10

20

前記開口部から前記第2の絶縁層上にかけて、前記再配線層を少なくとも一部はめっき法によって形成する工程と
 を行い、前記半導体装置の複数個が連設されている半導体ウェーハを作製した後に、
 少なくとも1つの前記半導体装置ごとに個片化する工程
 を行う、半導体装置の製造方法。

【請求項2】

半導体チップと、前記半導体チップの端子電極の少なくとも一部分を露出させた状態で前記半導体チップを被覆する第1の絶縁層と、前記第1の絶縁層上に設けられた第2の絶縁層と、この第2の絶縁層を介して前記半導体チップの端子電極を外部回路との接続位置に引き出す再配線層とを有し、前記端子電極に接合して、この端子電極の存在領域内のみ、或いは前記存在領域から前記第1の絶縁層上にかけて、めっき下地層が設けられ、前記再配線層の少なくとも一部がめっき層からなる半導体装置の製造方法であって、
前記半導体チップの複数個が連設された半導体ウェーハを作製する工程と、
前記半導体チップの前記端子電極の少なくとも一部分を露出させた状態で前記半導体チップを被覆する前記第1の絶縁層を形成する工程と
 を行った後、前記半導体ウェーハに形成された複数個の前記半導体チップに対し一括して

10

前記端子電極に接合して、この端子電極の存在領域内のみ、或いは前記存在領域から前記第1の絶縁層上にかけて、前記めっき下地層を形成する工程と、
前記第1の絶縁層上に、導電層付き絶縁樹脂シートを絶縁樹脂層の側で貼り付けて、
第2の絶縁層を形成する工程と、
前記第2の絶縁層上の前記導電層の表面を黒化処理する工程と、
この黒化処理された導電層を残したままレーザー光を照射することによって、前記導電層及び前記第2の絶縁層に、前記端子電極を露出させる開口部を形成する工程と、
前記開口部から前記第2の絶縁層上の前記導電層上にかけて、前記導電層を一部とする前記再配線層を少なくとも一部はめっき法によって形成する工程と
 を行い、前記半導体装置の複数個が連設されている半導体ウェーハを作製した後に、
 少なくとも1つの前記半導体装置ごとに個片化する工程
 を行う、半導体装置の製造方法。

20

【請求項3】

前記めっき下地層を単層又は積層した複層によって形成し、そのうちの前記端子電極と接触する部分を、無電解めっき法によって形成する、請求項1又は2に記載した半導体装置の製造方法。

30

【請求項4】

前記接触部分を、前記端子電極を構成する金属層のジンケート処理によって形成する、請求項3に記載した半導体装置の製造方法。

【請求項5】

前記めっき下地層を単層又は積層した複層によって形成し、そのうちの最上部を高融点金属からなる層で形成する、請求項1又は2に記載した半導体装置の製造方法。

【請求項6】

前記高融点金属からなる層の少なくとも一部を、ニッケルの無電解めっきによって形成する、請求項5に記載した半導体装置の製造方法。

40

【請求項7】

前記めっき層の少なくとも一部を、無電解めっき法によって形成する、請求項1又は2に記載した半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法、より詳しくは、ウェーハレベル・チップスケール・パッケージとして好適な半導体装置の製造方法に関するものである。

50

【背景技術】

【0002】

従来、半導体チップのパッケージは、ダイシングした個々の半導体チップをリードフレームに搭載し、半導体チップの端子電極とリードフレームとをワイヤボンディング法などによって電氣的に接続し、絶縁樹脂などで封止するものが主であった。しかし、近年、携帯電話をはじめとする携帯用小型電子機器は、持ち運びに便利のように小型軽量化されてきており、これらの機器に用いられる半導体装置にも小型化、軽量化および薄型化が求められている。そこで、近年、これらの要求に大変有効に応えられるものとして、ウェーハレベル・チップスケール・パッケージと呼ばれる半導体パッケージが、半導体装置メーカー各社によってさかんに採用されている。

10

【0003】

チップスケール・パッケージでは、半導体チップの端子電極を外部回路との接続位置に引き出すための再配線層、および引き出された位置で外部回路と接続する外部接続用電極が、半導体チップとほぼ同じサイズの領域に形成されて、絶縁樹脂などで封止されている。このため、実装基板に高密度実装することが可能である。

【0004】

チップスケール・パッケージのうち、ウェーハレベル・チップスケール・パッケージ（ウェーハレベルCSP）は、半導体チップの複数個が連設された半導体ウェーハの活性面に絶縁樹脂層を設け、この絶縁樹脂層を介して再配線層および外部接続用電極を形成した後、この半導体ウェーハをダイシングして、個々のチップスケール・パッケージに個片化して作製される。この製造方法は、半導体ウェーハに形成されている多数の半導体チップを一括して処理することができるので、チップスケール・パッケージの製造方法として格段に合理化されたものと言え、チップスケール・パッケージの量産性を向上させ、チップスケール・パッケージを低コスト化できる方法として注目されている。

20

【0005】

図8は、複数個の半導体チップが連設された半導体ウェーハを示す平面図であり、図9および図10は、後述の特許文献1に示されているウェーハレベルCSPの作製工程のフローを示す断面図である。なお、図9および図10の断面図は、図8に9A-9A線で示す位置における断面図である。以下、図8～図10を参照しながら、従来の代表的なウェーハレベルCSPの作製工程を説明する。

30

【0006】

まず、図9(a)に示すように、ウェーハレベルCSPに加工しようとする基板1を用意する。基板1には複数個の半導体チップ30が連設されており、その表面は、端子電極2を除いて、保護膜（ウェーハパッシベーション層）3で被覆されている。図8の平面図に示すように、基板1は、例えば、オリエンテーションフラットまたはノッチをもつ、直径8インチ、厚さ725 μ mのシリコンウェーハなどであり、表面近傍に多数の半導体チップ30が連設されている。基板1がスクライビング・ライン40に沿ってダイシングされると、個々の半導体チップ30が個片化される。

【0007】

次に、図9(b)に示すように、第1のパッシベーション層101を形成する。第1のパッシベーション層101の材料としては、ベンゾシクロブテン（BCB）樹脂やポリイミド樹脂などを用い、スピンコーティングなどの塗布法によって絶縁樹脂層を形成した後、フォトリソグラフィとエッチングによってパターンニングして、端子電極2を露出させる開口部107を形成する。

40

【0008】

次に、図9(c)に示すように、スパッタリング法によって基板1の上の全面にアルミニウム/ニッケル・バナジウム/銅（Al/NiV/Cu）またはチタン/ニッケル・バナジウム/銅（Ti/NiV/Cu）の積層構造からなる金属層102を形成する。

【0009】

次に、図9(d)に示すように、金属層102をフォトリソグラフィとエッチングによ

50

ってパターンニングして、再配線層 103 とはんだバンプパッド 104 など形成する。

【0010】

次に、図 10 (e) に示すように、第 2 のパッシベーション層 105 を形成する。第 2 のパッシベーション層 105 の材料としては、ベンゾシクロブテン (BCB) やポリイミドなどを用い、スピニングなどの塗布法によって絶縁樹脂層を形成した後、フォトリソグラフィとエッチングによってパターンニングして、はんだバンプパッド 104 を露出させる開口部を形成する。第 2 のパッシベーション層 105 は、はんだレジストを兼ねている。

【0011】

次に、図 10 (f) に示すように、はんだバンプパッド 104 に接合するはんだボール 106 を形成する。

10

【0012】

次に、図 10 (g) に示すように、基板 1 をスクライビング・ラインに沿ってダイシングし、ウェーハレベル CSP 100 ごとに個片化して作製を終了する。

【0013】

上記の例では金属層 102 をスパッタリング法のみによって形成したが、後述する特許文献 3 には電解めっき法を併用して金属層を形成する例が示されている。

【0014】

図 11 および図 12 は、電解めっき法を併用する場合のウェーハレベル CSP 110 の作製工程の一例を示す断面図である。ただし、図 9 (a) および (b) に示した工程は同じであるので、これらの図示は省略している。以下、図 11 および図 12 を参照しながら、ウェーハレベル CSP 110 の作製工程を説明する。なお、本明細書では、多少形状などが異なっても、発明から見て本質的に同等の機能を有する部材は同じ参照番号で指示するものとする (以下、同様。)。

20

【0015】

まず、図 9 (a) および (b) と同様にして、基板 1 の上に第 1 のパッシベーション層 101 および端子電極 2 を露出させる開口部 107 を形成する。次に、図 11 (h) に示すように、スパッタリング法によって全面にニッケル (Ni) またはクロム (Cr) の単層、あるいはチタン / 銅 (Ti / Cu) の複層などからなるシード金属層 111 を形成する。

【0016】

30

次に、図 11 (i) に示すように、フォトリソグラフィによってパターンニングして、これから作製しようとする再配線層 114 およびはんだバンプパッド 115 の形状に対応したパターンを有するめっきレジストマスク 112 を形成する。

【0017】

次に、図 11 (j) に示すように、シード金属層 111 をシード層とし、めっきレジストマスク 112 をマスクとして、電解めっき法によって電解めっき銅層 113 を形成する。

【0018】

次に、図 11 (k) に示すように、めっきレジストマスク 112 を溶解除去した後、その下部にあったシード金属層 111 をエッチング除去して、再配線層 114 およびはんだバンプパッド 115 を完成する。

40

【0019】

この後は、図 12 (l) ~ (n) に示すように、図 10 (e) ~ (g) と同様にして、第 2 のパッシベーション層 105 およびはんだボール 106 を形成し、ダイシングによってウェーハレベル CSP 110 ごとに個片化し、ウェーハレベル CSP 110 の作製を終了する。

【0020】

上述したウェーハレベル CSP 100 および 110 の製造方法では、半導体製造のウェーハプロセスで用いられる比較的高価な製造装置が用いられる。例えば、金属層 102 およびシード金属層 111 は、スパッタリング装置を用いて形成され、第 1 のパッシベシ

50

オン層 101 および第 2 のパッシベーション層 105 はスピンコーターを用いて形成される。また、第 1 のパッシベーション層 101 および第 2 のパッシベーション層 105 の材料として、BCB やポリイミドなどからなる液状樹脂など、半導体製造用材料として用いられる比較的高価な材料が用いられる。これらの結果、ウェーハレベル CSP 100 および 110 はコスト高になり、低コスト化が可能というウェーハレベル CSP の特徴が十分に発揮されない。

【0021】

また、高周波系の集積回路 (IC) チップでは、第 1 のパッシベーション層 101 の膜厚が厚いほど高周波特性が向上するので、第 1 のパッシベーション層 101 を 40 μm 程度の膜厚に形成することが好ましい。しかし、第 1 のパッシベーション層 101 の材料として BCB やポリイミドなどの液状樹脂を用いると、10 μm 程度以上の膜厚を有する樹脂層を形成することが困難である。このため、高周波用チップでは、第 1 のパッシベーション層 101 の膜厚不足によって高周波特性が低下するという問題も生じる。

10

【0022】

また、絶縁樹脂層と再配線層とを交互に、それぞれ複数層積層し、再配線層を多層化して形成する場合、液状樹脂によって絶縁樹脂層を形成すると、再配線層によって生じる凹凸が障害となりやすく、層数が増加するほど製造歩留まりが極端に悪化するという問題もある。

【0023】

一方、後述の特許文献 2 には、感光性樹脂と無機フィラーとからなる感光性有機無機複合材料、およびこの感光性有機無機複合材料を用いた半導体装置が提案されており、再配線層の形成に用いられる絶縁樹脂層を、絶縁樹脂シートを貼り付けることによって形成する方法が示されている。

20

【0024】

この方法では、まず、無機フィラーを混ぜ込んだ感光性樹脂溶液を薄い銅箔上に塗布した後、溶媒を蒸発させて感光性樹脂層を半固化させ、感光性樹脂層付き銅箔 (RCC ; Resin-Coated Copper) を作製する。次に、半導体チップが作り込まれた半導体ウェーハの表面に、ロールラミネータを用いて上記 RCC およびドライフィルムめっきレジストを貼り付ける。次に、フォトリソグラフィによってドライフィルムめっきレジストをパターンニングして、再配線層などに対応する形状を有するめっきレジストマスクを形成した後、マスクされていない開口部の銅箔上に銅層 / ニッケル層 / 金層が積層された電解めっき層を形成する。

30

【0025】

次に、めっきレジストマスクを除去した後、金属をマスクとして銅箔をエッチングして、銅箔を前述の電解めっき層と同じパターンにパターンニングして、再配線層およびはんだバンプパッドを完成する。次に、RCC の、銅箔が除去された領域の感光性樹脂層をフォトリソグラフィによってパターンニングして、半導体ウェーハの端子電極を露出させる開口部を形成した後、残った感光性樹脂層を完全硬化させ、絶縁樹脂層を完成する。この後、端子電極と再配線層とをワイヤボンディングによって電氣的に接続する。

【0026】

特許文献 2 には、発明の効果として、感光性有機無機複合材料が無機フィラーを含有しているため、基板との熱膨張率の差が小さく、この結果、温度変化による絶縁樹脂層クラックの発生の問題がない、信頼性に優れた半導体装置を提供できることが記されている。

40

【0027】

また、半固化させた感光性樹脂層付き銅箔 (RCC) を用いて絶縁樹脂層および再配線層を形成するので、特許文献 1 に関して述べた BCB やポリイミドなどの液状樹脂を用いることによる問題は生じない。

【0028】

しかし、特許文献 2 には、半導体チップの端子電極と再配線層とを電氣的に接続する方法として、ワイヤボンディング法を用いる例しか示されていない。ワイヤボンディング法

50

は、1箇所ずつ接続を形成する方法であって生産性に限界があり、ウェーハ全体での一括処理を目指すウェーハレベルCSPの製造方法としては不適切である。また、ワイヤ部分がかさ高になり、パッケージの厚さが厚くなる問題点や、パターンニングの際に、現像で取りきれない樹脂の除去を行う工程でアルミニウムからなる端子電極が変性し、ワイヤボンディング部分の不良率が増加する問題点などもある。

【0029】

また、後述の特許文献3には、高周波通信分野に使用可能で、かつファン・イン型であるウェーハレベルCSPの作製に、銅箔付き接着剤シートを高周波シールド層として好適に用いる例が提案されている。この場合、再配線層形成のために用いられる絶縁樹脂層は、液状感光性樹脂によって別途に形成される。

10

【0030】

図13は、特許文献3に示されているウェーハレベルCSP120の構造を示す断面図である。図13に示すように、ウェーハレベルCSP120では、シリコンウェーハなどの基板1に半導体チップ30が作り込まれており、半導体チップ30の端子電極2が保護膜(パッシベーション膜)3から露出するように形成されている。

【0031】

ウェーハレベルCSP120を作製するには、まず、基板1の活性面側に銅箔付き接着剤シートを熱圧着して、銅箔付き接着剤層121を形成する。銅箔付き接着剤シートは薄い接着剤層122と銅箔123とからなっており、あらかじめ、端子電極2に対応する位置に直径100 μ m程度の開口部が形成されている。次に、開口部も含めて銅箔付き接着剤層121の全面に、塗布法などによってポリイミドからなる感光性樹脂層124を形成した後、フォトリソグラフィによって感光性樹脂層124に、端子電極2および接着剤層122に達する接続孔を形成する。感光性樹脂層124の材料としては、感光性を付与したポリイミド樹脂、エポキシ樹脂、ポリベンゾオキサゾール(PBO)樹脂、BCB樹脂などを用いる。

20

【0032】

この後、図11および図12を用いて説明したようにして、再配線層126などを形成する。すなわち、まず、スパッタリング法によって感光性樹脂層124の表面および接続孔の内壁面にニッケル(Ni)またはクロム(Cr)からなるシード金属層(図示省略)を形成する。次に、フォトリソグラフィによってパターンニングして、これから作製しようとする再配線層126、並びにはんだバンプパッド127および129の形状に対応したパターンを有するレジストマスク(図示省略)を形成する。次に、電解めっき法によって、レジストマスクで被覆されていないシード金属層の上に、引き出し線125および128、再配線層126、並びにはんだバンプパッド127および129となる電解めっき銅層を形成する。次に、レジストマスクを溶解除去した後、その下部にあったシード金属層をエッチング除去して、引き出し線125および128、再配線層126、並びにはんだバンプパッド127および129を完成する。

30

【0033】

続いて、全面に絶縁樹脂層を形成した後、フォトリソグラフィによってのはんだバンプパッド127および129のみを露出させるようにパターンニングして、はんだレジストを兼ねるカバーコート130を形成する。次に、はんだバンプパッド127および129に接合するはんだボール131を形成して、ウェーハレベルCSP120の作製を終了する。

40

【0034】

特許文献3には、銅箔付き接着剤シートを用いることによって、下記の効果が得られると記されている。すなわち、銅箔付き接着剤シートの銅箔123が、半導体チップ30と再配線層126との間にグラウンド層として残されるので、高周波電流に起因するプリント配線板からの電磁波が銅箔123によって遮蔽され、半導体チップ30の回路にノイズを生じることが防止される。また、銅箔付き接着剤シートの接着剤層122は半硬化の状態では圧着されるので、溶液状の感光性樹脂が塗布されて絶縁樹脂層が形成される場合に比べて体積収縮が遥かに小さく、その結果、ウェーハとの間に生ずる応力が遥かに小さくなり

50

、ウェーハの反りなどに基づく問題を生じない。また、接着剤層 1 2 2 は感光性樹脂層と比較して遥かに低コストであるので、ウェーハレベル C S P 1 2 0 は安価に製造することができる。

【 0 0 3 5 】

しかしながら、特許文献 3 には、ウェーハレベル C S P 1 2 0 の再配線層やそれを形成するための絶縁樹脂層を、銅箔付き接着剤シートを用いて形成するという提案や意図は示されておらず、再配線層を形成するための感光性樹脂層 1 2 4 は、ポリイミドなどの液状感光性樹脂を用いて別途に形成される。このため、ウェーハレベル C S P 1 2 0 は、特許文献 1 のウェーハレベル C S P 1 0 0 と同様、結果的にコスト高になり、ウェーハレベル C S P の特徴を生かしきれないという問題点や、再配線層を多層化して形成する場合に、層数が増加するほど、極端に歩留まりが悪化するという問題点が生じる。

10

【 0 0 3 6 】

また、銅箔付き接着剤シートは、あらかじめ端子電極 2 に対応する位置に直径 1 0 0 μ m 程度の開口部がドリル加工によって形成されているものを用いると記されているが、莫大な個数の微細な開口部を、ドリル加工によって精度よく、生産性と歩留まりを損なわずに形成できるのか、疑問が残る。

【 0 0 3 7 】

【特許文献 1】特表 2 0 0 1 - 5 2 1 2 8 8 号公報 (第 1 5 - 2 0 頁、図 2)

【特許文献 2】特開 2 0 0 4 - 1 0 1 8 5 0 号公報 (第 5 頁、図 1)

【特許文献 3】特開 2 0 0 4 - 2 1 4 5 0 1 号公報 (第 7 - 9 頁、図 2 - 4)

20

【発明の開示】

【発明が解決しようとする課題】

【 0 0 3 8 】

初めに述べたように、ウェーハレベル C S P の製造方法は、半導体ウェーハに連設された多数の半導体チップを一括して処理することができるので、極めて優れたチップスケール・パッケージの製造方法になり得ると考えられる。

【 0 0 3 9 】

しかしながら、上述したように、従来のウェーハレベル C S P の製造方法は、半導体製造プロセスで用いられる高価な製造装置や材料が用いられたり、ワイヤボンディング法が併用されたりするなど、他の分野で開発された製造方法がそのまま用いられ、低コスト化が可能なウェーハレベル C S P の特徴を必ずしも十分に引き出すものになっていない。

30

【 0 0 4 0 】

また、半導体チップは、個片化されてからパッケージングされる従来の半導体チップと同様に形成されるのみで、パッケージング工程を想定した前処理を半導体チップに施しておくといった工夫も行われていない。例えば、半導体チップの端子電極が表面に露出したままパッケージング工程が行われるので、パッケージング工程において端子電極の劣化が起こりやすく、また、パッケージング工程で取り得る手段も従来の方法に制限されやすい。

【 0 0 4 1 】

本発明の目的は、上記のような実情に鑑み、低コスト化が可能なウェーハレベル・チップスケール・パッケージの特徴を十分に引き出すことのできる半導体装置及びその製造方法、並びにパッケージング処理された半導体チップが連設されている半導体ウェーハを提供することにある。

40

【課題を解決するための手段】

【 0 0 4 2 】

即ち、本発明は、半導体チップと、前記半導体チップの端子電極の少なくとも一部分を露出させた状態で前記半導体チップを被覆する第 1 の絶縁層と、前記第 1 の絶縁層上に設けられた第 2 の絶縁層と、この第 2 の絶縁層を介して前記半導体チップの端子電極を外部回路との接続位置に引き出す再配線層とを有する半導体装置において、

前記端子電極に接合して、この端子電極の存在領域内にのみ、或いは前記存在領域か

50

ら前記第1の絶縁層上にかけて、めっき下地層が設けられ、
前記再配線層の少なくとも一部がめっき層からなる
ことを特徴とする、半導体装置に係わる。

【0043】

また、前記半導体装置の製造方法であって、
前記半導体チップの複数個が連設された半導体ウェーハを作製する工程と、
前記半導体チップの前記端子電極の少なくとも一部分を露出させた状態で前記半導体
チップを被覆する前記第1の絶縁層を形成する工程と
を行った後、前記半導体ウェーハに形成された複数個の前記半導体チップに対し一括して

10

、
前記端子電極に接合して、この端子電極の存在領域内にのみ、或いは前記存在領域か
ら前記第1の絶縁層上にかけて、前記めっき下地層を形成する工程と、
前記第1の絶縁層上に第2の絶縁層を形成する工程と、
前記第2の絶縁層に前記端子電極を露出させる開口部を形成する工程と、
前記開口部から前記第2の絶縁層上にかけて、前記再配線層を少なくとも一部はめっ
き法によって形成する工程と
を行い、前記半導体装置の複数個が連設されている半導体ウェーハを作製した後に、
少なくとも1つの前記半導体装置ごとに個片化する工程
を行う、半導体装置の製造方法に係わるものである。

【0044】

また、前記半導体装置の複数個が連設されている、半導体ウェーハに係わるものである。

20

【発明の効果】

【0045】

本発明の半導体装置によれば、前記再配線層の少なくとも一部をめっき層によって形成
することを想定して、前記端子電極に接合して、この端子電極の存在領域内にのみ、或い
は前記存在領域から前記第1の絶縁層上にかけて、めっき下地層が設けられている。この
ような前処理が行われているので、前記端子電極に接合する前記再配線層の少なくとも一
部を、めっき法によって容易に且つ確実に形成することができる。この結果、本発明の半
導体装置は、高価なスパッタリング装置などを用いることなく、簡易な装置で製造歩留まり
よく前記再配線層を形成することができるので、安価に製造することができる。

30

【0046】

また、前記めっき下地層は、前記端子電極の保護層として機能する材料で形成するこ
とができる。この場合、前記端子電極が前記めっき下地層によって保護されているので、前
記第2の絶縁層となる絶縁層に、前記端子電極を露出させる開口部を形成する際、レーザ
ー光の照射やエッチングなどの様々な方法を用いることができる。また、この開口部形成
工程をはじめとする前記再配線層の形成工程で、前記端子電極の変性や劣化が防止される
ので、本発明の半導体装置は、製造歩留まりよく製造することができる。

【0047】

本発明の半導体装置の製造方法は、本発明の半導体装置を作製するのに必要な工程を有
し、製造歩留まりよく製造することができる半導体装置の製造方法である。特に、
前記半導体チップの複数個が連設された半導体ウェーハを作製する工程と、
前記半導体チップの前記端子電極の少なくとも一部分を露出させた状態で前記半導体
チップを被覆する前記第1の絶縁層を形成する工程と
を行った後、前記半導体ウェーハに形成された複数個の前記半導体チップに対し一括して

40

、
前記端子電極に接合して、この端子電極の存在領域内にのみ、或いは前記存在領域か
ら前記第1の絶縁層上にかけて、前記めっき下地層を形成する工程と、
前記第1の絶縁層上に第2の絶縁層を形成する工程と、
前記第2の絶縁層に前記端子電極を露出させる開口部を形成する工程と、

50

前記開口部から前記第2の絶縁層上にかけて、前記再配線層を少なくとも一部はめっき法によって形成する工程とを行うので、複数個の前記半導体チップに対する一括処理による高い生産性、品質の安定性および低い生産コストを実現することができる。

【0048】

本発明の半導体ウェーハは、連設されている前記半導体チップの複数個に一括してパッケージング処理を施した結果、得られたもので、前記半導体装置を製造するための中間生成物であり、個片化されることによって多数の前記半導体装置を生産性よく得ることができる。

【発明を実施するための最良の形態】

【0049】

本発明の半導体装置及びその製造方法において、前記めっき下地層が単層又は積層された複層によって構成されており、そのうちの前記端子電極と接触する部分は、無電解めっき法によって形成されているのがよい。例えば、イオン化傾向の差を利用して、前記端子電極を構成する金属よりもイオン化傾向の小さい金属からなる層を前記接触部分として析出させる場合、この金属層は前記端子電極に対しセルフアラインで形成されるので、パターンニング工程が不要であり、簡易に且つ確実に前記接触部分を形成することができる。

【0050】

例えば、前記端子電極を構成する金属がアルミニウムである場合、前記接触部分を形成する金属としてそれよりイオン化傾向の小さい金属、例えば亜鉛などが好適である。亜鉛層からなる前記接触部分は、前記端子電極を構成するアルミニウムなどのジンケート処理によって形成することができる。

【0051】

また、前記めっき下地層が単層又は積層された複層によって構成されており、そのうちの最上部は、高融点金属からなる層であるのがよい。このようにすれば、例えばレーザー光の照射によって前記開口部を形成する際、最上部の高融点金属層はレーザー光の照射による高温に耐え、前記めっき下地層の下部層及び前記端子電極を保護する働きをする。この高融点金属は、特に限定されるものではないが、光の反射率が高く、めっき層を構成する金属との密着性のよいものが好ましい。

【0052】

例えば、前記めっき層を構成する金属が銅である場合、前記高融点金属からなる層をニッケルからなる層とし、この少なくとも一部をニッケルの無電解めっきによって形成するのがよい。ニッケル層は銅層の下地層として優れ、且つ、前記ジンケート処理によって形成された亜鉛層をシード層として無電解めっきによって形成することができる。このため、亜鉛層と同様、前記端子電極に対してセルフアラインで確実に形成される。このため、パターンニング工程が不要になり、製造工程を簡易化することができる。

【0053】

前記ジンケート処理と前記ニッケルの無電解めっきによって、結果的には前記端子電極上にニッケルめっき層を確実に且つ強固に、しかもセルフアラインで形成することができる。

【0054】

また、前記めっき層の少なくとも一部は、無電解めっき法によって形成された無電解めっき層であるのがよい。無電解めっき層は、蒸着装置などの大がかりな装置を用いることなく、簡易に形成することができる。前記無電解めっき層は単独で前記めっき層としてもよいが、前記無電解めっき層をシード層として電解めっき法によって電解めっき層を積層し、両者によって前記めっき層を構成するようにしてもよい。

【0055】

また、絶縁樹脂シートを前記第1の絶縁層の表面に貼り付け、前記第2の絶縁層を形成するのがよい。このようにすれば、スピコートなどの比較的高価な製造装置、および半導体用材料として用いられているBCBやポリイミドなどの比較的高価な液状樹脂材料

10

20

30

40

50

を用いずに、エポキシ樹脂などの安価な材料で前記第2の絶縁層を形成することができる。

【0056】

また、膜厚の精度の高い前記第2の絶縁層を形成することができる。また、絶縁樹脂シートにおける樹脂層の厚さを変更するだけで、容易に前記第2の絶縁層の厚さを変更することができる。また、液状樹脂では困難な厚さ10 μ m以上、例えば40 μ mの前記第2の絶縁層を容易に形成することができるので、前記第2の絶縁層によって半導体チップの高周波特性が損なわれることがない。

【0057】

また、絶縁樹脂シートの絶縁樹脂層は半硬化の状態では圧着されるので、溶液状樹脂が塗布されて絶縁樹脂層が形成される場合に比べて体積収縮が遥かに小さく、その結果、ウェーハとの間に生ずる応力が遥かに小さくなり、ウェーハの反りなどに基づく問題を生じない。

【0058】

また、絶縁樹脂層と再配線層とを交互に、それぞれ複数層積層し、再配線層を多層化して形成する場合、再配線層によって生じる凹凸は半硬化の絶縁樹脂層によって確実に平坦化されるため、液状樹脂を用いて平坦化する場合に比べて、容易に、製造歩留まりよく、多層化することができる。

【0059】

また、前記絶縁樹脂シートとして銅箔層付き絶縁樹脂シートを用いることができる。この場合、前記銅箔層は、パターンングして、その一部を前記再配線層の一部として用いることができる。前記銅箔層が厚すぎる場合には、まず、全面をエッチングして厚さを減じた後、パターンングして、前記再配線層の一部として用いればよい。また、前記銅箔層は前記第2の絶縁層を形成する際の取り扱いを容易にする補助としてのみ用い、前記第2の絶縁層の形成後に除去してもよい。

【0060】

また、レーザー光の照射によって前記開口部を形成するのがよい。レーザー光の照射によれば、照射位置を光学的に次々と変化させていくことによって、多数の前記開口部を能率よく形成することができる。用いるレーザー光の波長は特に限定されるものではないが、前記開口部として微細な孔を正確に形成することが求められる場合には、微細加工が可能な短波長の紫外レーザー光を用いるのがよい。

【0061】

本発明の半導体ウェーハは、前記半導体装置を製造するための中間生成物であるから、最終的には前記半導体装置に個片化されるのがよい。これにより、多数の前記半導体装置を生産性よく得ることができる。

【0062】

次に、本発明の好ましい実施の形態を図面参照下に具体的に説明する。

【0063】

実施の形態1

実施の形態1では、主として、請求項1に記載した半導体装置、及び請求項11に記載した半導体装置の製造方法の例として、ウェーハレベルCSP及びその製造方法について説明する。

【0064】

図1は、実施の形態1に基づくウェーハレベルCSP10の活性面側を一部透視図風に示した平面図(a)および断面図(b)である。なお、断面図(b)は、平面図(a)に1B-1B線で示した位置における断面図であり、両端部のみを示し、中央部分は省略している。

【0065】

図1(a)に示すように、ウェーハレベルCSP10では、半導体チップの端子電極2を外部回路との接続位置に引き出すための再配線層13、および引き出された位置で外部

10

20

30

40

50

回路と接続する外部接続用電極であるはんだボール16が、半導体チップとほぼ同じサイズの領域に形成されていて、はんだレジスト15を兼ねる絶縁樹脂によって封止され、パッケージ化されている。このため、実装基板に高密度実装することが可能である。

【0066】

なお、図1(a)の例では、端子電極2は半導体チップの左右の周辺部に配置され、はんだボール16は、半導体チップの活性領域に上下に重なるように中央部に配置されているが、配置はこれに限られるものではなく、例えば、端子電極2を半導体チップの上下、左右の周辺部に配置してもよい。

【0067】

図1(b)に示すように、ウェーハレベルCSP10では、シリコンウェーハなどの基板1に半導体チップ30が作り込まれており、半導体チップ30の端子電極2が、第1の絶縁層である保護膜3から露出するように形成されている。

【0068】

端子電極2の表面には、亜鉛(Zn)層4とニッケル(Ni)めっき層5からなる前記めっき下地層が形成され、このめっき下地層に接合して再配線層13が形成されている。前記接触部分である亜鉛層4は、端子電極2を構成するアルミニウム(Al)層などとの密着性を確実にし、前記めっき下地層の前記最上部であるニッケルめっき層5は、再配線層13を構成する銅(Cu)などとの密着性を確実にする。このため、端子電極2は確実に再配線層13に接続され、外部回路との接続位置に引き出される。この接続位置には再配線層13にはんだバンプパッドが形成され、それに接合して外部回路と接合されるはんだボール16が形成されている。

【0069】

再配線層13は、前記第2の絶縁層である絶縁樹脂層7を介して形成される。絶縁樹脂層7は、樹脂付き銅箔(RCC)などを構成する半硬化した絶縁樹脂シートの状態で基板1に貼り付けられるので、スピンコーターなどの比較的高価な製造装置、および半導体用材料として用いられているBCBやポリイミドなどの比較的高価な液状樹脂材料を用いずに、エポキシ樹脂などの安価な材料で形成することができる。

【0070】

また、膜厚の精度の高い絶縁樹脂層7を形成することができ、絶縁樹脂シートにおける樹脂層の厚さを変更するだけで、容易に絶縁樹脂層7の厚さを変更することができる。また、半導体製造工程で用いられる液状樹脂では困難な厚さ10 μ m以上、例えば40 μ mの絶縁樹脂層7を容易に形成することができるので、絶縁樹脂層7によって半導体チップの高周波特性が損なわれることがない。

【0071】

また、絶縁樹脂シートの絶縁樹脂層は半硬化の状態では圧着されるので、液状樹脂が塗布されて絶縁樹脂層が形成される場合に比べて体積収縮が遥かに小さく、その結果、基板1(ウェーハ)との間に生ずる応力が遥かに小さくなり、基板1(ウェーハ)の反りなどの問題を生じない。

【0072】

図2~図4は、ウェーハレベルCSP10の作製工程のフローを示す断面図である。なお、下記の多くの工程で、従来の有機材料基板の製造工程で用いられている安価な材料と簡易な製造装置を効果的に応用することができ、ウェーハレベルCSP10を低コストで作製することができる。

【0073】

[工程1] ウェーハの準備:

まず、最初に、図2(a)に示すように、本発明に基づいてウェーハレベルCSP(WL-CSP)に加工しようとするLSI(大規模集積回路)が作り込まれているウェーハを基板1として準備する。このウェーハは、例えば、図8に示した、オリエンテーションフラットまたはノッチをもつ、直径8インチ、厚さ725 μ mのシリコンウェーハなどであり、例えば、高周波対応のデバイスがLSIとして形成されている。

【 0 0 7 4 】

基板 1 の表面には、アルミニウム層などからなる端子電極 2 と保護膜 3 が形成されている。工程 2 ~ 工程 1 1 でこの上に再配線層 1 3 を形成し、外部と接続するためのはんだボール 1 6 を搭載する。

【 0 0 7 5 】

[工程 2] 端子電極 2 へのジンケート処理 :

次に、図 2 (b) に示すように、端子電極 2 のアルミニウム層などの上に、ジンケート処理によって厚さ 0 . 3 μ m 程度の亜鉛層 4 を形成する。ジンケート処理は、アルミニウムなどを、それよりイオン化傾向の小さい亜鉛の陽イオンを含む溶液に浸すことによって、表面近傍のアルミニウムを酸化して溶かし出し、代わりに亜鉛イオンを還元して金属亜鉛として析出させる処理であり (特開 2003 - 13246 号公報など参照。)、無電解めっき法の 1 種である。

10

【 0 0 7 6 】

具体的には、まず、端子電極 2 の表面を希硫酸で処理して、表面の脱脂を行う。次に、端子電極 2 を亜鉛イオン (Zn^{2+}) を溶かし込んだジンケート液に浸漬し、亜鉛層 4 を形成する。次に、表面の酸化アルミニウムを除くために希硝酸で処理した後、再びジンケート液に浸漬して、良好な亜鉛層 4 を確実に生成させる。

【 0 0 7 7 】

半導体チップ 3 0 の端子電極 2 の材料として多く用いられるアルミニウムには、直接、ニッケルめっき層 5 を付着させることはできない。ジンケート処理によって、アルミニウム表面の酸化物を除去し、亜鉛層 4 を形成することで、この亜鉛層 4 に対しニッケルめっき層 5 を強固に形成できるようになる。

20

【 0 0 7 8 】

[工程 3] 端子電極 2 への無電解めっき処理 :

次に、図 2 (c) に示すように、亜鉛層 4 が形成された端子電極 2 の上に、無電解めっき法によって、厚さ 5 μ m 程度のニッケルめっき層 5 を形成する。ニッケルめっき層 5 は、前記めっき下地層の最上部として、端子電極 2 に接合する銅めっき層 1 1 を形成する際のめっき付きを向上させる。また、銅めっき層 1 1 の銅が拡散するのを防止するバリア層として機能する。また、後に絶縁樹脂層 7 に端子電極 2 を露出させる開口部 9 を形成する際に、端子電極 2 の保護層として機能し、端子電極 2 が変性したり劣化したりするのを防

30

【 0 0 7 9 】

以上のように、ジンケート処理とニッケルの無電解めっきによって、結果的には端子電極 2 の上にニッケルめっき層 5 を確実に且つ強固に形成することができる。このような前記めっき下地層を予め形成しておくことで、本発明の 1 つの特徴として、前記再配線層をめっきで安価に形成することが可能になる。しかも、亜鉛層 4 およびニッケルめっき層 5 はセルフアラインで形成されるので、パターンング工程が不要になり、製造工程を簡易化することができる。

【 0 0 8 0 】

但し、前記めっき下地層の形成方法は、めっき法に限られるものではない。例えば、スパッタリング法によって、まず、バリア層およびアルミニウムへの密着層としてクロム (Cr) 層を形成し、その上にめっき金属への密着層としてニッケル層を積層してもよい。このスパッタリング法による前記めっき下地層の形成工程は、端子電極 2 のアルミニウム層をスパッタリング法によって形成した直後に行えば、最も容易に実行することができる。また、保護層 3 の形成後にメタルマスクを用いて端子電極 2 とその近傍を被覆するように前記めっき下地層を形成してもよい。

40

【 0 0 8 1 】

[工程 4] 樹脂付き銅箔 (R C C) 6 の貼り付け :

次に、図 2 (d) に示すように、基板 1 の活性面に樹脂付き銅箔 (R C C) 6 を貼り付ける。R C C 6 としては、例えば三井金属製 R C C (製品名 : M R G 2 0 0) を用い、従

50

来の有機材料基板への貼り付けと同様、ラミネータを用いて貼り付け、ラミネート条件も有機材料基板への貼り付けの条件に準ずるものとする。上記の工程によって、例えば、厚さ40 μm のエポキシ樹脂層などからなる絶縁樹脂層7と、厚さ12 μm の銅箔層8とを形成する。

【0082】

上記の例では、LSIが高周波用デバイスである場合を想定して、絶縁樹脂層7が厚い例を示したが、通常では、RCC6の絶縁樹脂層7の厚さはもっと薄くてよく、例えば20 μm 程度の厚さが適当である。

【0083】

実施の形態1では、RCC6のうち、層間絶縁層として絶縁樹脂層7のみが必要なのであるが、薄い絶縁樹脂層7を単独で取り扱うのは難しいので、取り扱いが容易なRCC6を用いている。このため、次の工程5において銅箔層8は除去する。銅箔層8を除去すると、開口部9の形成をより精度よく行える利点もある。従って、可能であれば、RCC6に代えてドライフィルムレジスト(DFR: Dry Film Resist)などを用いてもよい。

【0084】

しかし、例えば電源系デバイスの場合などのように、再配線層13の厚さを厚くしたい場合には、後に実施の形態2で示すように、銅箔層8の一部または全部を残しておき、再配線層13の一部として用いるのがよい。

【0085】

[工程5] 銅箔層8の除去:

次に、図3(e)に示すように、銅箔層8を全面でエッチングして除去する。銅箔層8は、従来の有機材料基板の製造工程と同様に、エッチング槽内で塩酸酸性の塩化第二鉄 FeCl_3 水溶液で酸化して除去する。

【0086】

[工程6] 開口部9の形成:

次に、図3(f)に示すように、紫外レーザー光50の照射によって、絶縁樹脂層7に端子電極2を外側へ引き出すための開口部9を形成する。開口部9は、例えば直径30 μm 程度の大きさとし、端子電極2の上部に形成したニッケル層5まで貫通させ、更にその後、図示省略したスミヤ除去工程によって、開口部9内に残った樹脂残渣などを除去、清掃する。

【0087】

紫外レーザー光50は絶縁樹脂層7を簡単に突き抜けることができるが、ニッケル層5で吸収されることは少なく、多くは反射される。このように、レーザー光の照射によって開口部9を形成する際、ニッケル層5は、レーザー光の多くを反射し、レーザー光の照射による高温に耐え、めっき下地層の下部層である亜鉛層4、および端子電極2を形成しているアルミニウム層などを保護する働きをする。また、ニッケル層5は、その後のスミヤ除去工程などにおいても、端子電極2を形成しているアルミニウム層などの金属が、薬品や溶媒との接触によって変性したり劣化したりするのを防止する働きをする。

【0088】

紫外レーザー光50は、波長が短いため微細加工に適している。紫外レーザー装置としては、基本的には従来の有機材料基板の製造工程で用いられる装置を用い、加工方法としては、周波数25kHz等のパースト加工法などを用いるが、位置精度を高めるため、位置決め用マーク画像認識および基板(ウェーハ)1の固定方法などを改良している。

【0089】

開口部9の形成方法は特に限定されるものではなく、むしろ、どのような方法で開口部9を形成したとしても、前記めっき下地層によって前記端子電極が保護されるという点が本発明の特徴である。例えば、絶縁樹脂層7が感光性樹脂からなる場合には、簡易にフォトリソグラフィによって開口部9を形成することができる。

【0090】

[工程7] 銅めっき層11の形成:

10

20

30

40

50

次に、図3(g)に示すように、めっき法によってウェーハの全面に銅(Cu)めっき層11を形成する。この際、従来の有機材料基板の製造工程で一般的に行われているように、まず、無電解めっきによって下地層を形成し、続いて、電解めっき法によって電解めっき層を形成し、例えば厚さ10 μ m程度の銅めっき層11を形成する。この銅めっき層11によって端子電極2が表層と電氣的に接続されることになる。

【0091】

[工程8]ドライフィルムレジストの貼り付けとパターニング：

次に、図3(h)に示すように、銅めっき層11上の全面にエッチングレジストとしてドライフィルムレジスト(DFR)を貼り付け、例えば厚さ15 μ m程度のフォトレジスト層を形成する。DFRとしては、例えば従来の有機材料基板の製造工程で一般的に用いられているDFRを用い、有機材料基板へのラミネートと同様にラミネータを用いて貼り付け、ラミネート条件も従来の有機材料基板へのラミネートの条件に準ずるものとする。引き続き、このフォトレジスト層を露光・現像して、再配線層13およびはんだバンプパッド14の形状に対応したパターンを有するレジストマスク12を形成する。

【0092】

[工程9]銅めっき層11のパターニング：

次に、図4(i)に示すように、レジストマスク12をマスクとするエッチングによって銅めっき層11をパターニングして、再配線層13およびはんだバンプパッド14を形成する。その後、図示省略した工程でレジストマスク12を除去する。

【0093】

以上のようにして、半導体チップの端子電極2を外部回路との接続位置に引き出すための再配線層13、および引き出された位置で外部回路と接続する外部接続用電極であるはんだボール16を設けるはんだバンプパッド14が形成される。

【0094】

以上のように、RCCやDFRなどの絶縁樹脂シートを用いて絶縁樹脂層7を形成すると、スピナーなどの比較的高価な製造装置、および半導体用材料として用いられているBCBやポリイミドなどの比較的高価な液状樹脂材料を用いずに、エポキシ樹脂などの安価な材料で絶縁樹脂層7を形成することができる。

【0095】

また、膜厚の精度の高い絶縁樹脂層7を形成することができ、絶縁樹脂シートにおける樹脂層の厚さを変更するだけで、容易に絶縁樹脂層7の厚さを変更することができる。また、半導体製造工程で用いられる液状樹脂では困難な厚さ10 μ m以上、例えば40 μ mの絶縁樹脂層7を容易に形成することができるので、絶縁樹脂層7によって半導体チップの高周波特性が損なわれることがない。

【0096】

また、絶縁樹脂シートの絶縁樹脂層は半硬化の状態で作成されるので、液状樹脂が塗布されて絶縁樹脂層が形成される場合に比べて体積収縮が遥かに小さく、その結果、ウェーハとの間に生ずる応力が遥かに小さくなり、ウェーハの反りなどに基づく問題を生じない。

【0097】

実施の形態1は再配線層が1層の場合であるので、再配線層の形成工程は以上で終了する。再配線層を多層化して形成する場合には、工程4～工程9の一連の工程を繰り返せばよい。多層化した場合でも、RCCやDFRなどの絶縁樹脂シートを用いて絶縁樹脂層を形成すると、絶縁樹脂層の膜厚が一定し、且つ、再配線層13によって生じる凹凸が半硬化の絶縁樹脂層によって確実に平坦化される。このため、半導体製造工程で用いられる液状樹脂を用いて平坦化する場合に比べて、容易に、製造歩留まりよく、多層配線を形成することができる。

【0098】

[工程10]はんだレジスト15の形成：

次に、図4(j)に示すように、はんだバンプパッド14以外を被覆するはんだレジス

10

20

30

40

50

ト15を形成する。すなわち、スクライビング・ライン部も含めて全面にはんだレジスト材料層を形成した後、露光・現像してパターンングし、はんだバンプパッド14のみを露出させるはんだレジスト15を形成する。はんだレジスト15に設ける開口部の大きさは、直径40 μ m程度である。はんだレジスト材料としては、例えば、ソルダーレジスト：PSR-4000（商品名；太陽インキ製造社製）を用いる。基板の製造に用いられるソルダーレジストはもともと厚膜用途なので容易に厚膜の絶縁層を形成することができる。

【0099】

[工程11] はんだボール16の搭載：

次に、図4(k)に示すように、BGA(Ball Grid Array)製造工程などで用いられるはんだボール搭載機などを用い、公知の一般的に用いられる方法によって、フラックスを印刷し、はんだバンプパッド14にはんだボール材料を配置した後、はんだボール材料をリフローしてはんだボール16を形成し、フラックスを洗浄、除去する。

10

【0100】

[工程12] ダイシングによる個片化：

次に、図示省略した基板(ウェーハ)1の薄型化、スクライビング・ラインに沿ったダイシングなどの工程をへて、最終の電気測定を経て良品の個片化されたウェーハレベルCSPが得られる。

【0101】

図5は、実施の形態1の変形例に基づくウェーハレベルCSP10の作製工程のフローの一部を示す断面図である。この変形例ではリフトオフ法を用いて、再配線層13およびはんだバンプパッド14を形成する。なお、図5の断面図は、図2～図4の断面図と同じ位置における断面図である。

20

【0102】

まず、工程1～工程6によって、図3(f)に示した状態を形成する。次に、図5(m)に示すように、フォトリソグラフィによってパターンングして、再配線層13およびはんだバンプパッド14の形状に対応した形状を有するレジストマスク17を形成する。

【0103】

次に、図5(n)に示すように、図3(g)に示したのと同様にして、全面に銅めっき層18を形成する。

【0104】

次に、図5(o)に示すように、その上に堆積した銅めっき層18とともにレジストマスク17を溶解除去し、再配線層13およびはんだバンプパッド14となる銅めっき層18のみを残し、再配線層13およびはんだバンプパッド14を形成する。

30

【0105】

この後は、工程10～工程12によってウェーハレベルCSP10を形成する。

【0106】

以上に説明したように、本実施の形態のウェーハレベルCSP10によれば、再配線層13をめっき層によって形成することを想定して、端子電極2に接合してめっき下地層4および5が設けられている。このような前処理が行われているので、端子電極2に接合する再配線層13をめっき法によって容易に且つ確実に且つ安価に形成することができる。

40

【0107】

また、半導体ウェーハなどの基板1に連設された複数個の半導体チップに対し一括してパッケージング工程を行うので、一括処理による高い生産性、品質の安定性および低い生産コストを実現することができる。

【0108】

実施の形態2

実施の形態2では、主として、請求項8に記載した半導体装置、および請求項18に記載した半導体装置の製造方法の例として、ウェーハレベルCSP20およびその製造方法について説明する。

【0109】

50

実施の形態 2 は、R C C 6 の銅箔層 8 の一部を再配線層の一部として用いる点のみが異なっている。その他の点は実施の形態 1 と同じであるので重複を避け、相違点に重点を置いて説明する。

【0110】

図 6 および図 7 は、実施の形態 2 に基づくウェーハレベル C S P 2 0 の作製工程のフローの一部を示す断面図である。なお、これらの断面図は、図 2 ~ 図 4 の断面図と同じ位置における断面図である。

【0111】

工程 1 ~ 工程 4 は同じであるので、まず、図 2 (a) ~ 図 2 (d) に示したようにして、図 2 (d) に示した状態を形成する。

10

【0112】

次に、銅箔層 8 を残したまま、図 6 (p) に示すように、紫外レーザー光 5 0 の照射によって、絶縁樹脂層 7 および銅箔層 8 に端子電極 2 を外部へ引き出すための開口部 2 1 を形成する。開口部 2 1 は、例えば直径 3 0 μm 程度の大きさとし、端子電極 2 の上部に形成したニッケル層 5 まで貫通させ、更にその後、図示省略したスミヤ除去工程によって、開口部 2 1 内に残った樹脂残渣などを除去、清掃する。

【0113】

銅箔層 8 が厚すぎる場合には、工程 4 の後に塩化第二鉄水溶液による全面エッチングを行い、銅箔層 8 の厚さを減じた後、上記の工程を行えばよい。

【0114】

いずれにしても、銅箔層 8 を残したまま、レーザー光照射によって開口部 2 1 を形成する場合には、銅箔表面を酸化によって黒色に変える黒化処理をその直前にしておくこと、レーザー光 5 0 の吸収効率が向上し、レーザーパワーが有効に作用するので、加工時間も短くなり、安定した加工が可能となる。

20

【0115】

次に、図 6 (q) に示すように、図 3 (g) に示したのと同様にして、銅めっき層 2 2 を形成する。

【0116】

次に、図 6 (r) ~ 図 7 (v) に示すように、図 3 (h) ~ 図 4 (l) に示したのと同様にして、積層された銅箔層 8 および銅めっき層 2 2 をパターニングし、再配線層 2 3 およびはんだバンプパッド 2 4 を形成し、続いて、はんだバンプパッド 2 4 に接合してはんだボール 1 6 を搭載した後、個片化してウェーハレベル C S P 2 0 を完成する。

30

【0117】

実施の形態 2 によれば、銅箔層 8 を再配線層 2 3 の一部として用いるので、再配線層 2 3 の厚さを増大させ、再配線層 2 3 の抵抗を減少させることができる。このため、低抵抗であることが重要な信号線や、多くの電流が流れる信号線や、電源線などの形成に好適である。その他の点では実施の形態 1 と同じであるので、共通する特徴に関して実施の形態 1 と同様の作用効果が得られることは言うまでもない。

【0118】

以上、本発明を実施の形態に基づいて説明したが、本発明はこれらの例に何ら限定されるものではなく、発明の主旨を逸脱しない範囲で適宜変更可能であることは言うまでもない。

40

【産業上の利用可能性】

【0119】

本発明の半導体装置及びその製造方法、並びに半導体ウェーハは、低コスト化が可能なウェーハレベル・チップスケール・パッケージの特徴を十分に引き出すことのできる半導体装置及びその製造方法を提供し、携帯用小型電子機器などの小型化、軽量化、薄型化および低価格化に寄与することができる。

【図面の簡単な説明】

【0120】

50

【図 1】本発明の実施の形態 1 に基づくウェーハレベル C S P の構造を示す平面図 (a) および断面図 (b) である。

【図 2】同、ウェーハレベル C S P の作製工程のフローを示す断面図である。

【図 3】同、ウェーハレベル C S P の作製工程のフローを示す断面図である。

【図 4】同、ウェーハレベル C S P の作製工程のフローを示す断面図である。

【図 5】同、変形例に基づくウェーハレベル C S P の作製工程のフローの一部を示す断面図である。

【図 6】本発明の実施の形態 2 に基づくウェーハレベル C S P の作製工程のフローの一部を示す断面図である。

【図 7】同、ウェーハレベル C S P の作製工程のフローの一部を示す断面図である。

10

【図 8】複数個の半導体チップが連設された半導体ウェーハを示す平面図である。

【図 9】特許文献 1 に示されているウェーハレベル C S P の作製工程のフローを示す断面図である。

【図 10】同、ウェーハレベル C S P の作製工程のフローを示す断面図である。

【図 11】電解めっき法を併用して再配線層を形成するウェーハレベル C S P の作製工程の一例を示す断面図である。

【図 12】同、ウェーハレベル C S P の作製工程のフローの一例を示す断面図である。

【図 13】特許文献 3 に示されているウェーハレベル C S P の構造を示す断面図である。

【符号の説明】

【 0 1 2 1 】

20

1 ... 基板 (シリコンウェーハなど)、 2 ... 端子電極、 3 ... 保護層、
4 ... 亜鉛 (Zn) 層、 5 ... ニッケル (Ni) めっき層、 6 ... 樹脂付き銅箔 (R C C)、
7 ... 樹脂層、 8 ... 銅箔層、 9 ... 開口部、 10 ... ウェーハレベル C S P、

11 ... 銅 (Cu) めっき層、 12 ... レジストマスク、 13 ... 再配線層、

14 ... はんだバンプパッド、 15 ... はんだレジスト、 16 ... はんだボール、

17 ... レジストマスク、 18 ... 銅 (Cu) めっき層、 20 ... ウェーハレベル C S P、

21 ... 開口部、 22 ... 銅めっき層、 23 ... 再配線層、 24 ... はんだバンプパッド、

30 ... 半導体チップ、 40 ... スクライピング・ライン、 50 ... 紫外レーザー光、

100 ... ウェーハレベル C S P、 101 ... 第 1 のパッシベーション層、

102 ... 金属層 (Al / Ni V / Cu、または Ti / Ni V / Cu)、

30

103 ... 再配線層、 104 ... はんだバンプパッド、 105 ... 第 2 のパッシベーション層、

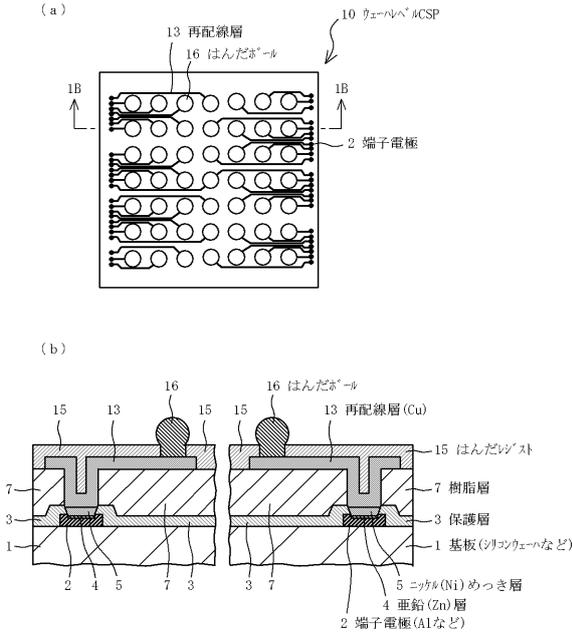
106 ... はんだボール、 107 ... 開口部、 110 ... ウェーハレベル C S P、

111 ... 金属層 (Ni または Ti / Cu)、 112 ... レジストマスク、

113 ... 電解めっき金属層、 114 ... 再配線層、 115 ... はんだバンプパッド

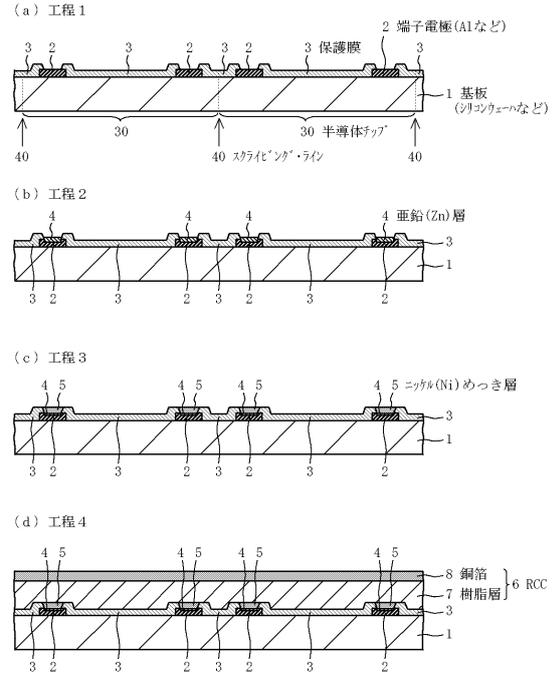
【図 1】

本発明の実施の形態 1 に基づくウェーハレベル CSP の平面図 (a) および断面図 (b)



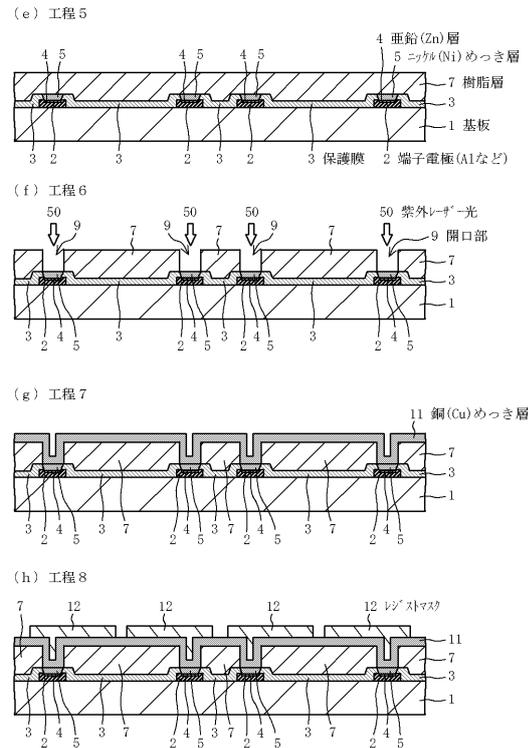
【図 2】

本発明の実施の形態 1 に基づくウェーハレベル CSP の作製工程のフローを示す断面図



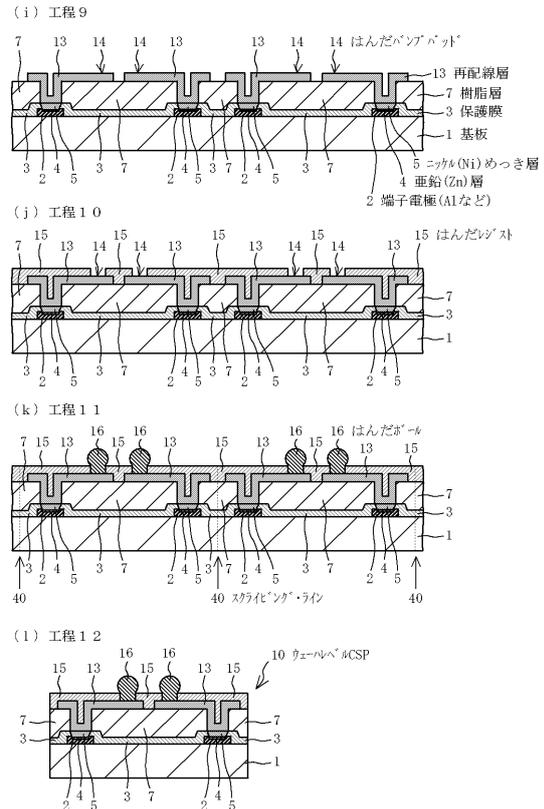
【図 3】

本発明の実施の形態 1 に基づくウェーハレベル CSP の作製工程のフローを示す断面図



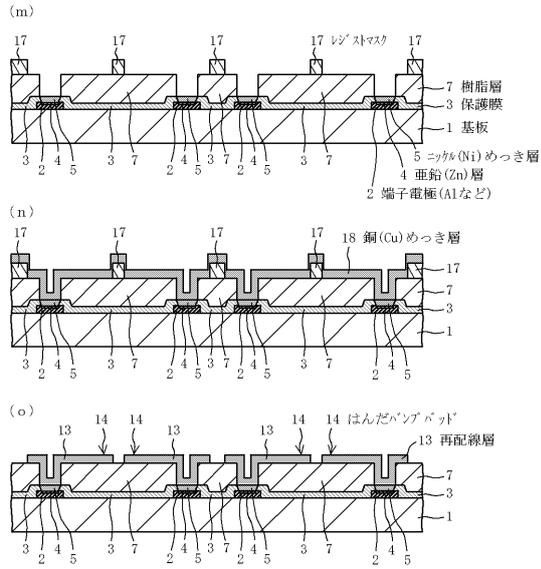
【図 4】

本発明の実施の形態 1 に基づくウェーハレベル CSP の作製工程のフローを示す断面図



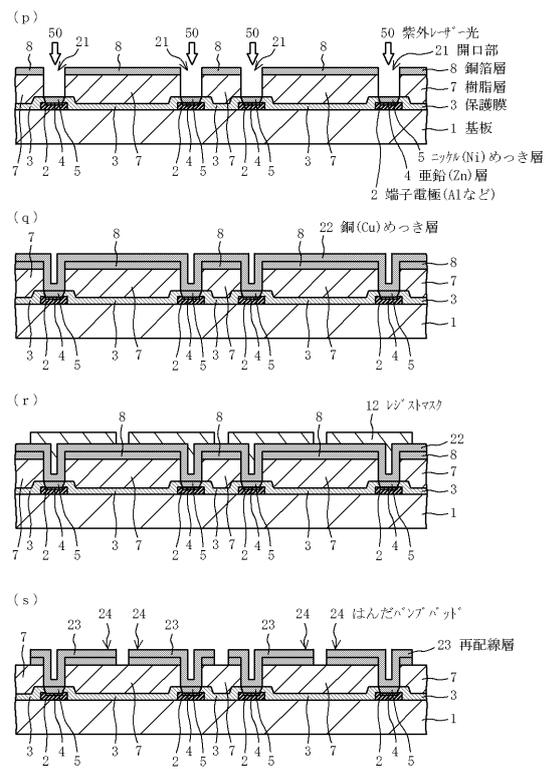
【図5】

本発明の実施の形態1の変形例に基づくウェーハレベルCSPの作製工程のフローの一部を示す断面図



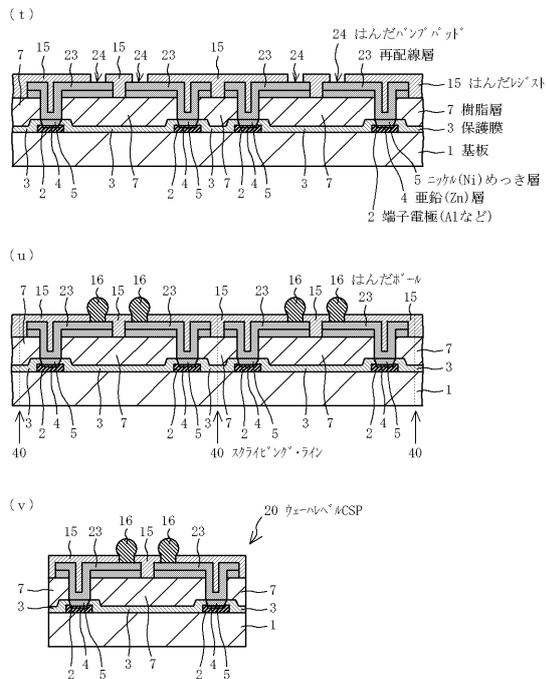
【図6】

本発明の実施の形態2に基づくウェーハレベルCSPの作製工程のフローを示す断面図



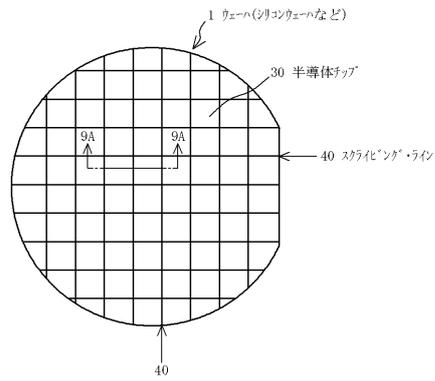
【図7】

本発明の実施の形態2に基づくウェーハレベルCSPの作製工程のフローを示す断面図



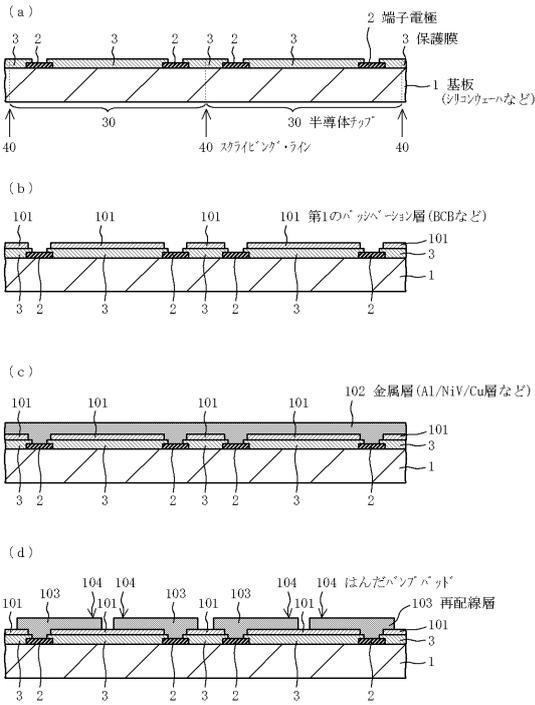
【図8】

半導体チップが連設された半導体ウェーハを示す平面図



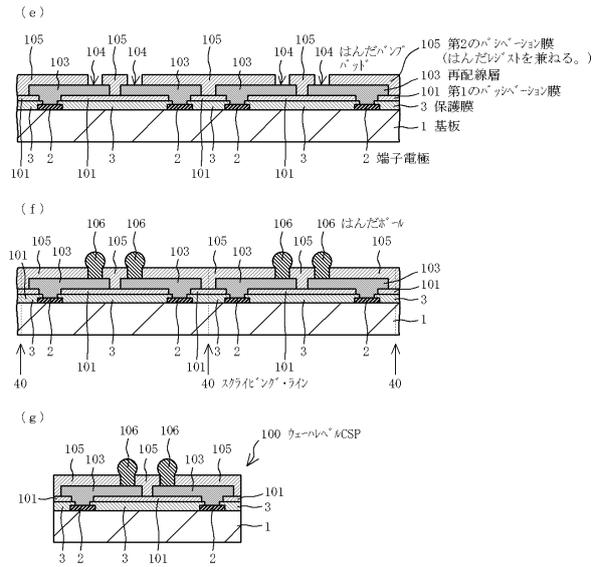
【図 9】

特許文献1に示されているウェーハレベルCSPの製造方法のフローを示す断面図



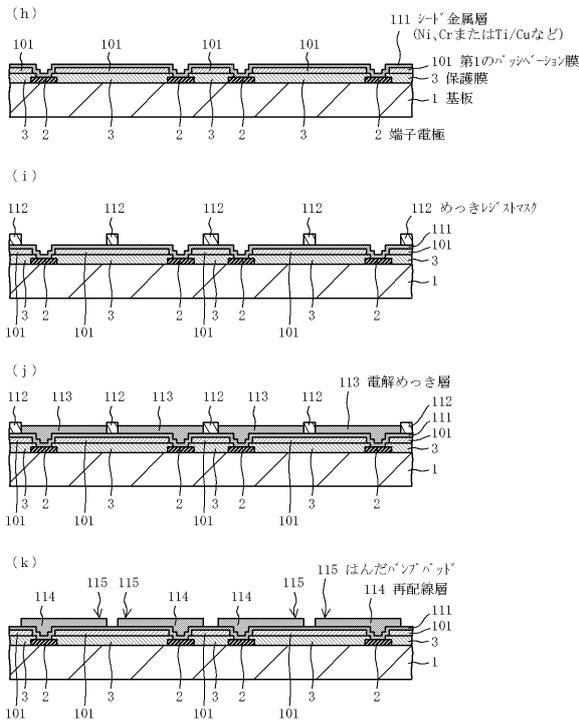
【図 10】

特許文献1に示されているウェーハレベルCSPの製造方法のフローを示す断面図



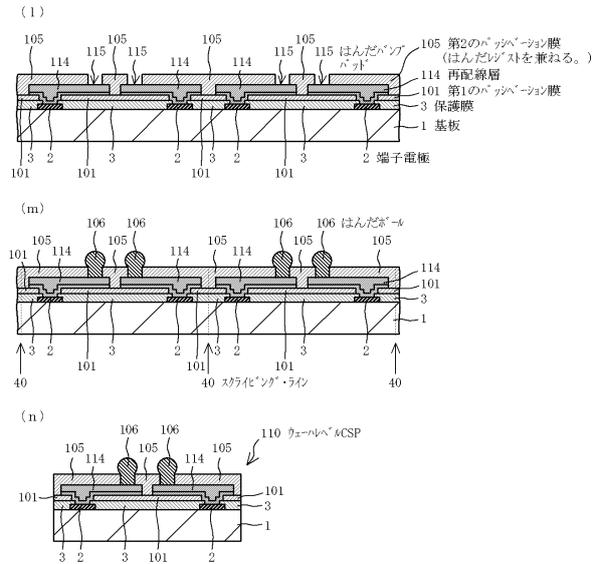
【図 11】

電解めっき法によって再配線層を形成するウェーハレベルCSPの製造方法のフローの一例を示す断面図



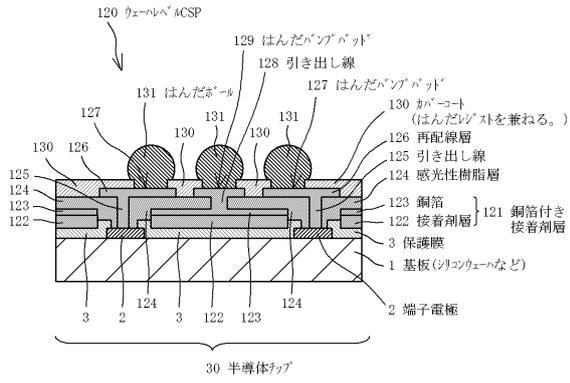
【図 12】

電解めっき法によって再配線層を形成するウェーハレベルCSPの製造方法のフローの一例を示す断面図



【図13】

特許文献3に示されているウェーハレベルCSPの断面図



フロントページの続き

(56)参考文献 特開2005-109427(JP,A)
特開2002-064161(JP,A)
特開2002-110852(JP,A)
特開2002-141437(JP,A)
特開2004-214501(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/12
H01L 21/3205
H01L 23/52