



(12) 发明专利申请

(10) 申请公布号 CN 102043295 A

(43) 申请公布日 2011. 05. 04

(21) 申请号 200910243918. 8

(22) 申请日 2009. 12. 25

(71) 申请人 京东方科技集团股份有限公司
地址 100016 北京市朝阳区酒仙桥路 10 号
申请人 成都京东方光电科技有限公司

(72) 发明人 干林杰 朴承翊 杨玉清

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362(2006. 01)

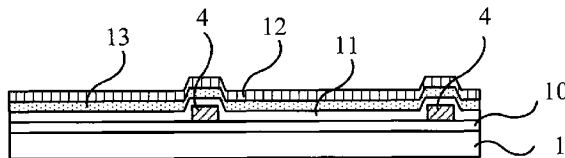
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 发明名称

阵列基板及其制造方法和液晶显示器

(57) 摘要

本发明公开了一种阵列基板及其制造方法和液晶显示器。该阵列基板包括衬底基板，衬底基板上形成有像素区域和外围区域，外围区域中形成有信号线，其中：外围区域的表面上还覆盖有像素电极材料层和/或取向材料层。该制造方法包括在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程，外围区域中的导电结构至少包括信号线，其中，在像素区域中形成像素电极的图案时，还在外围区域的表面上保留制备像素电极的像素电极材料；和/或在像素区域中形成取向膜层时，还在外围区域的表面上保留制备取向膜层的取向材料。本发明能够对外围区域中的栅线 and 数据线等信号线进行保护，降低其损坏概率，从而降低修复成本和产品不良率。



1. 一种阵列基板,包括衬底基板,所述衬底基板上形成有像素区域和外围区域,所述外围区域中形成有信号线,其特征在于:

所述外围区域的表面上还覆盖有像素电极材料层和/或取向材料层。

2. 根据权利要求1所述的阵列基板,其特征在于:所述像素电极材料层与所述像素区域中的像素电极同层形成。

3. 根据权利要求1所述的阵列基板,其特征在于:所述取向材料层与所述像素区域中的取向膜层同层形成。

4. 根据权利要求1所述的阵列基板,其特征在于:所述像素电极材料层的厚度为1150~1550埃米。

5. 根据权利要求1所述的阵列基板,其特征在于:所述取向材料层的厚度为600~1000埃米。

6. 一种阵列基板制造方法,包括在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程,所述外围区域中的导电结构至少包括信号线,其特征在于:

在所述像素区域中形成像素电极的图案时,还在所述外围区域的表面上保留制备所述像素电极的像素电极材料;和/或

在所述像素区域中形成取向膜层时,还在所述外围区域的表面上保留制备所述取向膜层的取向材料。

7. 根据权利要求6所述的阵列基板制造方法,其特征在于,在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程包括:

在所述衬底基板上形成栅金属材料层,并通过构图工艺,在所述像素区域形成包括栅线和栅电极的图案,且在所述外围区域形成包括栅线的图案,所述信号线包括所述栅线;

在形成上述图案的衬底基板上形成第一绝缘层;

在所述第一绝缘层上形成有源材料层和数据线金属材料层,并通过构图工艺,在所述像素区域形成包括数据线、源电极、漏电极和有源层的图案,且在所述外围区域形成包括数据线的图案,所述信号线包括所述数据线;

在形成上述图案的衬底基板上形成第二绝缘层,并通过构图工艺,在所述第二绝缘层中形成漏电极过孔;

在所述第二绝缘层上形成像素电极材料层,并通过构图工艺,在所述像素区域形成包括像素电极的图案;

在形成上述图案的衬底基板上形成取向材料层,并通过取向工艺形成取向膜层。

8. 根据权利要求6所述的阵列基板制造方法,其特征在于:所述像素电极材料的层厚度为1150~1550埃米。

9. 根据权利要求6所述的阵列基板制造方法,其特征在于:所述取向材料的层厚度为600~1000埃米。

10. 一种液晶显示器,包括液晶面板,其特征在于:所述液晶面板包括彩膜基板和权利要求1~5任一所述的阵列基板,所述彩膜基板和阵列基板之间设置有液晶层。

阵列基板及其制造方法和液晶显示器

技术领域

[0001] 本发明实施例涉及液晶显示器结构技术,尤其涉及一种阵列基板及其制造方法和液晶显示器。

背景技术

[0002] 薄膜晶体管液晶显示器 (Thin Film Transistor-Liquid Crystal Display, 简称 TFT-LCD) 是当前主流的平板显示器,其基本结构包括由两块基板对盒而成的液晶面板,基板之间填充液晶层。通过基板在液晶层两侧施加电场,控制液晶分子的状态,从而控制液晶面板外背光源产生的光线能否通过液晶分子,穿过液晶层的光线呈现出不同的灰度,且透过彩色滤光片的各色阻之后就可以在显示屏上呈现彩色图案效果。

[0003] 液晶面板的两基板一般为阵列基板和彩膜基板。阵列基板又可称为 TFT 基板,其典型的结构是包括纵横交叉的数据线和栅线,围设形成多个像素单元,像素单元中设有像素电极。像素电极连接 TFT 开关中的漏电极,再通过 TFT 开关中的源电极连接数据线,且通过 TFT 开关中的栅电极连接栅线。阵列基板上诸如数据线、栅线、TFT 开关和像素电极等导电结构均相互间隔或通过绝缘层保持绝缘。驱动电路向栅线输入扫描驱动信号,向数据线输入图像信号,从而分别向各个像素电极施加电压,驱动液晶分子扭转。

[0004] 在阵列基板上,像素单元所构成的像素区域之外是可以称为衬垫 (PAD) 区域的外围区域。在外围区域中不设置像素电极,而是将各条数据线和栅线延伸至外围区域中,以备连接驱动电路。

[0005] 基于上述现有技术的阵列基板,在外围区域中的数据线和栅线是与像素区域中的数据线和栅线同步形成的。典型的阵列基板制造步骤包括:在衬底基板上形成栅线;在形成栅线的衬底基板上覆盖第一绝缘层;在第一绝缘层上形成数据线和 TFT 开关;而后覆盖上第二绝缘层;再形成像素电极,通过漏电极过孔与 TFT 开关的漏电极相连。

[0006] 对于外围区域,数据线上仅覆盖有第二绝缘层。在阵列基板制造完成后进行诸如切割、对盒等后续操作时,极易划破较薄的第二绝缘层而损伤数据线。对栅线、数据线等信号线的短路、断路修复,现有技术一般使用激光切割和激光焊接相结合的方法,若损伤概率高则会增加阵列基板的修复成本和产品不良率。

发明内容

[0007] 本发明提供一种阵列基板及其制造方法和液晶显示器,以降低阵列基板外围区域中结构的损坏概率,降低修复成本和产品不良率。

[0008] 本发明实施例提供了一种阵列基板,包括衬底基板,所述衬底基板上形成有像素区域和外围区域,所述外围区域中形成有信号线,其中:

[0009] 所述外围区域的表面上还覆盖有像素电极材料层和/或取向材料层。

[0010] 本发明实施例还提供了一种阵列基板制造方法,包括在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程,所述外围区域中的导电结构至少包括信号线,

其中：

[0011] 在所述像素区域中形成像素电极的图案时，还在所述外围区域的表面上保留制备所述像素电极的像素电极材料；和 / 或

[0012] 在所述像素区域中形成取向膜层时，还在所述外围区域的表面上保留制备所述取向膜层的取向材料。

[0013] 本发明实施例还提供了一种液晶显示器，包括液晶面板，其中：所述液晶面板包括彩膜基板和本发明提供的阵列基板，所述彩膜基板和阵列基板之间设置有液晶层。

[0014] 采用本发明实施例的技术方案，在外围区域的表面上进一步形成了像素电极材料层和 / 或取向材料层，能够对外围区域中的栅线 and 数据线等信号线进行保护，降低其损坏概率，从而降低修复成本和产品不良率。

附图说明

[0015] 图 1 为本发明实施例一提供的阵列基板的俯视局部结构示意图；

[0016] 图 2 为图 1 中沿 A-A 向的侧视剖面结构示意图；

[0017] 图 3 为本发明实施例二提供的阵列基板制造方法的流程图。

具体实施方式

[0018] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0019] 实施例一

[0020] 图 1 为本发明实施例一提供的阵列基板的俯视局部结构示意图，图 2 为图 1 中沿 A-A 向的侧视剖面结构示意图。该阵列基板包括衬底基板 1，衬底基板 1 通常为玻璃基板。该衬底基板 1 上形成有像素区域 100 和外围区域 200（图中由虚线区分的区域）。外围区域 200 中形成有栅线 2、数据线 4 和绝缘层。图 1 和图 2 中所示的阵列基板为一种典型的结构，在像素区域 100 中，包括横向设置的多条栅线 2，纵向设置的多条数据线 4，栅线 2 和数据线 4 纵横交叉而围设形成多个像素单元，每个像素单元中都设置有像素电极 9 和 TFT 开关。TFT 开关具体包括栅电极 3、有源层 7、源电极 5 和漏电极 6。栅电极 3 与栅线 2 一体形成，其上覆盖第一绝缘层 10。第一绝缘层 10 上形成有源层 7，又称硅岛，其对应于栅电极 3 的上方。源电极 5 和漏电极 6 与数据线 4 同层形成，其中源电极 5 与数据线 4 相连，源电极 5 和漏电极 6 相对的端部设置在有源层 7 的上方。在数据线 4、有源层 7、源电极 5 和漏电极 6 上还覆盖有第二绝缘层 11，像素电极 9 形成在第二绝缘层 11 上，通过第二绝缘层 11 中对应漏电极 6 上方的漏电极过孔 8 与漏电极 6 相连。为了在填充液晶分子后进行取向，一般还在像素区域 100 的表面铺设取向膜层（第一绝缘层 10、第二绝缘层 11 和取向膜层等绝缘材料层在俯视图 1 中未示出，其位置可参见侧视剖面图 2）。

[0021] 外围区域 200 中的结构是与像素区域 100 中的结构同步形成的，包括栅线 2，栅线 2 上覆盖的第一绝缘层 10，第一绝缘层 10 上形成的数据线 4，数据线 4 上覆盖的第二绝缘层 11。数据线 4 和栅线 2 是作为输出 (Fanout) 的信号线。在本实施例中，还进一步在外围区

域 200 的表面上覆盖像素电极材料层 13 和 / 或取向材料层 12。如图 2 所示为同时包括像素电极材料层 13 和取向材料层 12 的结构示意图, 实际应用中, 也可以独立增加像素电极材料层 13 或取向材料层 12。像素电极材料层 13 的厚度优选为 1150 ~ 1550 埃米(Å), 取向材料层 12 的厚度优选为 600 ~ 1000 埃米。具体制备像素电极材料层 13 和取向材料层 12 时, 应结合像素电极 9 的构图工艺, 通过刻蚀使像素区域 100 的像素电极 9 与外围区域 200 中的像素电极材料层 13 断开, 不连接。类似的, 可通过涂覆工艺使像素区域 100 的取向膜层与外围区域 200 中的取向材料层 12 断开, 不连接。

[0022] 采用上述技术方案, 可以利用已有工序中的像素电极材料和取向材料, 布设在外围区域中形成保护层, 以便对外围区域中的栅线和数据线构成保护, 尤其是对数据线进行保护, 数据线上若只有第二绝缘层时很容易被划破损坏。

[0023] 优选的是不仅利用已有材料, 而且像素电极材料层 13 与像素区域 100 中的像素电极 9 同层形成。取向材料层 12 也优选的是与像素区域 100 中的取向膜层同层形成。采用上述技术方案, 既不增加已有制造流程的工序, 又可以为外围区域 200 的数据线 4 和栅线 2 提供保护层, 防止损坏, 有效降低了修复成本和产品不良率。

[0024] 在本实施例中, 第一绝缘层和第二绝缘层的材料可以为氮化硅, 一般采用钝化层 (PVX) 即可, 像素电极材料一般为透明导电材料, 通常为铟锡氧化物 (Indium Tin Oxides, 简称 ITO)。

[0025] 本实施例图 1 和图 2 中所示出的阵列基板上的各导电结构和绝缘层的相对位置关系只是一种典型的阵列基板结构, 具体应用中, 能够实现相应功能的阵列基板结构并不限于此。只要外围区域中形成有栅线、数据线等信号线, 且信号线上额外增设保护层即在本发明的保护范围之外, 额外增设的保护层优选是像素区域在形成数据线后又布设的层次结构, 可以是导电材料层, 也可以是绝缘材料层。

[0026] 实施例二

[0027] 本发明实施例二提供的阵列基板的制造方法包括在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程, 外围区域中的导电结构至少包括信号线。参照图 1 和 2 所示, 信号线典型地包括数据线 4 和栅线 2。像素区域 100 的导电结构则主要包括数据线 4、栅线 2、TFT 开关和像素电极 9 等。绝缘层可以是第一绝缘层 10、第二绝缘层 11 和取向膜层等。并且, 在像素区域 100 中形成像素电极 9 的图案时, 还在外围区域 200 的表面上保留制备像素电极 9 的像素电极 9 材料作为像素电极材料层 13; 和 / 或在像素区域 100 中形成取向膜层时, 还在外围区域 200 的表面上保留制备取向膜层的取向材料作为取向材料层 12。

[0028] 本实施例的技术方案可以用于制备本发明实施例所提供的阵列基板, 在外围区域 200 中保留像素电极材料层 13 和 / 或取向材料层 12, 从而对外围区域 200 的栅线 2 和数据线 4 形成保护层, 避免被划伤而断线。

[0029] 随着液晶显示技术的发展, 已经产生了多种不同结构的阵列基板, 且制造方法也有很多种, 所以本发明的制造方法并不限于制备上述结构的阵列基板。只要阵列基板的外围区域中形成有能够导电的信号线, 且在制备像素区域的像素电极和 / 或取向膜层时, 在外围区域也保留像素电极材料层和 / 或取向材料层即在本发明的保护范围之内。当然, 作为信号线保护层的还可以是像素区域形成信号线之后的其他膜层。

[0030] 为清楚描述起见,本实施例以一种典型的阵列基板制造方法进行详细说明,如图3所示,在衬底基板上的像素区域和外围区域中形成导电结构和绝缘层的流程具体包括如下步骤:

[0031] 步骤310、在衬底基板上形成栅金属材料层,并通过构图工艺,在像素区域形成包括栅线和栅电极的图案,且在外围区域形成包括栅线的图案,外围区域的信号线包括栅线;

[0032] 步骤320、在形成上述图案的衬底基板上形成第一绝缘层;

[0033] 步骤330、在第一绝缘层上形成有源材料层和数据线金属材料层,并通过构图工艺,在像素区域形成包括数据线、源电极、漏电极和有源层的图案,且在外围区域形成包括数据线的图案,外围区域的信号线还包括数据线;

[0034] 步骤340、在形成上述图案的衬底基板上形成第二绝缘层,并通过构图工艺,在第二绝缘层中形成漏电极过孔;

[0035] 步骤350、在第二绝缘层上形成像素电极材料层,并通过构图工艺,在像素区域形成包括像素电极的图案,同时在外围区域保留像素电极材料层;

[0036] 步骤360、在形成上述图案的衬底基板上形成取向材料层,并通过取向工艺形成取向膜层,同时在外围区域保留取向材料层。

[0037] 上述制备过程中,像素电极材料层的厚度优选为1150~1550埃米,取向材料层的厚度优选为600~1000埃米。所制造的阵列基板可参见图1和图2所示。

[0038] 对于制造完成的阵列基板,可以通过对盒工艺(CELL)形成TFT-LCD的液晶面板。

[0039] 本发明基于阵列基板制备的已有工序对外围区域形成保护层,工艺步骤简单,成本低廉,提高了产品的良率。

[0040] 本发明实施例还提供一种液晶显示器,包括液晶面板等主要部件,该液晶面板包括彩膜基板和本发明任意实施例提供的阵列基板,该彩膜基板和阵列基板之间设置有液晶层。

[0041] 本发明通过保留外围区域电路绝缘层上的像素电极材料层做保护层,以及对外围区域电路的像素电极材料层涂覆取向材料层的工艺设计,可以改变外围区域电路容易产生划伤的缺陷,提高了液晶显示器的良率。

[0042] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

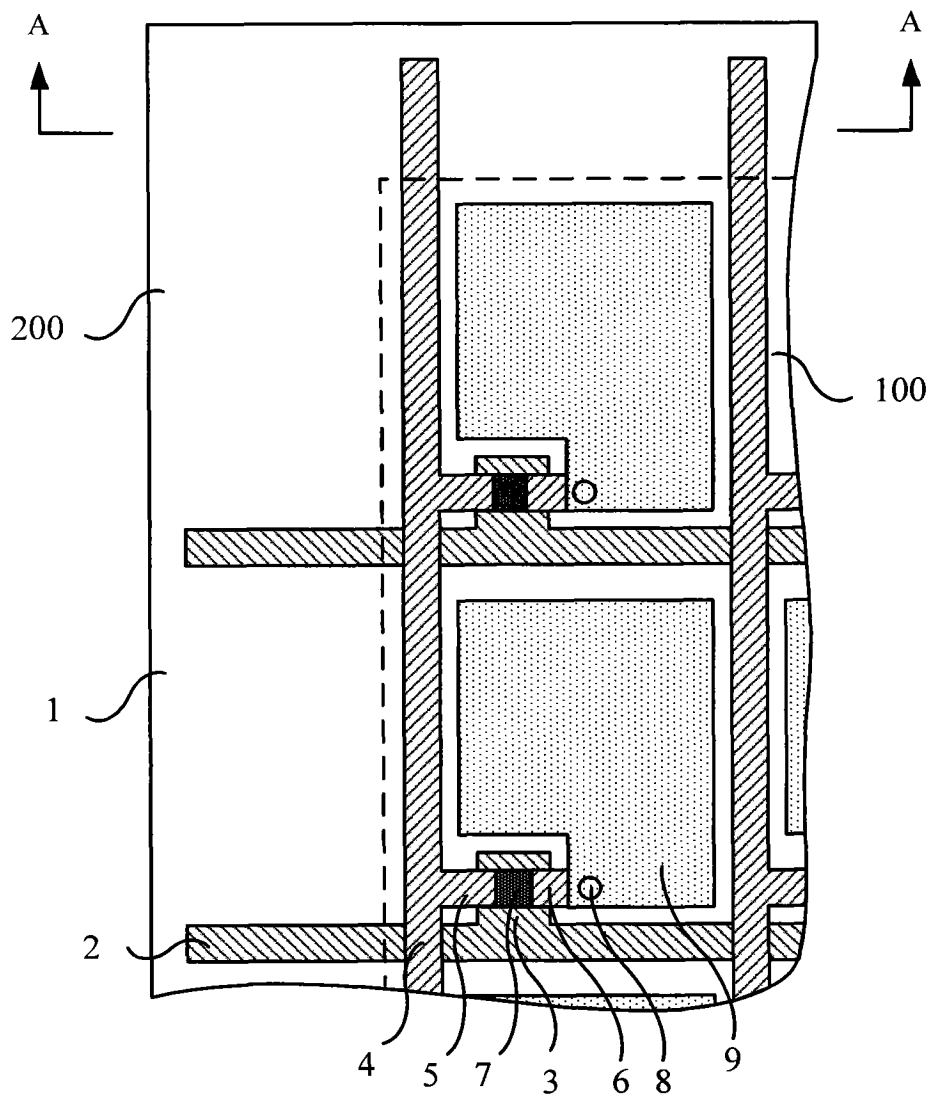


图 1

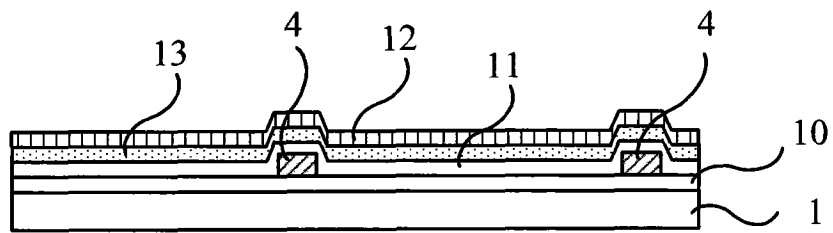


图 2

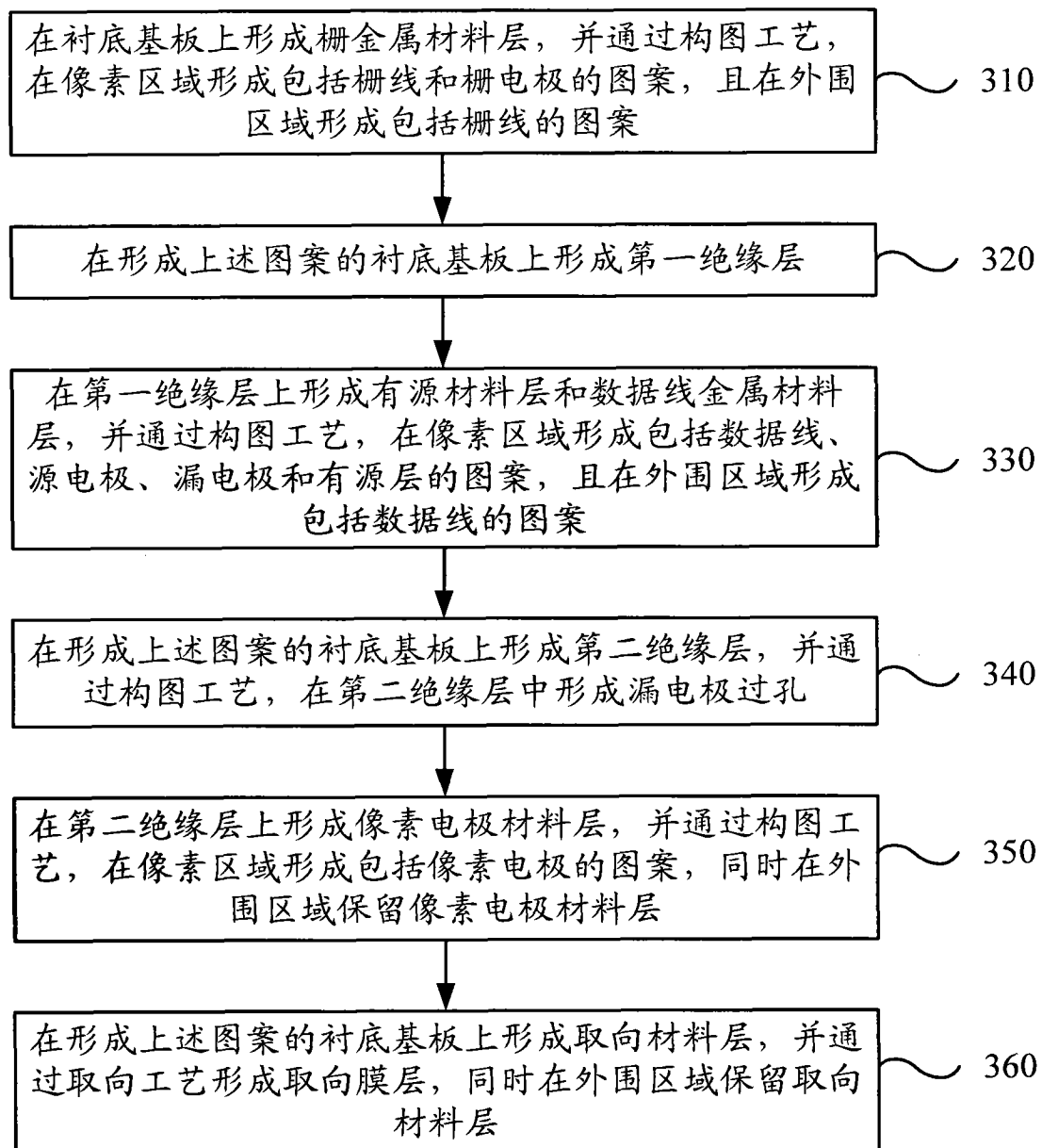


图 3