



(12) 发明专利

(10) 授权公告号 CN 102765695 B

(45) 授权公告日 2015. 05. 13

(21) 申请号 201210275973. 7

(22) 申请日 2012. 08. 06

(73) 专利权人 中北大学

地址 030051 山西省太原市中北大学科研楼  
413 室

(72) 发明人 刘俊 唐军 石云波 薛晨阳

张文栋 柴鹏兰 翟超 温焕飞

(74) 专利代理机构 太原科卫专利事务所(普通  
合伙) 14100

代理人 朱源

(51) Int. Cl.

B81C 1/00(2006. 01)

B82B 3/00(2006. 01)

B82Y 40/00(2011. 01)

(56) 对比文件

CN 1623515 A, 2005. 06. 08,

CN 101117208 A, 2008. 02. 06,

CN 102398889 A, 2012. 04. 04,

CN 1978310 A, 2007. 06. 13,

CN 1569271 A, 2005. 01. 26,

JP 特开 2011-98130 A, 2011. 05. 19,

审查员 明晓婧

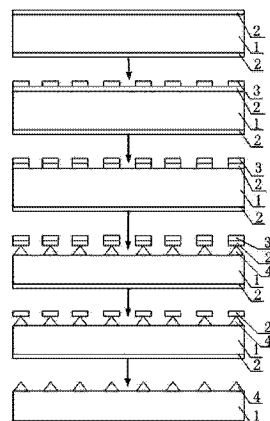
权利要求书1页 说明书4页 附图6页

(54) 发明名称

基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法

(57) 摘要

本发明涉及低维纳米结构的制备方法,解决了现有有序低维纳米结构只能小面积制造且成本高、污染严重的问题。基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法包括如下步骤:首先在圆片级硅片衬底上通过光刻和刻蚀工艺得到低维纳米结构自组装物理衬底模板;然后将其放在磁控溅射仪目标靶上,合成的贵金属纳米颗粒自动沉积到尖端结构上得到贵金属薄膜;最后进行退火工艺。本发明所述的制备方法利用合成的纳米颗粒,依托传统的 MEMS 加工工艺制备,得到了低成本、零污染、圆片级大面积、高可靠性和高度有序的低维纳米材料结构;可广泛适用于有序低维纳米结构的大面积制造。



CN 102765695 B

1. 基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法,其特征在于:包括如下步骤:

(一)、低维纳米结构物理衬底模板的制备:

步骤一:取直径为 3inch ~ 6inch、厚度为 300 ~ 600  $\mu\text{m}$  的圆片级硅片衬底(1),采用热氧化法在圆片级硅片衬底(1)的正面和背面均生长一层厚度为 300nm ~ 500nm 的  $\text{SiO}_2$  掩膜层(2);

步骤二:将圆片级硅片衬底(1)的正面进行表面清洁处理后涂一层正性光刻胶;利用光刻工艺,使圆片级硅片衬底(1)的正面上得到与掩膜板上形状相同的光刻图形(3);

步骤三:采用等离子体干法刻蚀方法将圆片级硅片衬底(1)正面的  $\text{SiO}_2$  掩膜层(2)的露出部分腐蚀掉;

步骤四:采用湿法各向异性腐蚀方法将圆片级硅片衬底(1)放入腐蚀液中对圆片级硅片衬底(1)进行刻蚀,从而将圆片级硅片衬底(1)的正面上露出部分腐蚀掉并将圆片级硅片衬底(1)顶部与光刻图形(3)接触的部分腐蚀成尖端状结构(4);其中腐蚀液是由质量百分比为  $\text{KOH}:\text{IPA}:\text{H}_2\text{O}=23\%:14\%:63\%$  混合而成;

步骤五:将圆片级硅片衬底(1)放入与正性光刻胶配套的剥离液中反应,从而去除圆片级硅片衬底(1)正面的光刻图形(3);

步骤六:将圆片级硅片衬底(1)放入由体积百分比为  $\text{HF}:\text{H}_2\text{O}=1:5$  混合而成的氢氟酸溶液中去掉圆片级硅片衬底(1)正面和背面的  $\text{SiO}_2$  掩膜层(2),从而得到带有尖端状结构(4)的低维纳米结构物理衬底模板;

(二)、将低维纳米结构物理衬底模板放在内设贵金属靶材的磁控溅射仪的目标靶上,将磁控溅射仪内通入惰性气体氩气,惰性气体电离后轰击贵金属靶材从而使脱离贵金属靶材的贵金属纳米颗粒进行合成后淀积到低维纳米结构物理衬底模板上,在静电场奇点效应下合成的贵金属纳米颗粒有序紧凑的沉积到尖端状结构(4)的尖端上从而得到一层贵金属薄膜;

(三)、将低维纳米结构物理衬底模板进行退火工艺,从而最终得到圆片级低维纳米结构。

2. 根据权利要求 1 所述的基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法,其特征在于:所述磁控溅射仪采用 Qprep400-BASE 型纳米团簇沉积系统。

## 基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法

### 技术领域

[0001] 本发明涉及低维纳米结构的制备方法,具体为一种基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法。

### 背景技术

[0002] 近年来有序纳米自组装结构已成为国内外研究的重点和热点之一,科研人员研究了纳米颗粒、量子点、纳米线等低维纳米结构有序组装的合成工艺。目前,有序低维纳米结构已被广泛应用到微纳电子、光电子、生物化学传感器等各个领域,且展现出了诱人的前景和可观的社会、经济价值。

[0003] 随着低维纳米结构和器件逐步的向高集成化和实用化发展,目前对于低维纳米自组装工艺都强调以应用为导向,在很大程度上对低维纳米自组装技术提出了更高的要求,这不但需要确保低成本、高度有序、大面积制造的低维纳米自组装工艺,还要与传统 MEMS 加工工艺良好的兼容。但目前有序低维纳米结构的制备方法只能小面积制造,极大地浪费了资源且成本较高,而且与传统 MEMS 加工工艺兼容性低;同时制备时采用化学合成方法会残留大量的化学垃圾,且制备成本较高,而我们赖以生存的地球正面临着严峻的环保问题,保护环境人人有责,所以研究成本低、耗材少、零污染的纳米科技也成为了我们每个地球儿女的研究使命。

### 发明内容

[0004] 本发明为了解决现有有序低维纳米结构只能小面积制造、成本高、污染严重且与传统的 MEMS 加工工艺兼容性差的问题,提供了一种基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法。

[0005] 本发明是采用如下技术方案实现的:基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法,包括如下步骤:

[0006] (一)、低维纳米结构物理衬底模板的制备(其工艺流程图如图 1 所示):

[0007] 步骤一:取直径为 3inch ~ 6inch、厚度为 300 ~ 600  $\mu\text{m}$  的圆片级硅片衬底(1),采用热氧化法(硅的热氧化法是指:硅与含有氧化物质的气体,例如水汽和氧气在高温下进行化学反应,而在硅片表面产生一层致密的二氧化硅薄膜)在圆片级硅片衬底的正面和背面均生长一层厚度为 300nm ~ 500nm 的  $\text{SiO}_2$  掩膜层。

[0008] 步骤二:将圆片级硅片衬底的正面进行表面清洁处理(表面清洁处理是本领域技术人员容易实现的技术,通常依次通过超声波丙酮、酒精、去离子水进行清洁)后涂一层正性光刻胶;利用光刻工艺(光刻工艺是在一片干净平整的硅片上涂一层正性光刻胶,随后让紫外光通过一块刻有图形的掩模板照射在硅片上;将硅片放入显影液中反应后,被照射到的部分光刻胶会发生变质被腐蚀掉,而没被照射到的光刻胶则会仍旧粘连在硅片上面),使圆片级硅片衬底的正面上得到与掩模板(掩模板上的图形根据需要可以设计为方块阵列、或直条阵列等)上形状相同的光刻图形。

[0009] 步骤三:采用等离子体干法刻蚀方法将圆片级硅片衬底正面的 $\text{SiO}_2$ 掩膜层的露出部分腐蚀掉,从而露出将要被刻蚀的圆片级硅片衬底的正面。

[0010] 步骤四:采用湿法各向异性腐蚀方法将圆片级硅片衬底放入腐蚀液中对圆片级硅片衬底进行刻蚀,从而将圆片级硅片衬底的正面上露出部分腐蚀掉并将圆片级硅片衬底顶部与光刻图形接触的部分腐蚀成尖端状结构;其中腐蚀液是由质量百分比为 $\text{KOH}:\text{IPA}:\text{H}_2\text{O}=23\%:14\%:63\%$ 混合而成。圆片级硅片衬底是由单晶硅组成的,其中单晶硅有三个晶面: $100$ 、 $110$ 、 $111$ ,其中水平面是 $(110)$ 面, $(100)$ 面垂直于 $(110)$ 面,与 $(100)$ 面的夹角为 $54.74^\circ$ 的为 $(111)$ 面;由于各种晶面上原子排列密度不同导致了硅单晶各向异性,突出地表现为腐蚀速率不同;腐蚀液对圆片级硅片衬底上 $(100)$ 面的腐蚀速率远远大于 $(111)$ 面,所以腐蚀液在 $(100)$ 面上腐蚀,沿 $(111)$ 面形成V型槽,这样当两个V形槽连接在一起时形成尖端状结构。

[0011] 步骤五:将圆片级硅片衬底放入与正性光刻胶配套的剥离液中反应,从而去除圆片级硅片衬底正面的光刻图形。

[0012] 步骤六:将圆片级硅片衬底放入由体积百分比为 $\text{HF}:\text{H}_2\text{O}=1:5$ 混合而成的氢氟酸溶液中去掉圆片级硅片衬底正面的 $\text{SiO}_2$ 掩膜层,从而得到带有尖端状结构的低维纳米结构物理衬底模板。

[0013] (二)、将低维纳米结构物理衬底模板放在内设贵金属靶材(贵金属可选用 $\text{Au}$ 、 $\text{Ag}$ 、 $\text{Pt}$ 等)的磁控溅射仪的目标靶上,将磁控溅射仪内通入惰性气体氩气,惰性气体电离后轰击贵金属靶材从而使脱离贵金属靶材的贵金属纳米颗粒进行合成后淀积到低维纳米物理衬底模板上,在静电场奇点效应下合成的贵金属纳米颗粒有序紧凑的沉积到尖端状结构的尖端结构上,从而得到一层贵金属薄膜。如图9所示,合成的贵金属纳米颗粒会自动附带负电荷,当带有静电荷的贵金属纳米颗粒向带有尖端状结构的低维纳米物理衬底模板表面运动时,带电的贵金属纳米颗粒将会形成一个电子云,通过该电子云形成的静电场将会进一步极化低维纳米结构物理衬底模板,在电场奇点效应(电场奇点效应是指在物体表面曲率大的地方,如尖锐、细小物的顶端等电势面密,电场强度剧增;相反,在曲率小的地方,如凹部、平滑面等电荷密度接近于零,电场强度剧减)的作用下会在尖端结构的尖端处形成静电场奇点;合成的贵金属纳米颗粒在电场奇点效应的作用下会自动沉积到尖端结构的尖端处,并最终达到静电平衡分布,形成一层贵金属薄膜,从而实现从合成纳米颗粒到低维纳米结构的有序自组装。

[0014] (三)、将低维纳米结构物理衬底模板进行退火工艺,对自组装纳米结构贵金属薄膜内部的颗粒间距和接触方式及纳米结构单元内部的电子输运特性进行改变,实现纳米结构内部从纳米颗粒聚集到致密的转变,从而最终得到圆片级低维纳米结构。

[0015] 所述热氧化法、光刻工艺、等离子体干法刻蚀、湿法各向异性腐蚀方法均为本领域技术人员公知的技术。

[0016] 本发明所述的制备方法充分利用合成的贵金属纳米颗粒自身荷电特性及静电场奇点效应原理,在与传统MEMS加工工艺良好兼容的前提下,采用物理方法,得到了低成本、零污染、圆片级大面积、高可靠性和高度有序的贵金属低维纳米材料结构;突破了低维纳米结构在大面积自组装工艺中效率低下、技术不成熟的技术难题,实现了圆片级低维纳米结构的自组装制造;解决了现有有序低维纳米结构只能小面积制造、成本高、污染严重且与传

统的 MEMS 加工工艺兼容性差的问题,可广泛适用于有序低维纳米结构的大面积制造。

### 附图说明

- [0017] 图 1 是本发明第一步的工艺流程图。
- [0018] 图 2 是圆片级硅片衬底的结构示意图。
- [0019] 图 3 是本发明第一步中步骤一的结构示意图。
- [0020] 图 4 是本发明第一步中步骤二的结构示意图。
- [0021] 图 5 是本发明第一步中步骤三的结构示意图。
- [0022] 图 6 是本发明第一步中步骤四的结构示意图。
- [0023] 图 7 是本发明第一步中步骤五的结构示意图。
- [0024] 图 8 是本发明第一步中步骤六的结构示意图。
- [0025] 图 9 是在电场奇点效应下贵金属纳米颗粒自聚焦的原理图。
- [0026] 图 10 是实施例 1 中一维纳米线物理衬底模板的立体图。
- [0027] 图 11 是实施例 1 得到的小面积低维纳米结构单元的结构示意图。
- [0028] 图 12 是实施例 2 中零维纳米点物理衬底模板的立体图。
- [0029] 图 13 是实施例 2 得到的小面积低维纳米结构单元的结构示意图。
- [0030] 图中 :1- 圆片级硅片衬底 ;2-SiO<sub>2</sub>掩膜层 ;3- 光刻图形 ;4- 尖端状结构 ;5- 截面为三角形的尖端状结构 ;6- 金纳米线阵列 ;7 - 四棱锥纳米点尖端状结构 ;8- 银纳米点阵列。

### 具体实施方式

- [0031] 实施例 1 :
- [0032] 基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法,包括如下步骤 :
- [0033] (一) 一维纳米线物理衬底模板的制备 :
- [0034] 步骤一 :取直径为 3inch、厚度为 600 μm 的圆片级硅片衬底 1,采用热氧化法在圆片级硅片衬底 1 的正面和背面均生长一层厚度为 300nm 的 SiO<sub>2</sub>掩膜层 2 ;
- [0035] 步骤二 :将圆片级硅片衬底 1 的正面向进行表面清洁处理后涂一层正性光刻胶 ;选用直条阵列状掩模板,利用光刻工艺,使圆片级硅片衬底 1 的正面上形成直条阵列状光刻图形 ;
- [0036] 步骤三 :采用等离子体干法刻蚀方法将圆片级硅片衬底正面的 SiO<sub>2</sub>掩膜层 2 的露出部分腐蚀掉 ;
- [0037] 步骤四 :采用湿法各向异性腐蚀方法将圆片级硅片衬底 1 放入腐蚀液中对圆片级硅片衬底 1 进行刻蚀,从而将圆片级硅片衬底 1 的正面上露出部分腐蚀掉并将圆片级硅片衬底 1 顶部与直条阵列状光刻图形接触的部分腐蚀成截面为三角形的尖端状结构 5 ;其中腐蚀液是由质量百分比为 KOH :IPA :H<sub>2</sub>O=23% :14% :63% 混合而成 ;
- [0038] 步骤五 :将圆片级硅片衬底 1 放入与正性光刻胶配套的剥离液中反应,从而去除圆片级硅片衬底 1 正面的直条阵列状光刻图形 ;
- [0039] 步骤六 :将圆片级硅片衬底 1 放入由体积百分比为 HF : H<sub>2</sub>O=1 :5 混合而成的氢氟酸溶液中去掉圆片级硅片衬底 1 正面和背面的 SiO<sub>2</sub>掩膜层 2,从而得到带有截面为三角形

的尖端状结构 5 的一维纳米线物理衬底模板；如图 10 所示；

[0040] (二)、将一维纳米线物理衬底模板放在内设金靶材的磁控溅射仪的目标靶上，将磁控溅射仪内通入惰性气体氩气，惰性气体电离后轰击金靶材从而使脱离金靶材的金纳米颗粒进行合成后淀积到一维纳米线物理衬底模板上，在静电场奇点效应下合成的金纳米颗粒有序紧凑的沉积到截面为三角形的尖端状结构 5 的尖端上从而得到一层金纳米线阵列 6；

[0041] (三) 将一维纳米线物理衬底模板进行退火工艺，从而得到圆片级低维纳米结构。

[0042] 使用时将上述制得的圆片级低维纳米结构进行切割分块，得到如图 11 所示的小面积低维纳米结构单元，以便应用到 MEMS 器件中，从而实现真正的工程化应用。

[0043] 实施例 2：

[0044] 基于静电场奇点自聚焦的圆片级低维纳米结构的制备方法，包括如下步骤：

[0045] (一) 零维纳米点物理衬底模板的制备：

[0046] 步骤一：取直径为 6inch、厚度为 300  $\mu\text{m}$  的圆片级硅片衬底 1，采用热氧化法在圆片级硅片衬底 1 的正面和背面均生长一层厚度为 500nm 的  $\text{SiO}_2$  掩膜层 2；

[0047] 步骤二：将圆片级硅片衬底 1 的正面进行表面清洁处理后涂一层正性光刻胶；选用方块阵列掩膜板，利用光刻工艺，使圆片级硅片衬底 1 的正面上形成方块阵列状光刻图形；

[0048] 步骤三：采用等离子体干法刻蚀方法将圆片级硅片衬底 1 正面的  $\text{SiO}_2$  掩膜层 2 的露出部分腐蚀掉；

[0049] 步骤四：采用湿法各向异性腐蚀方法将圆片级硅片衬底 1 放入腐蚀液中对圆片级硅片衬底 1 进行刻蚀，从而将圆片级硅片衬底 1 的正面上露出部分腐蚀掉并将圆片级硅片衬底 1 顶部与方块阵列状光刻图形接触的部分腐蚀成四棱锥纳米点尖端状结构 7；其中腐蚀液是由质量百分比为  $\text{KOH}:\text{IPA}:\text{H}_2\text{O}=23\%:14\%:63\%$  混合而成；

[0050] 步骤五：将圆片级硅片衬底 1 放入与正性光刻胶配套的剥离液中反应，从而去除圆片级硅片衬底 1 正面的方块阵列状光刻图形；

[0051] 步骤六：将圆片级硅片衬底 1 放入由体积百分比为  $\text{HF}:\text{H}_2\text{O}=1:5$  混合而成的氢氟酸溶液中去掉圆片级硅片衬底 1 正面和背面的  $\text{SiO}_2$  掩膜层 2，从而得到带有四棱锥纳米点尖端状结构 7 的零维纳米点物理衬底模板；如图 12 所示；

[0052] (二) 将零维纳米点物理衬底模板放在内设银靶材的磁控溅射仪的目标靶上，将磁控溅射仪内通入惰性气体氩气，惰性气体电离后轰击银靶材从而使脱离银靶材的银纳米颗粒进行合成后淀积到零维纳米点物理衬底模板上，在静电场奇点效应下合成的银纳米颗粒有序紧凑的沉积到四棱锥纳米点尖端状结构 7 的尖端上从而得到一层银纳米点阵列 8；

[0053] (三) 将零维纳米点物理衬底模板进行退火工艺，从而得到圆片级低维纳米结构。

[0054] 使用时将上述制得的圆片级低维纳米结构进行切割分块，得到如图 13 所示的小面积低维纳米结构单元，以便应用到 MEMS 器件中，从而实现真正的工程化应用。

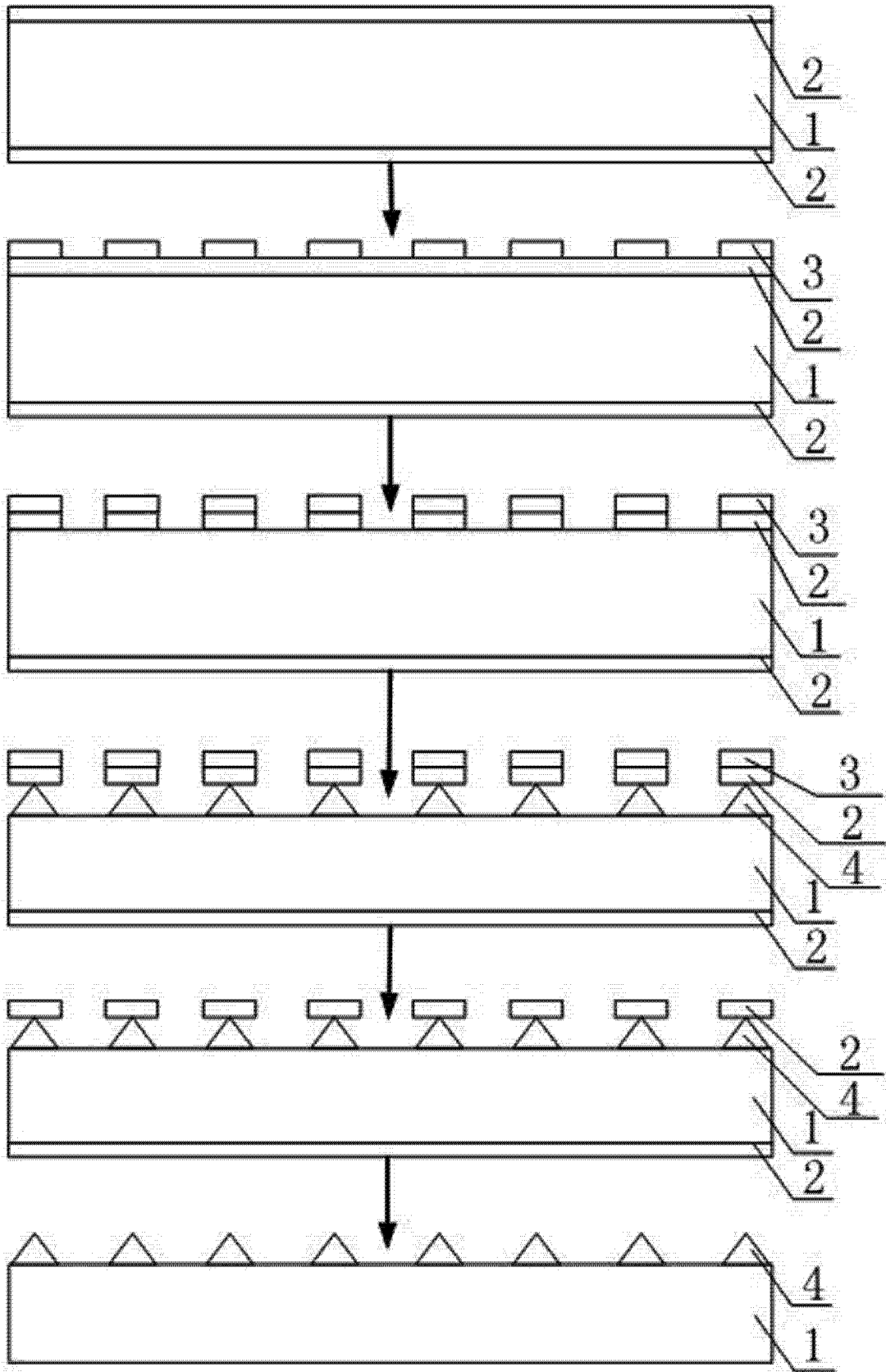


图 1

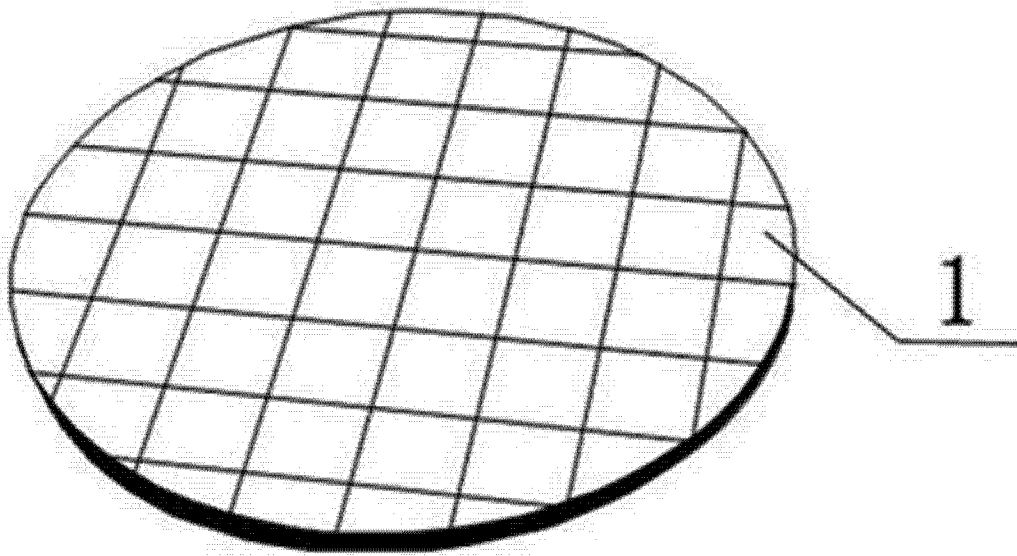


图 2

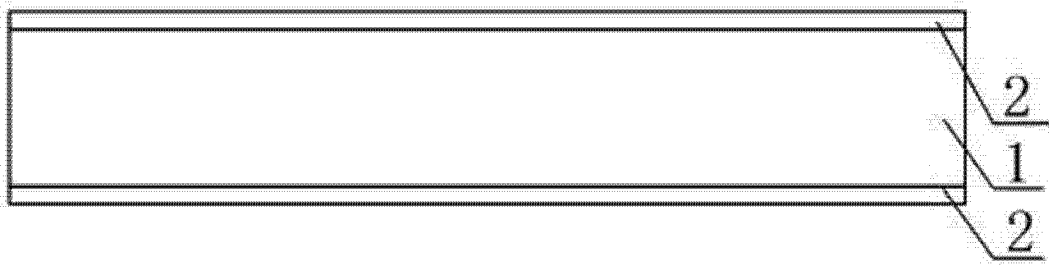


图 3

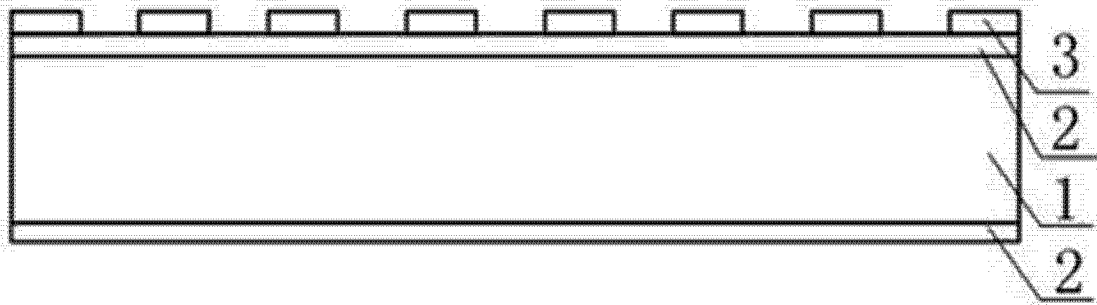


图 4



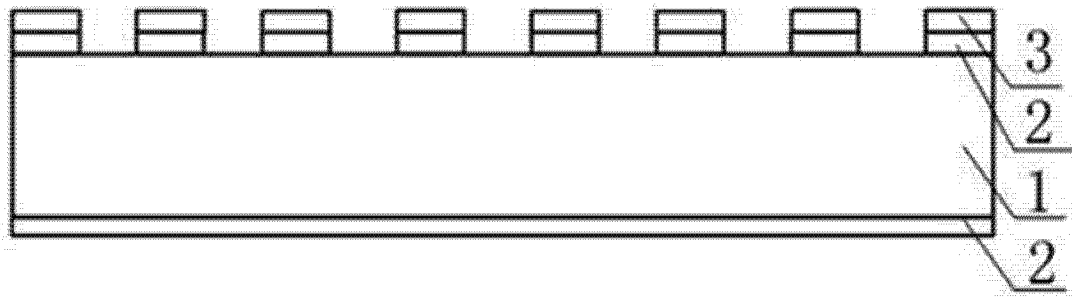


图 5

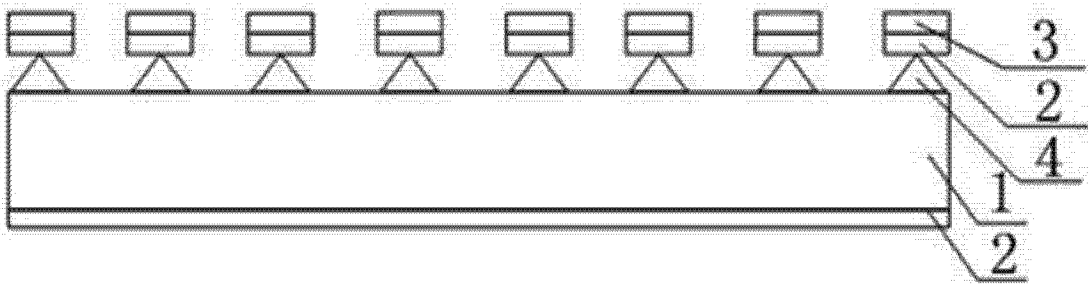


图 6

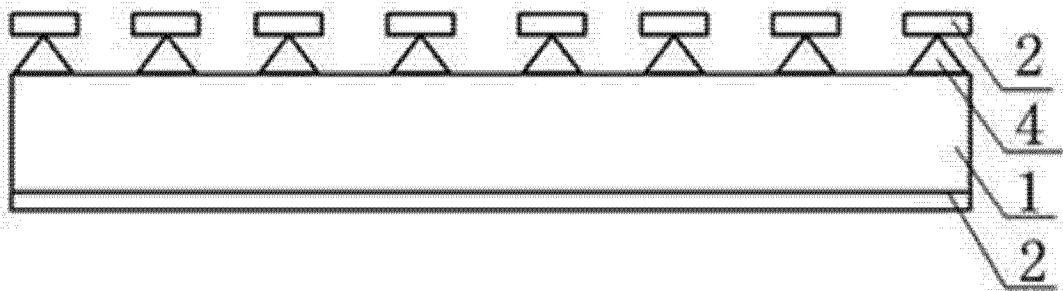


图 7

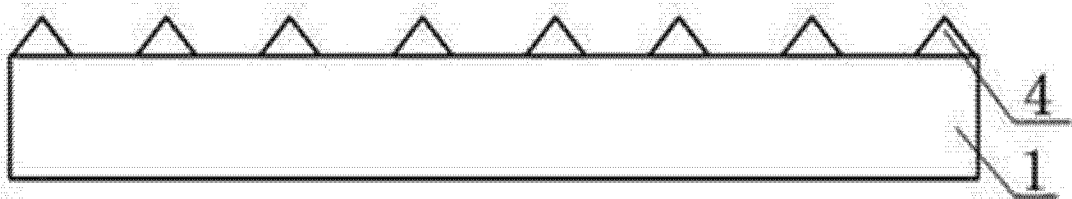


图 8

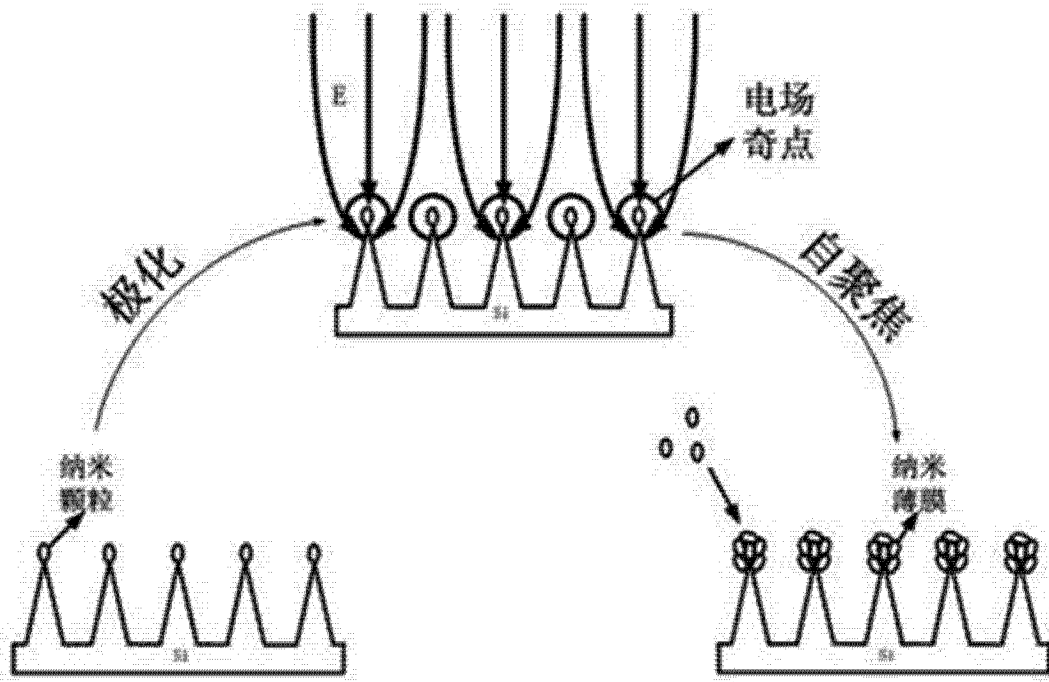


图 9

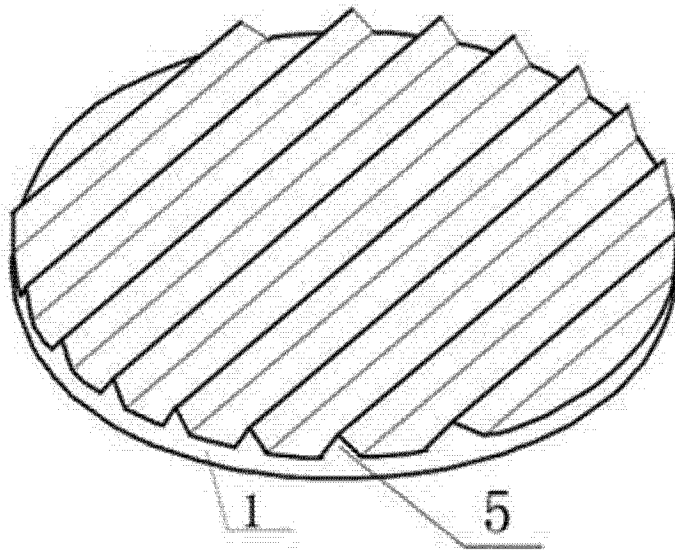


图 10

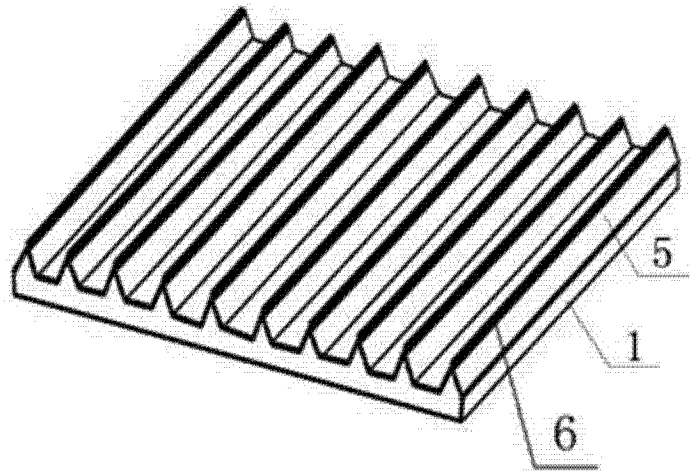


图 11

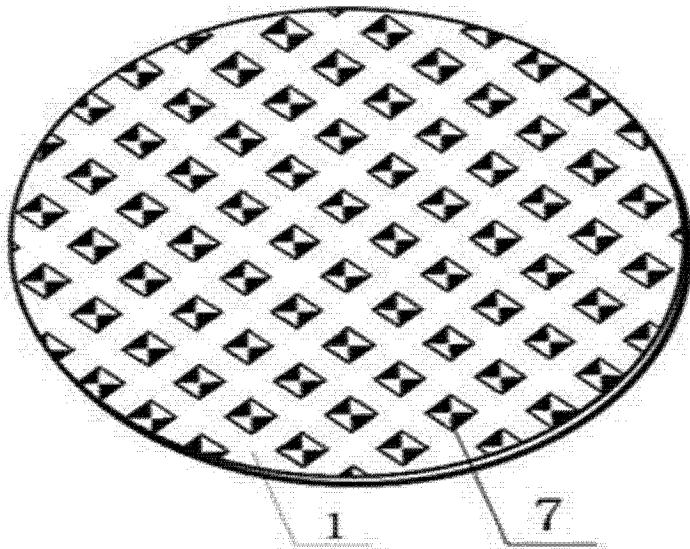


图 12

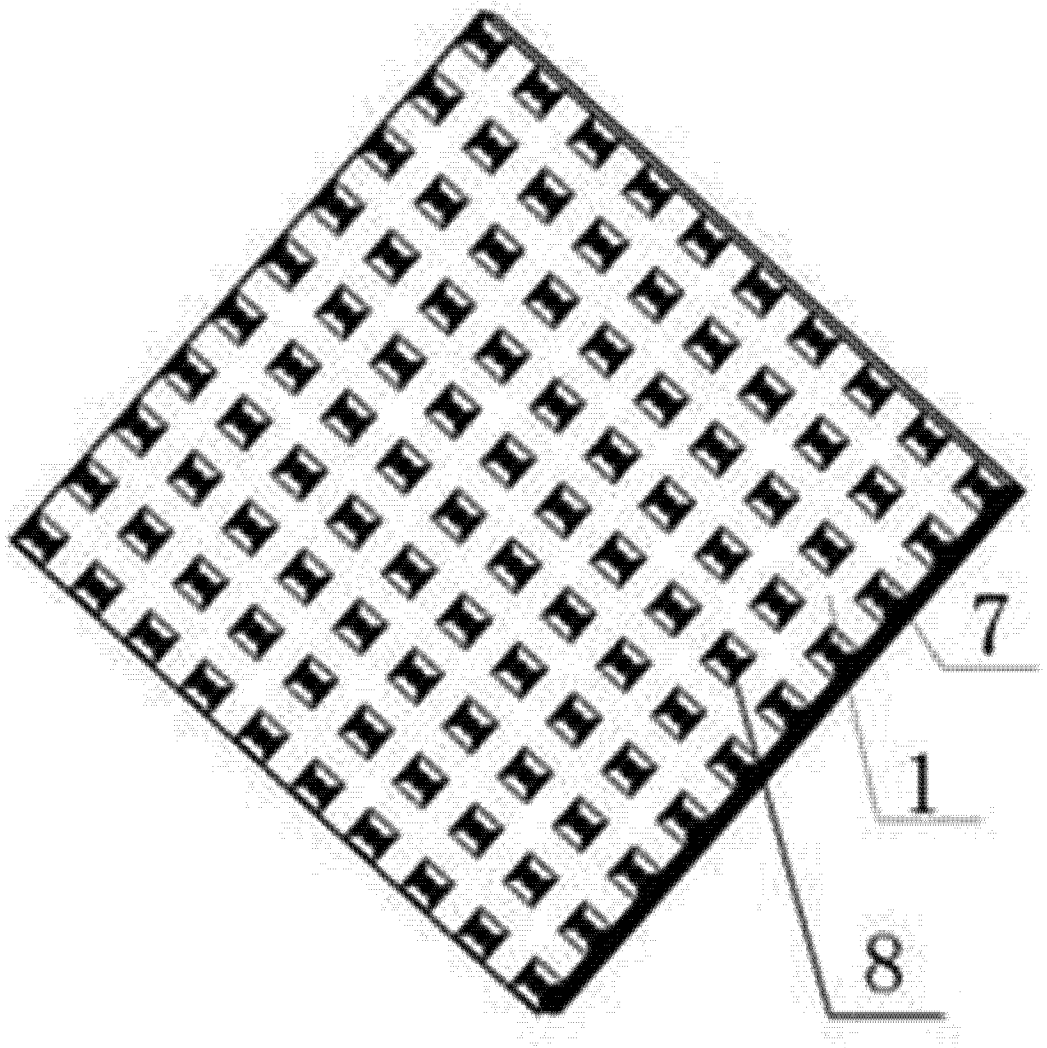


图 13