

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6390509号  
(P6390509)

(45) 発行日 平成30年9月19日(2018.9.19)

(24) 登録日 平成30年8月31日(2018.8.31)

(51) Int.Cl.		F I			
<b>B 4 1 J</b>	<b>29/38</b>	<b>(2006.01)</b>	B 4 1 J	29/38	D
<b>G 0 6 F</b>	<b>1/28</b>	<b>(2006.01)</b>	G 0 6 F	1/28	C
<b>G 0 6 F</b>	<b>1/24</b>	<b>(2006.01)</b>	G 0 6 F	1/24	B
<b>G 0 3 G</b>	<b>21/00</b>	<b>(2006.01)</b>	B 4 1 J	29/38	Z
			G 0 3 G	21/00	5 0 0

請求項の数 4 (全 16 頁)

(21) 出願番号 特願2015-96296 (P2015-96296)  
 (22) 出願日 平成27年5月11日(2015.5.11)  
 (65) 公開番号 特開2016-210102 (P2016-210102A)  
 (43) 公開日 平成28年12月15日(2016.12.15)  
 審査請求日 平成29年3月22日(2017.3.22)

(73) 特許権者 000006150  
 京セラドキュメントソリューションズ株式会社  
 大阪府大阪市中央区玉造1丁目2番28号  
 (74) 代理人 100067828  
 弁理士 小谷 悦司  
 (74) 代理人 100115381  
 弁理士 小谷 昌崇  
 (74) 代理人 100118049  
 弁理士 西谷 浩治  
 (72) 発明者 三ヶ島 勝雄  
 大阪府大阪市中央区玉造1丁目2番28号  
 京セラドキュメントソリューションズ株式会社内

最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【特許請求の範囲】

【請求項1】

画像形成装置であって、  
 前記画像形成装置を制御するメインCPUと、  
 前記画像形成装置の所定の機能を制御し、前記メインCPUより消費電力が小さいサブCPUと、  
 前記メインCPU及び前記サブCPUに動作電圧を供給する第1のモードと、前記メインCPUに前記動作電圧を供給しないが、前記サブCPUに前記動作電圧を供給する第2のモードと、を切り替える制御をするモード制御部と、  
 前記メインCPUに供給されている前記動作電圧が異常と判断したとき、第1の異常検知信号を出力し、前記サブCPUに供給されている前記動作電圧が異常と判断したとき、第2の異常検知信号を出力する電圧監視部と、  
 前記第1の異常検知信号及び前記第2の異常検知信号の少なくとも一方が送られてきたとき、前記メインCPU及び前記サブCPUをリセットするリセット部と、  
 前記第2のモードにおいて、前記リセット部に前記第1の異常検知信号が送られることを防止する防止部と、を備え、  
 前記防止部は、前記第1のモードにおいて、前記第1の異常検知信号を通過させて前記リセット部に送り、前記第2のモードにおいて、前記第1の異常検知信号を遮断し、前記メインCPUに供給されている前記動作電圧が正常であることを示す信号を前記リセット部に送る第1のマスク回路を含む、画像形成装置。

10

20

## 【請求項 2】

画像形成装置であって、

前記画像形成装置を制御するメインCPUと、

前記画像形成装置の所定の機能を制御し、前記メインCPUより消費電力が小さいサブCPUと、

前記メインCPU及び前記サブCPUに動作電圧を供給する第1のモードと、前記メインCPUに前記動作電圧を供給しないが、前記サブCPUに前記動作電圧を供給する第2のモードと、を切り替える制御をするモード制御部と、

前記メインCPUに供給されている前記動作電圧が異常と判断したとき、第1の異常検知信号を出力し、前記サブCPUに供給されている前記動作電圧が異常と判断したとき、第2の異常検知信号を出力する電圧監視部と、

前記第1の異常検知信号及び前記第2の異常検知信号の少なくとも一方が送られてきたとき、前記メインCPU及び前記サブCPUをリセットするリセット部と、

前記第2のモードにおいて、前記リセット部に前記第1の異常検知信号が送られることを防止する防止部と、を備え、

前記防止部は、前記第2のモードにおいて、前記電圧監視部を制御することにより、前記電圧監視部は、前記メインCPUに供給されている前記動作電圧が異常か否かの監視を停止し、かつ、前記メインCPUに供給されている前記動作電圧が正常であることを示す信号を前記リセット部に送る、画像形成装置。

## 【請求項 3】

画像形成装置であって、

前記画像形成装置を制御するメインCPUと、

前記画像形成装置の所定の機能を制御し、前記メインCPUより消費電力が小さいサブCPUと、

前記メインCPU及び前記サブCPUに動作電圧を供給する第1のモードと、前記メインCPUに前記動作電圧を供給しないが、前記サブCPUに前記動作電圧を供給する第2のモードと、を切り替える制御をするモード制御部と、

前記メインCPUに供給されている前記動作電圧が異常と判断したとき、第1の異常検知信号を出力し、前記サブCPUに供給されている前記動作電圧が異常と判断したとき、第2の異常検知信号を出力する電圧監視部と、

前記第1の異常検知信号及び前記第2の異常検知信号の少なくとも一方が送られてきたとき、前記メインCPU及び前記サブCPUをリセットするリセット部と、

前記第2のモードにおいて、前記リセット部に前記第1の異常検知信号が送られることを防止する防止部と、を備え、

前記リセット部は、前記第1のモードにおいて、前記メインCPU及び前記サブCPUをリセットしたとき、リセットが開始されてから第1の所定期間が経過後、前記メインCPU及び前記サブCPUのリセットを解除し、前記第2のモードにおいて、前記メインCPUに前記動作電圧が供給されず、かつ、前記メインCPUをリセットした状態で、前記サブCPUをリセットしたとき、リセットが開始されてから第2の所定期間が経過後、前記メインCPU及び前記サブCPUのリセットを解除し、

前記第1のモードにおいて、前記メインCPU及び前記サブCPUのリセットが開始された後、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を停止し、前記メインCPU及び前記サブCPUのリセットが解除される前に、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を再開し、前記第2のモードにおいて、前記サブCPUのリセットが開始された後、前記サブCPUへの前記動作電圧の供給を停止し、前記メインCPU及び前記サブCPUのリセットが解除される前に、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を再開する電源制御部をさらに備える画像形成装置。

## 【請求項 4】

画像形成装置であって、

前記画像形成装置を制御するメインCPUと、

10

20

30

40

50

前記画像形成装置の所定の機能を制御し、前記メインCPUより消費電力が小さいサブCPUと、

前記メインCPU及び前記サブCPUに動作電圧を供給する第1のモードと、前記メインCPUに前記動作電圧を供給しないが、前記サブCPUに前記動作電圧を供給する第2のモードと、を切り替える制御をするモード制御部と、

前記メインCPUに供給されている前記動作電圧が異常と判断したとき、第1の異常検知信号を出力し、前記サブCPUに供給されている前記動作電圧が異常と判断したとき、第2の異常検知信号を出力する電圧監視部と、

前記第1の異常検知信号及び前記第2の異常検知信号の少なくとも一方が送られてきたとき、前記メインCPU及び前記サブCPUをリセットするリセット部と、

前記第2のモードにおいて、前記リセット部に前記第1の異常検知信号が送られることを防止する防止部と、を備え、

前記モード制御部は、前記第1のモードから前記第2のモードに切り替える命令を示す切替信号が、前記メインCPUから送られてきたとき、前記第1のモードから前記第2のモードに切り替える制御をし、

前記電圧監視部が、前記第1のモードにおいて、前記メインCPUに供給されている前記動作電圧が異常でないと判断したとき、前記切替信号を通過させて前記モード制御部に送り、異常と判断したとき、前記切替信号を遮断し、前記モード制御部に前記切替信号が送られないようにする第2のマスク回路をさらに備える画像形成装置。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、画像形成装置に備えられるCPUに供給される動作電圧に異常が発生したときに対処する技術に関する。

#### 【背景技術】

#### 【0002】

メインCPUは、高性能であるが、消費電力が大きい。高性能を要求されないジョブにメインCPUを用いるのは、消費電力の無駄となるので、メインCPU及びサブCPUを備えるシステムが実用されている。サブCPUは、高性能ではないが、消費電力が小さい。このシステムによれば、ジョブに応じて、メインCPUとサブCPUとを使い分けている。

#### 【0003】

CPUに供給される動作電圧に異常が発生（例えば、動作電圧が低下、動作電圧が瞬停）したとき、CPUが誤動作するので、リセット部はCPUをリセットする。例えば、特許文献1には、メインCPU及びサブCPUを備えるシステムにおいて、リセット回路が、メインCPUの指令に基づき、メインCPU及びサブCPUの少なくとも一方をリセットするとき、双方をリセットすることにより、それら双方の処理の同期性を担保する技術を開示している。

#### 【先行技術文献】

#### 【特許文献】

#### 【0004】

【特許文献1】特開2005-148890号公報（段落0008）

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0005】

メインCPU及びサブCPUを備えるシステムは、画像形成装置にも採用されている。メインCPUは、画像形成装置の通常動作モードにおいて、例えば、画像データで示される画像を形成し、形成した画像を印刷するジョブを実行する。サブCPUは、通常動作モードにおいて、例えば、操作部のキー操作を待ち受ける機能を制御したり、ネットワーク

10

20

30

40

50

から送信されてくる印刷ジョブを待ち受ける機能を制御したり、スリープモードにおいて、画像形成装置が外部との通信を維持するための最小限の電力で待機する機能を制御したりする。

【0006】

スリープモードでは、メインCPUに動作電圧が供給されないので、メインCPUに供給されている動作電圧は、常に異常ということになる。従って、スリープモードにおいて、リセット部が正常に機能しないおそれがある。

【0007】

本発明は、メインCPUやサブCPUに供給される動作電圧に異常が発生したとき、これらのCPUをリセットするリセット部について、メインCPUに動作電圧が供給されないモードにおいても、リセット部を正常に機能させることができる画像形成装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成する本発明に係る画像形成装置は、前記画像形成装置を制御するメインCPUと、前記画像形成装置の所定の機能を制御し、前記メインCPUより消費電力が小さいサブCPUと、前記メインCPU及び前記サブCPUに動作電圧を供給する第1のモードと、前記メインCPUに前記動作電圧を供給しないが、前記サブCPUに前記動作電圧を供給する第2のモードと、を切り替える制御をするモード制御部と、前記メインCPUに供給されている前記動作電圧が異常と判断したとき、第1の異常検知信号を出力し、前記サブCPUに供給されている前記動作電圧が異常と判断したとき、第2の異常検知信号を出力する電圧監視部と、前記第1の異常検知信号及び前記第2の異常検知信号の少なくとも一方が送られてきたとき、前記メインCPU及び前記サブCPUをリセットするリセット部と、前記第2のモードにおいて、前記リセット部に前記第1の異常検知信号が送られることを防止する防止部と、を備える。

【0009】

第2のモード（例えば、スリープモード）では、メインCPUに動作電圧が供給されていないので、電圧監視部は、常に第1の異常検知信号を出力することになる。これにより、第2のモードにおいて、リセット部が正常に機能しないおそれがある。

【0010】

本発明に係る画像形成装置によれば、防止部が、第2のモードにおいて、リセット部に第1の異常検知信号が送られることを防止している。従って、メインCPUやサブCPUに供給される動作電圧に異常が発生したとき、これらのCPUをリセットするリセット部について、メインCPUに動作電圧が供給されないモード（第2のモード）においても、リセット部を正常に機能させることができる。防止部は、次に説明する二つの態様がある。

【0011】

上記構成において、前記防止部は、前記第1のモードにおいて、前記第1の異常検知信号を通過させて前記リセット部に送り、前記第2のモードにおいて、前記第1の異常検知信号を遮断し、前記メインCPUに供給されている前記動作電圧が正常であることを示す信号を前記リセット部に送る第1のマスク回路を含む。

【0012】

この構成は、防止部の第1の態様である。

【0013】

上記構成において、前記防止部は、前記第2のモードにおいて、前記電圧監視部を制御することにより、前記電圧監視部は、前記メインCPUに供給されている前記動作電圧が異常か否かの監視を停止し、かつ、前記メインCPUに供給されている前記動作電圧が正常であることを示す信号を前記リセット部に送る。

【0014】

この構成は、防止部の第2の態様である。

## 【 0 0 1 5 】

上記構成において、前記リセット部は、前記第1のモードにおいて、前記メインCPU及び前記サブCPUをリセットしたとき、リセットが開始されてから第1の所定期間が経過後、前記メインCPU及び前記サブCPUのリセットを解除し、前記第2のモードにおいて、前記メインCPUに前記動作電圧が供給されず、かつ、前記メインCPUをリセットした状態で、前記サブCPUをリセットしたとき、リセットが開始されてから第2の所定期間が経過後、前記メインCPU及び前記サブCPUのリセットを解除し、前記第1のモードにおいて、前記メインCPU及び前記サブCPUのリセットが開始された後、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を停止し、前記メインCPU及び前記サブCPUのリセットが解除される前に、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を再開し、前記第2のモードにおいて、前記サブCPUのリセットが開始された後、前記サブCPUへの前記動作電圧の供給を停止し、前記メインCPU及び前記サブCPUのリセットが解除される前に、前記メインCPU及び前記サブCPUへの前記動作電圧の供給を再開する電源制御部をさらに備える。

10

## 【 0 0 1 6 】

第1の所定期間は、第1のモードにおいて、メインCPU及びサブCPUがリセットされている期間である。第2の所定期間は、第2のモードにおいて、サブCPUがリセットされている期間である。これらの期間の長さは、同じでもよいし、異なってもよい。

## 【 0 0 1 7 】

メインCPUやサブCPUに供給される動作電圧に異常が発生したとき、リセット部がメインCPU及びサブCPUをリセットするだけでは、メインCPU及びサブCPUの正常な動作が回復しないことがある。例えば、第2のモード（例えば、スリープモード）から第1のモード（画像形成装置の通常動作モード）に復帰できない事象が発生することがある。

20

## 【 0 0 1 8 】

この構成によれば、第1のモードにおいて、メインCPU又はサブCPUに供給される動作電圧に異常が発生したとき、リセット部が、メインCPU及びサブCPUをリセットすることに加えて、電源制御部が、第1の所定期間内において、メインCPU及びサブCPUへの動作電圧の供給を一旦停止し、その後、メインCPU及びサブCPUに動作電圧の供給を再開する制御をする（すなわち、メインCPU及びサブCPUを再起動させる）。

30

## 【 0 0 1 9 】

第2のモードにおいて、サブCPUに供給される動作電圧に異常が発生したとき、リセット部が、サブCPUをリセットすることに加えて、電源制御部が、第2の所定期間内において、サブCPUへの動作電圧の供給を一旦停止し、その後、メインCPU及びサブCPUに前記動作電圧の供給を再開する制御をする（すなわち、メインCPU及びサブCPUを再起動させる）。

## 【 0 0 2 0 】

以上のように、この構成によれば、メインCPUやサブCPUに供給される動作電圧に異常が発生し、メインCPU及びサブCPUがリセットされたとき、メインCPU及びサブCPUが再起動されるので、メインCPU及びサブCPUの正常な動作を回復することができる。

40

## 【 0 0 2 1 】

上記構成において、前記モード制御部は、前記第1のモードから前記第2のモードに切り替える命令を示す切替信号が、前記メインCPUから送られてきたとき、前記第1のモードから前記第2のモードに切り替える制御をし、前記電圧監視部が、前記第1のモードにおいて、前記メインCPUに供給されている前記動作電圧が異常でないとは判断したとき、前記切替信号を通過させて前記モード制御部に送り、異常と判断したとき、前記切替信号を遮断し、前記モード制御部に前記切替信号が送られないようにする第2のマスク回路をさらに備える。

50

## 【0022】

メインCPUに供給される動作電圧に異常が発生すれば、その後、メインCPUが、誤って切替信号をモード制御部に送る可能性がある。この構成によれば、第1のモードにおいて、メインCPUに供給される動作電圧に異常が発生すれば、メインCPUのリセットを優先させ、第2のマスク部は、切替信号を遮断することにより、第1のモードから第2のモードへの切替を阻止する。

## 【発明の効果】

## 【0023】

本発明によれば、メインCPUやサブCPUに供給される動作電圧に異常が発生したとき、これらのCPUをリセットするリセット部について、メインCPUに動作電圧が供給されないモードにおいても、リセット部を正常に機能させることができる。

10

## 【図面の簡単な説明】

## 【0024】

【図1】本実施形態に係る画像形成装置の構成を示すブロック図である。

【図2】本実施形態に係る画像形成装置に備えられる制御部の構成を示すブロック図である。

【図3】本実施形態に係る画像形成装置が、通常動作モードにおいて、サブCPUに供給される動作電圧に異常が発生したときのタイムチャートである。

【図4】本実施形態に係る画像形成装置が、通常動作モードにおいて、メインCPUに供給される動作電圧に異常が発生したときのタイムチャートである。

20

【図5】本実施形態に係る画像形成装置が、スリープモードにおいて、サブCPUに供給される動作電圧に異常が発生したときのタイムチャートである。

## 【発明を実施するための形態】

## 【0025】

以下、図面に基づいて本発明の実施形態を詳細に説明する。図1は、本発明の一実施形態に係る画像形成装置1の構成を示すブロック図である。画像形成装置1として、コピー、プリンター、スキャナー及びファクシミリの機能を有するデジタル複合機を例に説明する。画像形成装置1は、画像を印刷する機能を有する装置であればよく、デジタル複合機に限定されない。例えば、プリンターを画像形成装置1としてもよい。画像形成装置1は、印刷部100、原稿読取部200、原稿給送部300、操作部400、制御部500及び通信部600を備える。

30

## 【0026】

原稿給送部300は、原稿給送部300に設けられた原稿載置部に1枚の原稿が置かれている場合、その原稿を原稿読取部200に送り、原稿載置部に複数枚の原稿が置かれている場合、複数枚の原稿を連続的に原稿読取部200に送る。

## 【0027】

原稿読取部200は、原稿台に載置された原稿や、原稿給送部300から給送された原稿を読み取り、その原稿の画像データを出力する。

## 【0028】

印刷部100は、印刷ジョブを実行する。印刷ジョブとは、画像を示すデータ（例えば、原稿読取部200から出力された画像データ、PC等の端末装置から送信されてきた印刷データ、ファクシミリ受信の画像データ）について、そのデータで示される画像を印刷した印刷物を生成するジョブである。

40

## 【0029】

操作部400は、操作キー部401及び表示部403を備える。表示部403は、タッチパネル機能を有しており、ソフトキーを含む画面が表示される。ユーザーは、画面を見ながらソフトキーを操作することによって、コピー等の機能の実行に必要な設定等をする。

## 【0030】

操作キー部401には、ハードキーからなる操作キーが設けられている。操作キーは、

50

例えば、スタートキー、テンキー、リセットキー、コピー、プリンター、スキャナー及びファクシミリを切り換えるための機能切換キーである。

【 0 0 3 1 】

制御部 5 0 0 は、CPU、ROM、及び、RAM を備える。CPU は、画像形成装置 1 を動作させるために必要な制御を、画像形成装置 1 の上記構成要素（例えば、印刷部 1 0 0）に対して実行する。ROM は、画像形成装置 1 の動作の制御に必要なソフトウェアを記憶している。RAM は、ソフトウェアの実行時に発生するデータの一時的な記憶及びアプリケーションソフトの記憶等に利用される。

【 0 0 3 2 】

通信部 6 0 0 は、ファクシミリ通信部 6 0 1 及びネットワーク I / F 部 6 0 3 を備える。ファクシミリ通信部 6 0 1 は、相手先ファクシミリとの電話回線の接続を制御する NCU (Network Control Unit) 及びファクシミリ通信用の信号を変復調する変復調回路を備える。ファクシミリ通信部 6 0 1 は、電話回線 6 0 5 に接続される。

10

【 0 0 3 3 】

ネットワーク I / F 部 6 0 3 は、LAN 6 0 7 に接続される。ネットワーク I / F 部 6 0 3 は、LAN 6 0 7 に接続された PC 等の端末装置との間で通信を実行するための通信インターフェイス回路である。

【 0 0 3 4 】

図 2 は、制御部 5 0 0 の構成を示すブロック図である。制御部 5 0 0 は、モード制御部 5 0 1、メイン CPU 5 0 2、サブ CPU 5 0 3、メイン CPU 電源 5 0 4、サブ CPU 電源 5 0 5、電源制御部 5 0 6、電圧監視部 5 0 7、オア回路 5 1 0、リセット部 5 1 1、第 1 のマスク回路 5 1 2 及び第 2 のマスク回路 5 1 3 を備える。メイン CPU 5 0 2 及びサブ CPU 5 0 3 は、メイン制御部として機能する。モード制御部 5 0 1、メイン CPU 電源 5 0 4、サブ CPU 電源 5 0 5、電源制御部 5 0 6、電圧監視部 5 0 7、リセット部 5 1 1、オア回路 5 1 0、第 1 のマスク回路 5 1 2 及び第 2 のマスク回路 5 1 3 は、省電力制御部として機能する。

20

【 0 0 3 5 】

モード制御部 5 0 1 は、通常動作モード（第 1 のモードの具体例）とスリープモード（第 2 のモードの具体例）とを切り替える制御をする。通常動作モードは、画像形成装置 1 を通常動作可能な状態とするモードである。通常動作モードにおいて、図 1 に示す印刷部 1 0 0、原稿読取部 2 0 0 及び原稿給送部 3 0 0 が動作したり、操作部 4 0 0 がキー操作を待ち受けたり、通信部 6 0 0 が外部から送信されてくる印刷ジョブを待ち受けたりする。スリープモードは、画像形成装置 1 を省電力状態とするモードである。スリープモードにおいて、画像形成装置 1 は、外部との通信を維持するための最小限の電力状態となる。

30

【 0 0 3 6 】

メイン CPU 5 0 2 は、通常動作モードにおいて、画像形成装置 1 の全体を制御する。例えば、図 1 に示す原稿読取部 2 0 0 で読み取られた原稿の画像データや LAN 6 0 7 を経由して外部から送られてきた印刷データに対して、メイン CPU 5 0 2 は、各種画像処理（圧縮展開処理、切り出し回転処理、色補正等）をする。メイン CPU 5 0 2 は、印刷部 1 0 0 に搭載されているエンジン制御部 1 0 1 にそのデータを送る。エンジン制御部 1 0 1 は、印刷部 1 0 0 を構成する不図示の用紙搬送機構、露光器、感光体ドラム、現像器及び定着器等を制御し、そのデータで示される画像を形成し、形成した画像を印刷する。

40

【 0 0 3 7 】

メイン CPU 5 0 2 は、所定の条件が成立したとき、通常動作モードからスリープモードに切り替える命令を示す切替信号 S 3 を出力する。所定の条件とは、ユーザーが図 1 に示す操作部 4 0 0 を操作してスリープモードに移行する操作を入力した場合、又は、操作部 4 0 0 が最後に操作されてから予め定められた期間が経過した場合である。切替信号 S 3 は、モード制御部 5 0 1 に送られる。モード制御部 5 0 1 は、切替信号 S 3 がメイン CPU 5 0 2 から送られてきたとき、通常動作モードからスリープモードに切り替える制御をする。

50

## 【 0 0 3 8 】

サブCPU 503は、画像形成装置1の所定の機能を制御する。例えば、サブCPU 503は、通常動作モードにおいて、図1に示す操作部400がキー操作を待ち受ける機能を制御したり、通信部600が外部から送信されてくる印刷ジョブを待ち受ける機能を制御したり、スリープモードにおいて、外部との通信を維持するための最小限の電力で待機する機能を制御したりする。サブCPU 503は、メインCPU 502より消費電力が小さい。

## 【 0 0 3 9 】

メインCPU電源504は、メインCPU 502を動作させる動作電圧を生成するDCDCコンバータである。サブCPU電源505は、サブCPU 503を動作させる動作電圧を生成するDCDCコンバータである。動作電圧は、電源電圧とも称される。

10

## 【 0 0 4 0 】

電源制御部506は、メインCPU電源504及びサブCPU電源505を制御する。電源制御部506は、通常動作モードにおいて、メインCPU電源504及びサブCPU電源505を制御し、メインCPU電源504に動作電圧をメインCPU 502に供給させ、サブCPU電源505に動作電圧をサブCPU 503に供給させる。電源制御部506は、スリープモードにおいて、メインCPU電源504を停止させるので、メインCPU 502に動作電圧は供給されない。電源制御部506は、スリープモードにおいて、サブCPU電源505を制御し、サブCPU電源505に動作電圧をサブCPU 503に供給させる。

20

## 【 0 0 4 1 】

電圧監視部507は、第1の電圧監視部508及び第2の電圧監視部509を備える。第1の電圧監視部508は、メインCPU 502に供給されている動作電圧を測定する電圧センサー（不図示）を含み、このセンサーで測定された電圧が所定値より下がったとき、メインCPU 502に供給されている動作電圧が異常と判断し、リセット部511へ出力する信号をノンアクティブからアクティブにする。このアクティブ信号が第1の異常検知信号S1である。

## 【 0 0 4 2 】

第2の電圧監視部509は、サブメインCPU 502に供給されている動作電圧を測定する電圧センサー（不図示）を含み、このセンサーで測定された電圧が所定値より下がったとき、サブCPU 503に供給されている動作電圧が異常と判断し、リセット部511へ出力する信号をノンアクティブからアクティブにする。このアクティブ信号が第2の異常検知信号S2である。

30

## 【 0 0 4 3 】

オア回路510には、第1の電圧監視部508から出力される信号（ノンアクティブ信号又はアクティブ信号）、及び、第2の電圧監視部509から出力される信号（ノンアクティブ信号又はアクティブ信号）が入力する。オア回路510から出力された信号は、リセット部511に送られる。

## 【 0 0 4 4 】

リセット部511は、オア回路510から送られてきた信号がアクティブ信号のとき、すなわち、第1の異常検知信号S1及び第2の異常検知信号S2の少なくとも一方がオア回路510から送られてきたとき、メインCPU 502及びサブCPU 503をリセットする。

40

## 【 0 0 4 5 】

第1のマスク回路512は、防止部として機能する。防止部は、スリープモード（第2のモードの具体例）において、リセット部511に第1の異常検知信号S1が送られることを防止する。スリープモードでは、上述したように、メインCPU 502に動作電圧が供給されていないので、第1の電圧監視部508は、常に第1の異常検知信号S1を出力することになる。これにより、スリープモードにおいて、リセット部511が正常に機能しないおそれがある。本実施形態に係る画像形成装置1によれば、第1のマスク回路51

50

2（防止部）が、スリープモードにおいて、リセット部511に第1の異常検知信号S1が送られることを防止している。従って、メインCPU502やサブCPU503に供給される動作電圧に異常が発生したとき、これらのCPUをリセットするリセット部511について、メインCPU502に動作電圧が供給されないモード（スリープモード）においても、リセット部511を正常に機能させることができる。

【0046】

第1のマスク回路512について詳しく説明する。モード制御部501は、通常動作モードにおいて、第1のマスク回路512を無効状態にし、スリープモードにおいて、第1のマスク回路512を有効状態にする。

【0047】

通常動作モードでは、メインCPU502に動作電圧が供給されているので、第1の電圧監視部508が、メインCPU502に供給されている動作電圧が異常と判断したとき、第1の異常検知信号S1をリセット部511に届くようにする必要がある。そこで、モード制御部501は、通常動作モードにおいて、第1のマスク回路512を無効状態にして、第1のマスク回路512に第1の異常検知信号S1を通過させる。従って、第1の電圧監視部508が第1の異常検知信号S1（アクティブ信号）を出力したとき、第1の異常検知信号S1は、第1のマスク回路512を通過し、オア回路510を経由して、リセット部511に送られる。

【0048】

スリープモードでは、メインCPU502に動作電圧が供給されていないので、第1の電圧監視部508は、常に第1の異常検知信号S1を出力することになる。そこで、モード制御部501は、スリープモードにおいて、第1のマスク回路512を有効状態にし、第1のマスク回路512は、第1の異常検知信号S1を遮断し、メインCPU502に供給されている動作電圧が正常であることを示す信号（ノンアクティブ信号）を、オア回路510を経由して、リセット部511に送る。従って、第1の電圧監視部508が第1の異常検知信号S1を出力しても、第1の異常検知信号S1はリセット部511に送られない。

【0049】

このように、第1のマスク回路512は、通常動作モードにおいて、第1の異常検知信号S1を通過させてリセット部511に送り、スリープモードにおいて、第1の異常検知信号S1を遮断し、メインCPU502に供給されている動作電圧が正常であることを示す信号をリセット部511に送る。

【0050】

第2のマスク回路513について説明する。上述したように、通常動作モードにおいて、メインCPU502が、スリープモードに移行する判断をしたとき、切替信号S3をモード制御部501に送る。メインCPU502に供給される動作電圧に異常が発生すれば、その後、メインCPU502が、誤って切替信号S3をモード制御部501に送る可能性がある。そこで、第2のマスク回路513が設けられている。

【0051】

モード制御部501は、通常動作モードにおいて、第1の電圧監視部508が、メインCPU502に供給されている動作電圧が異常でないと判断したとき、第2のマスク回路513を無効状態にし、異常と判断したとき、第2のマスク回路513を有効状態にする。

【0052】

メインCPU502に供給されている動作電圧が異常でない状態において、メインCPU502が切替信号S3を出力したとき、切替信号S3がモード制御部501に届くようにする必要がある。そこで、メインCPU502に供給されている動作電圧が異常でない場合、第2のマスク回路513を無効状態にして、第2のマスク回路513に切替信号S3を通過させる。従って、メインCPU502が切替信号S3を出力したとき、切替信号S3は、第2のマスク回路513を通過し、モード制御部501に送られる。

10

20

30

40

50

## 【 0 0 5 3 】

メインCPU502に供給されている動作電圧が異常である状態において、メインCPU502が切替信号S3を出力したとき、切替信号S3がモード制御部501に届かないようにする必要がある。そこで、メインCPU502に供給されている動作電圧が異常である場合、第2のマスク回路513を有効状態にして、第2のマスク回路513が切替信号S3を遮断する。従って、メインCPU502が切替信号S3を出力したとき、切替信号S3はモード制御部501に送られない。

## 【 0 0 5 4 】

このように、第2のマスク回路513は、電圧監視部507が、通常動作モードにおいて、メインCPU502に供給されている動作電圧が異常でないと判断したとき、切替信号S3を通過させてモード制御部501に送り、異常と判断したとき、切替信号S3を遮断し、モード制御部501に切替信号S3が送られないようにする。

10

## 【 0 0 5 5 】

従って、本実施形態によれば、通常動作モードにおいて、メインCPU502に供給される動作電圧に異常が発生すれば、メインCPU502のリセットを優先させ、第2のマスク回路513は、切替信号S3を遮断することにより、通常動作モードからスリープモードへの切替を阻止する。

## 【 0 0 5 6 】

図3は、画像形成装置1が、通常動作モードにおいて、サブCPU503に供給される動作電圧に異常が発生したときのタイムチャートである。電圧監視部507が、時刻t1

20

## 【 0 0 5 7 】

図2及び図3を参照して、時刻t1まで、メインCPU502及びサブCPU503に正常な動作電圧が供給されている。このため、リセット部511は、時刻t1まで、メインCPU502及びサブCPU503のリセットを解除している。

## 【 0 0 5 8 】

電圧監視部507が、時刻t1で、サブCPU503に供給される動作電圧に異常が発生（動作電圧が低下）したと判断したので、電圧監視部507は、第2の異常検知信号S2を出力する。第2の異常検知信号S2は、オア回路510を通り、リセット部511に送られる。リセット部511は、メインCPU502及びサブCPU503をリセットする。

30

## 【 0 0 5 9 】

電源制御部506は、メインCPU502及びサブCPU503のリセットが開始された後、メインCPU電源504及びサブCPU電源505を制御して、メインCPU電源504及びサブCPU電源505が、動作電圧をメインCPU502及びサブCPU503に供給することを停止させる。供給停止から予め定められた期間が経過した時刻t2で、電源制御部506は、メインCPU電源504及びサブCPU電源505を制御して、メインCPU電源504及びサブCPU電源505が、動作電圧をメインCPU502及びサブCPU503に供給することを再開させる。

## 【 0 0 6 0 】

リセット部511は、時刻t2より後の時刻t3で、メインCPU502及びサブCPU503のリセットを解除する。このように、リセット部511は、通常動作モードにおいて、メインCPU502及びサブCPU503をリセットしたとき、リセットが開始されてから所定期間（第1の所定期間）が経過後、メインCPU502及びサブCPU503のリセットを解除する。

40

## 【 0 0 6 1 】

通常動作モードなので、図3に示すタイムチャートの全期間において、第1のマスク回路512は、無効状態である。すなわち、メインCPU502に供給されている動作電圧に異常が発生し、電圧監視部507が第1の異常検知信号S1を出力すれば、第1の異常検知信号S1は、第1のマスク回路512を通過して、リセット部511に送られる。

50

## 【 0 0 6 2 】

メインCPU502に供給されている動作電圧に異常が発生していないので、タイムチャートの全期間において、第2のマスク回路513は、無効状態である。すなわち、メインCPU502が切替信号S3を出力すれば、切替信号S3は、第2のマスク回路513を通過して、モード制御部501に送られる。

## 【 0 0 6 3 】

図4は、画像形成装置1が、通常動作モードにおいて、メインCPU502に供給される動作電圧に異常が発生したときのタイムチャートである。電圧監視部507が時刻t1で、メインCPU502に供給される動作電圧に異常が発生したことを判断したとする。

## 【 0 0 6 4 】

図2及び図4を参照して、時刻t1まで、メインCPU502及びサブCPU503に正常な動作電圧が供給されている。このため、リセット部511は、時刻t1まで、メインCPU502及びサブCPU503のリセットを解除している。

## 【 0 0 6 5 】

電圧監視部507が、時刻t1で、メインCPU502に供給される動作電圧に異常が発生（動作電圧が低下）したと判断したので、電圧監視部507は、第1の異常検知信号S1を出力する。第1の異常検知信号S1は、オア回路510を通り、リセット部511に送られる。リセット部511は、メインCPU502及びサブCPU503をリセットする。

## 【 0 0 6 6 】

電圧監視部507は、メインCPU502に供給される動作電圧に異常が発生したことをモード制御部501に通知する。モード制御部501は、第2のマスク回路513を制御し、第2のマスク回路513を無効状態から有効状態に切り替える。これにより、メインCPU502が切替信号S3を出力しても、第2のマスク回路513は、切替信号S3を遮断し、モード制御部501に切替信号S3が送られないようにする。

## 【 0 0 6 7 】

電源制御部506は、メインCPU502及びサブCPU503のリセットが開始された後、メインCPU電源504及びサブCPU電源505を制御して、メインCPU電源504及びサブCPU電源505が、動作電圧をメインCPU502及びサブCPU503に供給することを停止させる。供給停止から予め定められた期間が経過した時刻t2で、電源制御部506は、メインCPU電源504及びサブCPU電源505を制御して、メインCPU電源504及びサブCPU電源505が、動作電圧をメインCPU502及びサブCPU503に供給することを再開させる。

## 【 0 0 6 8 】

リセット部511は、時刻t2より後の時刻t3で、メインCPU502及びサブCPU503のリセットを解除する。リセット部511は、時刻t3で、モード制御部501にメインCPU502及びサブCPU503の再起動が完了したことを通知する。これにより、モード制御部501は、第2のマスク回路513を制御して、第2のマスク回路513を有効状態から無効状態に切り替える。

## 【 0 0 6 9 】

通常動作モードなので、図4に示すタイムチャートの全期間において、第1のマスク回路512は、無効状態である。

## 【 0 0 7 0 】

図5は、画像形成装置1が、スリープモードにおいて、サブCPU503に供給される動作電圧に異常が発生したときのタイムチャートである。電圧監視部507が、時刻t1で、サブCPU503に供給される動作電圧に異常が発生したことを判断したとする。

## 【 0 0 7 1 】

図2及び図5を参照して、メインCPU502が通常動作モードからスリープモードに移行する判断をしたとき、メインCPU502は、切替信号S3を出力する。切替信号S3は、モード制御部501に送られ、モード制御部501は、通常動作モードからスリー

10

20

30

40

50

プモードに切り替える制御をする（時刻  $t_0$ ）。

【0072】

詳しく説明すると、モード制御部501は、第1のマスク回路512及び第2のマスク回路513を制御して、それぞれ、無効状態から有効状態に切り替える。これ以降、電圧監視部507が第1の異常検知信号S1を出力しても、第1のマスク回路512は、第1の異常検知信号S1を遮断し、リセット部511に第1の異常検知信号S1が送られない。また、メインCPU502が切替信号S3を出力しても、第2のマスク回路513は、切替信号S3を遮断し、モード制御部501に切替信号S3が送られない。

【0073】

第1のマスク回路512及び第2のマスク回路513を有効状態にした後、モード制御部501は、電源制御部506にメインCPU502への動作電圧の供給停止を通知する。電源制御部506は、メインCPU電源504を制御して、動作電圧をメインCPU502に供給することを停止させる。モード制御部501は、リセット部511にメインCPU502をリセットすることを通知する。リセット部511は、メインCPU502をリセットする。

10

【0074】

時刻  $t_0$  から時刻  $t_1$  まで、サブCPU503に正常な動作電圧が供給されている。このため、リセット部511は、時刻  $t_1$  まで、サブCPU503のリセットを解除している。

【0075】

電圧監視部507が、時刻  $t_1$  で、サブCPU503に供給される動作電圧に異常が発生（動作電圧が低下）したと判断したので、電圧監視部507は、第2の異常検知信号S2を出力する。第2の異常検知信号S2は、オア回路510を通り、リセット部511に送られる。リセット部511は、サブCPU503をリセットする。

20

【0076】

電源制御部506は、サブCPU503のリセットが開始された後、サブCPU電源505を制御して、サブCPU電源505が、動作電圧をサブCPU503に供給することを停止させる。供給停止から予め定められた期間が経過した時刻  $t_2$  で、電源制御部506は、メインCPU電源504及びサブCPU電源505を制御して、メインCPU電源504及びサブCPU電源505が、動作電圧をメインCPU502及びサブCPU503に供給することを再開させる。

30

【0077】

リセット部511は、時刻  $t_2$  より後の時刻  $t_3$  で、メインCPU502及びサブCPU503のリセットを解除する。このように、リセット部511は、スリープモードにおいて、メインCPU502に動作電圧が供給されず、かつ、メインCPU502をリセットした状態で、サブCPU503をリセットしたとき、リセットが開始されてから所定期間（第2の所定期間）が経過後、メインCPU502及びサブCPU503のリセットを解除する。これにより、スリープモードから通常動作モードに移行する。

【0078】

通常動作モードに移行するので、モード制御部501は、第1のマスク回路512及び第2のマスク回路513を制御して、それぞれ、有効状態から無効状態に切り替える。

40

【0079】

図3及び図4に示すように、通常動作モードにおいて、メインCPU502及びサブCPU503がリセットされている期間を第1の所定期間とする。図5に示すように、スリープモードにおいて、サブCPU503がリセットされている期間を第2の所定期間とする。これらの期間の長さは、同じでもよいし、異なってもよい。

【0080】

メインCPU502やサブCPU503に供給される動作電圧に異常が発生したとき、リセット部511がメインCPU502及びサブCPU503をリセットするだけでは、メインCPU502及びサブCPU503の正常な動作が回復しないことがある。例えば

50

、スリープモードから通常動作モードに復帰できない事象が発生することがある。

【0081】

本実施形態によれば、図3及び図4を参照して、通常動作モードにおいて、メインCPU502又はサブCPU503に供給される動作電圧に異常が発生したとき、リセット部511が、メインCPU502及びサブCPU503をリセットすることに加えて、電源制御部506が、第1の所定期間内(時刻t1から時刻t2までの期間内)において、メインCPU502及びサブCPU503への動作電圧の供給を一旦停止し、その後、メインCPU502及びサブCPU503に動作電圧の供給を再開する制御をする(すなわち、メインCPU502及びサブCPU503を再起動させる)。

【0082】

図5を参照して、スリープモードにおいて、サブCPU503に供給される動作電圧に異常が発生したとき、リセット部511が、サブCPU503をリセットすることに加えて、電源制御部506が、第2の所定期間内(時刻t1から時刻t2までの期間内)において、サブCPU503への動作電圧の供給を一旦停止し、その後、メインCPU502及びサブCPU503に動作電圧の供給を再開する制御をする(すなわち、メインCPU502及びサブCPU503を再起動させる)。

【0083】

以上のように、本実施形態によれば、メインCPU502やサブCPU503に供給される動作電圧に異常が発生し、メインCPU502及びサブCPU503がリセットされたとき、メインCPU502及びサブCPU503が再起動されるので、メインCPU502及びサブCPU503の正常な動作を回復することができる。

【0084】

なお、第1のマスク回路512を防止部とする替わりに、以下の態様にしてもよい。防止部は、スリープモードにおいて、第1の電圧監視部508を制御することにより、第1の電圧監視部508は、メインCPU502に供給されている動作電圧が異常か否かの監視を停止し、かつ、メインCPU502に供給されている動作電圧が正常であることを示す信号(ノンアクティブ信号)をリセット部511に送る。

【符号の説明】

【0085】

- 1 画像形成装置
- 501 モード制御部
- 502 メインCPU
- 503 サブCPU
- 504 メインCPU電源
- 505 サブCPU電源
- 506 電源制御部
- 507 電圧監視部
- 508 第1の電圧監視部
- 509 第2の電圧監視部
- 510 オア回路
- 511 リセット部
- 512 第1のマスク回路
- 513 第2のマスク回路
- S1 第1の異常検知信号
- S2 第2の異常検知信号
- S3 切替信号

10

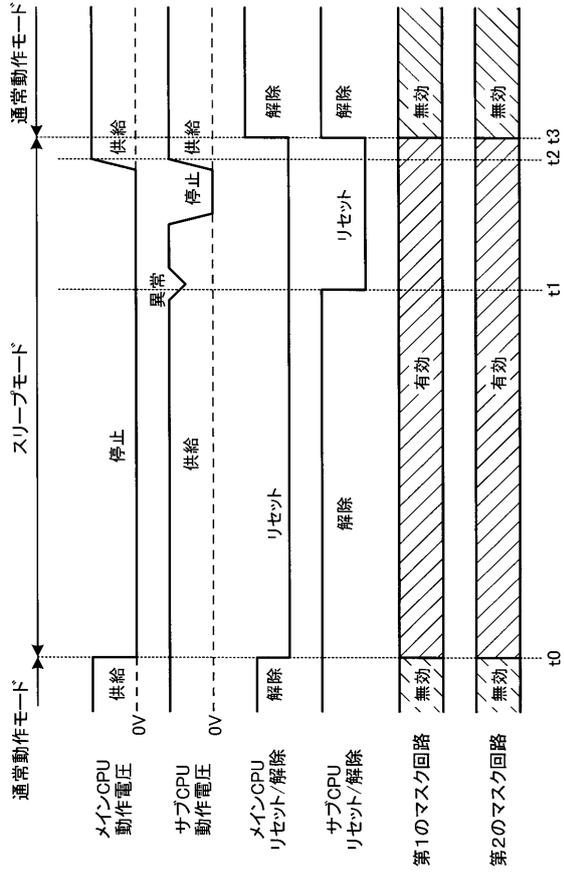
20

30

40



【 図 5 】



---

フロントページの続き

審査官 松本 泰典

- (56)参考文献 特開2014-217134(JP,A)  
特開2005-148890(JP,A)  
特開2004-054561(JP,A)  
特開2011-079176(JP,A)  
特開2011-224865(JP,A)  
特開2011-073176(JP,A)  
米国特許出願公開第2007/0057937(US,A1)  
特開昭63-118962(JP,A)

(58)調査した分野(Int.Cl., DB名)

B41J	29/38
G03G	21/00
G06F	1/24
G06F	1/28