

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4165460号
(P4165460)

(45) 発行日 平成20年10月15日(2008.10.15)

(24) 登録日 平成20年8月8日(2008.8.8)

(51) Int. Cl. F I
 HO 1 L 21/60 (2006.01) HO 1 L 21/92 6 O 2 F
 HO 1 L 23/12 (2006.01) HO 1 L 23/12 5 O 1 P

請求項の数 4 (全 7 頁)

(21) 出願番号	特願2004-175098 (P2004-175098)	(73) 特許権者	000000295
(22) 出願日	平成16年6月14日 (2004.6.14)		沖電気工業株式会社
(65) 公開番号	特開2005-26679 (P2005-26679A)		東京都港区虎ノ門1丁目7番12号
(43) 公開日	平成17年1月27日 (2005.1.27)	(74) 代理人	100115417
審査請求日	平成18年8月25日 (2006.8.25)		弁理士 鈴木 弘一
(31) 優先権主張番号	特願2003-169010 (P2003-169010)	(72) 発明者	大角 卓史
(32) 優先日	平成15年6月13日 (2003.6.13)		東京都港区虎ノ門1丁目7番12号 沖電
(33) 優先権主張国	日本国(JP)		気工業株式会社内
		審査官	田中 永一

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

主表面を有する半導体基板と、
 前記主表面上に形成された電極パッドと、
 前記電極パッドの表面の一部を露出する第1の開口部を有し、前記主表面上を覆うパッシベーション膜と、
 前記電極パッドの表面の一部を露出し前記第1の開口部よりも内側に配置された第2の開口部を有し、前記パッシベーション膜上を覆う絶縁膜と、
 外縁を有し前記電極パッドに電氣的に接続された柱状の突起電極と、
 前記突起電極の側面及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、
 前記第2の開口部は、前記突起電極の外縁よりも内側に配置されていることを特徴とする半導体装置。

【請求項 2】

前記第1の開口部は、前記突起電極の外縁よりも内側に配置されていることを特徴とする請求項1記載の半導体装置。

【請求項 3】

前記第1の開口部は、前記突起電極の外縁の直下を跨ぐように配置されていることを特徴とする請求項1記載の半導体装置。

【請求項 4】

主表面を有する半導体基板と、

前記主表面上に形成された複数の電極パッドであって、前記半導体基板のコーナー部に配置された第1の電極パッドと、前記コーナー部を除く領域に配置された第2の電極パッドとを含む複数の電極パッドと、

前記第1及び第2の電極パッドの各々の表面の一部を露出する第1の開口部を有し、前記主表面上を覆うパッシベーション膜と、

前記第1及び第2の電極パッドの各々の表面の一部を露出し前記第1の開口部よりも内側に配置された第2の開口部を有し、前記パッシベーション膜上を覆う絶縁膜と、

外縁を有し対応する前記電極パッドの各々に電氣的に接続された複数の柱状の突起電極と、

前記突起電極の側面及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、

前記第2の開口部は、前記突起電極の外縁よりも内側に配置されており、前記第2の電極パッドに対応する前記第1の開口部は、前記突起電極の外縁よりも内側に配置されており、前記第1の電極パッドに対応する前記第1の開口部は、前記突起電極の外縁の直下を跨ぐように配置されていることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チップサイズパッケージ（以下、CSP：chip size (scale) packageと称す）構造の半導体装置に関するものである

【背景技術】

【0002】

近年、電子機器の小型化の要求に伴い、半導体装置の小型化・高密度化が図られている。このため、半導体装置の形状を半導体素子（チップ）に極力近づけ、そのサイズを小さくした、CSP構造の半導体装置が提案されている。

【0003】

CSP構造の半導体装置では、外部接続端子の配列密度を高める必要があり、そのため、この外部接続端子として電極パッドに電氣的に接続され、チップ面から垂直に伸びる柱状の端子（この柱状の端子は、以下、突起電極として説明するが、この端子は柱状電極、ポスト電極とも称されている。）を用いている。

【0004】

図5にこの種の半導体装置の一般的構造を示す。同図において、501は集積回路が形成された半導体基板、502は電極パッド、503はパッシベーション膜、504はパッシベーション膜503と同様の電気絶縁性を有する絶縁膜、506は突起電極、505は電極パッド502と突起電極506との間の配線、507は封止樹脂層、508は外部との接続用の半田からなる外部端子である。

【0005】

絶縁膜504の材料としては、外部端子508及び突起電極506にかかる応力を緩和し、パッシベーション膜503及び電極パッド502を含む半導体集積回路にクラックが発生しないようにするため、比較的弾性の高い例えばポリイミドが用いられ、その厚さは0.005～0.01mm程度である。

【0006】

また、電極パッド502にかかる応力を小さくするため、上から見たときに突起電極506の外縁が絶縁膜504の開口部（電極パッド502直上の絶縁膜504が存在しない部分）と重ならない位置に形成されるようなレイアウト設計を行う。絶縁膜504の開口部の寸法は直径0.02～0.06mm程度、突起電極506の寸法は直径0.15～0.4mm程度である。この種の半導体装置は、例えば特許文献1に記載されている。

【特許文献1】特開2002-93945号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

10

20

30

40

50

しかしながら、集積回路のチップの面積が小さいとき、あるいはチップ上に設けられる電極パッドの数が多きときには、図5に示したように、突起電極506の形成位置を絶縁膜504の開口部から十分に遠ざけることが困難となり、外縁が絶縁膜504の開口部と重なるように突起電極506を形成しなければならない場合がある。このような場合、電極パッドに大きな応力がかかり、電極パッドにクラックが発生する可能性が大となり、半導体装置の信頼性が低下するという問題があった。

本発明は上記問題に鑑みなされたものであり、チップ面積の小さいCSP構造の半導体装置の信頼性を向上させること、及び電極パッドと突起電極の数の多いCSP構造の半導体装置の信頼性を向上させることを目的とする。

【課題を解決するための手段】

10

【0008】

本発明は、上記課題を克服するために考え出されたものである。本願において開示される発明のうち、代表的な半導体装置の概要は以下の通りである。

すなわち、本発明の半導体装置は、主表面を有する半導体基板と、前記主表面上に形成された電極パッドと、前記電極パッドの表面の一部を露出する第1の開口部を有し、前記主表面上を覆うパッシベーション膜と、前記電極パッドの表面の一部を露出し前記第1の開口部よりも内側に配置された第2の開口部を有し、前記パッシベーション膜上を覆う絶縁膜と、外縁を有し前記電極パッドに電氣的に接続された柱状の突起電極と、前記突起電極の側面及び前記絶縁膜上を覆う封止樹脂とを有する半導体装置であって、前記第2の開口部は、前記突起電極の外縁よりも内側に配置されていることを特徴としている。

20

【発明の効果】

【0009】

本発明によれば、チップ面積の小さいCSP構造の半導体装置の信頼性を向上させること、及び電極パッドと突起電極の数の多いCSP構造の半導体装置の信頼性を向上させることができる。

【発明を実施するための最良の形態】

【0010】

以下、実施例を挙げ、説明する。

【実施例1】

【0011】

30

図1(a)に本発明の第1の実施例に係るCSP構造の半導体装置の断面構造を示す。同図において、101は集積回路が形成された半導体基板、102は電極パッド、103はパッシベーション膜、104は絶縁膜、106は突起電極、105は電極パッド102と突起電極106との間の配線、107は封止樹脂層、108は該半導体装置を基板に電氣的に接続するための半田からなる外部端子である。

図1(b)の上面図に示すように、本実施形態においては、電極パッド102と突起電極106とは完全に重なる。具体的には、絶縁膜104の開口部(第2の開口部)の直径は突起電極106の直径より小さく、パッシベーション膜103の開口部(第1の開口部)の中心、絶縁膜104の開口部の中心、及び突起電極106の中心は略一致し、上から見たときにパッシベーション膜103及び絶縁膜104の開口部は突起電極106の中に完全に含まれる。即ち、図1(a)において、平行な点線の内側に位置するようにそれらの開口部を形成する。

40

【0012】

CSP構造の半導体装置では、突起電極部分の応力はそのエッジ(周縁部もしくは外縁部)に集中するが、本実施形態では、絶縁膜104の開口部を突起電極106の直下に、該突起電極の断面内に含まれるように小さく形成し、応力の集中する突起電極のエッジを、ポリイミド等の比較的弾性が高く応力緩和機能を併せ持つ絶縁膜104で支持することにより、その下部にあるパッシベーション膜103及び電極パッド102をクラックの発生から保護している。尚、上記構造において、開口部の中心と突起電極106の中心とは必ずしも一致させる必要はない。

50

【0013】

上に説明した第1の実施形態の構造は、パッド構造と突起電極構造とが完全に重なるので、該構造が占める面積は最小となり、半導体基板上でのパターン集積度向上の効果が期待できる。

【実施例2】

【0014】

CSP構造の半導体装置では、電極パッド及び突起電極はチップ上に複数形成されるが、突起電極をチップのエッジに近い位置（例えばエッジから突起電極の中心までの距離が500 μ m未満）に形成することは製造技術上困難である。従って電極パッドがチップのエッジに近い位置にある場合には、図1に示した構造ではなく、図2示すように、電極パッドと突起電極とが部分的に重なる構造とすることが好ましい。

10

【0015】

図2(a)において、201は集積回路が形成された半導体基板、202はボンディングパッド、203はパッシベーション膜、204は絶縁膜、206は突起電極、205は電極パッド202と突起電極206との間の配線、207は封止樹脂層、208は該半導体装置を基板に電氣的に接続するための半田からなる外部端子である。

【0016】

図2(b)の上面図に示すように、本実施形態では、電極パッド202と突起電極206とがそれらの断面において一部重なる構成となっている。具体的には、上から見たときにパッシベーション膜203の開口部の断面はその一部が突起電極206の断面内にあり、一方、絶縁膜204の開口部の断面は全て突起電極206の断面の外に位置する。即ち、図2(a)において、絶縁膜204の開口部は平行な点線の外側に形成し、パッシベーション膜203の開口部は1つの点線を跨ぐ位置に形成する。

20

【0017】

尚、図2(c)に示すように、絶縁膜204の開口部が完全に突起電極の断面内に含まれてもよい。また、図2(b)、(c)では絶縁膜204の開口部の形状は矩形であるが、電極パッドがチップのコーナー近傍にある場合には、開口部の面積をできるだけ大きくするため、図2(d)に示すような形状としてもよい。開口部の形状は、その面積を大きくできる任意の形状とすることができる。

【0018】

本実施例においても、絶縁膜204の開口部を突起電極206の外側（または内側）に小さく形成し、応力の集中する突起電極206のエッジを、ポリイミド等の比較的弾性が高く応力緩和機能を併せ持つ絶縁膜204で支持することにより、その下部にあるパッシベーション膜及び電極パッドをクラックの発生から保護することができる。

30

【0019】

上記第2の実施形態の構造は、既存ICのW-CSP化など、パッド位置に自由度がない場合等、やむを得ずパッド構造と突起電極構造の一部が重なる場合に有利である。図3に本実施例の構造を持つ半導体装置の電極パッド及び突起電極のレイアウトの一例を示す。

【実施例3】

40

【0020】

図4に本発明の第3の実施例に係るCSP構造の半導体装置の断面構造を示す。図4(a)において、401は集積回路が形成された半導体基板、402は電極パッド、403はパッシベーション膜、404は絶縁膜、406は突起電極、405はボンディングパッド402と柱状電極406との間の配線、407は封止樹脂層、408は該半導体装置を基板に電氣的に接続するための半田からなる外部端子である。

【0021】

本実施例も、第2の実施例と同様、電極パッドと突起電極とがそれらの断面において一部重なる構造であるが、絶縁膜404に開口部分を2つ形成する点を特徴とする。具体的には、図4(b)の上面図に示すように、絶縁膜404には突起電極406の断面内に完

50

全に含まれる小さな寸法の開口部と、突起電極 406 の外側に形成される開口部の 2 つの開口部を形成する。即ち、図 4 (a) において、 2 本の点線内に第 1 の開口を形成し、その左側に第 2 の開口を形成する。

【 0 0 2 2 】

上記第 3 の実施例の構造は、第 1 及び第 2 の実施例の効果を併せ持つ他、例えば電源供給や接地 (グランド) 等の目的から電極パッドと配線との接続面積を大きくし、電気的接続抵抗を小さくできるという効果を有する。

【 図面の簡単な説明 】

【 0 0 2 3 】

【 図 1 】 本発明の第 1 の実施形態に係る半導体装置の構造を示す断面図及び上面図である

10

【 図 2 】 本発明の第 2 の実施形態に係る半導体装置の構造を示す断面図及び上面図である

【 図 3 】 C S P 構造の半導体装置のボンディングパッド及び柱状電極のレイアウトの一例を示す図である。

【 図 4 】 本発明の第 3 の実施形態に係る半導体装置の構造を示す断面図及び上面図である

【 図 5 】 従来の C S P 構造の半導体装置の構造を示す断面図である。

【 符号の説明 】

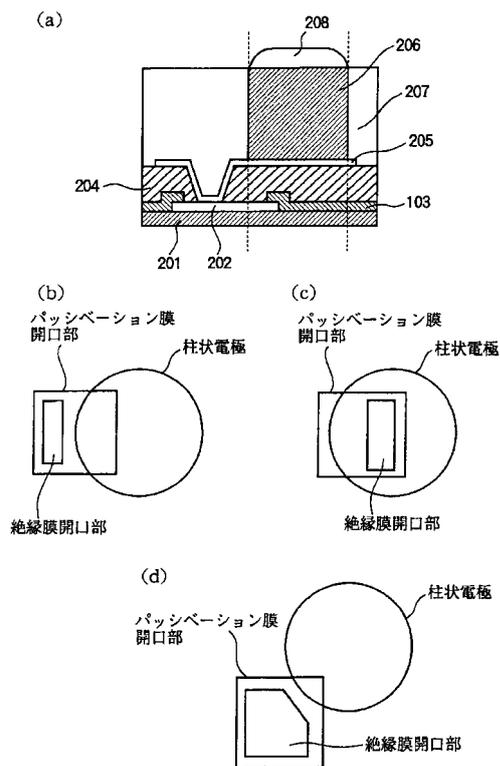
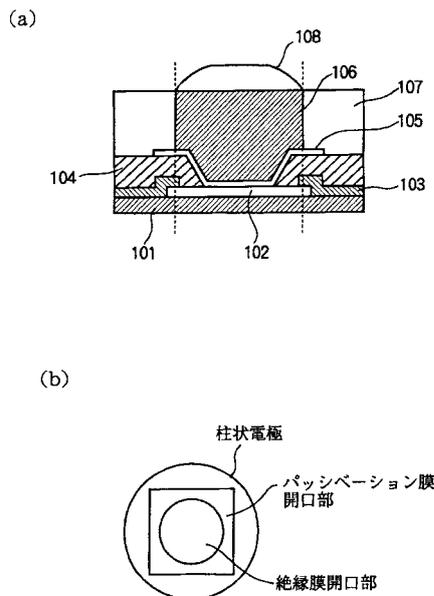
【 0 0 2 4 】

20

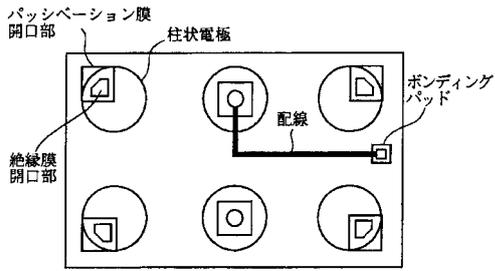
101, 201, 401 半導体基板、 102, 202, 402 ボンディングパッド、 103, 203, 403 パッシベーション膜、 104, 204, 404 絶縁膜、 105, 205, 405 配線、 106, 206, 406 柱状電極、 108, 208, 408 外部端子。

【 図 1 】

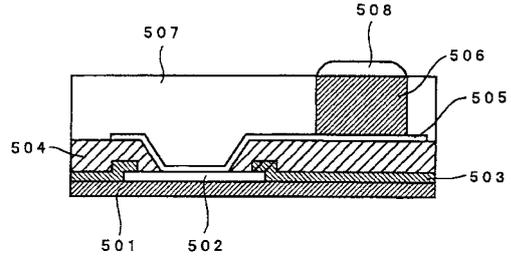
【 図 2 】



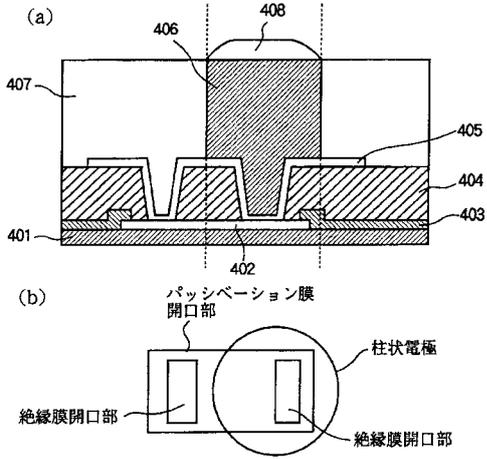
【図3】



【図5】



【図4】



フロントページの続き

- (56)参考文献 特開平10 - 209165 (JP, A)
特開平09 - 097795 (JP, A)
特開平11 - 145174 (JP, A)
国際公開第00 / 055898 (WO, A1)
特開平02 - 007435 (JP, A)
特開2000 - 349189 (JP, A)
特開2002 - 093945 (JP, A)
特開平10 - 308406 (JP, A)
特開2004 - 207267 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60

H01L 23/12