



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I743652 B

(45) 公告日：中華民國 110 (2021) 年 10 月 21 日

(21) 申請案號：109100709

(22) 申請日：中華民國 109 (2020) 年 01 月 09 日

(51) Int. Cl. : **H02M1/08 (2006.01)****H02M3/335 (2006.01)**

(71) 申請人：呂錦山 (中華民國) LEU, CHING SHAN (TW)

桃園市桃園區樹林七街 21 巷 7 號 5 樓

(72) 發明人：呂錦山 LEU, CHING SHAN (TW)

(56) 參考文獻：

TW I261408

TW I584564

TW I649954

TW 200516839A

TW 201541825A

TW 201735521A

CN 102447413B

CN 103595287B

CN 203722491U

審查人員：陳丙寅

申請專利範圍項數：9 項 圖式數：17 共 56 頁

(54) 名稱

具新型 TT 控制之零電壓電力逆變電路

(57) 摘要

本發明係具新型 TT 控制之零電壓電力逆變電路(Novel TT Control ZVS Power Inversion Circuits)。對變壓器一次側四個開關，提供兩同步但相位交錯 180 度的驅動信號對，每對中有一 PWM 驅動信號和一接近 50% 工作週期的驅動信號之 TT 控制機制，除仍保有習知電力轉換器之簡單架構及可操作於零電壓切換，達成高效率性能外，並能改善習知之全橋及三電平電力逆變電路，使用相移控制，所造成上下開關同時導通的潛在問題，以提升電路可靠度。

A TT control scheme is disclosed in this patent. Two interleaved driver signal pairs, one pulse-width modulation (PWM) signal and one near 50% duty cycle signal in each pair, are provided to be the driver signals of the four switches in primary of the transformer. In addition to maintaining the simple structure of the power converter and being able to operate with zero-voltage switching conditions to achieve high efficiency performance, it can also improve the potential shoot-through problem on the two series-connected switches of each leg in phase-shift controlled full-bridge and three-level power inverter circuits to upgrade the reliability of the circuit.

指定代表圖：

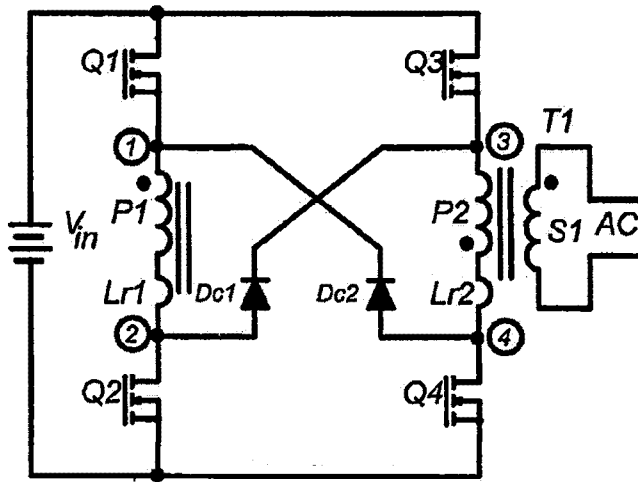


圖 12(a)

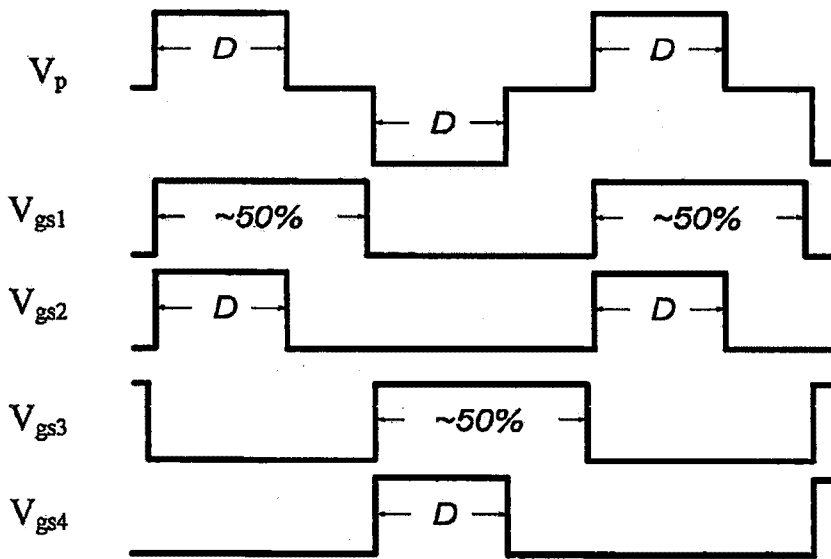


圖 12(b)

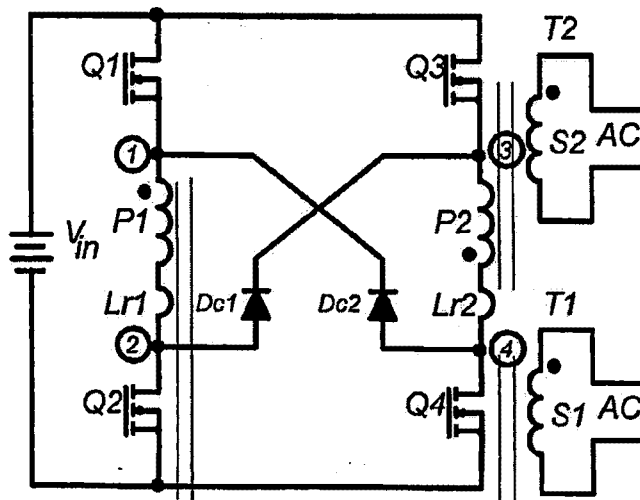


圖 12(c)

符號簡單說明：

T1: 第一個變壓器

T2: 第二個變壓器

P1: 變壓器第一初級繞組

P2: 變壓器第二初級繞組

Lr1: 第一初級繞組之漏感或外加電感

Lr2: 第二初級繞組之漏感或外加電感

S1: 變壓器第一次級繞組

S2: 變壓器第二次級繞組

Q1: 第一半導體開關

Q2: 第二半導體開關

Q3: 第三半導體開關

Q4: 第四半導體開關

Dc1: 第一嵌位二極體

Dc2: 第二嵌位二極體

I743652

發明摘要

【發明名稱】(中文/英文)

具新型TT控制之零電壓電力逆變電路 / Novel TT Control ZVS Power

Inversion Circuits

【中文】

本發明係具新型 TT 控制之零電壓電力逆變電路 (Novel TT Control ZVS Power Inversion Circuits)。對變壓器一次側四個開關，提供兩同步但相位交錯 180 度的驅動信號對，每對中有一 PWM 驅動信號和一接近 50% 工作週期的驅動信號之 TT 控制機制，除仍保有習知電力轉換器之簡單架構及可操作於零電壓切換，達成高效率性能外，並能改善習知之全橋及三電平電力逆變電路，使用相移控制，所造成上下開關同時導通的潛在問題，以提升電路可靠度。

【英文】

A TT control scheme is disclosed in this patent. Two interleaved driver signal pairs, one pulse-width modulation (PWM) signal and one near 50% duty cycle signal in each pair, are provided to be the driver signals of the four switches in primary of the transformer. In addition to maintaining the simple structure of the power converter and being able to operate with zero-voltage switching conditions to achieve high efficiency performance, it can also improve the potential shoot-through problem on the two series-connected switches of each leg in phase-shift controlled full-bridge and three-level power inverter circuits to upgrade the reliability of the circuit.

【代表圖】

【本案指定代表圖】：第（ 12 ）圖。

【本代表圖之符號簡單說明】：

T1—第一個變壓器

P1—變壓器第一初級繞組

Lr1—第一初級繞組之漏感
或外加電感

S1—變壓器第一次級繞組

Q1—第一半導體開關

Q3—第三半導體開關

Dc1—第一嵌位二極體

T2—第二個變壓器

P2—變壓器第二初級繞組

Lr2—第二初級繞組之漏感
或外加電感

S2—變壓器第二次級繞組

Q2—第二半導體開關

Q4—第四半導體開關

Dc2—第二嵌位二極體

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

具新型TT控制之零電壓電力逆變電路 / Novel TT Control ZVS Power

Inversion Circuits

【技術領域】

本發明係具新型TT控制之零電壓電力逆變電路 (Novel TT Control ZVS Power Inversion Circuits)。利用所揭露之新型 TT 控制機制，除仍保有習知電力轉換器之簡單架構及操作於零電壓切換，達成高效率性能外，並能改善傳統之全橋圖騰式電路架構，使用相移控制，所造成上下開關同時導通的潛在問題，以提升電路可靠度。

【先前技術】

【0001】 按，現今許多電力裝置(electrical device)上廣泛使用之直流-直流的轉換電路中，均有一逆變電路(inversion circuit)，其中，該逆變電路係將一直流電壓逆變成一交流電壓，該交流電壓再經該整流電路及一濾波電路(filter circuit)，轉換成一直流電壓，以提供該電力裝置所需之不同直流位準。

【0002】 依不同功率的應用需求，電力逆變電路得以選用不同的電路拓撲。其中，包括全橋拓撲和三電平拓撲等具四開關型電力逆變電路，因為所使用的半導體元件具有最低之電壓和電流應力，得以獲得較佳的電氣性能，因此被廣泛用於高輸入電壓，中高功率之電力轉換應用。

【0003】 如1(a)和圖1(b)所示，分別為傳統之全橋逆變電路及其對稱控制方案的時序圖。該對稱控制為提供兩同步但相位交錯180度的驅動信號

對 (V_{gs1} - V_{gs2} 和 V_{gs3} - V_{gs4})，每對中分別有兩相同的脈寬調變pulse-width modulation (PWM)信號。雖然電路拓撲是一圖騰柱(Totem Pole)電路結構，但並無上下開關同時導通的潛在問題。惟因電路操作於硬開關方式，隨著操作於高工作頻率，造成較高的開關交換損耗，不易達成高功率密度的應用需求。為了實現高功率密度性能，如圖1(c)所示的開關驅動器信號之相移控制方案被廣泛地使用。其中變壓器一次側四個開關之驅動器信號 (V_{gs1} - V_{gs4}) 均為具一死區間之接近50%工作週期之信號。利用死區間，變壓器之漏感與MOSFET寄生電容之間，得以實現能量交換轉移機制，MOSFET因此能操作於ZVS導通，大大降低開關之交換損失。唯開關的關閉瞬間，可能造成其上下串接開關同時導通之潛在問題。目前採用的策略為設計較大的死區間及選用快速恢復之體二極體(Body diode) 的MOSFET，以降低此一同時導通問題的可能。然而，由於雜訊或輻射等可能因素，上下串接之兩開關同時導通的問題，無法完全避免，而成為逆變電路可靠度的問題。此外，因有死區間的需求下，也限制了開關的工作頻率，導致無法大幅度提高功率密度的性能。因此，需求一簡單的控制方案，能同時具有操作於ZVS工作，並能改善上下串接開關之同時導通的問題，也就成為本發明在此欲探討之主要課題。

【0004】 有鑑於前述習知逆變電路之問題與缺點，發明人透過重新檢視傳統對稱及相移兩控制方案，獲得一折衷之解決方案。若互為錯相之兩對驅動信號對，各將其中之一驅動信號之工作週期延伸到接近50%，如第2(a)圖至第2(d)圖所示之四種TT控制驅動器時序，該全橋逆變電路，既可以維持高效率的性能，提高電路可靠性以外，又可以因兩PWM信號或兩接近

50%的驅動器信號，可直接運用於同步整流開關(SR) 之驅動信號(未顯示)，而簡化控制器的設計。

【0005】 由於驅動信號的時序顯示，有如字母TT的字形，本發明所揭露的控制方式，因此被稱為TT控制方案。

【發明內容】

【0006】 本發明所揭露之新型TT控制機制，廣泛地應用於習知之全橋拓撲和三電平拓撲等具四開關型電力逆變電路，能在不增加電路元件下，維持高效率性能，改善電路的可靠度，並簡化控制器的設計。據此，即成為本發明在此欲揭露的技術重點。

【0007】 為便 貴審查委員能對本發明之目的、結構及其功效，做更進一步之認識與瞭解，茲舉實施例配合圖式，詳細說明如下：

【圖式簡單說明】

【0008】 第1(a)圖，第1(b)圖，以及第1(c)圖分別顯示，本發明先前技藝之傳統全橋逆變電路圖，及對稱控制和相移之控制之驅動器信號時序圖；

【0009】 第2(a)圖至第2(d)圖，分為本發明參照第1(b)圖，衍生之四種TT控制驅動器時序圖；

【0010】 第3(a)圖，第3(b)圖分別為本發明第一個實施例之第一應用例之傳統全橋逆變電路圖及如第2(d)圖之TT控制驅動器信號時序圖；

【0011】 第4(a)圖至第4(h)圖，為參照第3(a)圖及第3(b)圖，本發明第一個實施例之第一應用例，工作於穩態下之8個等效電路圖；

【0012】 第5圖係第3(a)圖所示之逆變電路，藉助電腦軟體Simplis模擬，各主要電壓及電流關鍵波形圖；

【0013】 第6(a)圖，第6(b)圖及第6(c)圖分別為本發明第二個實施例之第一應用例，一單變壓器全橋逆變電路圖，如第2(d)圖之TT控制驅動器信號時序圖，及第二應用例之一雙變壓器全橋逆變電路圖；

【0014】 第7(a)圖至第7(h)圖，為參照第6(a)圖及第6(b)圖之本發明第二個實施例之第一應用例，工作於穩態下之8個等效電路圖；

【0015】 第8圖係第6(a)圖所示之逆變電路，藉助電腦軟體Simplis模擬，各主要電壓及電流關鍵波形圖；

【0016】 第9(a)圖，第9(b)圖及第9(c)圖分別為本發明第三個實施例之第一應用例，一單變壓器全橋逆變電路圖，如第2(d)圖之TT控制驅動器信號時序圖，及第二應用例之一雙變壓器全橋逆變電路圖；

【0017】 第10(a)圖至第10(h)圖，為參照第9(a)圖及第9(b)圖之本發明第三個實施例之第一應用例，工作於穩態下之8個等效電路圖；

【0018】 第11圖係第9(a)圖所示之逆變電路，藉助電腦軟體Simplis模擬，各主要電壓及電流關鍵波形圖；

【0019】 第12(a)圖，第12(b)圖及第12(c)圖分別為本發明第四個實施例之第一應用例，一單變壓器全橋逆變電路圖，如第2(a)圖之TT控制驅動器信號時序圖，及第二應用例之一雙變壓器全橋逆變電路圖；

【0020】 第13(a)圖至第13(h)圖，為參照第12(a)圖及第12(b)圖，本發明第四個實施例之第一應用例，工作於穩態下之8個等效電路圖；

【0021】 第14圖係第12(a)圖所示之逆變電路，藉助電腦軟體Simplis模擬，各主要電壓及電流關鍵波形圖；

【0022】 第15(a)圖，第15(b)圖及第15(c)圖分別為本發明第五個實施

例之第一應用例，一單變壓器三電平逆變電路圖，如第2(b)圖之TT控制驅動器信號時序圖及第二應用例，一雙變壓器三電平逆變電路圖；

【0023】 第16(a)圖至第16(h)圖，為參照第16(a)圖及第16(b)圖，本發明第五個實施例之第一應用例，工作於穩態下之8個等效電路圖；

【0024】 第17圖係第15(a)圖所示之逆變電路，藉助電腦軟體Simplis模擬，各主要電壓及電流關鍵波形圖；

【實施方式】

【0025】 包括全橋拓撲和三電平拓撲在內之四開關型電力逆變電路，因為其使用之半導體元件，具有低電壓和電流應力，得以被廣泛用於高輸入電壓，中到高輸出功率之電力轉換應用。

【0026】 有鑑於習知之相移控制全橋逆變電路有(1)上下串接兩開關同時導通，(2)死區間需求限制工作的操作頻率，及(3)複雜驅動信號的控制器等問題，發明人透過重新檢視傳統對稱及相移兩控制方案，獲得一折衷之解決方案。若互為錯相之兩對驅動信號對，各將其中之一驅動信號之工作週期延伸到接近50%，如第2(a)圖至第2(d)圖所示之四種TT控制驅動器時序，該逆變電路，既可以維持高效率的性能，提高電路可靠性以外，又可以因兩PWM信號或兩接近50%的驅動器信號，可直接運用於同步整流開關(SR)之驅動信號，而簡化控制器的設計。

【0027】 第3(a)圖及第3(b)圖所示，分別為本發明第一個實施例之第一應用例之傳統全橋逆變電路圖及如第2(d)圖之TT控制驅動器信號時序圖。

【0028】 請參照圖3(a)所示，該逆變電路由一輸入電源(V_{in})提供直流(DC)輸入，包含與輸入直流電源並聯之兩串聯電路。該第一串聯電路，

包括一第一開關 Q_1 、一第一變壓器 T_1 之一第一初級繞組與一第二開關 Q_2 依序串接，該第一變壓器之該第一初級繞組之打點端子與非打點端子，分別與該第一開關與該第二開關連接；該第二串聯電路，包括一第三開關 Q_3 、該第一變壓器之該第一初級繞組與一第四開關 Q_4 依序串接，該第一變壓器之該第一初級繞組之非打點端子與打點端子，分別與該第三開關與該第四開關連接。該變壓器 T_1 之該第一初級繞組(P_1-L_{r1})和至少一個次級繞組 S_1 ，透過磁耦合，提供交流電壓。 L_{r1} 為初級繞組 P_1 之漏感(或一外加電感)。該第一初級繞組(P_1-L_{r1})之打點端子與非打點端子分別與第一開關對(Q_1-Q_4)和第二開關對(Q_3-Q_2)的中點連接。若需要一個直流輸出電壓，必須在次級側外加整流和濾波電路(圖中未示)。

【0029】 一脈寬調變控制器(未顯示)，提供兩同步，但相位錯開180度的驅動信號對。各信號對分別包括兩同步之驅動器信號，其中一個具有脈寬調變(D)之驅動信號，另一個則為接近50%工作週期之信號($\sim 50\%$)。如圖3(b)所示，四驅動器信號(D, $\sim 50\%$, D, $\sim 50\%$)分別對 Q_1 , Q_2 , Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制。經由 Q_1-Q_2 和 Q_3-Q_4 的導通時區間之順序操作，將產生一交流電壓，該電壓可從次級繞組獲得。

【0030】 雖然圖3(a)的逆變電路，得以採用圖2(a)至圖2(d)中所示的四種TT控制方案之一的控制時序，分別提供逆變電路四開關不同組合之驅動器信號工作，但因具有相同的工作原理，將僅使用如圖3(b)所示的控制方案，來描述本發明的第一實施例的工作原理。

【0031】 圖4(a)至圖4(h)分別為圖3(a)的逆變電路，採用圖3(b)的控制時序分別導通和關斷各個開關，在穩態操作條件下的八個等效電路圖。此

外，如圖5所示為使用Simplis模擬程式，所獲得電路操作中之各種關鍵的電壓和電流波形。除了可以看出各個開關操作於ZVS，同時，前述相移控制方案四個開關 Q_1 ， Q_2 ， Q_3 和 Q_4 ，都可能有與其上或下開關同時導通之問題，TT控制方案將減少為兩個接近50%控制的開關 Q_2 和 Q_4 與其串接之上開關，可能有同時導通的機會。

【0032】 如圖4(a)及圖5 $[t_0-t_1]$ 時區間所示，在 t_0 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = 0$ 。在 t_0 ，控制器產生的接近50%的驅動器信號將 Q_4 關斷。 I_{Lr1} 將對 Q_4 之輸出電容 C_{oss4} 充電。 I_o 通過二次側之兩次級之整流二極體(未顯示)繼續電流。在此一時區間內，若有適當的死區間及足夠的漏感能量， V_{ds4} 將上升到 V_{in} ，造成 V_{ds1} 在 t_1 之前降到零。

【0033】 如圖4(b)及圖5 $[t_1-t_2]$ 時區間所示，在 t_1 之前， $V_{ds1} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = V_{in}$ 。在 t_1 ， Q_1 和 Q_2 接受控制器產生的驅動器信號，將會以零電壓(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，初級繞組 P_1 短路，電源(V_{in})跨在 L_{r1} 。在 t_2 ，兩次級之整流二極體完成換流的機制。

【0034】 如圖4(c)及圖5 $[t_2-t_3]$ 時區間所示， Q_1 和 Q_2 維持導通狀態。經由 $V_{in}(+)-Q_1-L_{r1}-P_1-Q_2-V_{in}(-)$ 迴路，電源 V_{in} 在 P_1 上提供電壓，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0035】 如圖4(d)及圖5 $[t_3-t_4]$ 時區間所示，在 t_3 ，控制器發出的PWM信號(D)關斷 Q_1 ，但維持 Q_2 導通。 i_{Lr1} 對 Q_1 之輸出電容 C_{oss1} 進行充電，因此 V_{ds1} 將上升，當它高於輸入電壓時， Q_4 的體二極體(body diode)因獲得順向偏壓而導通。即 $V_{ds1} = V_{in}$ ， $V_{ds4} = 0$ 。 I_o 通過二次側之兩次級之整流二極體(未

顯示)保持續流，因此，變壓器的初級繞組 P_1 被短路， L_{r1} 中之能量得以被儲存。

【0036】 如圖4(e)及圖5 $[t_4-t_5]$ 時區間所示，在 t_4 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = 0$ 。在 t_4 ，控制器產生的接近50%的驅動器信號將 Q_2 關斷。 i_{Lr1} 對 Q_2 之輸出電容 C_{oss2} 進行充電，因此 V_{ds2} 和 I_{Lr1} 將分別以諧振方式變化其電壓及電流波形。 I_o 通過二次側之兩次級之整流二極體(未顯示)維持電流。在此一時區間內，若有適當的死區間和足夠的漏感能量， V_{ds2} 將上升到 V_{in} ，造成 V_{ds3} 可以在 t_5 之前降到零。

【0037】 如圖4(f)及圖5 $[t_5-t_6]$ 時區間所示，在 t_5 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = V_{in}$ ， $V_{ds3} = 0$ ， $V_{ds4} = 0$ 。在 t_5 ， Q_3 和 Q_4 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，初級繞組 P_1 短路，電源(V_{in})跨在 L_{r1} 。在 t_6 ，兩次級之整流二極體完成換流的機制。

【0038】 如圖4(g)及圖5 $[t_6-t_7]$ 時區間所示， Q_3 和 Q_4 維持導通狀態。經由 $V_{in}(+)-Q_3-P_1-L_{r1}-Q_4-V_{in}(-)$ 迴路，電源 V_{in} 在 P_1 上提供電壓，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0039】 如圖4(h)及圖5 $[t_7-t_0]$ 時區間所示，在 t_7 ，控制器發出的PWM信號(D)關斷 Q_3 ，但維持 Q_4 導通。 I_{Lr1} 對 Q_3 之輸出電容 C_{oss3} 充電，因此， V_{ds3} 將上升，當它高於輸入電壓時， Q_2 的體二極體因獲得順向偏壓而導通，即 $V_{ds3} = V_{in}$ ， $V_{ds2} = 0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，變壓器的初級繞組 P_1 被短路， L_{r1} 中之能量得以被儲存。

【0040】 如第6(a)圖，第6(b)圖及第6(c)圖所示，分別為本發明第二

實施例之第一應用例，另一單變壓器全橋逆變電路圖，如第2(d)圖之TT控制驅動器信號時序圖，及其第二應用例之另一雙變壓器全橋逆變電路圖。

【0041】 請參照圖6(a)所示，該逆變電路由一輸入電源(V_{in})提供直流(DC)輸入，包含與該輸入直流電源並聯之兩串聯電路及一個耦合電容。該第一串聯電路，包括一第一開關 Q_1 ，一第二開關 Q_2 ，與一變壓器第一初級繞組(P_1-L_{r1})依序串接， L_{r1} 為該第一初級繞組 P_1 之漏感(或一外加電感)。該第一開關之上端點與該第一初級繞組 P_1 之非打點端子分別與輸入直流電源 V_{in} 之正端子與負端子連接；該第二串聯電路，包括一變壓器第二初級繞組($L_{r2}-P_2$)，一第三開關 Q_3 ，與一第四開關 Q_4 依序串接， L_{r2} 為該第二初級繞組 P_2 之漏感(或一外加電感)。該第二初級繞組 P_2 之非打點端子與第四開關之下端點分別與輸入直流電源 V_{in} 之正端子與負端子連接。該第一開關 Q_1 與該第二開關 Q_2 之接點與該第三開關 Q_3 與該第四開關 Q_4 之接點，連接在一起。

【0042】 一耦合電容 C_1 ，將該兩串聯電路耦合在一起，分別跨接該第一初級繞組 P_1 之打點端子與該第二初級繞組 P_2 之打點端子。因為該第一初級繞組及第二初級繞組具有相同之繞圈數，且極性相反，該耦合電容 C_1 之平均電壓等於直流電源 V_{in} 。

【0043】 至少包括一次級繞組 S_1 ，與該第一初級繞組 P_1 與該第二初級繞組 P_2 ，透過磁耦合，提供交流電壓。若需要一個直流輸出電壓，必須在次級側額外加設整流和濾波電路(圖中未示)。

【0044】 一脈寬調變控制器(未顯示)，提供兩同步但相位錯開180度的驅動信號對。各信號對分別包括兩同步之驅動器信號，其中一個具有

脈寬調變(D)之驅動信號，另一個則為接近50%工作週期之信號($\sim 50\%$)。如圖6(b)所示，四驅動器信號(D, $\sim 50\%$, D, $\sim 50\%$)分別對 Q_1 , Q_2 , Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制。經由 Q_1 - Q_2 和 Q_3 - Q_4 的導通時區間之順序操作，將產生一交流電壓，該電壓可從次級繞組獲得。

【0045】 請參閱第6(c)圖所示，係本發明第二個實施例之第二應用例，將第6(a)圖逆變電路之單一變壓器，使用兩個變壓器 T_1 和 T_2 取代，以提高輸出功率，其中，該變壓器 T_1 包括該第一初級繞組 P_1 與至少一第一次級繞組 S_1 ，變壓器 T_2 包括該第二初級繞組 P_2 與至少另一第二次級繞組 S_2 ，該第一次級繞組 S_1 及該第二次級繞組 S_2 ，得以併聯或串聯，產生所需的交流輸出電壓。若需要一個直流輸出電壓，必須在次級側外加整流和濾波電路(圖中未示)。

【0046】 雖然圖6(a)及圖6(c)的逆變電路，應用於不同的功率，又得以採用圖2(a)至圖2(d)中所示的四種TT控制方案之一的控制時序，分別提供逆變電路四開關不同組合之驅動器信號工作，但因都具有相同的工作原理，將僅使用圖6(a)及圖6(b)所示的控制方案，來描述本發明的第二實施例的工作原理。

【0047】 圖7(a)至圖7(h)分別為圖6(a)的逆變電路，採用圖6(b)的控制時序分別導通和關斷各個開關，在穩態操作條件下的八個等效電路圖。此外，如圖8所示為使用Simplis模擬程式，所獲得電路操作中之各種關鍵的電壓和電流波形。除了可以看出各個開關操作於ZVS，同時，前述相移控制方案四個開關 Q_1 , Q_2 , Q_3 和 Q_4 ，都可能有與其上或下開關同時導通之問題，TT控制方案將減少為兩個接近50%控制的開關 Q_2 和 Q_4 關斷瞬間，與其串接

之開關 Q_3 和 Q_1 ，可能有同時導通的機會。

【0048】 如圖7(a)及圖8 $[t_0-t_1]$ 時區間所示，在 t_0 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = 0$ 。在 t_0 ，控制器產生的接近50%的驅動器信號將 Q_4 關斷， V_{ds4} 電壓上升， V_{ds4} 和 $I_{Lr1}-I_{Lr2}$ 將分別以諧振方式變化其電壓及電流波形。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間及足夠的漏感能量， V_{ds4} 將上升到 V_{in} ，造成 V_{ds1} 可以在 t_1 之前降到零。

【0049】 如圖7(b)及圖8 $[t_1-t_2]$ 時區間所示，在 t_1 之前， $V_{ds1} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = V_{in}$ 。在 t_1 ， Q_1 和 Q_2 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該等初級繞組 P_1 和 P_2 被短路，電源 V_{in} 和 V_{C1} 分別跨在 L_{r1} 和 L_{r2} 。在 t_2 ，兩次級之整流二極體完成換流的機制。

【0050】 如圖7(c)及圖8 $[t_2-t_3]$ 時區間所示， Q_1 和 Q_2 維持導通狀態。經由 $V_{in}(+)-Q_1-Q_2-L_{r1}-P_1-V_{in}(-)$ 及 $V_{C1}(+)-P_2-L_{r2}-Q_1-Q_2-V_{C1}(-)$ 迴路，電源 V_{in} 和 V_{C1} 分別在 P_1 和 P_2 提供電壓，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0051】 如圖7(d)及圖8 $[t_3-t_4]$ 時區間所示，在 t_3 ，控制器發出的PWM信號(D)關斷 Q_1 ，但維持 Q_2 導通。 V_{ds1} 將上升，當它高於輸入電壓時， Q_4 的體二極體(body diode)因獲得順向偏壓而導通。即 $V_{ds1} = V_{in}$ ， $V_{ds4} = 0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該等變壓器的初級繞組 P_1 和 P_2 被短路， L_{r1} 和 L_{r2} 中之能量得以被儲存。

【0052】 如圖7(e)及圖8 $[t_4-t_5]$ 時區間所示，在 t_4 之前， $V_{ds4} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds1} = V_{in}$ 。在 t_4 ，控制器產生的接近50%的驅動器信號將 Q_2

關斷。 V_{ds2} 電壓上升， V_{ds2} 和 I_{Lr1} - I_{Lr2} 將分別以諧振方式變化其電壓及電流波形。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間和足夠的漏感能量， V_{ds2} 將上升到 V_{in} ，造成 V_{ds3} 可以在 t_5 之前降到零。

【0053】 如圖7(f)及圖8 [t_5 - t_6]時區間所示，在 t_5 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = V_{in}$ ， $V_{ds3} = 0$ ， $V_{ds4} = 0$ 。在 t_5 ， Q_3 和 Q_4 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，初級繞組 P_2 被短路，電源 V_{in} 和 V_{C1} 分別跨在 L_{r2} 和 L_{r1} 。電源 (V_{in}) 跨在 L_{r2} 。在 t_6 ，兩次級之整流二極體完成換流的機制。

【0054】 如圖7(g)及圖8 [t_6 - t_7]時區間所示， Q_3 和 Q_4 維持導通狀態。經由 $V_{in}(+)$ - L_{r2} - P_2 - Q_3 - Q_4 - $V_{in}(-)$ 及 $V_{C1}(+)$ - Q_3 - Q_4 - P_1 - L_{r1} - $V_{C1}(-)$ 迴路，電源 V_{in} 和 V_{C1} 分別在 P_2 和 P_1 提供電壓，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0055】 如圖7(h)及圖8 [t_7 - t_0] 時區間所示，在 t_7 ，控制器發出的PWM信號(D)關斷 Q_3 ，但維持 Q_4 導通。 V_{ds3} 將上升，當它高於輸入電壓時， Q_2 的體二極體因獲得順向偏壓而導通。即 $V_{ds3} = V_{in}$ ， $V_{ds2} = 0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該等變壓器的初級繞組 P_1 和 P_2 被短路， L_{r1} 和 L_{r2} 中之能量得以被儲存。

【0056】 如第9(a)圖，第9(b)圖及第9(c)圖所示，分別為本發明第三實施例之第一應用例，又一單變壓器全橋逆變電路圖，如第2(d)圖之TT控制驅動器信號時序圖，及其第二應用例之又一雙變壓器全橋逆變電路圖。

【0057】 請參照圖9(a)所示，該逆變電路由一輸入電源(V_{in})提供直流(DC)輸入，包含與輸入電源並聯之兩串聯電路及兩個耦合電容。該第

一串聯電路，包括一變壓器之第一初級繞組 P_1-L_{r1} ，一第一開關 Q_1 ，一第二開關 Q_2 ，與一變壓器之第二初級繞組 P_2-L_{r2} 依序串接， L_{r1} 與 L_{r2} 分別為該第一初級繞組 P_1 與該第二初級繞組 P_2 之漏感(或一外加電感)。第一初級繞組 P_1 之打點端子與該第二初級繞組 P_2 之非打點端子分別與該輸入直流電源 V_{in} 之正端子與負端子連接；該第二串聯電路，包括一變壓器之第三初級繞組 P_3-L_{r3} ，一第三開關 Q_3 ，一第四開關 Q_4 與一變壓器之第四初級繞組 P_4-L_{r4} 依序串接， L_{r3} 與 L_{r4} 分別為該第三初級繞組 P_3 與該第四初級繞組 P_4 之漏感(或一外加電感)。該第三初級繞組 P_3 之非打點端子與第四初級繞組 P_4 之打點端子分別與該輸入直流電源 V_{in} 之正端子與負端子連接。該第一開關 Q_1 與該第二開關 Q_2 之接點與該第三開關 Q_3 與該第四開關 Q_4 之接點，連接在一起。

【0058】 一第一耦合電容 C_1 ，將該兩串聯電路耦合在一起，分別跨接該第一初級繞組 P_1 之非打點端子與該第四初級繞組 P_4 之非打點端子；該第二耦合電容 C_2 ，將兩串聯電路耦合在一起，分別跨接該第三初級繞組 P_3 之打點端子與該第二初級繞組 P_2 之打點端子。該第一初級繞組，該第二初級繞組，該第三初級繞組及該第四初級繞組具有相同之繞圈數， P_1 與 P_4 (及 P_2 與 P_3)之極性相反，該等電容 C_1 與 C_2 之平均跨壓等於直流電源 V_{in} 。

【0059】 至少包括一次級繞組 S_1 ，該第一初級繞組 P_1 ，該第二初級繞組 P_2 ，該第三初級繞組 P_3 ，與該第四初級繞組 P_4 ，繞在同一變壓器 T_1 ，透過磁性耦合方式，產生一個交流電壓。若需要一個直流輸出電壓，必須在次級側額外加設整流和濾波電路(圖中未示)。

【0060】 一脈寬調變控制器（未顯示），提供兩同步，但相位錯開180度的驅動信號對。各信號對分別包括兩同步之驅動器信號，其中一個具有脈寬調變(D)之驅動信號，另一個則為接近50%工作週期之信號(~50%)。如圖9(b)所示，四驅動器信號(D, ~50%, D, ~50%)分別對 Q_1 , Q_2 , Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制。經由 Q_1 - Q_2 和 Q_3 - Q_4 的導通時區間之順序操作，將產生一交流電壓，該電壓可從次級繞組獲得。

【0061】 請參閱第9(c)圖所示，係本發明第三個實施例之第二應用例，將第9(a)圖逆變電路之單一變壓器，使用兩個變壓器 T_1 和 T_2 取代，以提高輸出功率，其中，變壓器 T_1 包括該第一初級繞組 P_1 ，該第四初級繞組 P_4 與至少一第一次級繞組 S_1 ，變壓器 T_2 包括該第二初級繞組 P_2 ，該第三初級繞組 P_3 與至少另一第二次級繞組 S_2 ，該第一次級繞組 S_1 及該第二次級繞組 S_2 ，得以併聯或串聯，產生所需的交流輸出電壓。若需要一個直流輸出電壓，必須在次級側外加整流和濾波電路(圖中未示)。

【0062】 雖然圖9(a)及圖9(c)的逆變電路，應用於不同的功率，又得以採用圖2(a)至圖2(d)中所示的四種TT控制方案之一的控制時序，分別提供逆變電路四開關不同組合之驅動器信號工作，但因都具有相同的工作原理，將僅使用圖9(a)及圖9(b)所示的控制方案，來描述本發明的第三實施例的工作原理。

【0063】 圖10(a)至圖10(h)分別為圖9(a)的逆變電路，採用圖9(b)的控制時序分別導通和關斷各個開關，在穩態操作條件下的八個等效電路圖。此外，如圖11所示為使用Simplis模擬程式，所獲得電路操作中之各種關鍵的電壓和電流波形。除了可以看出各個開關操作於ZVS，同時，前述相移控

制方案有潛在同時導通問題之 Q_1 ， Q_2 ， Q_3 和 Q_4 四個開關，得以減少為兩個接近50%控制的開關 Q_2 和 Q_4 。

【0064】 如圖10(a)及圖11 $[t_0-t_1]$ 時區間所示，在 t_0 之前， $V_{ds1} = V_{in}$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = 0$ 。在 t_0 ，控制器產生的接近50%的驅動器信號將 Q_4 關斷， V_{ds4} 電壓上升， V_{ds4} 和 $I_{Lr1}-I_{Lr2}-I_{Lr3}-I_{Lr4}$ 將分別以諧振方式變化其電壓及電流波形。該第一耦和電容及該第二耦和電容分別經由 $V_{in}(+)-L_{r1}-P_1-C_1-L_{r4}-P_4-V_{in}(-)$ 及 $V_{in}(+)-L_{r3}-P_3-C_2-L_{r2}-P_2-V_{in}(-)$ 被進行充電。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間及足夠的漏感能量， V_{ds4} 將上升到 V_{in} ，造成 V_{ds1} 可以在 t_1 之前降到零。

【0065】 如圖10(b)及圖11 $[t_1-t_2]$ 時區間所示，在 t_1 之前， $V_{ds1} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = V_{in}$ 。在 t_1 ， Q_1 和 Q_2 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 ， P_2 ， P_3 ，及 P_4 ，都短路，電源 V_{in} ， V_{C1} ，及 V_{C2} 分別跨在 $L_{r1}+L_{r2}$ ， $L_{r2}+L_{r4}$ ，及 $L_{r3}+L_{r1}$ 。在 t_2 ，兩整流二極體完成換流的機制。

【0066】 如圖10(c)及圖11 $[t_2-t_3]$ 時區間所示， Q_1 和 Q_2 維持導通狀態。經由 $V_{in}(+)-L_{r1}-P_1-Q_1-Q_2-L_{r2}-P_2-V_{in}(-)$ ， $V_{C1}(+)-Q_1-Q_2-L_{r2}-P_2-P_4-L_{r4}-V_{C1}(-)$ 及 $V_{C2}(+)-P_3-L_{r3}-L_{r1}-P_1-Q_1-Q_2-V_{C2}(-)$ 迴路，電源 V_{in} ， V_{C1} ，及 V_{C2} 分別電壓跨在 P_1-P_2 ， P_2-P_4 ，及 P_3-P_1 ，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0067】 如圖10(d)及圖11 $[t_3-t_4]$ 時區間所示，在 t_3 ，控制器發出的

PWM信號(D)關斷 Q_1 ，但維持 Q_2 導通。 V_{ds1} 將上升，當它高於輸入電壓時， Q_4 的體二極體(body diode)因獲得順向偏壓而導通。即 $V_{ds1}=V_{in}$ ， $V_{ds4}=0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 ， P_2 ， P_3 ，及 P_4 ，都短路，該等所有漏感能量得以被儲存。

【0068】 如圖10(e)及圖11 [t_4 - t_5] 時區間所示，在 t_4 之前， $V_{ds4}=0$ ， $V_{ds2}=0$ ， $V_{ds3}=V_{in}$ ， $V_{ds1}=V_{in}$ 。在 t_4 ，控制器產生的接近50%的驅動器信號將 Q_2 關斷。 V_{ds2} 和 I_{Lr1} - I_{Lr2} - I_{Lr3} - I_{Lr4} 將分別以諧振方式變化其電壓及電流波形。該第一耦和電容及該第二耦和電容分別經由 $V_{in}(+)$ - L_{r1} - P_1 - C_1 - L_{r4} - P_4 - $V_{in}(-)$ 及 $V_{in}(+)$ - L_{r3} - P_3 - C_2 - L_{r2} - P_2 - $V_{in}(-)$ 被進行充電。 I_o 通過二次側之兩次級之整流二極體(未顯示)維持電流。在此一時區間內，若有適當的死區間和足夠的漏感能量， V_{ds2} 將上升到 V_{in} ，造成 V_{ds3} 可以在 t_5 之前降到零。

【0069】 如圖10(f)及圖11 [t_5 - t_6]時區間所示，在 t_5 之前， $V_{ds1}=V_{in}$ ， $V_{ds2}=V_{in}$ ， $V_{ds3}=0$ ， $V_{ds4}=0$ 。在 t_5 ， Q_3 和 Q_4 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 ， P_2 ， P_3 ，及 P_4 ，都短路，電源 V_{in} ， V_{C1} ，及 V_{C2} 分別跨在 $L_{r3}+L_{r4}$ ， $L_{r1}+L_{r3}$ ，及 $L_{r4}+L_{r2}$ 。在 t_6 ，兩整流二極體完成換流的機制。

【0070】 如圖10(g)及圖11 [t_6 - t_7]時區間所示， Q_3 和 Q_4 維持導通狀態。經由 $V_{in}(+)$ - L_{r3} - P_3 - Q_3 - Q_4 - L_{r4} - P_4 - $V_{in}(-)$ ， $V_{C1}(+)$ - P_1 - L_{r1} - L_{r3} - P_3 - Q_3 - Q_4 - $V_{C1}(-)$ 及 $V_{C2}(+)$ - Q_3 - Q_4 - L_{r4} - P_4 - P_2 - L_{r2} - $V_{C2}(-)$ 迴路，電源 V_{in} ， V_{C1} ，及 V_{C2} 分別電壓跨在 P_3 - P_4 ， P_1 - P_3 ，及 P_4 - P_2 ，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0071】 如圖10(h)及圖11 $[t_7-t_0]$ 時區間所示，在 t_7 ，控制器發出的PWM信號(D)關斷 Q_3 ，但維持 Q_4 導通。 V_{ds3} 將上升，當它高於輸入電壓時， Q_2 的體二極體因獲得順向偏壓而導通。即 $V_{ds3}=V_{in}$ ， $V_{ds2}=0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 ， P_2 ， P_3 ，及 P_4 ，都短路，該所有漏感能量得以被儲存。

【0072】 如第12(a)圖，第12(b)圖及第12(c)圖所示，分別為本發明第四實施例之第一應用例，又一單變壓器全橋逆變電路圖，第2(a)圖之TT控制驅動器信號時序圖，及第二應用例又一雙變壓器全橋逆變電路圖。

【0073】 請參照圖12(a)所示，該逆變電路由一輸入電源(V_{in})提供直流(DC)輸入，包含與輸入電源並聯之兩串聯電路及兩嵌位二極體。該第一串聯電路，包括一第一開關 Q_1 ，一變壓器之第一初級繞組 P_1-L_{r1} ，與一第二開關 Q_2 依序串接， L_{r1} 為該第一初級繞組 P_1 之漏感(或一外加電感)。該第一開關 Q_1 之上端子與該第二開關 Q_2 之下端子分別與輸入直流電源 V_{in} 之正端子與負端子連接；該第二串聯電路，包括一第三開關 Q_3 ，一變壓器之第二初級繞組 P_2-L_{r2} ，與一第四開關 Q_4 依序串接， L_{r2} 為該第二初級繞組 P_2 之漏感(或一外加電感)。該第三開關 Q_3 之上端子與該第四開關 Q_4 之下端子分別與輸入直流電源 V_{in} 之正端子與負端子連接。該第一嵌位二極體 Dc_1 之陽極與陰極分別與端點2與端點3連接，該端點2為該第一初級繞組非打點端子與該第二開關 Q_2 的接點，該端點3為該第三開關 Q_3 與該第二初級繞組非打點端子的接點，該第二嵌位二極體 Dc_2 之陽極與陰極分別與端點4與端點1連接，該端點4為該第二初級繞組打點端子與該第四開關 Q_4 的接點，該端點1為該第一開

關 Q_1 與該第一初級繞組打點端子之接點。

【0074】 至少包括一次級繞組 S_1 ，與該第一初級繞組 P_1 ，該第二初級繞組 P_2 ，繞在同一變壓器 T_1 ，透過磁性耦合方式，產生一個交流電壓。若需要一個直流輸出電壓，必須在次級側額外加設整流和濾波電路(圖中未示)。

【0075】 一脈寬調變控制器(未顯示)，提供兩同步，但相位錯開180度的驅動信號對，對逆變電路之一次側四個開關進行導通(on)及關斷(off)的控制，如圖12(b)所示，各信號對分別包括兩同步之驅動器信號，其中一個具有脈寬調變(D)之驅動信號，另一個則為接近50%工作週期之信號(~50%)。如圖12(b)所示，四驅動器信號(~50%，D，~50%，D)分別對 Q_1 ， Q_2 ， Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制。經由 Q_1 - Q_2 和 Q_3 - Q_4 的導通時間區間之順序操作，將產生一交流電壓，該電壓可從次級繞組獲得。

【0076】 請參閱第12(c)圖所示，係本發明第四個實施例之第二應用例，將第12(a)圖逆變電路之單一變壓器，使用兩個變壓器 T_1 和 T_2 取代，以提高輸出功率，其中，該變壓器 T_1 包括該第一初級繞組 P_1 與至少一第一次級繞組 S_1 ，變壓器 T_2 包括該第二初級繞組 P_2 與至少另一第二次級繞組 S_2 ，該第一次級繞組 S_1 及該第二次級繞組 S_2 ，得以併聯或串聯，產生所需的交流輸出電壓。若需要一個直流輸出電壓，必須在次級側外加整流和濾波電路(圖中未示)。

【0077】 雖然圖12(a)及圖12(c)的逆變電路，應用於不同的功率，又得以採用圖2(a)至圖2(d)中所示的四種TT控制方案之一的控制時序，分別提供逆變電路四開關不同組合之驅動器信號工作，但都具有相同的工作原

理，將僅使用圖12(a)及圖12(b)所示的控制方案，來描述本發明的第二實施例的工作原理。

【0078】 圖13(a)至圖13(h)分別為圖12(a)的逆變電路，採用圖12(b)的控制時序分別導通和關斷各個開關，在穩態操作條件下的八個等效電路圖。此外，如圖14所示為使用Simplis模擬程式，所獲得電路操作中之各種關鍵的電壓和電流波形。除了可以看出各個開關操作於ZVS，同時，前述相移控制方案四個開關 Q_1 ， Q_2 ， Q_3 和 Q_4 ，都可能有與其上或下開關同時導通之問題，TT控制方案因其並非圖騰式電路結構，完全沒有開關同時導通的問題。

【0079】 如圖13(a)及圖14 $[t_0-t_1]$ 時區間所示，在 t_0 之前， $V_{ds1} = 0$ ， $V_{ds2} = V_{in}$ ， $V_{ds3} = 0$ ， $V_{ds4} = V_{in}$ 。在 t_0 ，控制器產生的接近50%的驅動器信號將 Q_3 關斷， V_{ds3} 電壓上升， V_{ds3} 和 I_{Lr2} 將分別以諧振方式變化其電壓及電流波形。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間及足夠的漏感能量， V_{ds3} 將上升到 V_{in} ，造成 V_{ds2} 可以在 t_1 之前達到零。

【0080】 如圖13(b)及圖14 $[t_1-t_2]$ 時區間所示，在 t_1 之前， $V_{ds1} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = V_{in}$ ， $V_{ds4} = V_{in}$ 。在 t_1 ， Q_1 和 Q_2 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該等初級繞組 P_1 和 P_2 被短路，電源 V_{in} 跨在 L_{r1} 。在 t_2 ，兩次級之整流二極體完成換流的機制。

【0081】 如圖13(c)及圖14 $[t_2-t_3]$ 時區間所示， Q_1 和 Q_2 維持導通狀態。經由 $V_{in}(+)-Q_1-P_1-L_{r1}-Q_2-V_{in}(-)$ 迴路，電源 V_{in} 提供 P_1 電壓，輸入能量將被

傳送到變壓器次級繞組 S_1 。

【0082】 如圖13(d)及圖14 $[t_3-t_4]$ 時區間所示，在 t_3 ，控制器發出的PWM信號(D)關斷 Q_2 ，但維持 Q_1 導通。 V_{ds2} 將上升，當它高於輸入電壓時， Q_3 的體二極體(body diode)因獲得順向偏壓而導通。即 $V_{ds2}=V_{in}$ ， $V_{ds3}=0$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該變壓器的初級繞組 P_1 被短路， L_{r1} 中之能量得以被儲存。

【0083】 如圖13(e)及圖14 $[t_4-t_5]$ 時區間所示，在 t_4 之前， $V_{ds3}=0$ ， $V_{ds2}=V_{in}$ 。在 t_4 ，控制器產生的接近50%的驅動器信號將 Q_1 關斷。 V_{ds1} 電壓上升， V_{ds1} 和 I_{Lr1} 將分別以諧振方式變化其電壓及電流波形。 I_o 通過二次側之兩次級之整流二極體(未顯示)繼續電流。在此一時區間內，若有適當的死區間和足夠的漏感能量， V_{ds1} 將上升到 V_{in} ，造成 V_{ds4} 可以在 t_5 之前降到零。

【0084】 如圖13(f)及圖14 $[t_5-t_6]$ 時區間所示，在 t_5 之前， $V_{ds1}=V_{in}$ ， $V_{ds2}=V_{in}$ ， $V_{ds3}=0$ ， $V_{ds4}=0$ 。在 t_5 ， Q_3 和 Q_4 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，初級繞組 P_2 被短路，電源 V_{in} 跨在 L_{r2} 。在 t_6 ，兩次級之整流二極體完成換流的機制。

【0085】 如圖13(g)及圖14 $[t_6-t_7]$ 時區間所示， Q_3 和 Q_4 維持導通狀態。經由 $V_{in}(+)-Q_3-P_2-L_{r2}-Q_4-V_{in}(-)$ ，電源 V_{in} 提供 P_2 電壓，輸入能量將被傳送到變壓器次級繞組 S_1 。

【0086】 如圖13(h)及圖14 $[t_7-t_0]$ 時區間所示，在 t_7 ，控制器發出的PWM信號(D)關斷 Q_4 ，但維持 Q_3 導通。 V_{ds4} 將上升，當它高於輸入電壓時， Q_1 的體二極體因獲得順向偏壓而導通。即 $V_{ds4}=V_{in}$ ， $V_{ds1}=0$ 。 I_o 通過二次

側之兩次級之整流二極體(未顯示)保持續流，因此，該變壓器的初級繞組 P_2 被短路， L_{r2} 中之能量得以被儲存。

【0087】 如第15(a)圖，第15(b)圖及第15(c)圖所示，分別為本發明第五實施例之第一應用例，又一單變壓器全橋逆變電路圖，如第2(b)圖之TT控制驅動器信號時序圖，及其第二應用例之又一雙變壓器全橋逆變電路圖。

【0088】 請參照圖15(a)所示，該逆變電路由一輸入電源(V_{in})提供直流(DC)輸入，包含與輸入電源並聯之兩串聯電路，兩嵌位二極體及一耦合電容。該第一串聯電路，包括一第一輸入電容 C_1 及一第二輸入電容 C_2 依序串接，該第二串聯電路，包括一變壓器之第一初級繞組 P_1-L_{r1} ，一第一開關 Q_1 ，一第二開關 Q_2 ，一第三開關 Q_3 ，一第四開關 Q_4 ，與一變壓器之第二初級繞組 P_2-L_{r2} 依序串接， L_{r1} 與 L_{r2} 分別為該第一初級繞組 P_1 與該第二初級繞組 P_2 之漏感(或一外加電感)。第一初級繞組 P_1 之打點端子與該第二初級繞組 P_2 之打點端子分別與該輸入直流電源 V_{in} 之正端子與負端子連接；該第一嵌位二極體 D_{c1} 之陽極與陰極分別連接該第二串聯電路之第二端點與該輸入直流電源 V_{in} 之正端子，該第二端點為該第一開關 Q_1 與該第二開關 Q_2 之接點，該第二嵌位二極體 D_{c2} 之陽極與陰極分別連接該輸入直流電源 V_{in} 之負端子與該第二串聯電路之第四端點，該第四端點為該第三開關 Q_3 與該第四開關 Q_4 之接點。該第一輸入電容 C_1 與該第二輸入電容 C_2 之接點與該第二串聯電路之第三端點連接，該第三端點為該第二開關 Q_2 與該第三開關 Q_3 之接點。

【0089】 該第一耦合電容 C_3 之兩端子，分別連接該第二串聯電

路之第一端點與第五端點，該第一端點為該第一初級繞組 P_1-L_{r1} 之非打點端子與該第一開關 Q_1 之接點，該第五端點為該第四開關 Q_4 與該第二初級繞組 P_2-L_{r2} 之非打點端子之接點。該第一初級繞組及該第二初級繞組具有相同之繞圈數， P_1 與 P_2 之極性相反，該第一耦合電容 C_3 之平均跨壓等於直流電源 V_{in} 。

【0090】 至少包括一次級繞組 S_1 ，與該第一初級繞組 P_1 與該第二初級繞組 P_2 ，繞在同一變壓器 T_1 ，透過磁性耦合方式，產生一個交流電壓。若需要一個直流輸出電壓，必須在次級側額外加設整流和濾波電路(圖中未示)。

【0091】 一脈寬調變控制器(未顯示)，提供兩同步，但相位錯開180度的驅動信號對。各信號對分別包括兩同步之驅動器信號，其中一個具有脈寬調變(D)之驅動信號，另一個則為接近50%工作週期之信號($\sim 50\%$)。如圖15(b)所示，四驅動器信號($\sim 50\%$, D, D, $\sim 50\%$)分別對 Q_1 , Q_2 , Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制。經由 Q_1 - Q_2 和 Q_3 - Q_4 的導通時區間之順序操作，將產生一交流電壓，該電壓可從次級繞組獲得。

【0092】 請參閱第15(c)圖所示，係本發明第五個實施例之第二應用例，將第15(a)圖逆變電路之單一變壓器，使用兩個變壓器 T_1 和 T_2 取代，以提高輸出功率，其中，變壓器 T_1 包括該第一初級繞組 P_1 與至少一第一次級繞組 S_1 ，變壓器 T_2 包括該第二初級繞組 P_2 與至少另一第二次級繞組 S_2 ，該第一次級繞組 S_1 及該第二次級繞組 S_2 ，得以併聯或串聯，產生所需的交流輸出電壓。若需要一個直流輸出電壓，必須在次級側外加整流和濾波電路(圖中未示)。

【0093】 雖然圖15(a)及圖15(c)的逆變電路，應用於不同的功率，但因具有相同的工作原理，將僅以圖15(a)的逆變電路，來描述本發明的第五實施例的工作原理。

【0094】 圖16(a)至圖16(h)分別為圖15(a)的逆變電路，採用圖15(b)的控制時序分別導通和關斷各個開關，在穩態操作條件下的八個等效電路圖。此外，如圖17所示為使用Simplis模擬程式，所獲得電路操作中之各種關鍵的電壓和電流波形。除了可以看出各個開關操作於ZVS，同時，因四驅動器信號（ $\sim 50\%$ ，D，D， $\sim 50\%$ ）分別對 Q_1 ， Q_2 ， Q_3 和 Q_4 ，進行導通(on)及關斷(off)的控制，完全排除四個開關同時導通的問題。

【0095】 如圖16(a)及圖17 $[t_0-t_1]$ 時區間所示，在 t_0 之前， $V_{ds1} = V_{ds2} = 1/4 V_{in}$ ， $V_{ds3} = 1/2 V_{in}$ ， $V_{ds4} = 0$ 。在 t_0 ，控制器產生的接近50%的驅動器信號將 Q_4 關斷， V_{ds4} 上升，同時 V_{ds1} 和 V_{ds2} 下降。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間及足夠的漏感能量， V_{ds4} 將上升到 $1/2 V_{in}$ ，造成 V_{ds1} 和 V_{ds2} 可以在 t_1 之前降到零。

【0096】 如圖16(b)及圖17 $[t_1-t_2]$ 時區間所示，在 t_1 之前， $V_{ds1} = 0$ ， $V_{ds2} = 0$ ， $V_{ds3} = 1/2 V_{in}$ ， $V_{ds4} = 1/2 V_{in}$ 。在 t_1 ， Q_1 和 Q_2 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 及 P_2 都短路， $1/2 V_{in}$ 的電壓分別跨在 L_{r1} 及 L_{r2} 。在 t_2 ，兩整流二極體完成換流的機制。

【0097】 如圖16(c)及圖17 $[t_2-t_3]$ 時區間所示， Q_1 和 Q_2 維持導通狀態。經由 $V_{in}(+)-P_1-L_{r1}-Q_1-Q_2-C_2-V_{in}(-)$ ， $VC1(+)-P_1-L_{r1}-Q_1-Q_2-VC1(-)$ 及 $VC3(+)-Q_1-Q_2-C_2-P_2-L_{r2}-VC3(-)$ 迴路， $1/2 V_{in}$ 的電壓分別跨在 P_1 及 P_2 ，輸

入能量將被傳送到變壓器次級繞組 S_1 。

【0098】 如圖16(d)及圖17 [t_3 - t_4] 時區間所示，在 t_3 ，控制器發出的PWM信號(D)關斷 Q_2 ，但維持 Q_1 導通。 V_{ds2} 將上升，當它高於 $1/2 V_{in}$ 時，該第一嵌位二極體 D_{c1} 因獲得順向偏壓而導通。即 $V_{ds2}=1/2 V_{in}$ ， $V_{ds3} = V_{ds4} = 1/4 V_{in}$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 及 P_2 都短路， L_{r1} 及 L_{r2} 漏感能量得以被儲存。

【0099】 如圖16(e)及圖17 [t_4 - t_5] 時區間所示，在 t_4 之前， $V_{ds1} = 0$ ， $V_{ds2} = 1/2 V_{in}$ ， $V_{ds3} = V_{ds4} = 1/4 V_{in}$ 。在 t_4 ，控制器產生的接近50%的驅動器信號將 Q_1 關斷。 V_{ds1} 上升，同時 V_{ds3} 和 V_{ds4} 下降。 I_o 通過二次側之兩次級之整流二極體(未顯示)維續電流。在此一時區間內，若有適當的死區間和足夠的漏感能量， V_{ds1} 將上升到 $1/2 V_{in}$ ，造成 V_{ds3} 和 V_{ds4} 可以在 t_5 之前降到零。

【00100】 如圖16(f)及圖17 [t_5 - t_6]時區間所示，在 t_5 之前， $V_{ds1} = 1/2 V_{in}$ ， $V_{ds2} = 1/2 V_{in}$ ， $V_{ds3} = V_{ds4} = 0$ 。在 t_5 ， Q_3 和 Q_4 接受控制器產生的驅動器信號，將會以零開關(ZVS)導通。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流。因此，該各初級繞組 P_1 及 P_2 都短路， $1/2 V_{in}$ 的電壓分別跨在 L_{r1} 及 L_{r2} ，在 t_6 ，兩整流二極體完成換流的機制。

【00101】 如圖16(g)及圖17 [t_6 - t_7]時區間所示， Q_3 和 Q_4 維持導通狀態。經由 $V_{in}(+)$ - $C1$ - $Q3$ - $Q4$ - $Lr2$ - $P2$ - $V_{in}(-)$ ， $VC3(+)$ - $Lr1$ - $P1$ - $C1$ - $Q3$ - $Q4$ - $VC3(-)$ 及 $VC2(+)$ - $Q3$ - $Q4$ - $Lr2$ - $P2$ - $VC2(-)$ 迴路， $1/2 V_{in}$ 的電壓分別跨在 P_1 及 P_2 ，輸入能量將被傳送到變壓器次級繞組 S_1 。

【00102】 如圖16(h)及圖17 [t_7 - t_0] 時區間所示，在 t_7 ，控制器發出的PWM信號(D)關斷 Q_3 ，但維持 Q_4 導通。 V_{ds3} 將上升，當它高於 $1/2 V_{in}$ 時，該

第二嵌位二極體 D_{c2} 因獲得順向偏壓而導通。即 $V_{ds3}=1/2 V_{in}$ ， $V_{ds1} = V_{ds2} = 1/4 V_{in}$ 。 I_o 通過二次側之兩次級之整流二極體(未顯示)保持續流，因此，該各初級繞組 P_1 及 P_2 都短路， L_{r1} 及 L_{r2} 漏感能量得以被儲存。

【00103】 以上所述，僅係本發明之若干實施例，以 Mosfet 圖示代表半導體開關元件。惟，在實施本發明時，並不侷限於此。故任何熟悉該項技藝者在本發明領域內，可輕易思及之前述等效變化或修飾，亦可依據實際需要，以其它新開發或等效功能元件或等效之驅動信號控制方式，實現本專利電路揭露之功能，皆應被涵蓋在以下本案之申請專利範圍中。

【符號說明】

T1—第一個變壓器	T2—第二個變壓器
P1—變壓器第一初級繞組	P2—變壓器第二初級繞組
Lr1—第一初級繞組之漏感 或外加電感	Lr2—第二初級繞組之漏感 或外加電感
S1—變壓器第一次級繞組	S2—變壓器第二次級繞組
Q1—第一半導體開關	Q2—第二半導體開關
Q3—第三半導體開關	Q4—第四半導體開關
Dc1—第一嵌位二極體	Dc2—第二嵌位二極體

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

申請專利範圍

1. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：
- 與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一開關，一第一變壓器之一第一初級繞組，與一第二開關依序串接，該第一變壓器之該第一初級繞組之打點端子與非打點端子，分別與該第一開關與該第二開關連接，該第二串聯電路，包括一第三開關，該第一變壓器之該第一初級繞組，與一第四開關依序串接，該第一變壓器之該第一初級繞組之非打點端子與打點端子，分別與該第三開關與該第四開關連接；
- 該第一變壓器，包括該第一初級繞組和至少一第一次級繞組，透過磁耦合，提供交流電壓；
- 該第一初級繞組之兩端點分別與該第一串聯電路之一第一端點與該第二串聯電路之一第二端點連接，該第一端點為該第一開關與該第四開關之接點，該第二端點為該第三開關與該第二開關之接點；
- 一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；
- 該第一驅動信號對，包括一第一接近 50% 工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；
- 該第二驅動信號對，包括一第二接近 50% 工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；
- 該第一接近 50% 工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50% 工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞

組。

2. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一開關，一第二開關，一變壓器之一第一初級繞組依序串接，該第二串聯電路，包括該變壓器之一第二初級繞組，一第三開關，一第四開關依序串接；

至少一第一次級繞組，與該第一初級繞組，該第二初級繞組，繞在該變壓器，透過磁耦合，提供交流電壓；

該第一開關之一上端點與該第一初級繞組之一非打點端子分別與輸入直流電源之一正端子與一負端子連接；

該第二初級繞組之一非打點端子與第四開關之一下端點分別與輸入直流電源之該正端子與該負端子連接；

該第一串聯電路之一第一端子與該第二串聯電路之一第四端子連接在一起，該第一端子為該第一開關與該第二開關之接點，該第四端子為該第三開關與該第四開關之接點；

一耦合電容之兩端點，分別與該第一串聯電路之一第二端子與該第二串聯電路之一第三端子連接在一起，該第二端子為該第二開關與該第一初級繞組之一打點端子之接點，該第三端子為該第二初級繞組之一打點端子與該第三開關之接點；

一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；

該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；

該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；

該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供

該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50% 工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。

3. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一開關，一第二開關，一第一變壓器之一第一初級繞組依序串接，該第二串聯電路，包括一第二變壓器之一第二初級繞組，一第三開關，一第四開關依序串接；

至少一第一次級繞組，與該第一初級繞組，繞在該第一變壓器，透過磁耦合，提供交流電壓；

至少一第二次級繞組，與該第二初級繞組，繞在該第二變壓器，透過磁耦合，提供交流電壓；

該第一開關之一上端點與該第一初級繞組之一非打點端子分別與輸入直流電源之一正端子與一負端子連接；

該第二初級繞組之一非打點端子與第四開關之一下端點分別與輸入直流電源之該正端子與該負端子連接；

該第一串聯電路之一第一端子與該第二串聯電路之一第四端子連接在一起，該第一端子為該第一開關與該第二開關之接點，該第二端子為該第三開關與該第四開關之接點；

一耦合電容之兩端點，分別與該第一串聯電路之一第二端子與該第二串聯電路之一第三端子連接在一起，該第二端子為該第二開關與該第一初級繞組之一打點端子之接點，該第三端子為該第二初級繞組之一打點端子與該第三開關之接點；

一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動

信號對之信號，彼此同步但相位相差 180 度；

該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；

該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；

該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50%工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該等變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。

4. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一變壓器之一第一初級繞組，一第一開關，一第二開關，該變壓器之一第二初級繞組依序串接，該第二串聯電路，包括該變壓器之一第三初級繞組，一第三開關，一第四開關，該變壓器之一第四初級繞組依序串接；

至少一第一次級繞組，與該第一初級繞組，該第二初級繞組，該第三初級繞組，該第四初級繞組，繞在該變壓器，透過磁耦合，提供交流電壓；

該第一初級繞組之一打點端子，該第二初級繞組之一非打點端子分別與輸入直流電源之一正端子與一負端子連接；

該第三初級繞組之一非打點端子，該第四初級繞組之一打點端子分別與輸入直流電源之該正端子與該負端子連接；

該第一串聯電路之一第二端子與該第二串聯電路之一第五端子連接在一起，該第二端子為該第一開關與該第二開關之接點，該第

- 五端子為該第三開關與該第四開關之接點；
- 一第一耦合電容之兩端點，分別與該第一串聯電路之一第一端子與該第二串聯電路之一第六端子連接在一起，該第一端子為該第一初級繞組之一非打點端子與該第一開關之接點，該第六端子為該第四開關與該第四初級繞組之一非打點端子之接點；
- 一第二耦合電容之兩端點，分別與該第一串聯電路之一第三端子與該第二串聯電路之一第四端子連接在一起，該第三端子為該第二開關與該第二初級繞組之一打點端子之接點，該第四端子為該第三初級繞組之一打點端子與該第三開關之接點；
- 一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；
- 該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；
- 該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；
- 該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50%工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。
5. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：
- 與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一變壓器之一第一初級繞組，一第一開關，一第二開關，一第二變壓器之一第二初級繞組依序串接，該第二串聯電路，包括該第二變壓器之一第三初級繞組，一第三開關，

一第四開關，該第一變壓器之一第四初級繞組依序串接；

至少一第一次級繞組，與該第一初級繞組及第四初級繞組，繞在該第一變壓器，透過磁耦合，提供交流電壓；

至少一第二次級繞組，與該第二初級繞組及第三初級繞組，繞在該第二變壓器，透過磁耦合，提供交流電壓；

該第一初級繞組之一打點端子，該第二初級繞組之一非打點端子分別與輸入直流電源之一正端子與一負端子連接；

該第三初級繞組之一非打點端子，該第四初級繞組之一打點端子分別與輸入直流電源之該正端子與該負端子連接；

該第一串聯電路之一第二端子與該第二串聯電路之一第五端子連接在一起，該第二端子為該第一開關與該第二開關之接點，該第五端子為該第三開關與該第四開關之接點；

一第一耦合電容之兩端點，分別與該第一串聯電路之一第一端子與該第二串聯電路之一第六端子連接在一起，該第一端子為該第一初級繞組之一非打點端子與該第一開關之接點，該第六端子為該第四開關與該第四初級繞組之一非打點端子之接點；

一第二耦合電容之兩端點，分別與該第一串聯電路之一第三端子與該第二串聯電路之一第四端子連接在一起，該第三端子為該第二開關與該第二初級繞組之一打點端子之接點，該第四端子為該第三初級繞組之一打點端子與該第三開關之接點；

一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；

該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；

該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；

該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供

該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50% 工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。

6. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一開關，一變壓器之一第一初級繞組，一第二開關依序串接，該第二串聯電路，包括一第三開關，該變壓器之一第二初級繞組，一第四開關依序串接；

至少一第一次級繞組，與該第一初級繞組，該第二初級繞組，繞在該變壓器，透過磁耦合，提供交流電壓；

該第一開關之一上端點與該第二開關之一下端點分別與輸入直流電源之一正端子與一負端子連接；

該第三開關之一上端點與該第四開關之一下端點分別與輸入直流電源之該正端子與該負端子連接；

一第一嵌位二極體之陽極與陰極，分別與該第一串聯電路之一第二端子與該第二串聯電路之一第三端子連接在一起，該第二端子為該第一初級繞組之一非打點端子與該第二開關之接點，該第三端子為該第三開關與該第二初級繞組之一非打點端子之接點；

一第二嵌位二極體之陽極與陰極，分別與該第二串聯電路之一第四端子與該第一串聯電路之一第一端子連接在一起，該第四端子為該第二初級繞組之一打點端子與該第四開關之接點，該第一端子為該第一開關與該第一初級繞組之一打點端子之接點；

一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；

該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；

該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；

該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50%工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。

7. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一開關，一第一變壓器之一第一初級繞組，一第二開關依序串接，該第二串聯電路，包括一第三開關，一第二變壓器之一第二初級繞組，一第四開關依序串接；

至少一第一次級繞組，與該第一初級繞組，繞在該第一變壓器，透過磁耦合，提供交流電壓；

至少一第二次級繞組，與該第二初級繞組，繞在該第二變壓器，透過磁耦合，提供交流電壓；

該第一開關之一上端點與該第二開關之一下端點分別與輸入直流電源之一正端子與一負端子連接；

該第三開關之一上端點與該第四開關之一下端點分別與輸入直流電源之該正端子與該負端子連接；

一第一嵌位二極體之陽極與陰極，分別與該第一串聯電路之一第二端子與該第二串聯電路之一第三端子連接在一起，該第二端子為該第一初級繞組之一非打點端子與該第二開關之接點，該第三端

- 子為該第三開關與該第二初級繞組之一非打點端子之接點；
- 一第二嵌位二極體之陽極與陰極，分別與該第二串聯電路之一第四端子與該第一串聯電路之一第一端子連接在一起，該第四端子為該第二初級繞組之一打點端子與該第四開關之接點，該第一端子為該第一開關與該第一初級繞組之一打點端子之接點；
- 一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；
- 該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；
- 該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；
- 該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第一串聯電路之該等兩開關之導通與關斷控制，該第二接近 50%工作週期的信號與該第二脈寬調變之驅動信號，分別提供該第二串聯電路之該等兩開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該等變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。
8. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：
- 與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一電容與一第二電容依序串接，該第二串聯電路，包括一變壓器之一第一初級繞組，一第一開關，一第二開關，一第三開關，一第四開關，與該變壓器之一第二初級繞組依序串接；
- 至少一第一次級繞組，與該第一初級繞組，該第二初級繞組，繞在該變壓器，透過磁耦合，提供交流電壓；
- 該第一電容之一上端點與該第二電容之一下端點分別與輸入直流

- 電源之一正端子與一負端子連接；
- 該第一初級繞組之一打點端子與該第二初級繞組之一打點端子分別與輸入直流電源之該正端子與該負端子連接；
- 一第一嵌位二極體之陽極與陰極，分別與該第二串聯電路之一第二端子與輸入直流電源之正端子連接在一起，該第二端子為該第一開關與該第二開關之接點；
- 一第二嵌位二極體之陽極與陰極，分別與輸入直流電源之負端子與該第二串聯電路之一第四端子連接，該第四端子為該第三開關與該第四開關之接點；
- 一第三電容之兩端子，分別與第二串聯電路之一第一端子與一第五端子連接，該第一端子為該第一初級繞組之一非打點端子與該第一開關之接點，該第五端子為該第四開關與該第二初級繞組之一非打點端子之接點；
- 一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；
- 該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；
- 該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；
- 該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第二串聯電路之該第一開關與該第二開關之導通與關斷控制，該第二脈寬調變之驅動信號與該第二接近 50%工作週期的信號，分別提供該第二串聯電路之該第三開關與該第四開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。
9. 一具零電壓切換之電力逆變電路，該電路係並聯至一輸入端，用以將該輸入端提供之一直流電壓轉換成一交流電壓，且包括：

與該輸入直流電源並聯之一第一串聯電路與一第二串聯電路，該第一串聯電路，包括一第一電容與一第二電容依序串接，該第二串聯電路，包括一第一變壓器之一第一初級繞組，一第一開關，一第二開關，一第三開關，一第四開關，與一第二變壓器之一第二初級繞組依序串接；

至少一第一次級繞組，與該第一初級繞組，繞在該第一變壓器，透過磁耦合，提供交流電壓；

至少一第二次級繞組，與該第二初級繞組，繞在該第二變壓器，透過磁耦合，提供交流電壓；

該第一電容之一上端點與該第二電容之一下端點分別與輸入直流電源之一正端子與一負端子連接；

該第一初級繞組之一打點端子與該第二初級繞組之一打點端子分別與輸入直流電源之該正端子與該負端子連接；

一第一嵌位二極體之陽極與陰極，分別與該第二串聯電路之一第二端子與輸入直流電源之正端子連接在一起，該第二端子為該第一開關與該第二開關之接點；

一第二嵌位二極體之陽極與陰極，分別與輸入直流電源之該負端子與該第二串聯電路之一第四端子連接，該第四端子為該第三開關與該第四開關之接點；

一第三電容之兩端子，分別與第二串聯電路之一第一端子與一第五端子連接，該第一端子為該第一初級繞組之一非打點端子與該第一開關之接點，該第五端子為該第四開關與該第二初級繞組之一非打點端子之接點；

一第一驅動信號對與一第二驅動信號對，該第一驅動信號對與該第二驅動信號對之信號，彼此同步但相位相差 180 度；

該第一驅動信號對，包括一第一接近 50%工作週期的驅動信號及一第一脈寬調變之驅動信號之兩同步信號；

該第二驅動信號對，包括一第二接近 50%工作週期的驅動信號及一第二脈寬調變之驅動信號之兩同步信號；

該第一接近 50%工作週期的信號與該第一脈寬調變之驅動信號，分別提供該第二串聯電路之該第一開關與該第二開關之導通與關斷控制，該第二脈寬調變之驅動信號與該第二接近 50%工作週期的信號，分別提供該第二串聯電路之該第三開關與該第四開關之導通與關斷控制，用以將該電力逆變器之輸入直流電壓，透過該等變壓器之磁耦合，轉換成一交流電壓跨在該等次級繞組。

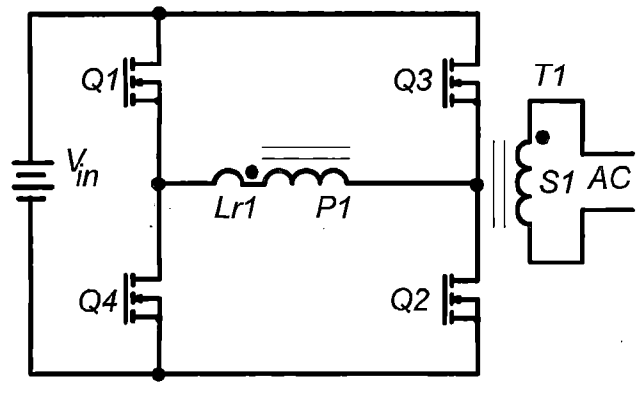


圖 1(a)

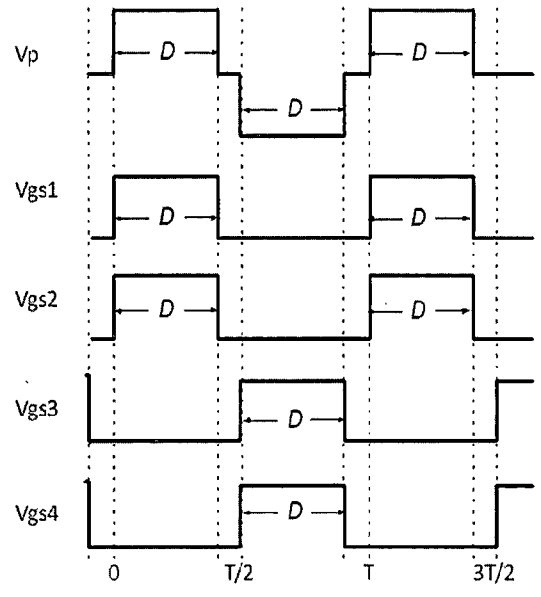


圖 1(b)

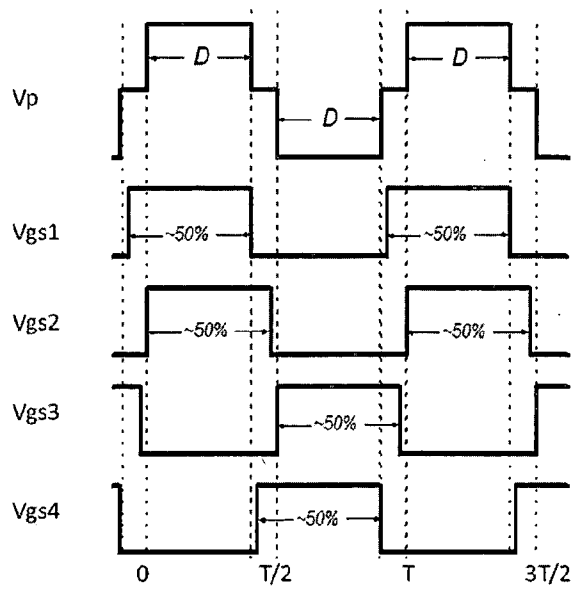


圖 1(c)

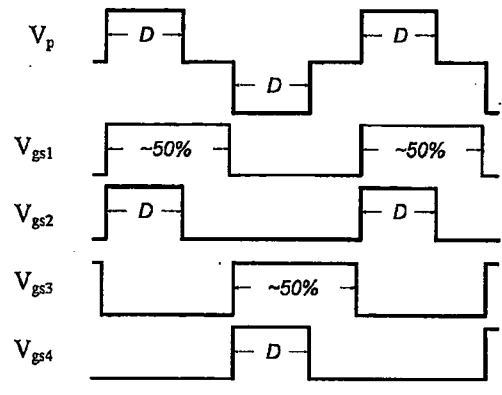


圖 2(a)

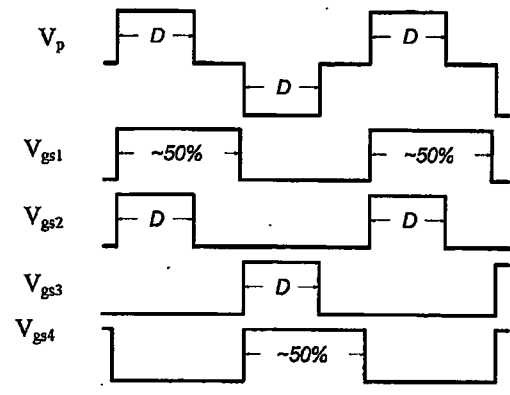


圖 2(b)

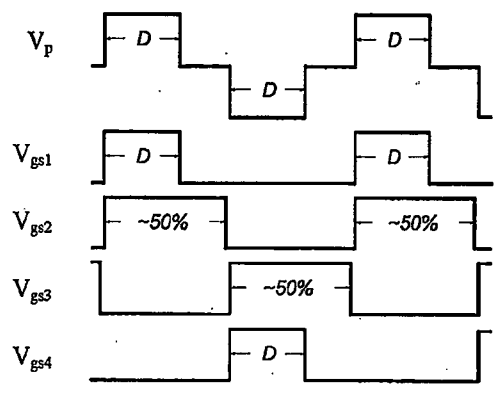


圖 2(c)

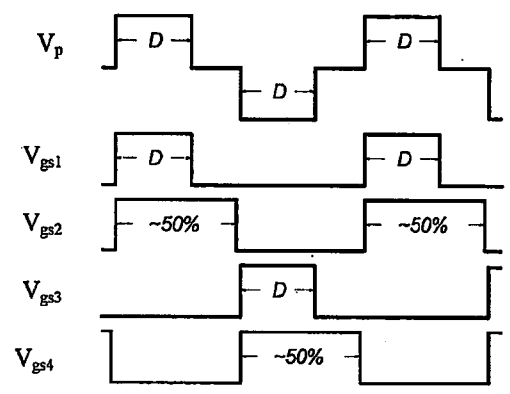


圖 2(d)

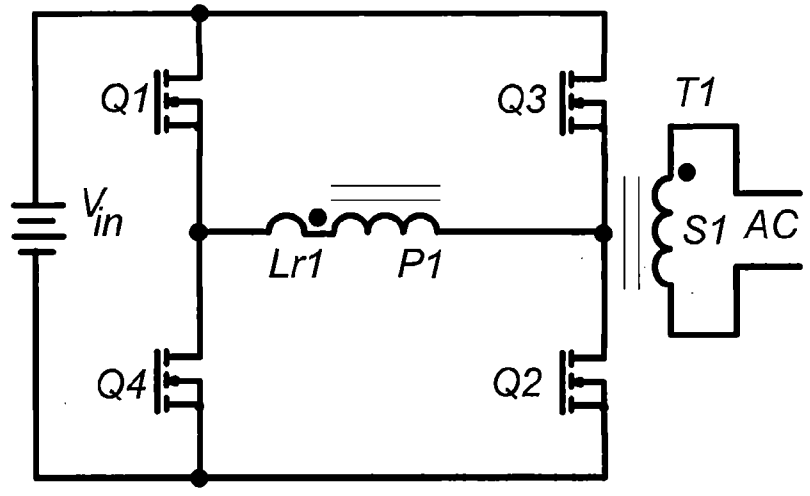


圖 3(a)

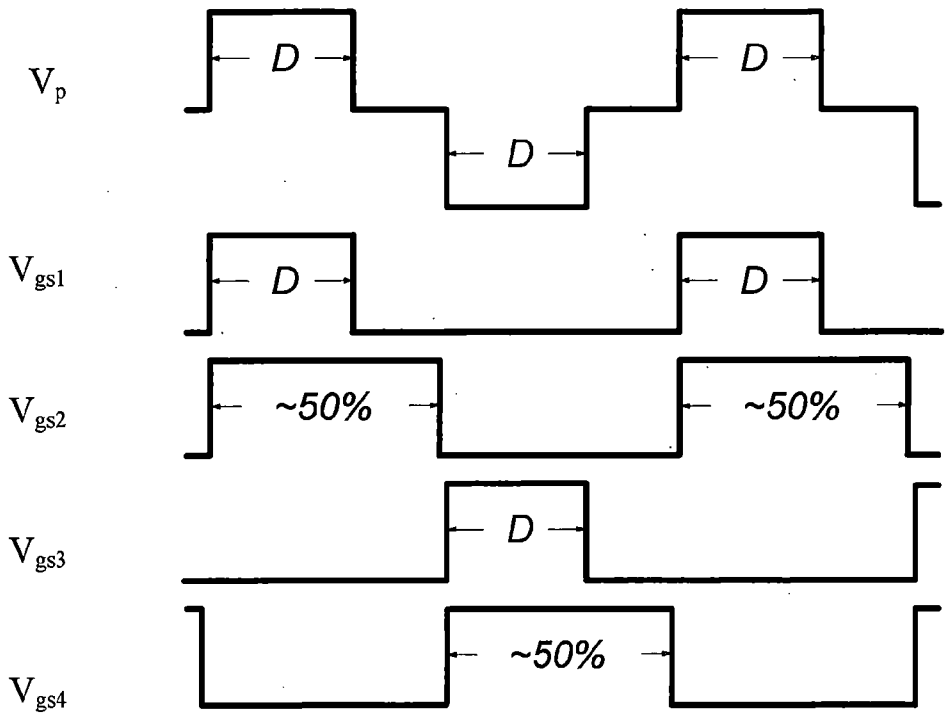


圖 3(b)

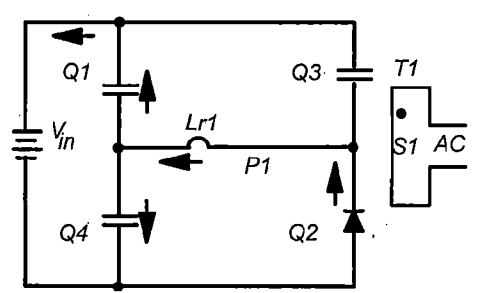


圖 4(a)

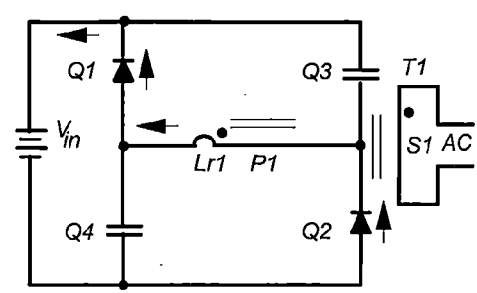


圖 4(b)

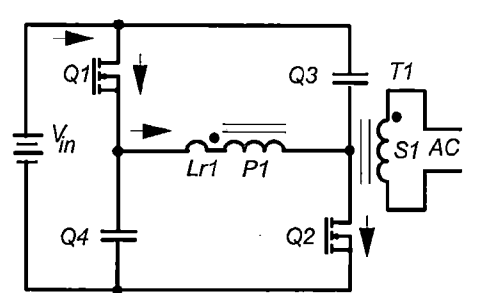


圖 4(c)

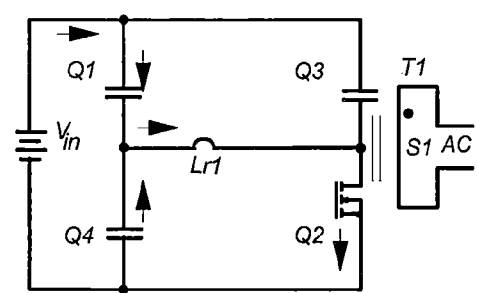


圖 4(d)

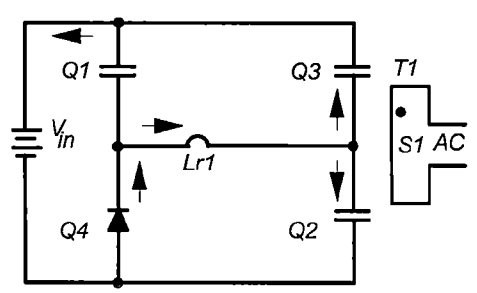


圖 4(e)

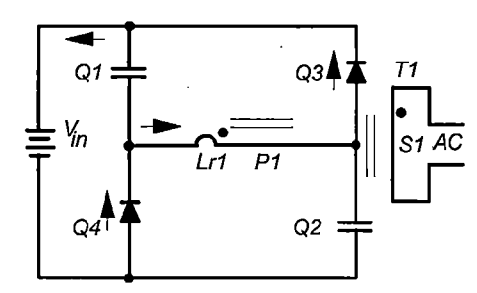


圖 4(f)

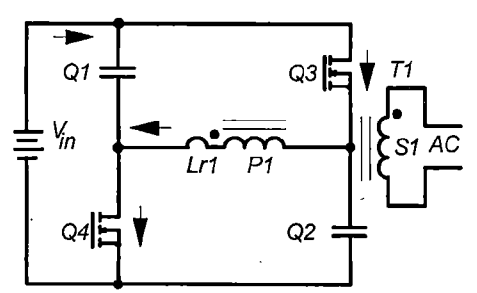


圖 4(g)

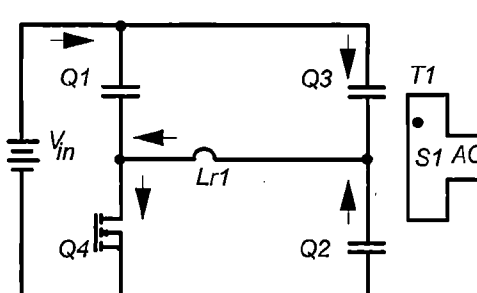


圖 4(h)

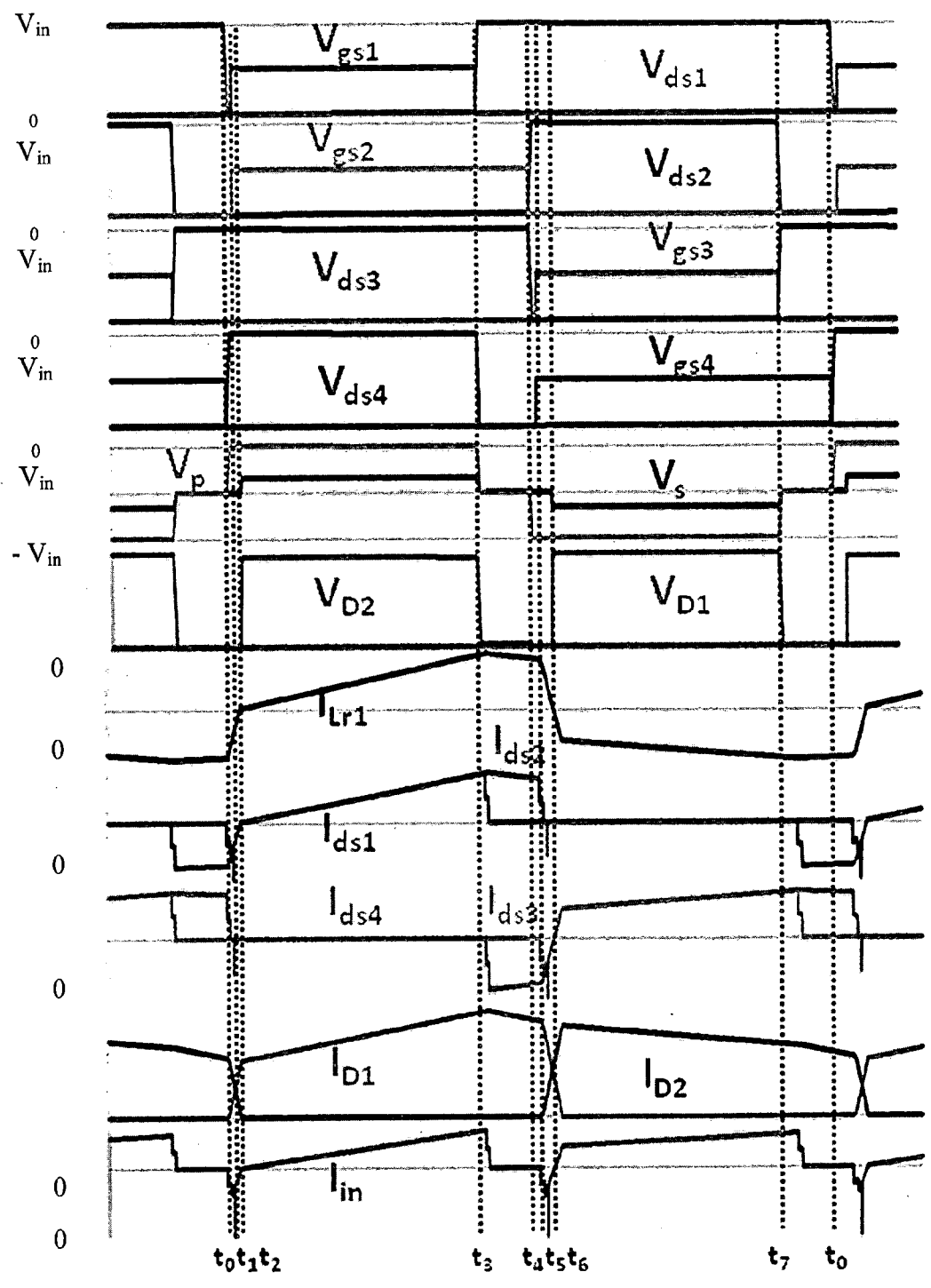


圖 5

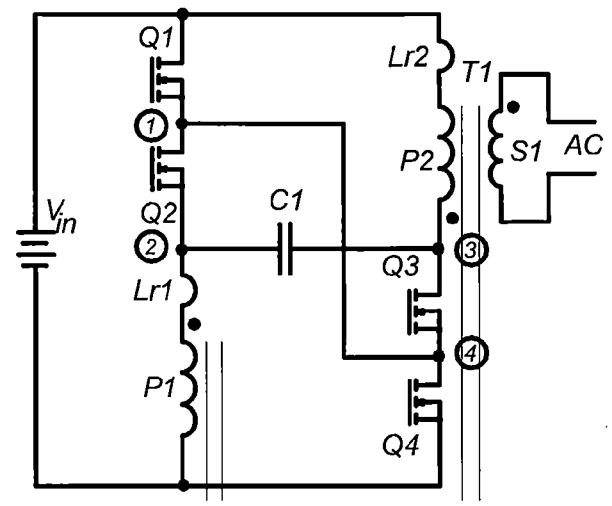


圖 6(a)

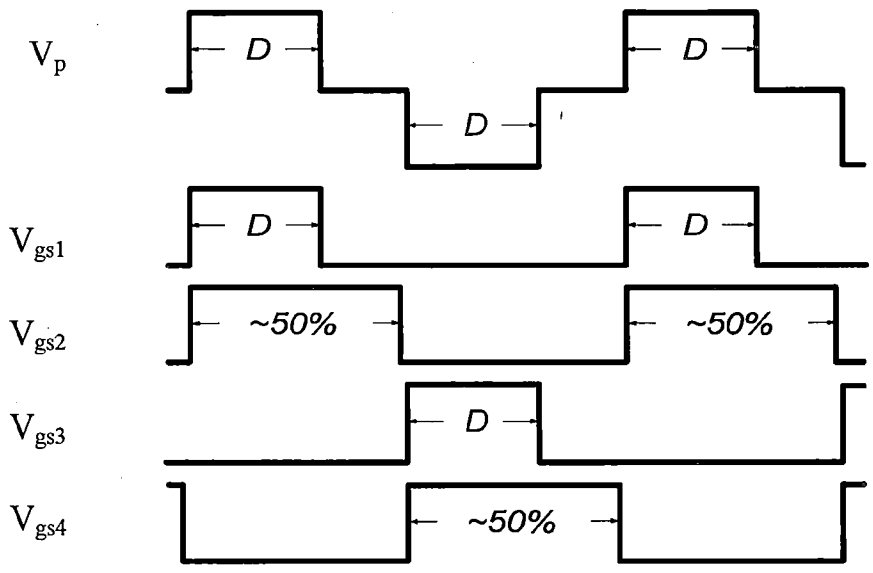


圖 6(b)

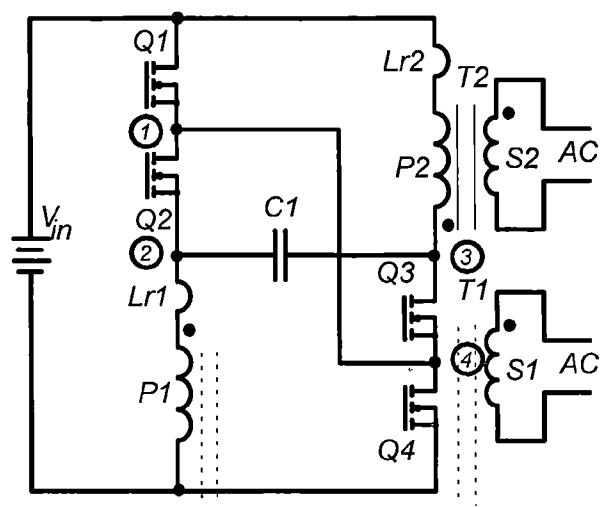


圖 6(c)

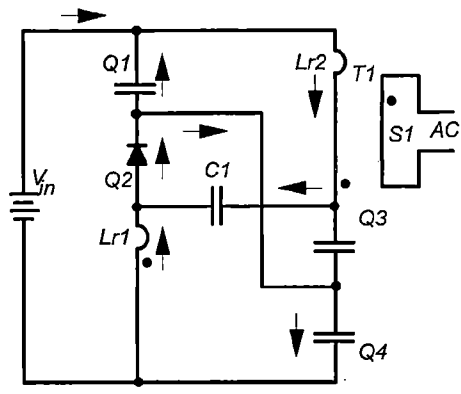


圖 7(a)

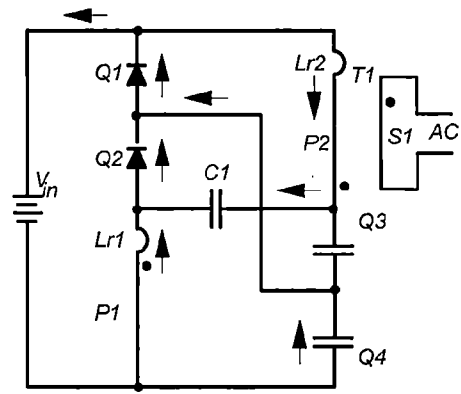


圖 7(b)

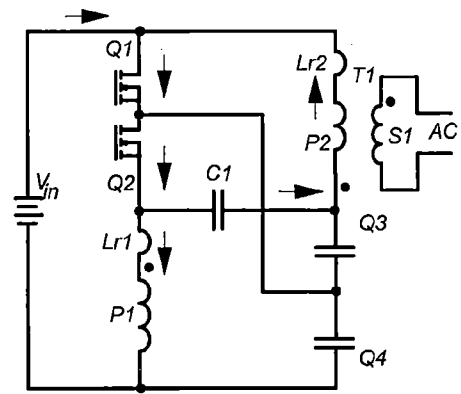


圖 7(c)

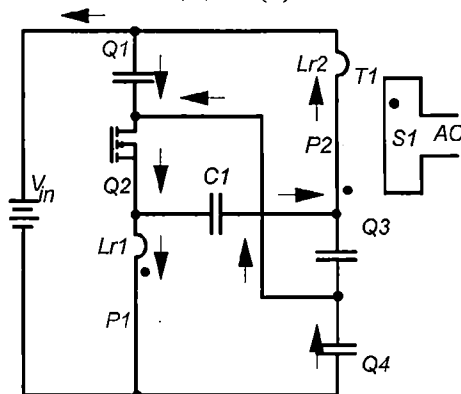


圖 7(d)

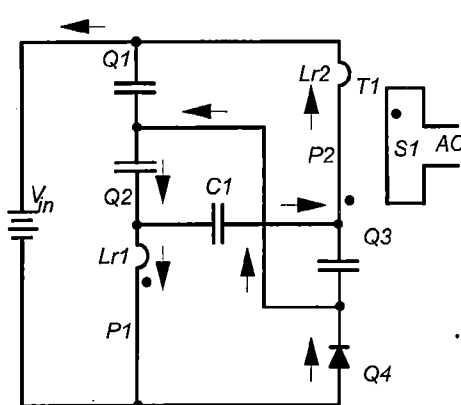


圖 7(e)

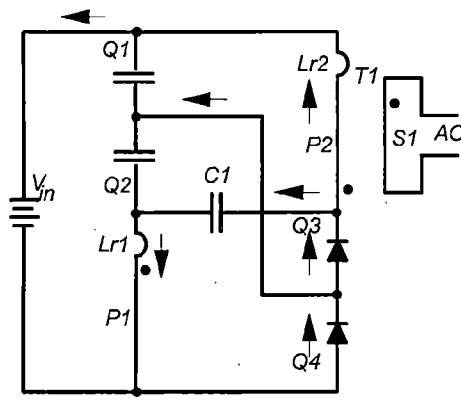


圖 7(f)

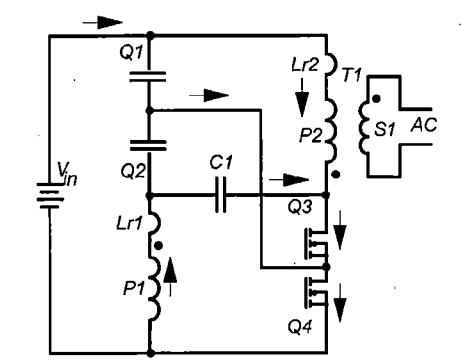


圖 7(g)

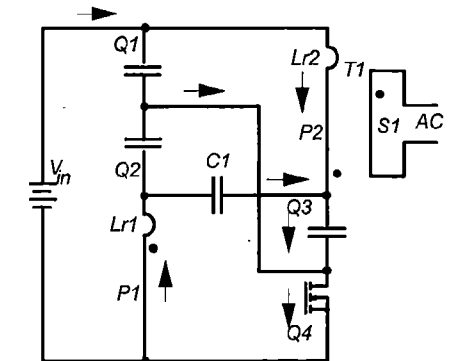


圖 7(h)

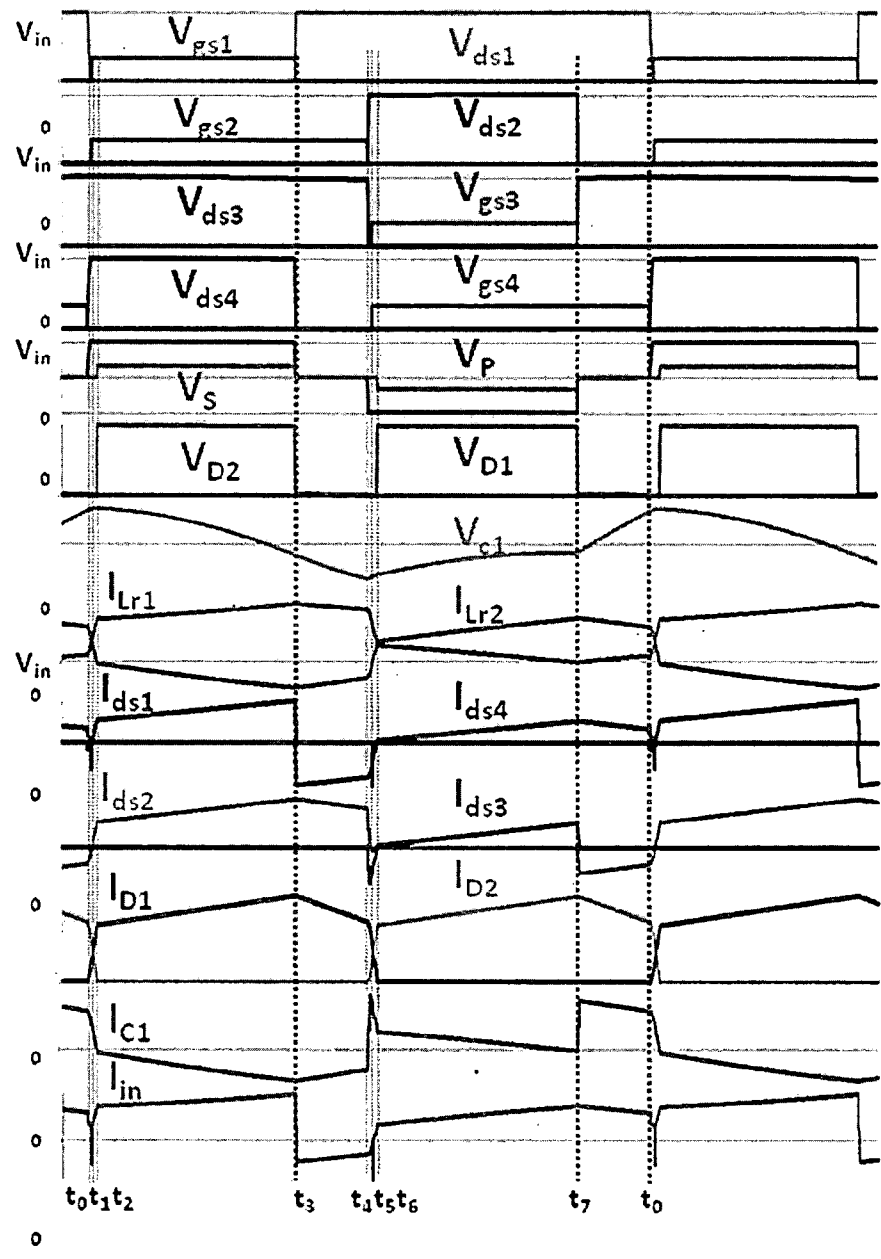


圖 8

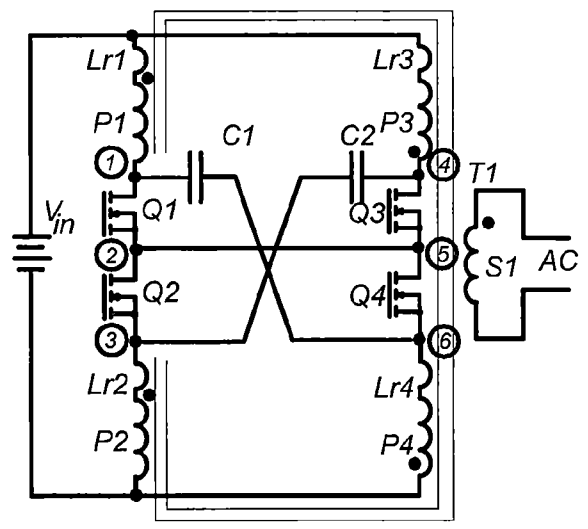


圖 9(a)

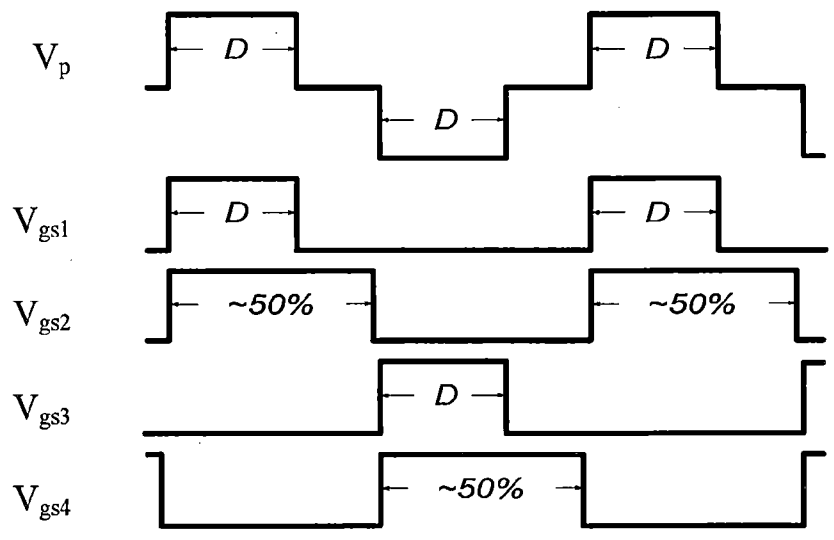


圖 9(b)

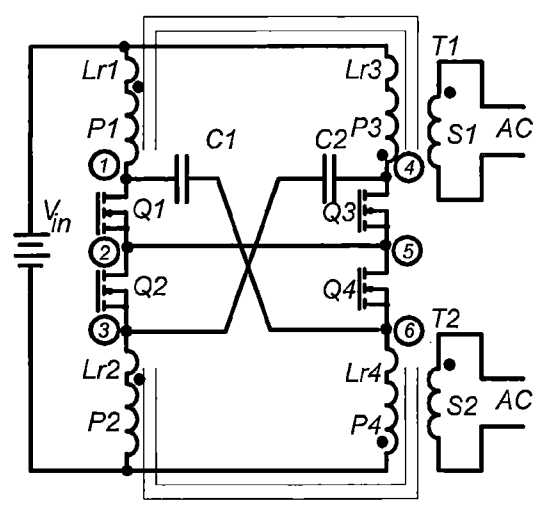


圖 9(c)

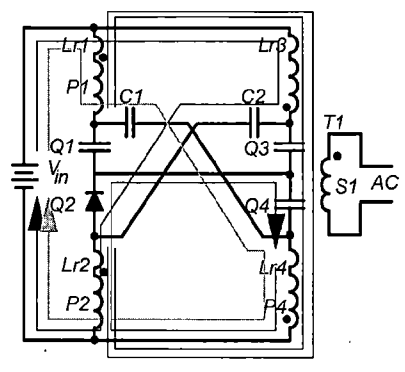


圖 10(a)

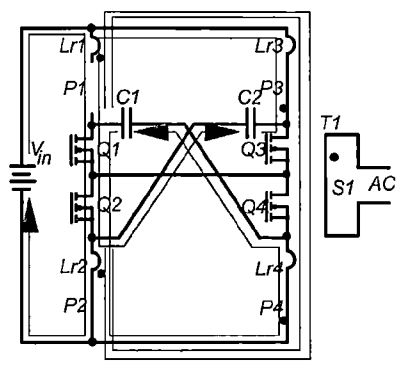


圖 10(b)

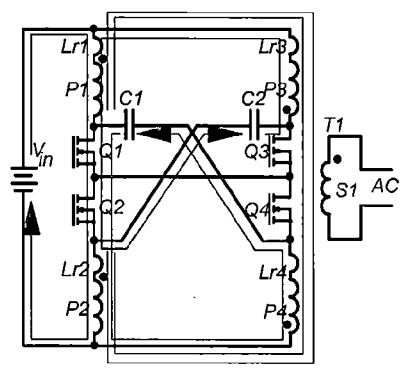


圖 10(c)

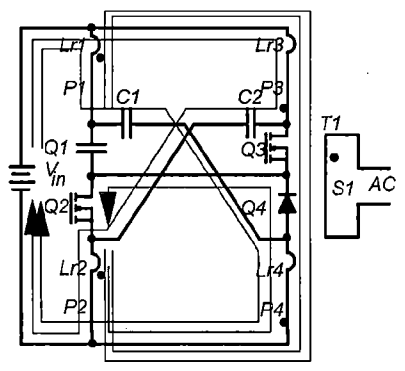


圖 10(d)

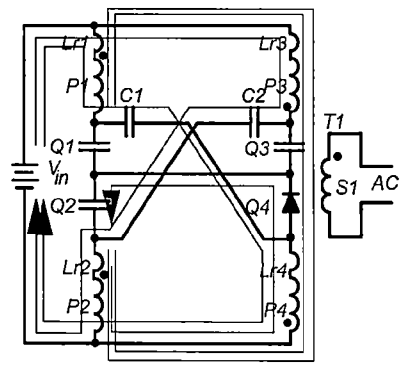


圖 10(e)

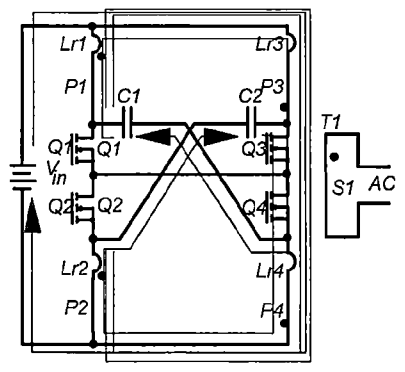


圖 10(f)

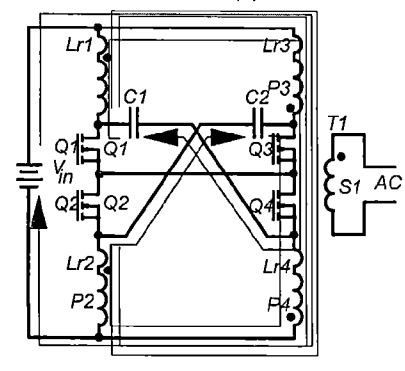


圖 10(g)

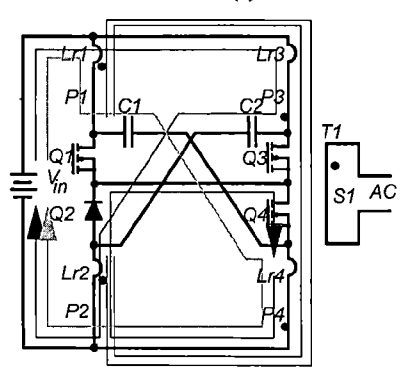


圖 10(h)

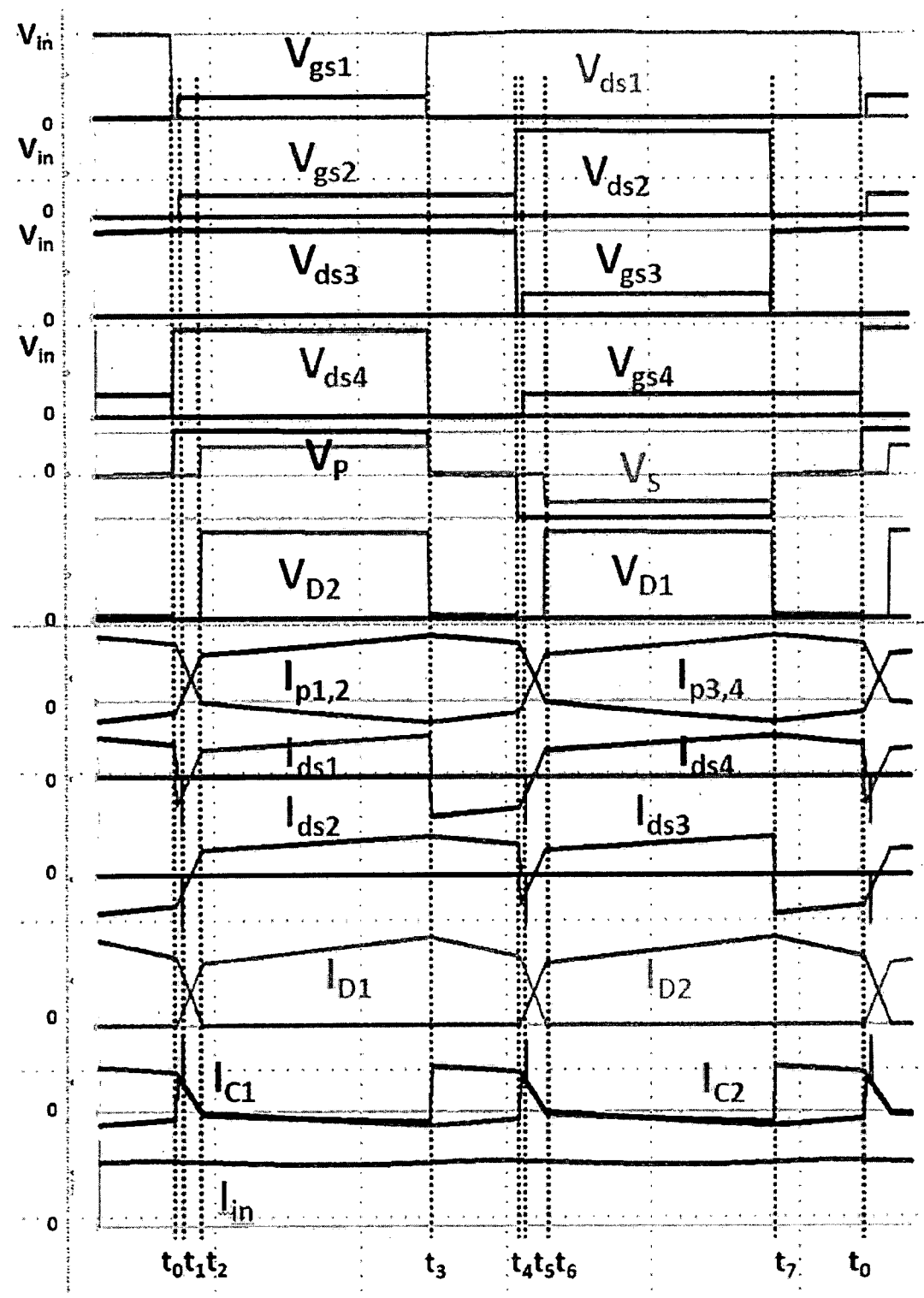


圖 11

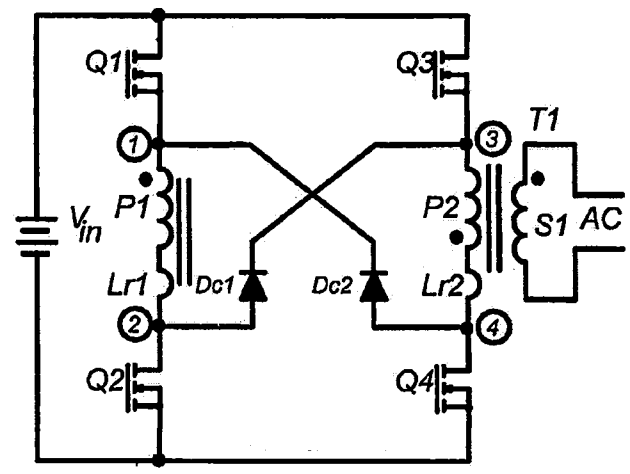


圖 12(a)

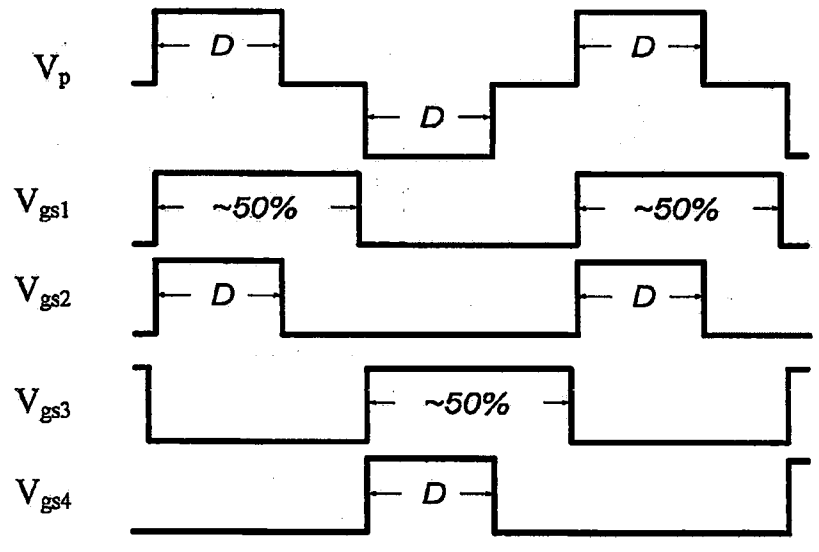


圖 12(b)

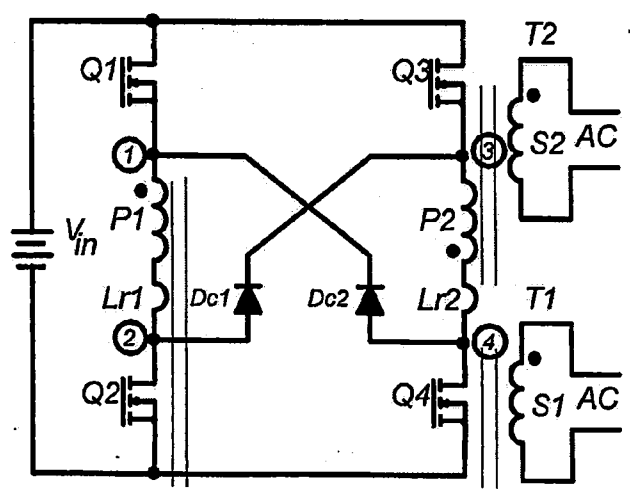


圖 12(c)

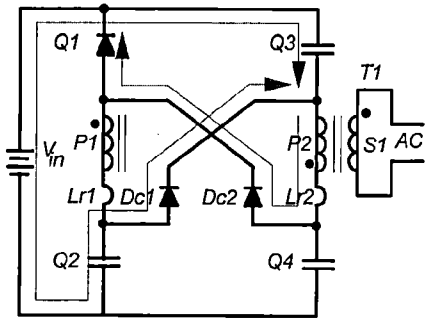


圖 13(a)

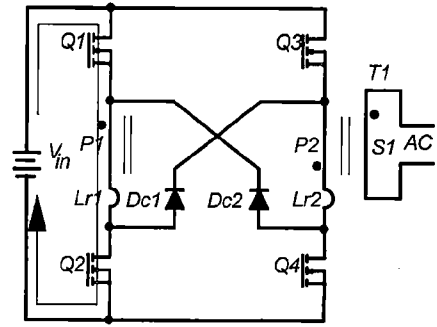


圖 13(b)

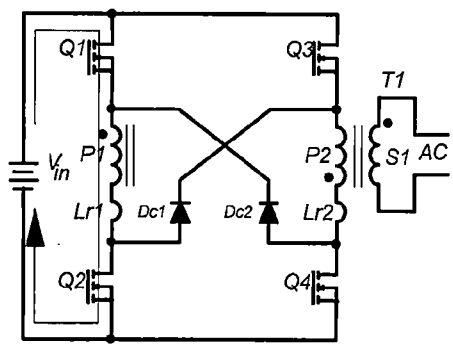


圖 13(c)

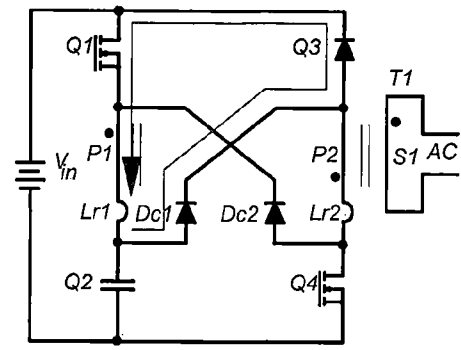


圖 13(d)

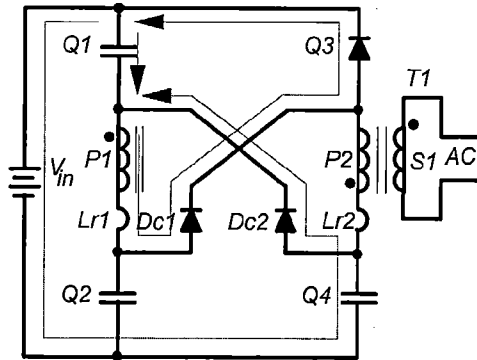


圖 13(e)

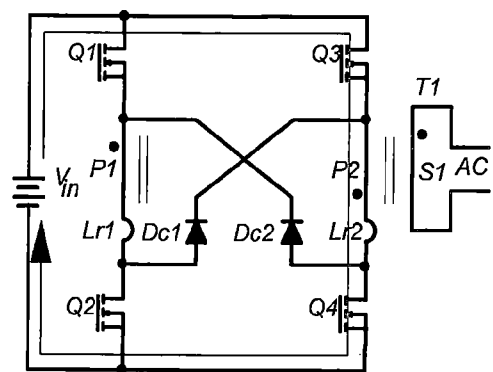


圖 13(f)

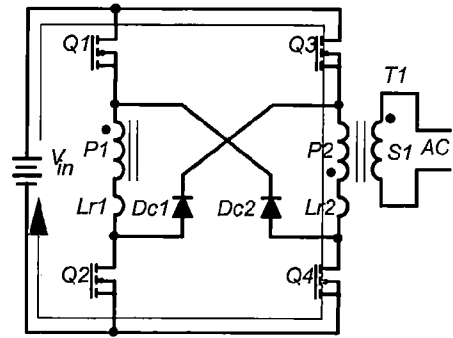


圖 13(g)

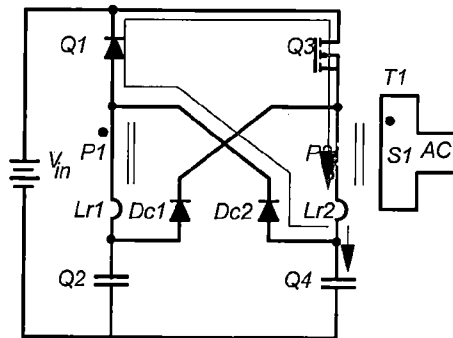


圖 13(h)

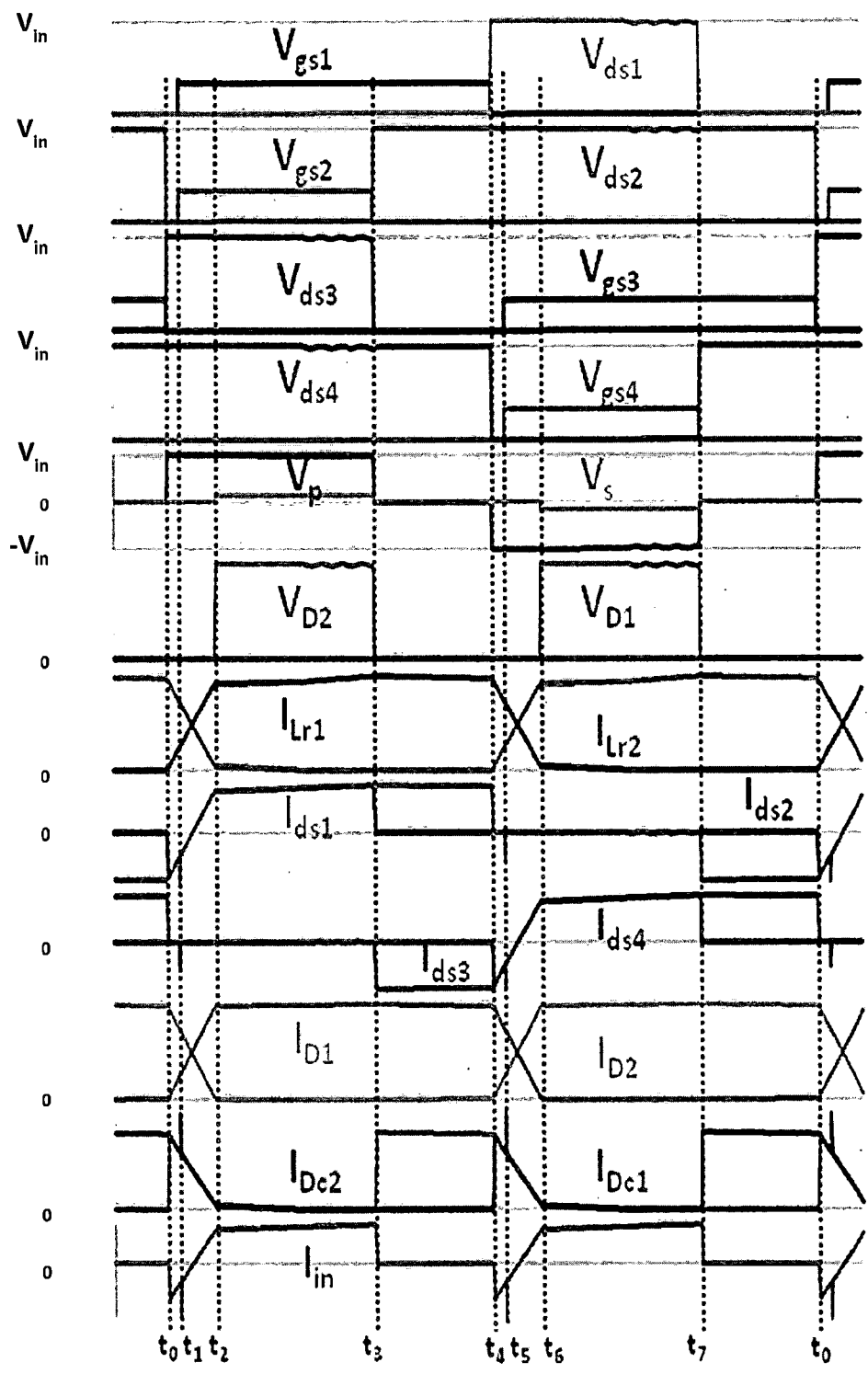


圖 14

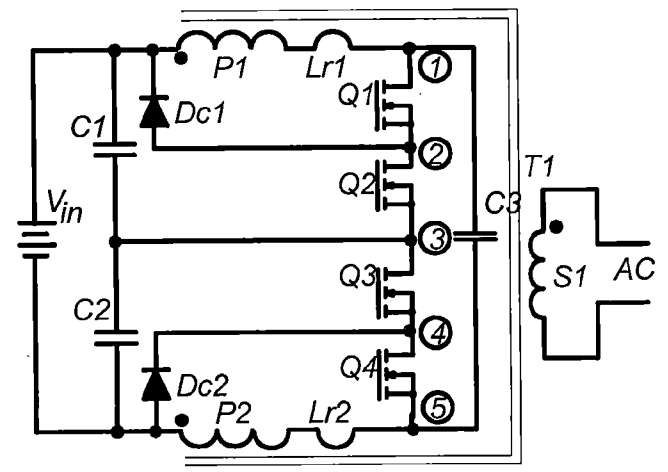


圖 15(a)

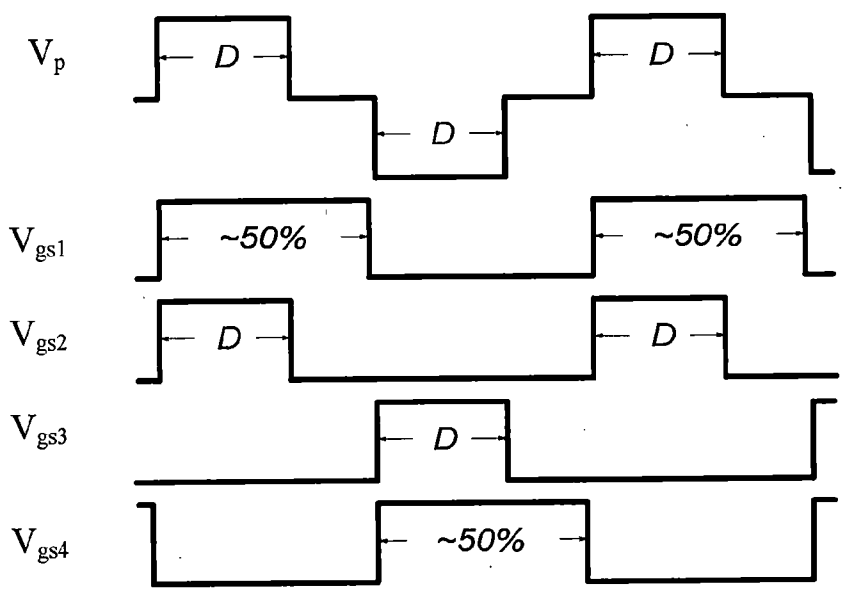


圖 15(b)

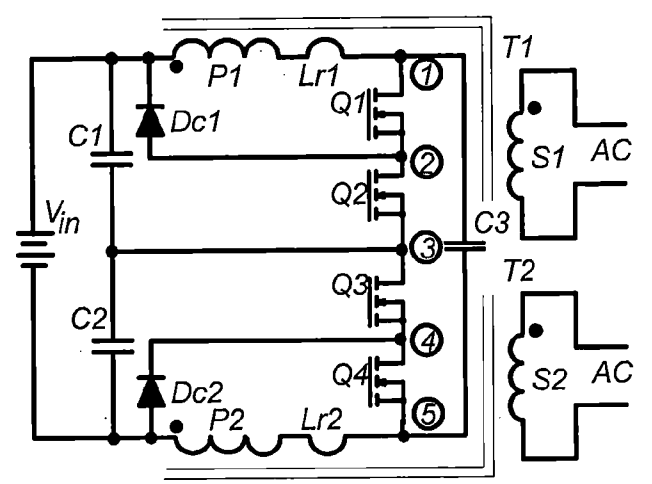


圖 15(c)

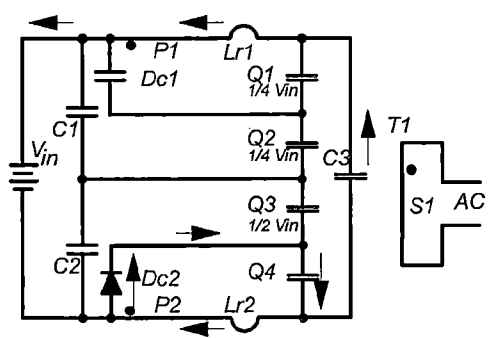


圖 16(a)

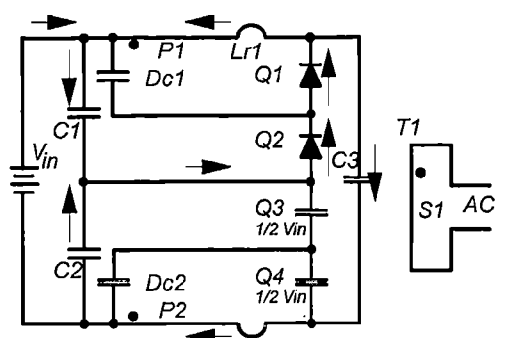


圖 16(b)

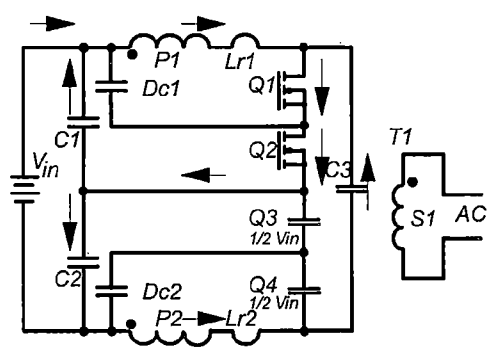


圖 16(c)

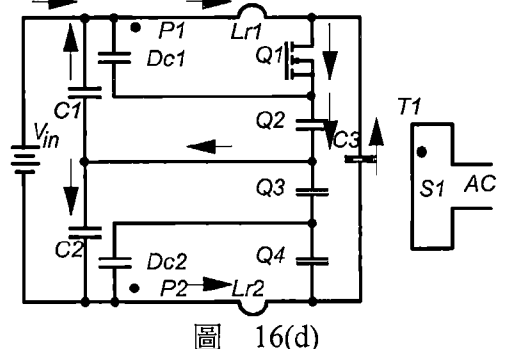


圖 16(d)

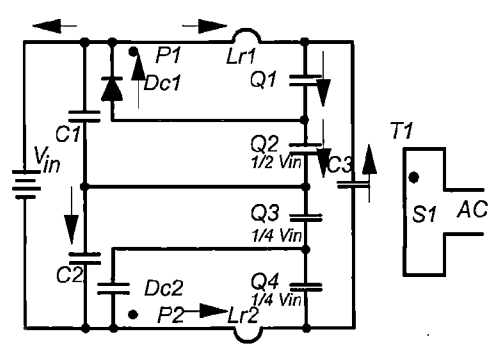


圖 16(e)

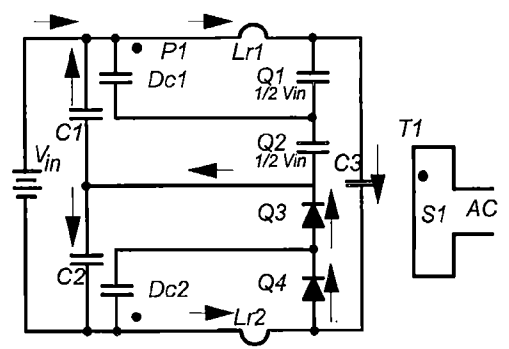


圖 16(f)

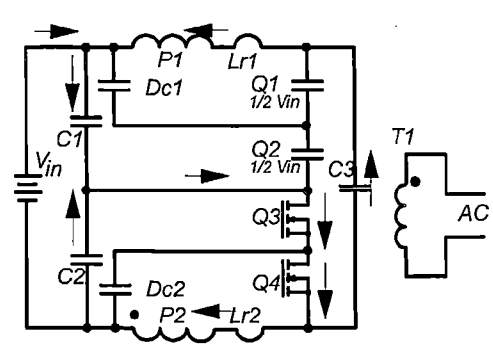


圖 16(g)

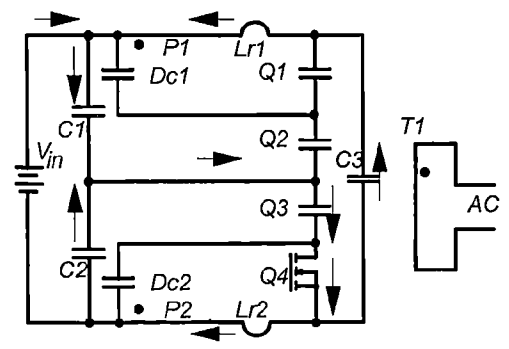


圖 16(h)

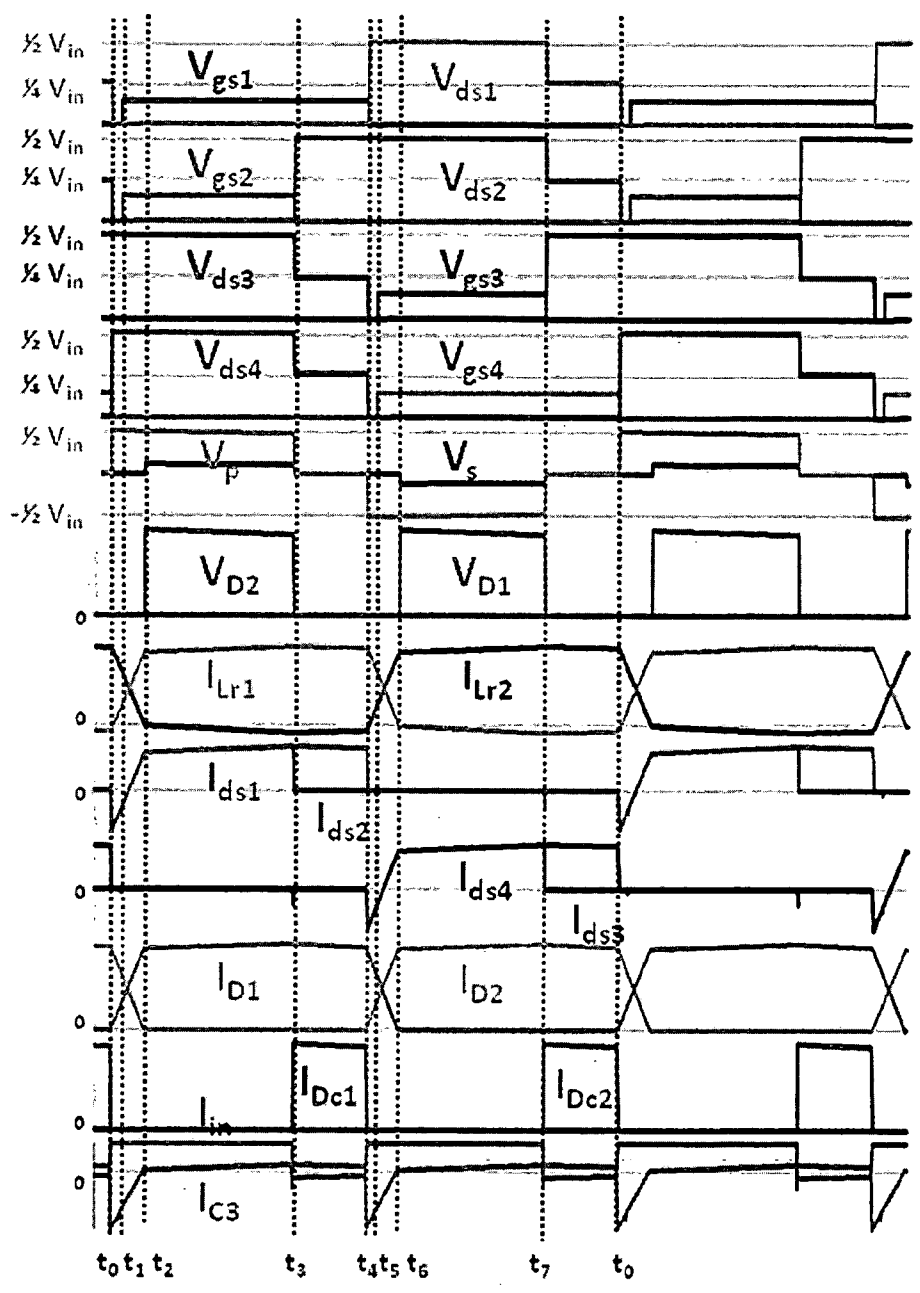


圖 17