

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-6956  
(P2016-6956A)

(43) 公開日 平成28年1月14日(2016.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/3745 (2011.01)	HO4N 5/335 745	4M118
HO1L 27/146 (2006.01)	HO1L 27/14 A	5C024
HO1L 29/786 (2006.01)	HO1L 27/14 C	5F110
	HO1L 29/78 618B	

審査請求 未請求 請求項の数 11 O L (全 33 頁)

(21) 出願番号 特願2015-107037 (P2015-107037)  
 (22) 出願日 平成27年5月27日 (2015.5.27)  
 (31) 優先権主張番号 特願2014-111133 (P2014-111133)  
 (32) 優先日 平成26年5月29日 (2014.5.29)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 池田 隆之  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内

F ターム (参考) 4M118 AA02 AA04 AA05 AB01 BA05  
 BA07 CA05 CB01 CB02 CB03  
 CB20 EA01 EA14 FA06 FA28  
 FA34 FA38 GC08 GD03 GD13  
 HA26 HA27  
 5C024 CY47 EX42 GX03 GX16 GX17  
 GX18 HX40 HX60

最終頁に続く

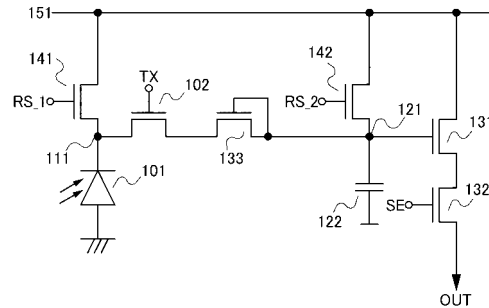
(54) 【発明の名称】 撮像素子、電子機器、撮像素子の駆動方法及び電子機器の駆動方法

(57) 【要約】

【課題】 複数回の露光を行い、一つの画像データが得られる撮像素子を提供する。また、ノイズの少ない画像データが得られる撮像素子を提供する。また、消費電力が低減された撮像装置を提供する。

【解決手段】 画素を含む撮像素子において、前記画素が、フォトダイオードと、酸化物半導体層を有するトランジスタと、ダイオードと、電荷保持部と、を有し、前記トランジスタと接続される前記フォトダイオードの電極と、前記トランジスタと接続される前記ダイオードの電極とが同じ極性である。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

画素を含む撮像素子において、  
 前記画素は、  
 フォトダイオードと、  
 酸化物半導体層を有するトランジスタと、  
 ダイオードと、  
 電荷保持部と、を有し、  
 前記トランジスタのソース又はドレインの一方は、前記フォトダイオードの第 1 の電極と電氣的に接続され、  
 前記トランジスタのソース又はドレインの他方は、前記ダイオードの第 1 の電極と電氣的に接続され、  
 前記ダイオードの第 2 の電極は、電荷保持部と電氣的に接続され、  
 前記フォトダイオードの前記第 1 の電極と前記ダイオードの前記第 1 の電極とは極性が同じである撮像素子。

10

## 【請求項 2】

前記ダイオードは、ゲートと、ソース又はドレインの一方とが電氣的に接続されたトランジスタを有する請求項 1 記載の撮像素子。

## 【請求項 3】

画素を含む撮像素子において、  
 前記画素は、  
 フォトダイオードと、  
 酸化物半導体層を有する第 1 のトランジスタと、  
 第 2 のトランジスタと、  
 第 3 のトランジスタと、  
 第 4 のトランジスタと、  
 第 5 のトランジスタと、  
 第 6 のトランジスタと、を有し、  
 前記第 1 のトランジスタのソース又はドレインの一方は、前記フォトダイオードの第 1 の電極と電氣的に接続され、  
 前記第 1 のトランジスタのソース又はドレインの他方は、前記第 2 のトランジスタのソース又はドレインの一方と電氣的に接続され、  
 前記第 2 のトランジスタのソース又はドレインの他方は、前記第 3 のトランジスタのゲートと電氣的に接続され、  
 前記第 3 のトランジスタのソース又はドレインの一方は、前記第 4 のトランジスタのソース又はドレインの一方と電氣的に接続され、  
 前記第 5 のトランジスタのソース又はドレインの一方は、前記フォトダイオードの前記第 1 の電極並びに前記第 1 のトランジスタの前記ソース又はドレインの一方と電氣的に接続され、  
 前記第 6 のトランジスタのソース又はドレインの一方は、前記第 2 のトランジスタのソース又はドレインの他方と電氣的に接続され、  
 前記第 4 のトランジスタのゲートは、第 1 の信号線と接続され、  
 前記第 5 のトランジスタのゲートは、第 2 の信号線と接続され、  
 前記第 6 のトランジスタのゲートは、第 3 の信号線と接続され、  
 前記第 2 のトランジスタのゲートは、前記第 2 のトランジスタのソース又はドレインの他方と電氣的に接続される撮像素子。

20

30

40

## 【請求項 4】

前記第 5 のトランジスタ及び前記第 6 のトランジスタのそれぞれが、前記酸化物半導体層を有する請求項 3 記載の撮像素子。

## 【請求項 5】

50

前記酸化物半導体層が、In-Ga-Zn酸化物を含む請求項1乃至4記載の撮像素子。

【請求項6】

前記フォトダイオードが、酸化物半導体層の上に形成されている請求項1乃至5記載の撮像素子。

【請求項7】

画素が、フォトダイオードと、ゲートが第1の信号線と接続される、酸化物半導体層を有するトランジスタと、前記トランジスタを介してフォトダイオードで生成される電荷が転送される電荷保持部と、を有する撮像素子の駆動方法であって、

前記第1の信号線に、前記トランジスタがオンとなる電位が複数回供給された後、前記電荷保持部の電位に相当する信号が画素から出力される撮像素子の駆動方法。

10

【請求項8】

前記トランジスタと前記電荷保持部の間に、ダイオードを有する請求項7記載の撮像素子の駆動方法。

【請求項9】

前記酸化物半導体層は、In-Ga-Zn酸化物を含む請求項7乃至8記載の撮像素子の駆動方法。

【請求項10】

請求項1乃至6のいずれかーに記載の撮像素子と、

表示装置、シャッターボタン、レンズ、フラッシュライト、マイク、または、操作ボタンと、

20

を有する電子機器。

【請求項11】

電子機器の駆動方法であって、

表示装置、シャッターボタン、レンズ、フラッシュライト、マイク、または、操作ボタンと、

撮像素子と、を有し、

前記撮像素子は、請求項7乃至請求項9のいずれかーに記載の撮像素子の駆動方法を用いている電子機器の駆動方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、撮像素子、電子機器、撮像素子の駆動方法及び電子機器の駆動方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニファクチャ、または、組成物（コンビジション・オブ・マター）に関するものである。または、本発明の一態様は、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法に関する。

40

【背景技術】

【0003】

携帯電話、スマートフォン、デジタルカメラ、デジタル一眼レフカメラ、デジタルビデオカメラに搭載される撮像素子としては、CCD（Charge-Coupled Device）撮像素子やCMOS（Complementary Metal Oxide Semiconductor）撮像素子が知られている。特に、CMOS撮像素子は、低消費電力、高解像度の点でCCD撮像素子よりも有利であることから、精力的に技術開発が進められている。

【0004】

50

CMOS撮像素子の駆動方法として、ローリングシャッタ方式とグローバルシャッタ方式が知られている。ローリングシャッタ方式とは、画素を行ごとに順次露光する方式である。一方、グローバルシャッタ方式とは、全画素を一括で露光する方式である。ローリングシャッタ方式は、画素ごとに露光する時刻が異なるため、被写体が動く場合には撮像された画像が歪んでしまう問題がある。一方、グローバルシャッタ方式は、全画素が同時刻に露光を行なうため、被写体が動く場合であっても撮像された画像が歪まない。そのため、CMOS撮像素子の駆動方法としては、ローリングシャッタ方式よりもグローバルシャッタ方式の方が優れていると言える。しかしながら、グローバルシャッタ方式では、画素ごとに保持される電荷の読み出し時刻が異なる。そのため、転送トランジスタにリーク電流があると、フォトダイオードで生成された電荷を保持できず、被写体が有する本来の情報10  
が画像に反映されない問題がある。この問題に関し、転送トランジスタに酸化物半導体を有するトランジスタを用いて、電荷のリークを抑制する技術が開示されている（特許文献1、特許文献2）。

#### 【0005】

CMOS撮像素子を用いるデジタルカメラ等においても、長時間露光や多重露出といった撮影モードが、デジタル画像処理によって可能である。銀塩フィルム（アナログ）カメラにおいて、長時間露光とは、長時間シャッターを開いたまま露光して撮影する方法である。長時間露光は、被写体の動く軌跡を撮影することができることから、天体の撮影で利用されることが多い。また、多重露光とは、複数の画像を重ね合わせて一つの画像を得る撮影方法である。通常の写真では取得できない画像が得られることから、デザイン性の高い20  
画像を作成することができる。デジタルカメラ等では、数時間シャッターを開いたままでの撮影は難しいが、デジタルカメラ等で撮影した画像は、画像データとして保存され、加工が容易である。そのため、長時間露光や多重露出といった撮影モードにおいては、複数の画像データを用意し、それらを合成して一つの画像データとする画像処理が一般的に行なわれている。

#### 【先行技術文献】

#### 【特許文献】

#### 【0006】

【特許文献1】特開2011-119950号公報

【特許文献2】特開2013-232918号公報 30

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0007】

しかしながら、画像データの合成による長時間露光や多重露光においては、複数の画像データを保存する必要があり、その複数の画像データを保存するために、大容量の記憶媒体を必要としていた。また、複数の画像データを保存する際、アナログデータをデジタルデータに変換する必要があり、常にA/D変換回路等の処理回路が駆動する必要があった。その結果として、デジタルカメラ等の消費電力が高くなる問題があった。また、常にA/D変換回路等の処理回路が駆動しているため、撮像素子に暗電流ノイズが発生しやすい。そのため、ノイズの多い画像データが得られる場合も多く、このようなノイズのある複数の40  
画像データを合成する場合には、ノイズが増幅された画像データになってしまう問題があった。

#### 【0008】

そこで、本発明一態様では、複数回の露光を行い、一つの画像データが得られる撮像素子を提供する。また、ノイズの少ない画像データが得られる撮像素子を提供する。また、消費電力が低減された撮像装置を提供する。また、新規な撮像装置を提供する。

#### 【0009】

なお、本発明の一態様は、必ずしも上記の課題の全てを解決する必要はなく、少なくとも一の課題を解決できるものであればよい。また、上記の課題の記載は、他の課題の存在を妨げるものではない。これら以外の課題は、明細書、図面、請求項などの記載から、自ず 50

と明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0010】

本発明の一態様は、画素を含む撮像素子において、前記画素が、フォトダイオードと、酸化半導体層を有するトランジスタと、ダイオードと、電荷保持部と、を有し、前記トランジスタのソース又はドレインの一方は、前記フォトダイオードの第1の電極と電氣的に接続され、前記トランジスタのソース又はドレインの他方は、前記ダイオードの第1の電極と電氣的に接続され、前記ダイオードの第2の電極は、電荷保持部と電氣的に接続され、前記フォトダイオードの前記第1の電極と前記ダイオードの前記第1の電極とは極性が同じである撮像素子である。

10

【0011】

また、本発明の一態様は、画素を含む撮像装置において、前記画素は、フォトダイオードと、第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、第4のトランジスタと、第5のトランジスタと、第6のトランジスタと、を有し、前記第1のトランジスタのソース又はドレインの一方は、前記フォトダイオードの第1の電極と電氣的に接続され、前記第1のトランジスタのソース又はドレインの他方は、前記第2のトランジスタのソース又はドレインの一方と電氣的に接続され、前記第2のトランジスタのソース又はドレインの他方は、前記第3のトランジスタのゲートと電氣的に接続され、前記第3のトランジスタのソース又はドレインの一方は、前記第4のトランジスタのソース又はドレインの一方と電氣的に接続され、前記第5のトランジスタのソース又はドレインの一方は、前記フォトダイオードの前記第1の電極並びに前記第1のトランジスタの前記ソース又はドレインの一方と電氣的に接続され、前記第6のトランジスタのソース又はドレインの一方は、前記第2のトランジスタのソース又はドレインの他方と電氣的に接続され、前記第4のトランジスタのゲートは、第1の信号が供給されるように接続され、前記第5のトランジスタのゲートは、第2の信号が供給されるように接続され、前記第6のトランジスタのゲートは、第3の信号が供給されるように接続され、前記第1のトランジスタは酸化半導体を含み、前記第2のトランジスタのゲートは、前記第2のトランジスタのソース又はドレインと電氣的に接続される撮像素子である。

20

【0012】

また、本発明の一態様は、画素が、フォトダイオードと、第1の信号線がゲートと接続される酸化半導体層を有するトランジスタと、前記トランジスタを介してフォトダイオードで生成される電荷が転送される電荷保持部と、を有する撮像素子の駆動方法であって、前記第1の信号線に、前記トランジスタがオンとなる電位が複数回供給された後、前記電荷保持部の電位に相当する信号が画素から出力される撮像素子の駆動方法である。

30

【発明の効果】

【0013】

本発明の一態様により、長時間露光又は多重露光といった撮影モードにおいても、複数の画像データを保存することなく、一つの画像データが得られる撮像素子を提供することができる。また、複数回の露光を行なう際に、A/D変換回路等の電源を止めておくことができるため、暗電流ノイズが発生しにくい。そのため、ノイズの少ない画像データが得られる撮像素子を提供できるとともに、消費電力が低減された撮像装置を提供することができる。また、新規な撮像装置を提供することができる。

40

【0014】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0015】

50

- 【図 1】撮像素子の構成の一例を説明する図。
- 【図 2】撮像素子の構成の一例を説明する回路図。
- 【図 3】撮像素子の構成の一例を説明する回路図。
- 【図 4】撮像素子の構成の一例を説明する回路図。
- 【図 5】撮像素子の回路動作の一例を説明するタイミングチャート。
- 【図 6】撮像素子の回路動作の一例を説明するタイミングチャート。
- 【図 7】撮像素子の回路動作の一例を説明するタイミングチャート。
- 【図 8】撮像素子の回路動作の一例を説明するタイミングチャート。
- 【図 9】撮像素子の一例の断面図。
- 【図 10】撮像素子の一例の断面図。
- 【図 11】撮像素子の一例の断面図。
- 【図 12】撮像素子の一例の断面図。
- 【図 13】トランジスタの一例の断面図。
- 【図 14】撮像装置の具体例を説明する図。
- 【図 15】撮像装置の構成の一例を説明する回路図。
- 【発明を実施するための形態】

10

【0016】

本発明の一態様に係る実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、実施の形態の記載内容に限定して解釈されるものではない。また、以下に説明する実施の形態において、本明細書に記載されている他の実施の形態と適宜組み合わせる実施することが可能である。なお、以下に説明する本発明の一態様において、同じ物を指し示す符号は異なる図面間において共通とする。

20

【0017】

また、本明細書等においては、ある一つの実施の形態において述べる図または文章において、その一部分を取り出して、発明の一態様を構成することは可能である。したがって、ある部分を述べる図または文章が記載されている場合、その一部分の図または文章を取り出した内容も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能であるものとする。そして、その発明の一態様は明確であると言える。そのため、例えば、能動素子（トランジスタなど）、配線、受動素子（容量素子など）、導電層、絶縁層、半導体層、部品、装置、動作方法、製造方法などが単数もしくは複数記載された図面または文章において、その一部分を取り出して、発明の一態様を構成することが可能であるものとする。例えば、N個（Nは整数）の回路素子（トランジスタ、容量素子等）を有して構成される回路図から、M個（Mは整数で、 $M < N$ ）の回路素子（トランジスタ、容量素子等）を抜き出して、発明の一態様を構成することは可能である。別の例としては、「Aは、B、C、D、E、または、Fを有する」と記載されている文章から、一部の要素を任意に抜き出して、「Aは、BとEとを有する」、「Aは、EとFとを有する」、「Aは、CとEとFとを有する」、または、「Aは、BとCとDとEとを有する」などの発明の一態様を構成することは可能である。

30

40

【0018】

また、本明細書等においては、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念を導き出すことは、当業者であれば容易に理解される。したがって、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。そして、その発明の一態様は、明確であると言える。

【0019】

また、本明細書等においては、少なくとも図に記載した内容（図の中の一部でもよい）は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能で

50

ある。したがって、ある内容について、図に記載されていれば、文章を用いて述べていなくても、その内容は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。同様に、図の一部を取り出した図についても、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。そして、その発明の一態様は明確であると言える。

【0020】

また、明細書の中の文章や図面において規定されていない内容について、その内容を除くことを規定した発明の一態様を構成することが出来る。または、ある値について、上限値と下限値などで示される数値範囲が記載されている場合、その範囲を任意に狭めることで、または、その範囲の中の一点を除くことで、その範囲を一部除いた発明の一態様を規定

10

【0021】

また、本明細書等においては、能動素子（トランジスタなど）、受動素子（容量素子など）などが有するすべての端子について、その接続先を特定しなくても、当業者であれば、発明の一態様を構成することは可能な場合がある。つまり、接続先を特定しなくても、発明の一態様が明確であると言える。そして、接続先が特定された内容が、本明細書等に記載されている場合、接続先を特定しない発明の一態様が、本明細書等に記載されていると判断することが可能な場合がある。特に、端子の接続先の候補が複数存在する場合には、その端子の接続先を特定の箇所に限定する必要はない。したがって、能動素子（トランジスタなど）、受動素子（容量素子など）などが有する一部の端子についてのみ、その接続先を特定することによって、発明の一態様を構成することが可能な場合がある。

20

【0022】

また、本明細書等においては、ある回路について、少なくとも接続先を特定すれば、当業者であれば、発明を特定することが可能な場合がある。または、ある回路について、少なくとも機能を特定すれば、当業者であれば、発明を特定することが可能な場合がある。つまり、機能を特定すれば、発明の一態様が明確であると言える。そして、機能が特定された発明の一態様が、本明細書等に記載されていると判断することが可能な場合がある。したがって、ある回路について、機能を特定しなくても、接続先を特定すれば、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。または

30

【0023】

（実施の形態1）

本発明の一態様に係る撮像素子の構成図を図1に示す。撮像素子は、複数の画素11を有する画素部10と、各画素11と電氣的に接続される制御回路20と、を有する。制御回路20は、各画素11を制御する入力信号を供給する駆動回路21と、各画素11からの出力信号が供給される信号処理回路22と、を有する。なお、信号処理回路22は増幅回路を含んでいても良い。信号処理回路22からの出力信号は、例えば、A/D変換回路を有する回路に入力され、画像データに変換される。図1では、駆動回路21と信号処理回路22とが分割されて配置されているが、一体となって配置されていてもよい。

40

【0024】

なお、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

【0025】

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層

50

、など)であるとする。

【0026】

XとYとが直接的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子(例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など)が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子を介さずに、XとYとが、接続されている場合である。

【0027】

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態(オン状態)、または、非導通状態(オフ状態)になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

10

【0028】

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路(例えば、論理回路(インバータ、NAND回路、NOR回路など)、信号変換回路(DA変換回路、AD変換回路、ガンマ補正回路など)、電位レベル変換回路(電源回路(昇圧回路、降圧回路など)、信号の電位レベルを変えるレベルシフト回路など)、電圧源、電流源、切り替え回路、増幅回路(信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など)、信号生成回路、記憶回路、制御回路など)が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

20

【0029】

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合(つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合)と、XとYとが機能的に接続されている場合(つまり、XとYとの間に別の素子又は別の回路を挟んで機能的に接続されている場合)と、XとYとが直接接続されている場合(つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合)とが、本明細書等に関示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等に関示されているものとする。

30

【0030】

なお、例えば、トランジスタのソース(又は第1の端子など)が、Z1を介して(又は介さず)、Xと電氣的に接続され、トランジスタのドレイン(又は第2の端子など)が、Z2を介して(又は介さず)、Yと電氣的に接続されている場合や、トランジスタのソース(又は第1の端子など)が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン(又は第2の端子など)が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合は、以下のように表現することが出来る。

40

【0031】

例えば、「XとYとトランジスタのソース(又は第1の端子など)とドレイン(又は第2の端子など)とは、互いに電氣的に接続されており、X、トランジスタのソース(又は第1の端子など)、トランジスタのドレイン(又は第2の端子など)、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース(又は第1の端子など)は、Xと電氣的に接続され、トランジスタのドレイン(又は第2の端子な

50



ど)はYと電氣的に接続され、X、トランジスタのソース(又は第1の端子など)、トランジスタのドレイン(又は第2の端子など)、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース(又は第1の端子など)とドレイン(又は第2の端子など)とを介して、Yと電氣的に接続され、X、トランジスタのソース(又は第1の端子など)、トランジスタのドレイン(又は第2の端子など)、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース(又は第1の端子など)と、ドレイン(又は第2の端子など)とを、区別して、技術的範囲を決定することができる。

【0032】

または、別の表現方法として、例えば、「トランジスタのソース(又は第1の端子など)は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース(又は第1の端子など)とトランジスタのドレイン(又は第2の端子など)との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン(又は第2の端子など)は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース(又は第1の端子など)は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン(又は第2の端子など)は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース(又は第1の端子など)は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース(又は第1の端子など)からトランジスタのドレイン(又は第2の端子など)への電氣的パスであり、トランジスタのドレイン(又は第2の端子など)は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは、第4の電氣的パスを有しておらず、前記第4の電氣的パスは、トランジスタのドレイン(又は第2の端子など)からトランジスタのソース(又は第1の端子など)への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース(又は第1の端子など)と、ドレイン(又は第2の端子など)とを、区別して、技術的範囲を決定することができる。

【0033】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物(例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など)であるとする。

【0034】

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【0035】

画素部10には、プリズムが設けられ、画素部10に入射する光がプリズムによって赤色光、緑色光、青色光に分離されるようにしてもよい。赤色光、緑色光、青色光のいずれかを各画素11で撮像することにより、フルカラーの画像データを取得することができる。

10

20

30

40

50

また、各画素 1 1 に、赤色カラーフィルタ、緑色カラーフィルタ、青色カラーフィルタを設け、各画素 1 1 がカラーフィルタを通じて入射する光を撮像することでもフルカラーの画像データを得ることができる。なお、図 1 では、画素 1 1 はマトリクス状に設けられているが、画素 1 1 の配置は、これに限られない。

【 0 0 3 6 】

図 2 は、画素 1 1 の回路図を示す。画素 1 1 は、フォトダイオード 1 0 1 と、転送トランジスタ 1 0 2 と、ダイオード 1 0 3 と、電荷保持部 1 2 0 と、増幅回路 1 3 0 と、を有する。転送トランジスタ 1 0 2 のソース又はドレインの一方はフォトダイオード 1 0 1 のカソードと電氣的に接続され、転送トランジスタ 1 0 2 のソース又はドレインの他方はダイオード 1 0 3 のカソードと電氣的に接続される。なお、図 2 では、フォトダイオード 1 0 1 のカソードとダイオード 1 0 3 のカソードが転送トランジスタ 1 0 2 を介して接続されるが、フォトダイオード 1 0 1 のアノードとダイオード 1 0 3 のアノードが転送トランジスタ 1 0 2 を介して接続されるようにしてもよい。すなわち、転送トランジスタ 1 0 2 と接続されるフォトダイオード 1 0 1 の電極とダイオード 1 0 3 の電極とが同じ極性を有していればよい。転送トランジスタ 1 0 2 のゲートは転送信号線 ( T X ) と接続される。ダイオード 1 0 3 のアノードは電荷保持部 1 2 0 と電氣的に接続される。電荷保持部 1 2 0 は増幅回路 1 3 0 と電氣的に接続される。なお、本実施の形態では、トランジスタは全て n チャネル型として説明する。

10

【 0 0 3 7 】

なお、本明細書等において、トランジスタのソースとは、活性層として機能する半導体の一部であるソース領域、或いは上記半導体に接続されたソース電極を意味する。同様に、トランジスタのドレインとは、上記半導体の一部であるドレイン領域、或いは上記半導体に接続されたドレイン電極を意味する。また、ゲートはゲート電極を意味する。

20

【 0 0 3 8 】

また、トランジスタが有するソースとドレインは、トランジスタの導電型及び各端子に与えられる電位の高低によって、その呼び方が入れ替わる。一般的に、n チャネル型トランジスタでは、低い電位が与えられる端子がソースと呼ばれ、高い電位が与えられる端子がドレインと呼ばれる。また、p チャネル型トランジスタでは、低い電位が与えられる端子がドレインと呼ばれ、高い電位が与えられる端子がソースと呼ばれる。本明細書では、便宜上、ソースとドレインとが固定されているものと仮定して、トランジスタの接続関係を説明する場合があるが、実際には上記電位の関係に従ってソースとドレインの呼び方が入れ替わる。

30

【 0 0 3 9 】

フォトダイオード 1 0 1 は、光が入射されると電荷を生成する。その電荷の量は入射された光の強度に応じた値である。転送信号線 ( T X ) にローレベルの電位が供給されると、転送トランジスタ 1 0 2 はオフとなる。転送トランジスタ 1 0 2 がオフであるため、フォトダイオード 1 0 1 によって生成される電荷はノード 1 1 1 に蓄積される。転送信号線 ( T X ) にハイレベルの電位が供給されると、転送トランジスタ 1 0 2 はオンとなる。転送トランジスタ 1 0 2 がオンされると、ノード 1 1 1 の電荷は、ダイオード 1 0 3 を介して電荷保持部 1 2 0 に転送される。すなわち、電荷保持部 1 2 0 の電位はノード 1 1 1 の電位と同じになる。ただし、ノード 1 1 1 の電位が電荷保持部 1 2 0 の電位よりも高い場合には、ダイオード 1 0 3 は逆方向バイアスが印加された状態となるため、転送信号線 ( T X ) にハイレベルの電位を供給して転送トランジスタ 1 0 2 をオンにしても電流は流れない。この場合、電荷保持部 1 2 0 の電位は変化しない。すなわち、電荷保持部 1 2 0 は、同じ電位を保持し続ける。このように、ダイオード 1 0 3 が存在することにより、電荷保持部 1 2 0 の電位を基準として、ノード 1 1 1 の電位が低い場合は電荷保持部 1 2 0 にノード 1 1 1 の電位を書き込み、ノード 1 1 1 の電位が高い場合は電荷保持部 1 2 0 の電位をそのまま保持することができるようになる。増幅回路 1 3 0 は、電荷保持部 1 2 0 の電位を増幅し、その増幅した電位を有する信号を出力する。なお、転送トランジスタ 1 0 2 は、酸化物半導体層を有するトランジスタであることが好ましい。酸化物半導体層を有す

40

50

るトランジスタは、シリコン半導体層を有するトランジスタよりもオフ電流が低い。そのため、転送トランジスタ102に酸化物半導体層を有するトランジスタを用いることで、電荷保持部120で保持される電荷のリークを抑制することができる。言い換えれば、転送トランジスタ102に酸化物半導体層を有するトランジスタを用いれば、長時間にわたって、電荷保持部120の電位が低下することを抑制することが可能となる。

#### 【0040】

画素11内に蓄積される電荷をリセットできるようにするため、画素11はリセットトランジスタを有することが好ましい。2つのリセットトランジスタを有する場合の回路図を図3(A)に示す。リセットトランジスタ141のソース又はドレインの一方は配線151と電氣的に接続され、リセットトランジスタ141のソース又はドレインの他方はノード111と電氣的に接続される。リセットトランジスタ142のソース又はドレインの一方は配線151と電氣的に接続され、リセットトランジスタ142のソース又はドレインの他方はノード121と電氣的に接続される。リセットトランジスタ141のゲートは第1のリセット信号線(RS\_1)と接続され、リセットトランジスタ142のゲートは第2のリセット信号線(RS\_2)と接続される。なお、図3(A)に示す回路図では、配線151にはハイレベルの電位が供給される。一方、フォトダイオード101及びダイオード103の極性を逆にした場合には、配線151にはローレベルの電位が供給される。

10

#### 【0041】

第1のリセット信号線(RS\_1)にハイレベルの電位を供給してリセットトランジスタ141をオンにすると、フォトダイオード101で生成される電荷を放出することができる。すなわち、ノード111の電位はハイレベルの電位となり、ノード111の電位はリセットされる。第2のリセット信号線(RS\_2)にハイレベルの電位を供給してリセットトランジスタ142をオンにすると、電荷保持部120に保持された電荷を放出することができる。すなわち、ノード121の電位はハイレベルの電位となり、ノード121の電位はリセットされる。ノード111の電位とノード121の電位とをそれぞれ別々にリセットすることができるようにするため、それぞれのノード接続されるリセットトランジスタは、第1のリセット信号線(RS\_1)と第2のリセット信号線(RS\_2)のように異なるリセット信号線と接続されることが好ましい。なお、リセットトランジスタ141及びリセットトランジスタ142は、酸化物半導体層を有するトランジスタであることが好ましい。酸化物半導体層を有するトランジスタは、シリコン半導体層を有するトランジスタよりもオフ電流が低い。そのため、リセットトランジスタ141及びリセットトランジスタ142に酸化物半導体層を有するトランジスタを用いることで、ノード111及びノード121で保持される電荷のリークを抑制することができる。言い換えれば、リセットトランジスタ141及びリセットトランジスタ142に酸化物半導体層を有するトランジスタを用いれば、長時間にわたって、ノード111及びノード121の電位が低下することを抑制することができる。

20

30

#### 【0042】

フォトダイオード101に入射される光の強度が大きい場合には、フォトダイオード101で生成される電荷が画素11内において十分に蓄積できるようにする必要がある。そのため、画素11は容量素子を有していてもよい。容量素子を設けた場合の回路図を図3(B)に示す。図3(B)の回路図において、容量素子112及び容量素子122以外は、図3(A)の回路図と同じである。容量素子112の電極の一方はノード111と電氣的に接続される。また、容量素子122の電極の一方は、ノード121と電氣的に接続される。図3(B)では、容量素子112及び容量素子122の2つの容量素子を示したが、いずれか一方であってもよい。容量素子は、画素に蓄積される電荷のバランスを考慮し、適宜設けることができる。

40

#### 【0043】

増幅回路及びダイオードにトランジスタを用いた場合の回路図を図4に示す。トランジスタ131のソース又はドレインの一方は配線151と電氣的に接続され、トランジスタ131のソース又はドレインの他方はトランジスタ132のソース又はドレインの一方と電

50

氣的に接続される。トランジスタ131のゲートはノード121と電氣的に接続される。トランジスタ132のゲートは選択信号線(SE)と接続される。トランジスタ133のソース又はドレインの一方は転送トランジスタ102を介してノード111と電氣的に接続される。トランジスタ133のソース又はドレインの他方は、トランジスタ133のゲート及びノード121と電氣的に接続される。なお、フォトダイオード101の極性が逆の場合では、トランジスタ133のゲートは、トランジスタ133のソース又はドレインの一方と接続される。選択信号線(SE)にハイレベルの電位が供給されると、トランジスタ131にはノード121の電位に応じた電流が流れ、出力信号がトランジスタ132のソース又はドレインの他方から出力される。出力信号は、A/D変換回路等により画像データに変換される。なお、トランジスタ131、トランジスタ132及びトランジスタ133は、酸化物半導体層を有するトランジスタとしてもよい。増幅回路やダイオードなどに酸化物半導体層を有するトランジスタを用いることにより、撮像素子の低消費電力化、又は高解像度化を図ることができる。

10

**【0044】**

次に、図4に示す回路の動作について、図5及び図6に示すタイミングチャートを用いて説明する。

**【0045】**

初期化動作について説明する。時刻201において、リセット信号線(RS\_1)にハイレベルの電位が供給されると、リセットトランジスタ141がオンとなり、ノード111の電位は配線151の電位と同じになる。すなわち、ノード111の電位は、ハイレベルの電位にリセットされる。同様に、時刻201において、リセット信号線(RS\_2)にハイレベルの電位が供給されると、リセットトランジスタ142がオンとなり、ノード121の電位は配線151の電位と同じになる。すなわち、ノード121の電位は、ハイレベルの電位にリセットされる。

20

**【0046】**

第1の露光動作について説明する。時刻201において、転送信号線(TX)にハイレベルの電位を供給して、転送トランジスタ102をオンにする。時刻202において、リセット信号線(RS\_1)及びリセット信号線(RS\_2)にローレベルの電位を供給し、初期化動作を終了するとともに、露光動作を開始する。時刻202から時刻203の期間においては、フォトダイオード101に入射された光の量に応じて電荷が生成され、ノード111及びノード121の電位が低下する。時刻203において、転送信号線(TX)にローレベルの電位が供給されると、転送トランジスタ102がオフになる。これにより、ノード111からノード121への電荷の転送は止まり、第1の露光動作が終了する。なお、時刻203から時刻204の期間において、フォトダイオード101から生成される電荷によって、ノード111の電位は低下し続ける。一方、転送トランジスタ102がオフであるため、ノード121は、時刻203におけるノード121の電位を保持し続ける。

30

**【0047】**

第2の露光動作について説明する。時刻204において、リセット信号線(RS\_1)及び転送信号線(TX)にハイレベルの電位を供給し、ノード111をハイレベルの電位にリセットする。時刻205において、リセット信号線(RS\_1)にローレベルの電位を供給し、ノード111のリセット動作を終了するとともに、露光動作を開始する。時刻205から時刻206の期間において、ノード111の電位が保持されていたノード121の電位よりも低下した場合(図5)には、ノード111の電荷がノード121に転送される。すなわち、ノード121の電位は、ノード111の電位と同じになる。一方、ノード111の電位が保持されていたノード121の電位よりも低下しない場合(図6)には、ノード111の電荷がノード121に転送されない。時刻206において、転送信号線(TX)をローレベルにすると、ノード111からノード121への電荷の転送が止まり、第2の露光動作が終了する。時刻206から時刻207の期間において、ノード121は、時刻206におけるノード121の電位を保持する。

40

50

## 【0048】

第2の露光動作は、1回に限らず、複数回繰り返して行なうこともできる。その場合、ノード121は、第1の露光動作又は繰り返し行なった第2の露光動作の中で最も低い電位を保持する。すなわち、フォトダイオード101に入射される光の量が最大となる時刻の電位をノード121で保持することができる。

## 【0049】

出力動作について説明する。時刻207において、選択信号線(SE)にハイレベルの電位を供給すると、ノード121に保持された電位に応じた電圧信号がOUTから出力される。時刻208において、選択信号線(SE)にローレベルの電位を供給すると、OUTからの電圧信号の出力は止まる。なお、電圧信号は、A/D変換回路等により、画像データに変換される。

10

## 【0050】

なお、図4に示す回路の動作は、図5及び図6に示すタイミングチャートに限られない。その他の例として、図7に示すタイミングチャートを用いて図4に示す回路の動作について説明する。

## 【0051】

初期化動作について説明する。時刻211において、リセット信号線(RS\_2)にハイレベルの電位を供給すると、ノード121の電位が配線151の電位と同じになり、ノード121をリセットすることができる。

## 【0052】

露光動作について説明する。時刻212において、リセット信号線(RS\_2)にローレベルの電位を供給し、リセットトランジスタ142をオフにする。また、リセット信号線(RS\_1)にハイレベルの電位を供給してリセットトランジスタ141をオンにする。この時、転送信号線(TX)にハイレベルの電位が供給されて転送トランジスタ102はオンとなっているが、リセットトランジスタ141もオンであるため、ノード111の電位は低下しない。一方、ノード121はハイレベルの電位を維持している。次、時刻213において、リセット信号線(RS\_1)にローレベルの電位を供給し、露光動作を開始する。フォトダイオード101の受光量に応じた電荷が生成され、ノード111及びノード121の電位が低下する。時刻214において、転送信号線(TX)にローレベルの電位を供給すると、ノード111からノード121への電荷の転送が止まり、露光動作が終了する。時刻214から時刻215の期間において、フォトダイオード101で生成される電荷によりノード111の電位は低下し続けるが、ノード121は、時刻214におけるノード121の電位を保持する。

20

30

## 【0053】

時刻215から時刻218の期間は、時刻212から時刻215の期間の露光動作の繰り返しである。露光動作は1回に限らず、複数回繰り返して行なうことができる。露光動作を繰り返した場合は、ノード121は、繰り返した露光動作の中で最も低い電位を保持する。すなわち、ノード121は、入射される光の量が最大となる時刻の電位を保持する。

## 【0054】

出力動作について説明する。時刻218において、選択信号線(SE)にハイレベルの電位を供給すると、ノード121に保持された電位に応じた電圧がOUTから出力される。時刻219において、選択信号線(SE)にローレベルの電位を供給すると、OUTからの出力は止まる。

40

## 【0055】

本動作においては、露光動作の中にノード111のリセットが繰り返されており、複数回の露光動作を行なう場合においても1回目と2回目以降の露光動作が同じである。そのため、駆動回路を単純にすることができるという利点がある。

## 【0056】

その他の例として、図8に示すタイミングチャートを用いて、図4に示す回路の動作について説明する。

50

## 【 0 0 5 7 】

初期化動作について説明する。時刻 2 2 1 において、リセット信号線 ( R S \_ 2 ) にハイレベルの電位を供給すると、ノード 1 2 1 の電位が配線 1 5 1 の電位となり、ノード 1 2 1 をリセットすることができる。

## 【 0 0 5 8 】

露光動作について説明する。時刻 2 2 2 において、リセット信号線 ( R S \_ 2 ) にローレベルの電位を供給し、リセットトランジスタ 1 4 2 をオフにする。そして、リセット信号線 ( R S \_ 1 ) にハイレベルの電位を供給してリセットトランジスタ 1 4 1 をオンにするとともに、転送信号線 ( T X ) にハイレベルの電位を供給する。転送トランジスタ 1 0 2 はオンとなっているが、リセットトランジスタ 1 4 1 もオンであるため、ノード 1 1 1 の電位は低下しない。そのため、ノード 1 2 1 はハイレベルの電位を維持する。次、時刻 2 2 3 において、リセット信号線 ( R S \_ 1 ) にローレベルの電位を供給し、露光動作を開始する。フォトダイオード 1 0 1 の受光量に応じた電荷が生成され、ノード 1 1 1 及びノード 1 2 1 の電位が低下する。時刻 2 2 4 において、転送信号線 ( T X ) にローレベルの電位を供給すると、ノード 1 1 1 からノード 1 2 1 への電荷の転送が止まり、露光動作が終了する。時刻 2 2 4 から時刻 2 2 5 の期間において、フォトダイオード 1 0 1 で生成される電荷によりノード 1 1 1 の電位は低下し続けるが、ノード 1 2 1 は、時刻 2 2 4 におけるノード 1 2 1 の電位を保持する。

10

## 【 0 0 5 9 】

時刻 2 2 5 から時刻 2 2 8 の期間は、時刻 2 2 2 から時刻 2 2 5 の期間の露光動作の繰り返しである。露光動作は、1 回に限らず、複数回繰り返して行なうことができる。露光動作を繰り返した場合には、ノード 1 2 1 は、繰り返した露光動作の中で最も低い電位を保持する。すなわち、ノード 1 2 1 は、入射される光の量が最大となる時刻の電位を保持する。

20

## 【 0 0 6 0 】

出力動作について説明する。時刻 2 2 8 において、選択信号線 ( S E ) をハイレベルにすると、ノード 1 2 1 に保持された電位に応じた電圧が O U T から出力される。時刻 2 2 9 において、選択信号線 ( S E ) をローレベルにすると、O U T からの出力は止まる。

## 【 0 0 6 1 】

本動作においては、露光動作の中にノード 1 1 1 のリセットが繰り返されており、複数回の露光動作を行なう場合においても 1 回目と 2 回目以降の露光動作が同じである。そのため、駆動回路を単純にすることができるという利点がある。

30

## 【 0 0 6 2 】

以上のように、本発明の一態様に係る撮像素子は、各画素のそれぞれが、入射される光の量が最大となる時刻の電位のみを電荷保持部で保持することができる。言い換えれば、各画素のそれぞれは、時刻の異なる露光動作によって得られた電位を電荷保持部で保持することができる。そして、この電荷保持部で保持される電位を電圧信号として出力し、画像データに変換したものは、時刻の異なる露光動作によって得られた画像を重ね合わせたものに相当する。そのため、長時間露光や多重露光の撮影モードにおいても、露光動作ごとに画像データを記憶媒体等に保存する必要はない。

40

## 【 0 0 6 3 】

さらに、露光動作中は、画素から電圧信号が出力されないため、電圧信号が入力される A / D 変換回路等を駆動する必要がない。そのため、露光動作中は A / D 変換回路等への電源供給を止めることができ、本発明の一態様に係る撮像素子を含む撮像装置は、暗電流ノイズの発生を防止できるとともに、消費電力の低減を図ることができる。

## 【 0 0 6 4 】

なお、本実施の形態は他の実施の形態の記載と適宜組み合わせることができる。よって、本実施の形態の中で述べる内容 ( 一部の内容でもよい ) は、その実施の形態で述べる別の内容 ( 一部の内容でもよい ) 、及び / 又は、一つ若しくは複数の別の実施の形態で述べる内容 ( 一部の内容でもよい ) に対して、適用、組み合わせ、又は置き換えなどを行うこと

50

ができる。なお、実施の形態の中で述べる内容とは、各々の実施の形態において、様々な図を用いて述べる内容、又は明細書に記載される文章を用いて述べる内容のことである。また、ある一つの実施の形態において述べる図（一部でもよい）は、その図の別の部分、その実施の形態において述べる別の図（一部でもよい）、及び/又は、一つ若しくは複数の別の実施の形態において述べる図（一部でもよい）に対して、組み合わせることにより、さらに多くの図を構成させることができる。これは、以下の実施の形態においても同様である。

【0065】

（実施の形態2）

【0066】

本実施の形態では、本発明の一態様に係る撮像素子に用いることができるトランジスタ等の構成について説明する。

【0067】

図9に示す撮像装置は、トランジスタ501と、トランジスタ501上のトランジスタ502と、トランジスタ502上のフォトダイオード503と、を有する。トランジスタ501は、配線519及び導電体523を介してトランジスタ502と電氣的に接続され、トランジスタ502は、導電体530を介してフォトダイオード503と電氣的に接続される。なお、図9では、トランジスタ501はダイオードとして機能し、トランジスタ502は転送トランジスタとして機能する。但し、トランジスタ501やトランジスタ502は、ダイオードや転送トランジスタだけでなく、増幅回路、駆動回路や処理回路等に含まれるトランジスタとして用いることもできる。

【0068】

トランジスタ501について説明する。トランジスタ501は、半導体基板510を用いて作製され、半導体基板510上の素子分離層511と、半導体基板510に形成された不純物領域512とを有する。不純物領域512はソース領域又はドレイン領域として機能し、チャンネル領域は、不純物領域512の間に形成される。また、トランジスタ501は、絶縁層513と、導電層514と、を有する。絶縁層513は、ゲート絶縁層として機能し、導電層514は、ゲート電極として機能する。なお、導電層514の側面には、サイドウォール515が形成されていてもよい。さらに、導電層514上には、保護膜として機能する絶縁層516、及び平坦化膜として機能する絶縁層517を形成することもできる。

【0069】

半導体基板510は、シリコン基板を用いる。なお、基板の材料としては、シリコンだけでなく、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウム砒素、アルミニウムガリウム砒素、インジウムリン、窒化ガリウム、有機半導体を用いることもできる。

【0070】

素子分離層511は、LOCOS (Local Oxidation of Silicon) 法又はSTI (Shallow Trench Isolation) 法等を用いて形成することができる。

【0071】

不純物領域512は、半導体基板510の材料に対して導電性を付与する不純物元素を含む領域である。半導体基板510にシリコン基板を用いる場合、n型の導電性を付与する不純物としては、例えば、リンや砒素などを用い、p型の導電性を付与する不純物としては、例えば、ホウ素、アルミニウム、ガリウムなどを用いる。不純物元素は、イオン注入法、イオンドーピング法などにより、半導体基板510の所定の領域に添加することができる。

【0072】

絶縁層513は、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タン

10

20

30

40

50

タルを一種以上含む絶縁膜を用いることができる。また、絶縁層 5 1 3 は上記材料の積層であってもよい。

【0073】

導電層 5 1 4 は、アルミニウム、チタン、クロム、コバルト、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、マンガン、タンタル、及びタンゲステンなどの導電膜を用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。

【0074】

絶縁層 5 1 6 は、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層 5 1 6 は上記材料の積層であってもよい。

10

【0075】

絶縁層 5 1 7 は、アクリル樹脂、エポキシ樹脂、ベンゾシクロブテン樹脂、ポリイミド、ポリアミドなどの有機材料を用いることができる。また、絶縁層 5 1 7 は、上記材料の積層であってもよい。

【0076】

トランジスタ 5 0 1 をダイオードとして機能させるため、ゲート電極と、ソース領域及びドレイン領域の一方とが電氣的に接続される。図 9 に示すように、導電層 5 1 4 と不純物領域 5 1 2 を、導電体 5 1 8 及び配線 5 1 9 を用いて接続されるようにしてもよい。

20

【0077】

次に、トランジスタ 5 0 2 について説明する。トランジスタ 5 0 2 は、絶縁層 5 2 2 と、絶縁層 5 2 2 上の酸化物半導体層 5 2 4 と、酸化物半導体層 5 2 4 上の導電層 5 2 5 と、導電層 5 2 5 上の絶縁層 5 2 6 と、絶縁層 5 2 6 上の導電層 5 2 7 と、を有する。導電層 5 2 5 は、ソース電極又はドレイン電極として機能する。絶縁層 5 2 6 は、ゲート絶縁層として機能し、導電層 5 2 7 は、ゲート電極として機能する。さらに、導電層 5 2 7 上には、保護膜として機能する絶縁層 5 2 8、及び平坦化膜として機能する絶縁層 5 2 9 を形成することもできる。なお、絶縁層 5 2 2 の下方に、バックゲート電極として機能する導電層 5 2 1 を形成してもよい。導電層 5 2 1 を形成する場合、配線 5 1 9 上に絶縁層 5 2 0 を形成し、絶縁層 5 2 0 上に導電層 5 2 1 を形成することができる。また、配線 5 1 9 の一部をバックゲート電極とすることもできる。

30

【0078】

絶縁層 5 2 2 は、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層 5 2 2 は上記材料の積層であってもよい。なお、絶縁層 5 2 2 は、酸化物半導体層 5 2 4 に酸素を供給することができる機能を有することが好ましい。酸化物半導体層 5 2 4 中に酸素欠損がある場合であっても、絶縁層 5 2 2 から供給される酸素によって酸素欠損が修復されるためである。酸素を供給するための処理としては、例えば、熱処理などがある。

40

【0079】

酸化物半導体層 5 2 4 は、酸化物半導体膜を用いることができる。酸化物半導体としては、酸化インジウム、酸化スズ、酸化ガリウム、酸化亜鉛、In-Zn 酸化物、Sn-Zn 酸化物、Al-Zn 酸化物、Zn-Mg 酸化物、Sn-Mg 酸化物、In-Mg 酸化物、In-Ga 酸化物、In-Ga-Zn 酸化物、In-Al-Zn 酸化物、In-Sn-Zn 酸化物、Sn-Ga-Zn 酸化物、Al-Ga-Zn 酸化物、Sn-Al-Zn 酸化物、In-Hf-Zn 酸化物、In-La-Zn 酸化物、In-Ce-Zn 酸化物、In-Pr-Zn 酸化物、In-Nd-Zn 酸化物、In-Sm-Zn 酸化物、In-Eu-Zn 酸化物、In-Gd-Zn 酸化物、In-Tb-Zn 酸化物、In-Dy-Zn 酸化物

50



、In-Ho-Zn酸化物、In-Er-Zn酸化物、In-Tm-Zn酸化物、In-Yb-Zn酸化物、In-Lu-Zn酸化物、In-Sn-Ga-Zn酸化物、In-Hf-Ga-Zn酸化物、In-Al-Ga-Zn酸化物、In-Sn-Al-Zn酸化物、In-Sn-Hf-Zn酸化物、In-Hf-Al-Zn酸化物がある。特に、In-Ga-Zn酸化物が好ましい。

【0080】

ここで、In-Ga-Zn酸化物とは、InとGaとZnを主成分として有する酸化物という意味である。但し、InとGaとZn以外の金属元素が不純物として含まれる場合もある。なお、In-Ga-Zn酸化物で構成した膜をIGZO膜とも呼ぶ。

【0081】

導電層525は、アルミニウム、チタン、クロム、コバルト、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、マンガン、タンタル、及びタンゲステンなどの導電膜を用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。代表的には、特に酸素と結合しやすいチタンや、後のプロセス温度が比較的高くできることなどから、融点の高いタンゲステンを用いることがより好ましい。また、低抵抗の銅や銅-マンガンなどの合金と上記材料との積層を用いてもよい。導電層525に酸素と結合しやすい材料を用い、導電層525と酸化物半導体層524と接触した場合、酸化物半導体層524中に酸素欠損を有する領域が形成される。酸化物半導体層524中に僅かに含まれる水素が当該酸素欠損に拡散することにより当該領域は顕著にn型化する。このn型化した当該領域はトランジスタのソース領域又はドレイン領域として機能させることができる。

【0082】

絶縁層526は、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層526は上記材料の積層であってもよい。

【0083】

導電層527は、アルミニウム、チタン、クロム、コバルト、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、マンガン、タンタル、及びタンゲステンなどの導電膜を用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。

【0084】

絶縁層528は、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層528は上記材料の積層であってもよい。

【0085】

絶縁層529は、アクリル樹脂、エポキシ樹脂、ベンゾシクロブテン樹脂、ポリイミド、ポリアミドなどの有機材料を用いることができる。また、絶縁層529は、上記材料の積層であってもよい。

【0086】

次に、フォトダイオード503について説明する。フォトダイオード503は、n型半導体層532と、i型半導体層533と、p型半導体層534とが順に積層されて形成される。i型半導体層533には非晶質シリコンを用いることが好ましい。また、n型半導体層532及びp型半導体層534は、導電性を付与する不純物を含む非晶質シリコン又は微結晶シリコンを用いることができる。非晶質シリコンを用いたフォトダイオードは、可視光の波長領域における感度が高いため、好ましい。なお、p型半導体層534が受光面

10

20

30

40

50

となることで、フォトダイオードの出力電流を高めることができる。

【0087】

フォトダイオード503は、カソードとして機能するn型半導体層532がトランジスタ502の導電層525と導電体530を介して電氣的に接続される。また、アノードとして機能するp型半導体層534は配線537と電氣的に接続される。なお、配線531や導電体536を介して他の配線と接続されることもできる。さらに、保護膜として機能する絶縁層535を形成することもできる。

【0088】

図9に示す素子構造では、トランジスタ501とトランジスタ502を重畳して形成することが可能であり、高開口率の画素を形成することができる。また、トランジスタや配線の上にフォトダイオード503が形成されるため、高開口率の画素を形成することができる。

10

【0089】

他の素子構造を有する撮像素子の例を図10(A)に示す。図10(A)に示す撮像素子は、トランジスタ601と、トランジスタ601上のトランジスタ602と、トランジスタ602上のフォトダイオード603と、を有する。トランジスタ602は、図9に示すトランジスタ502と同じ構成であり、フォトダイオード603は、図9に示すフォトダイオード503と同じ構成であるため、ここでは説明を省略する。

【0090】

トランジスタ601について説明する。トランジスタ601は、基板610と、基板610上の絶縁層611と、絶縁層611上の半導体層612と、半導体層612上の絶縁層613と、絶縁層613上の導電層614と、を有する。半導体層612はチャネル形成領域612aと不純物領域612bとを含む。絶縁層613はゲート絶縁層として機能し、導電層614はゲート電極層として機能する。なお、導電層614の側面には、サイドウォール615が形成されていてもよい。さらに、導電層614上には、保護膜として機能する絶縁層616、及び平坦化膜として機能する絶縁層617を形成することもできる。

20

【0091】

基板610は、半導体基板(例えば単結晶基板またはシリコン基板)、SOI基板、ガラス基板、石英基板、プラスチック基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、または基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、またはソーダライムガラスなどがある。可撓性基板の一例としては、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)に代表されるプラスチック、またはアクリル等の可撓性を有する合成樹脂などがある。貼り合わせフィルムの一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、またはポリ塩化ビニルなどがある。基材フィルムの一例としては、ポリエステル、ポリアミド、ポリイミド、無機蒸着フィルム、または紙類などがある。

30

【0092】

絶縁層611は、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層528は上記材料の積層であってもよい。

40

【0093】

半導体層612は、半導体材料を有する膜である。半導体材料としては、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウム砒素、アルミニウムガリウム砒素、インジウムリン、窒化ガリウム、有機半導体などを用いることができる。半導体層612は、チャネル形成領域612aと不純物領域612bとを含む。不純物領域612bは、半導体材料に対して導電性を付与する不純物元素を含む領域である。半導体材料に

50

シリコンを用いる場合、n型の導電性を付与する不純物としては、例えば、リンや砒素などを用い、p型の導電性を付与する不純物としては、例えば、ホウ素、アルミニウム、ガリウムなどを用いる。不純物元素は、イオン注入法、イオンドーピング法などにより、半導体層612の所定の領域に添加することができる。

【0094】

絶縁層613は、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層613は上記材料の積層であってもよい。

10

【0095】

導電層614は、アルミニウム、チタン、クロム、コバルト、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、マンガン、タンタル、及びタングステンなどの導電膜を用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。

【0096】

絶縁層616は、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁層616は上記材料の積層であってもよい。

20

【0097】

絶縁層617は、アクリル樹脂、エポキシ樹脂、ベンゾシクロブテン樹脂、ポリイミド、ポリアミドなどの有機材料を用いることができる。また、絶縁層617は、上記材料の積層であってもよい。

【0098】

図10(A)に示す素子構造では、トランジスタ601とトランジスタ602を重畳して形成することが可能であり、高開口率の画素を形成することができる。また、トランジスタや配線の上にフォトダイオード603が形成されるため、高開口率の画素を形成することができる。

30

【0099】

他の素子構造を有する撮像素子の例を図10(B)に示す。図10(B)に示す撮像素子は、フォトダイオード701及びトランジスタ702の上にトランジスタ703を有する。トランジスタ702は図10(A)に示すトランジスタ601と同じ構成であり、トランジスタ703は図9に示すトランジスタ502と同じ構成であるため、ここでは説明を省略する。

【0100】

フォトダイオード701について説明する。フォトダイオード701は、n型半導体領域713と、i型半導体領域714と、p型半導体領域715とを有する。フォトダイオード701を構成する材料は、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウム砒素、アルミニウムガリウム砒素、インジウムリン、窒化ガリウム、有機半導体などを用いることができる。

40

【0101】

図10(B)に示す素子構造では、フォトダイオード701とトランジスタ702の作製において、工程の共通化を図ることができるため、作製工程を簡略化し、製造コストを抑制することができる。

【0102】

他の素子構造を有する撮像素子の例を図11に示す。図11に示す撮像素子は、トランジスタ804と、トランジスタ804上のトランジスタ801及びトランジスタ802と、フォトダイオード803と、を有する。トランジスタ801及びトランジスタ802は、

50

図 9 に示すトランジスタ 502 と同じ構成であり、フォトダイオード 803 は図 9 に示すフォトダイオード 503 と同じ構成であり、トランジスタ 804 は図 9 に示すトランジスタ 501 と同じ構成であるため、ここでは説明を省略する。

【0103】

図 11 では、トランジスタ 801 はダイオードとして機能し、トランジスタ 802 は転送トランジスタとして機能する。トランジスタ 801 及びトランジスタ 802 は酸化物半導体層を有するトランジスタであるため、リーク電流を抑制することができる。なお、増幅回路、駆動回路や処理回路等に含まれるトランジスタには、トランジスタ 804 を用いることができる。

【0104】

他の素子構造を有する撮像素子の例を図 12 に示す。図 12 に示す撮像素子は、トランジスタ 901 と、トランジスタ 901 上のフォトダイオード 902 と、トランジスタ 903 と、を有する。トランジスタ 901 は、図 9 に示すトランジスタ 501 と同じ構成であり、フォトダイオード 902 は図 9 に示すフォトダイオード 503 と同じ構成であり、トランジスタ 903 は図 9 に示すトランジスタ 502 と同じ構成であるため、ここでは説明を省略する。

【0105】

図 12 では、トランジスタ 901 はダイオードとして機能し、トランジスタ 903 は転送トランジスタとして機能する。トランジスタ 903 は酸化物半導体層を有するトランジスタであるため、リーク電流を抑制することができる。

【0106】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【0107】

(実施の形態 3)

本発明の一態様に係る撮像素子は、酸化物半導体層を有するトランジスタを用いることができるが、酸化物半導体層を有するトランジスタとして、様々な素子構造のトランジスタを適用することができる。酸化物半導体層を有するトランジスタの素子構造について、図 13 を用いて説明する。

【0108】

図 13 (A) に示すトランジスタ 1000 は、絶縁層 1001 と、絶縁層 1001 上の導電層 1002 と、導電層 1002 上の絶縁層 1003 と、絶縁層 1003 上の酸化物半導体層 1004 と、導電層 1005 と、導電層 1005 上の絶縁層 1006 と、を有する。トランジスタ 1000 は、いわゆる逆スタガ型と呼ばれる構造である。導電層 1002 はゲート電極として機能し、絶縁層 1003 はゲート絶縁層として機能し、導電層 1005 はソース電極又はドレイン電極として機能する。なお、図示しないが、トランジスタ 1000 上にフォトダイオードなどの素子を設ける場合は、絶縁層 1006 上に平坦化膜として機能する絶縁層を形成することができる。また、図示しないが、絶縁層 1006 上にバックゲート電極を形成することもできる。バックゲート電極を形成することで、トランジスタのオン電流の増加や、しきい値電圧の制御等が可能となる。

【0109】

トランジスタ 1000 の場合、絶縁層 1006 は、酸化物半導体層 1004 に酸素を供給できる膜であることが好ましい。絶縁層 1006 の形成時又はその後の熱処理工程において、絶縁層 1006 から酸化物半導体層 1004 に酸素を供給することができるため、供給される酸素によって酸化物半導体層 1004 に形成された酸素欠損を補填することができる。この結果、電気特性の安定したトランジスタを得ることができる。

【0110】

図 13 (B) に示すトランジスタ 1100 は、絶縁層 1101 と、絶縁層 1101 上の酸化物半導体層 1102 と、酸化物半導体層 1102 上の導電層 1103 と、導電層 1103 上の絶縁層 1104 と、絶縁層 1104 上の導電層 1105 と、導電層 1105 上の絶縁層 1106 と、を有する。導電層 1103 はソース電極又はドレイン電極として機能し

10

20

30

40

50

、絶縁層 1104 はゲート絶縁層として機能し、導電層 1105 はゲート電極として機能する。なお、図示しないが、トランジスタ 1100 上にフォトダイオードなどの素子をつける場合は、絶縁層 1106 上に平坦化膜として機能する絶縁層を形成することもできる。また、図示しないが、絶縁層 1101 の下方にバックゲート電極を形成することもできる。

**【0111】**

トランジスタ 1100 の場合、絶縁層 1101 は、酸化物半導体層 1102 に酸素を供給できる膜であることが好ましい。酸化物半導体層の形成後の熱処理工程において、絶縁層 1101 から酸化物半導体層 1102 に酸素を供給することができるため、供給される酸素によって酸化物半導体層 1102 に形成された酸素欠損を補填することができる。この結果、電気特性の安定したトランジスタを得ることができる。

10

**【0112】**

図 13 (C) に示すトランジスタ 1200 は、絶縁層 1201 と、絶縁層 1201 上の酸化物半導体層 1202 と、酸化物半導体層 1202 上の絶縁層 1203 と、絶縁層 1203 上の導電層 1204 と、導電層 1204 上の絶縁層 1205 と、絶縁層 1205 上の導電層 1206 と、を有する。また、酸化物半導体層 1202 は、チャンネル形成領域 1202a 及び不純物領域 1202b を含む。不純物領域 1202b は、ソース領域又はドレイン領域として機能し、ソース電極又はドレイン電極として機能する導電層 1206 と電氣的に接続される。絶縁層 1203 はゲート絶縁層として機能し、導電層 1204 はゲート電極として機能する。なお、図示しないが、トランジスタ 1200 上にフォトダイオードなどの素子をつける場合は、導電層 1206 上に平坦化膜として機能する絶縁層を形成することもできる。また、図示しないが、絶縁層 1201 の下方にバックゲート電極を形成することもできる。

20

**【0113】**

トランジスタ 1200 の場合、絶縁層 1201 は、酸化物半導体層 1202 に酸素を供給できる膜であることが好ましい。酸化物半導体層の形成後の熱処理工程において、絶縁層 1201 から酸化物半導体層 1202 に酸素を供給することができるため、供給される酸素によって酸化物半導体層 1202 に形成された酸素欠損を補填することができる。この結果、電気特性の安定したトランジスタを得ることができる。

**【0114】**

不純物領域 1202b は、不純物元素を添加されることにより、酸素欠損が形成されていてもよい。酸化物半導体層 1202 に酸素欠損を形成する不純物として、例えば、リン、砒素、アンチモン、ホウ素、アルミニウム、シリコン、窒素、ヘリウム、ネオン、アルゴン、クリプトン、キセノン、インジウム、フッ素、塩素、チタン、亜鉛、および炭素のいずれかから選択される一つ以上を用いることができる。不純物元素の添加方法としては、プラズマ処理法、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法などを用いることができる。酸化物半導体層に不純物元素が添加されると、酸化物半導体層中の金属元素と酸素間の結合が切断され、酸素欠損が形成される。酸化物半導体層に含まれる酸素欠損と酸化物半導体層中に残存又は後から添加される水素との相互作用により、酸化物半導体層の導電率が高くなる。

30

40

**【0115】**

酸化物半導体層を有するトランジスタは、シリコン半導体層を有するトランジスタよりもオフ電流が低い。酸化物半導体層を有するトランジスタのオフ電流は、ソースとドレインとの間の電圧を 0.1 V、5 V、又は 10 V とした場合に、トランジスタのチャンネル幅で規格化した値で、数 y A /  $\mu\text{m}$  乃至数 z A /  $\mu\text{m}$  が得られる。そのため、酸化物半導体層を有するトランジスタと電荷を保持するノードとを電氣的に接続すれば、長時間にわたって、ノードの電位を低下することを抑制することができる。

**【0116】**

本実施の形態は、他の実施の形態と適宜組み合わせる実施することが可能である。

**【0117】**

50

(実施の形態4)

本実施の形態では、撮像装置に含まれる酸化物半導体層を有するトランジスタを構成する酸化物半導体について説明する。

【0118】

なお、本明細書において、「平行」とは、二つの直線が $-10^\circ$ 以上 $10^\circ$ 以下の角度で配置されている状態をいう。そのため、角度が $-5^\circ$ 以上 $5^\circ$ 以下となる場合をも含む。また、「垂直」とは、二つの直線が $80^\circ$ 以上 $100^\circ$ 以下の角度で配置されている状態をいう。そのため、角度が $85^\circ$ 以上 $95^\circ$ 以下の場合をも含む。

【0119】

本実施の形態では、上記実施の形態で説明した撮像装置に含まれているトランジスタにおいて、酸化物半導体膜に適用可能な一態様について説明する。

【0120】

酸化物半導体膜は、CAAC-OS膜で構成されていることが好ましい。CAAC-OS膜は、c軸配向性を有する結晶を備えるが、該結晶の明確な結晶粒界(グレインバウンダリーともいう。)を確認することができない。c軸配向性を有する結晶はエッチングされにくく、チャンネルエッチ型のトランジスタにおいて、一对の電極を形成する際の酸化物半導体膜のオーバーエッチング量が少ない。この結果、酸化物半導体膜をCAAC-OS膜で構成することで、チャンネルエッチ型のトランジスタを作製することができる。なお、チャンネルエッチ型のトランジスタは、一对の電極の間隔、即ちチャンネル長を、 $0.5\mu\text{m}$ 以上 $6.5\mu\text{m}$ 以下、好ましくは $1\mu\text{m}$ より大きく $6\mu\text{m}$ 未満と小さくすることが可能である。

【0121】

また、酸化物半導体膜は、単結晶構造の酸化物半導体(以下、単結晶酸化物半導体という。)、多結晶構造の酸化物半導体(以下、多結晶酸化物半導体という。)、及び微結晶構造の酸化物半導体(以下、微結晶酸化物半導体という。)の一以上で構成されてもよい。以下に、CAAC-OS、単結晶酸化物半導体、多結晶酸化物半導体、及び微結晶酸化物半導体について説明する。

【0122】

<CAAC-OS>

CAAC-OS膜は、複数の結晶部を有する酸化物半導体膜の一つである。また、CAAC-OS膜に含まれる結晶部は、c軸配向性を有する。平面TEM像において、CAAC-OS膜に含まれる結晶部の面積が $2500\text{nm}^2$ 以上、さらに好ましくは $5\mu\text{m}^2$ 以上、さらに好ましくは $1000\mu\text{m}^2$ 以上である。また、断面TEM像において、該結晶部を50%以上、好ましくは80%以上、さらに好ましくは95%以上有することで、単結晶に近い物性の薄膜となる。

【0123】

CAAC-OS膜を透過型電子顕微鏡(TEM:Transmission Electron Microscope)によって観察すると、結晶部同士の明確な境界、即ち結晶粒界(グレインバウンダリーともいう。)を確認することができない。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0124】

CAAC-OS膜を、試料面と概略平行な方向からTEMによって観察(断面TEM観察)すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜の膜を形成する面(被形成面ともいう。)または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。

【0125】

一方、CAAC-OS膜を、試料面と概略垂直な方向からTEMによって観察(平面TEM観察)すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

10

20

30

40

50

## 【0126】

なお、CAAC-OSS膜に対し、電子線回折を行うと、配向性を示すスポット（輝点）が観測される。

## 【0127】

断面TEM観察および平面TEM観察より、CAAC-OSS膜の結晶部は配向性を有していることがわかる。

## 【0128】

CAAC-OSS膜に対し、X線回折（XRD：X-Ray Diffraction）装置を用いて構造解析を行うと、CAAC-OSS膜のout-of-plane法による解析では、回折角（ $2\theta$ ）が $31^\circ$ 近傍にピークが現れる場合がある。このピークは、In-Ga-Zn酸化物の結晶の（00x）面（xは整数）に帰属されることから、CAAC-OSS膜の結晶がc軸配向性を有し、c軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

10

## 【0129】

一方、CAAC-OSS膜に対し、c軸に概略垂直な方向からX線を入射させるin-plane法による解析では、 $2\theta$ が $56^\circ$ 近傍にピークが現れる場合がある。このピークは、In-Ga-Zn酸化物の結晶の（110）面に帰属される。In-Ga-Zn酸化物の単結晶酸化物半導体膜であれば、 $2\theta$ を $56^\circ$ 近傍に固定し、試料面の法線ベクトルを軸（c軸）として試料を回転させながら分析（スキャン）を行うと、（110）面と等価な結晶面に帰属されるピークが6本観察される。これに対し、CAAC-OSS膜の場合は、 $2\theta$ を $56^\circ$ 近傍に固定してスキャンした場合でも、明瞭なピークが現れない。

20

## 【0130】

以上のことから、CAAC-OSS膜では、異なる結晶部間ではa軸およびb軸の配向は不規則であるが、c軸配向性を有し、かつc軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面TEM観察で確認された層状に配列した金属原子の各層は、結晶のa-b面に平行な面である。

## 【0131】

なお、結晶は、CAAC-OSS膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶のc軸は、CAAC-OSS膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、CAAC-OSS膜の形状をエッチングなどによって変化させた場合、結晶のc軸がCAAC-OSS膜の被形成面または上面の法線ベクトルと平行にならないこともある。

30

## 【0132】

また、CAAC-OSS膜中の結晶化度が均一でなくてもよい。例えば、CAAC-OSS膜の結晶部が、CAAC-OSS膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなることもある。また、CAAC-OSS膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

## 【0133】

なお、CAAC-OSS膜のout-of-plane法による解析では、 $2\theta$ が $31^\circ$ 近傍のピークの他に、 $2\theta$ が $36^\circ$ 近傍にもピークが現れる場合がある。 $2\theta$ が $36^\circ$ 近傍のピークは、CAAC-OSS膜中の一部に、c軸配向性を有さない結晶部が含まれることを示している。CAAC-OSS膜は、 $2\theta$ が $31^\circ$ 近傍にピークを示し、 $2\theta$ が $36^\circ$ 近傍にピークを示さないことが好ましい。

40

## 【0134】

CAAC-OSS膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半

50

径（または分子半径）が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【0135】

また、CAAC-OSS膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【0136】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

10

【0137】

また、CAAC-OSS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

20

【0138】

<単結晶酸化物半導体>

単結晶酸化物半導体膜は、不純物濃度が低く、欠陥準位密度が低い（酸素欠損が少ない）酸化物半導体膜である。そのため、キャリア密度を低くすることができる。従って、単結晶酸化物半導体膜を用いたトランジスタは、ノーマリーオンの電気特性になることが少ない。また、単結晶酸化物半導体膜は、不純物濃度が低く、欠陥準位密度が低い場合、キャリアトラップが少なくなる場合がある。従って、単結晶酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

30

【0139】

なお、酸化物半導体膜は、欠陥が少ないと密度が高くなる。また、酸化物半導体膜は、結晶性が高いと密度が高くなる。また、酸化物半導体膜は、水素などの不純物濃度が低いと密度が高くなる。単結晶酸化物半導体膜は、CAAC-OSS膜よりも密度が高い。また、CAAC-OSS膜は、微結晶酸化物半導体膜よりも密度が高い。また、多結晶酸化物半導体膜は、微結晶酸化物半導体膜よりも密度が高い。また、微結晶酸化物半導体膜は、非晶質酸化物半導体膜よりも密度が高い。

【0140】

<多結晶酸化物半導体>

多結晶酸化物半導体膜は、TEMによる観察像で、結晶粒を確認することができる。多結晶酸化物半導体膜に含まれる結晶粒は、例えば、TEMによる観察像で、2nm以上300nm以下、3nm以上100nm以下または5nm以上50nm以下の粒径であることが多い。また、多結晶酸化物半導体膜は、TEMによる観察像で、結晶粒界を確認できる場合がある。

40

【0141】

多結晶酸化物半導体膜は、複数の結晶粒を有し、当該複数の結晶粒間において結晶の方位が異なっている場合がある。また、多結晶酸化物半導体膜は、例えばXRD装置を用いてout-of-plane法による分析を行うと、単一または複数のピークが現れる場合がある。例えば多結晶のIGZO膜では、配向を示す2θが31°近傍のピーク、または複数種の配向を示す複数のピークが現れる場合がある。

50



## 【0142】

多結晶酸化物半導体膜は、高い結晶性を有するため、高い電子移動度を有する場合がある。従って、多結晶酸化物半導体膜を用いたトランジスタは、高い電界効果移動度を有する。ただし、多結晶酸化物半導体膜は、粒界に不純物が偏析する場合がある。また、多結晶酸化物半導体膜の結晶粒界は欠陥準位となる。多結晶酸化物半導体膜は、粒界がキャリア発生源、トラップ準位となる場合があるため、多結晶酸化物半導体膜を用いたトランジスタは、CAAC-OS膜を用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる場合がある。

## 【0143】

<微結晶酸化物半導体>

10

微結晶酸化物半導体膜は、TEMによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1nm以上100nm以下、または1nm以上10nm以下の大きさであることが多い。特に、1nm以上10nm以下、または1nm以上3nm以下の微結晶であるナノ結晶(nc:nanocrystall)を有する酸化物半導体膜を、nc-OS(nanocrystalline Oxide Semiconductor)膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認できない場合がある。

## 【0144】

nc-OS膜は、微小な領域(例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域)において原子配列に周期性を有する。また、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、nc-OS膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-OS膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OS膜に対し、結晶部よりも大きい径(例えば50nm以上)の電子線を用いる電子線回折(制限視野電子線回折ともいう。)を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、結晶部の大きさと近い結晶部より小さい径(例えば1nm以上30nm以下)の電子線を用いる電子線回折(ナノビーム電子線回折ともいう。)を行うと、スポットが観測される。また、nc-OS膜に対しナノビーム電子線回折を行うと、円を描くように(リング状に)輝度の高い領域が観測される場合がある。また、nc-OS膜に対しナノビーム電子線回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

20

30

## 【0145】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

## 【0146】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせることができる。

40

## 【0147】

(実施の形態5)

本発明の一態様に係る撮像装置について説明する。図14(A)及び(B)に示す電子機器はデジタルカメラである。デジタルカメラは、筐体1501と、シャッターボタン1502と、レンズ1503と、フラッシュライト1504と、マイク1505と、操作ボタン1506と、選択ボタン1507と、表示画面1508と、を有する。筐体1501の内部には、レンズ1503の焦点となる位置に本発明の一態様に係る撮像装置を有する。デジタルカメラは、操作ボタン1506で撮影モードを切り替えることができる。すなわち、通常の撮影モードだけでなく、長時間露光撮影モードや多重露光撮影モードなどの撮影モードの選択を、操作ボタン1506によって行なうことができる。なお、表示画面1

50

508に撮影モードを表示し、選択ボタン1507によって撮影モードを選択するようにしてもよい。また、表示画面1508にタッチセンサを設け、撮影モードを表示した表示画面1508に触れることにより、撮影モードを選択するようにしてもよい。表示画面1508に用いる素子は、液晶素子、OLED素子などを用いることができる。タッチパネルは、抵抗式タッチセンサ、静電容量式タッチセンサ、光学式タッチセンサなどを用いることができる。

#### 【0148】

撮影モードを切り替えることができる回路図の例を図15に示す。図15は、図4で示す回路図において、転送トランジスタ102とトランジスタ133の間にスイッチ160を設けたものである。すなわち、各画素に撮影モードを切り替えるスイッチを設けたものである。各画素のスイッチは、共通の信号線を接続され、一括して切り替えることができるようにしてもよい。なお、スイッチは、トランジスタで形成することができる。撮影モードの選択により、トランジスタ133の導通と非導通を制御する。例えば、撮影モードが長時間露光や多重露光の場合は、スイッチ160により、転送トランジスタ102とトランジスタ133が導通するように接続される。一方、撮影モードが通常である場合は、スイッチ160により、転送トランジスタ102は、トランジスタ133を介さずにノード121と接続される。

10

#### 【0149】

本発明の一態様に係る撮像装置では、長時間露光や多重露光といった撮影モードにおいても、合成するための複数の画像データを記憶媒体に保存する必要がない。また、特殊な画像処理ソフトウェアによる画像データの合成を必要としない。そのため、本発明の一態様に係る撮像装置を用いれば、記憶媒体の容量を気にすることなく、手軽に、長時間露光や多重露光といった撮影モードを楽しむことができる。

20

#### 【符号の説明】

##### 【0150】

- 10 画素部
- 11 画素
- 20 制御回路
- 21 駆動回路
- 22 信号処理回路
- 101 フォトダイオード
- 102 転送トランジスタ
- 103 ダイオード
- 111 ノード
- 112 容量素子
- 120 電荷保持部
- 121 ノード
- 122 容量素子
- 130 増幅回路
- 131 トランジスタ
- 132 トランジスタ
- 133 トランジスタ
- 141 リセットトランジスタ
- 142 リセットトランジスタ
- 151 配線
- 160 スイッチ
- 501 トランジスタ
- 502 トランジスタ
- 503 フォトダイオード
- 510 半導体基板

30

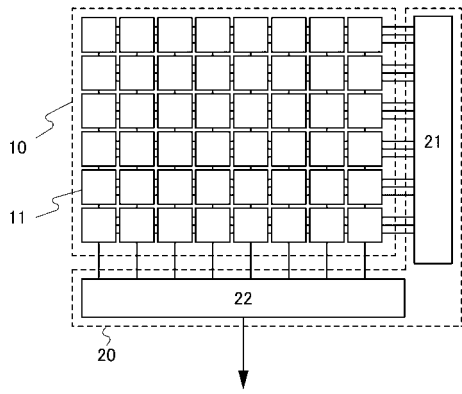
40

50

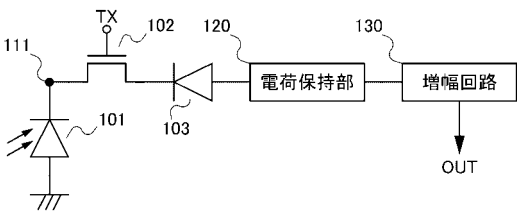
5 1 1	素子分離層	
5 1 2	不純物領域	
5 1 3	絶縁層	
5 1 4	導電層	
5 1 5	サイドウォール	
5 1 6	絶縁層	
5 1 7	絶縁層	
5 1 8	導電体	
5 1 9	配線	
5 2 0	絶縁層	10
5 2 1	導電層	
5 2 2	絶縁層	
5 2 3	導電体	
5 2 4	酸化物半導体層	
5 2 5	導電層	
5 2 6	絶縁層	
5 2 7	導電層	
5 2 8	絶縁層	
5 2 9	絶縁層	
5 3 0	導電体	20
5 3 1	配線	
5 3 2	n型半導体層	
5 3 3	i型半導体層	
5 3 4	p型半導体層	
5 3 5	絶縁層	
5 3 6	導電体	
5 3 7	配線	
6 0 1	トランジスタ	
6 0 2	トランジスタ	
6 0 3	フォトダイオード	30
6 1 0	基板	
6 1 1	絶縁層	
6 1 2	半導体層	
6 1 2 a	チャンネル形成領域	
6 1 2 b	不純物領域	
6 1 3	絶縁層	
6 1 4	導電層	
6 1 5	サイドウォール	
6 1 6	絶縁層	
6 1 7	絶縁層	40
7 0 1	フォトダイオード	
7 0 2	トランジスタ	
7 0 3	トランジスタ	
7 1 3	n型半導体領域	
7 1 4	i型半導体領域	
7 1 5	p型半導体領域	
8 0 1	トランジスタ	
8 0 2	トランジスタ	
8 0 3	フォトダイオード	
8 0 4	トランジスタ	50

9 0 1	トランジスタ	
9 0 2	フォトダイオード	
9 0 3	トランジスタ	
1 0 0 0	トランジスタ	
1 0 0 1	絶縁層	
1 0 0 2	導電層	
1 0 0 3	絶縁層	
1 0 0 4	酸化物半導体層	
1 0 0 5	導電層	
1 0 0 6	絶縁層	10
1 1 0 0	トランジスタ	
1 1 0 1	絶縁層	
1 1 0 2	酸化物半導体層	
1 1 0 3	導電層	
1 1 0 4	絶縁層	
1 1 0 5	導電層	
1 1 0 6	絶縁層	
1 2 0 0	トランジスタ	
1 2 0 1	絶縁層	
1 2 0 2	酸化物半導体層	20
1 2 0 2 a	チャンネル形成領域	
1 2 0 2 b	不純物領域	
1 2 0 3	絶縁層	
1 2 0 4	導電層	
1 2 0 5	絶縁層	
1 2 0 6	導電層	
1 5 0 1	筐体	
1 5 0 2	シャッターボタン	
1 5 0 3	レンズ	
1 5 0 4	フラッシュライト	30
1 5 0 5	マイク	
1 5 0 6	操作ボタン	
1 5 0 7	選択ボタン	
1 5 0 8	表示画面	

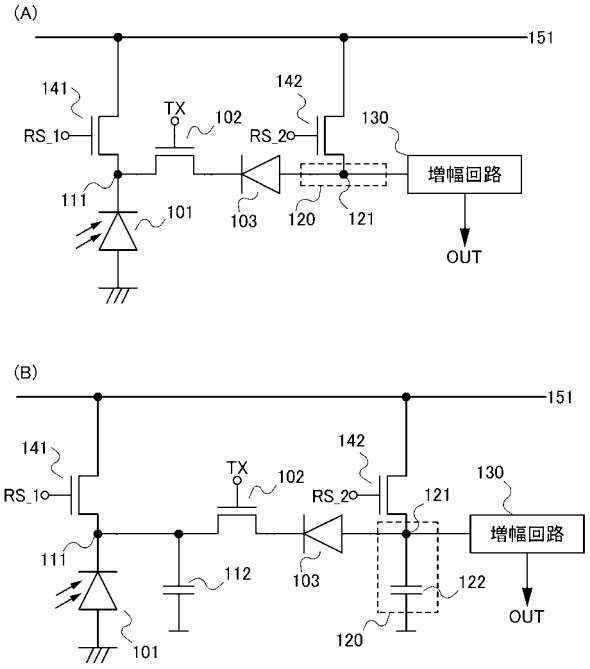
【 図 1 】



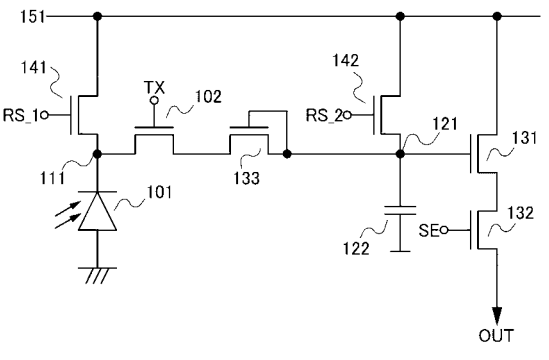
【 図 2 】



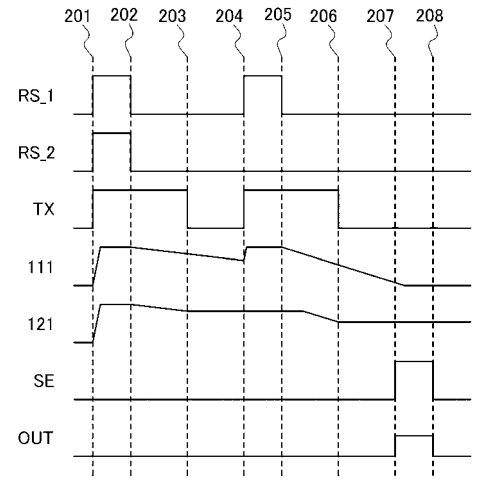
【 図 3 】



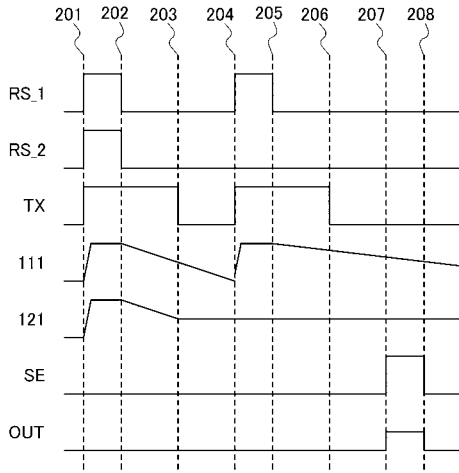
【 図 4 】



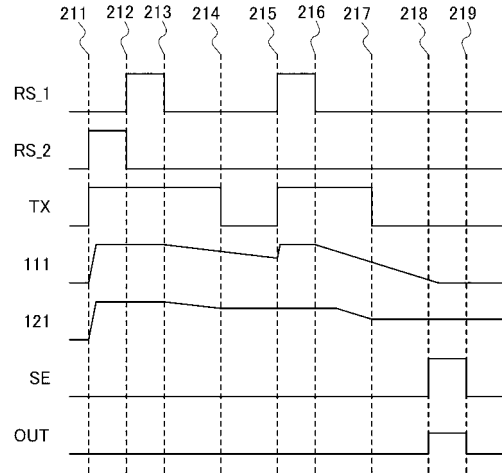
【 図 5 】



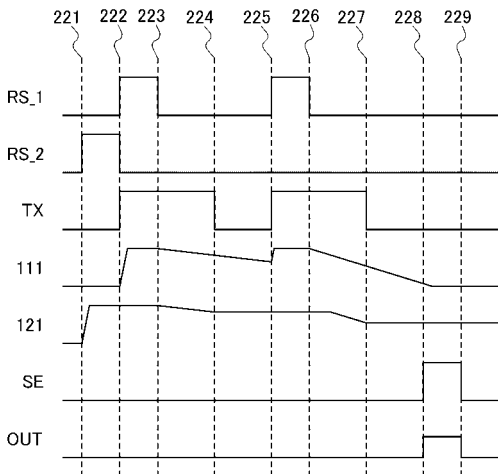
【 図 6 】



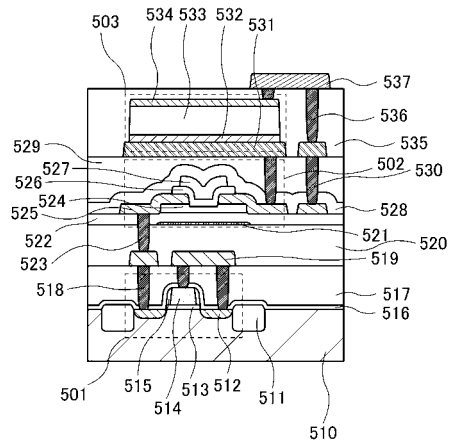
【 図 7 】



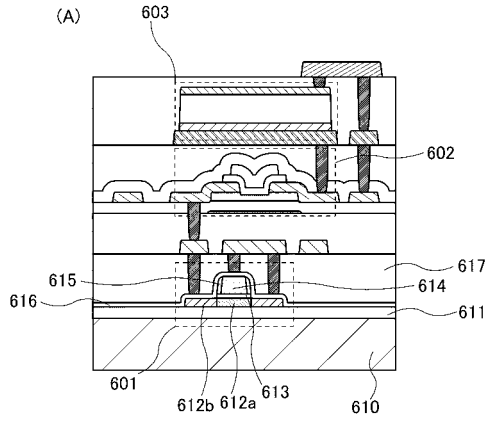
【 図 8 】



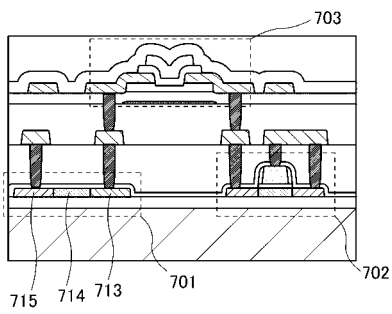
【 図 9 】



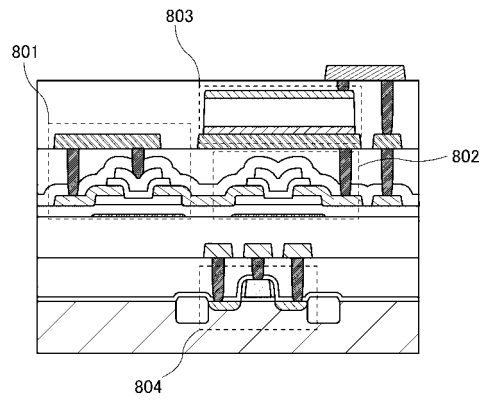
【図 10】



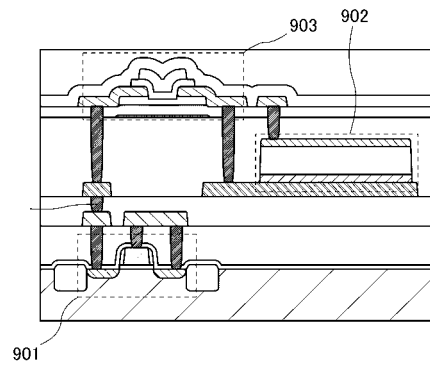
(B)



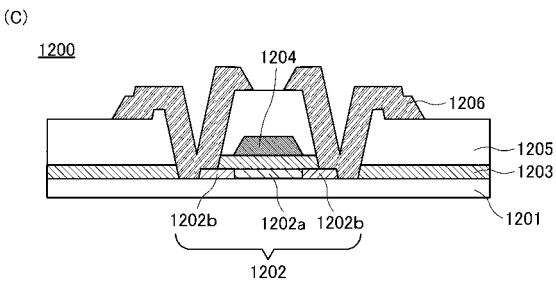
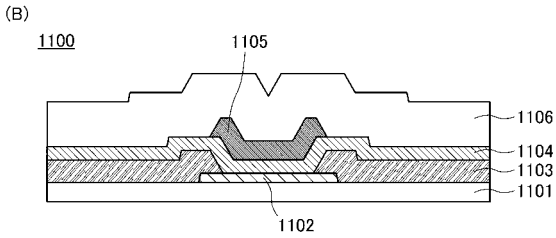
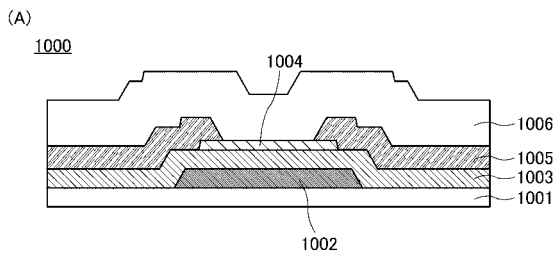
【図 11】



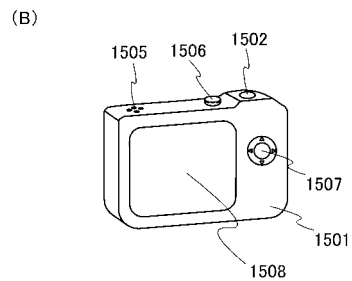
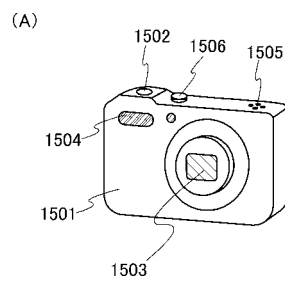
【図 12】



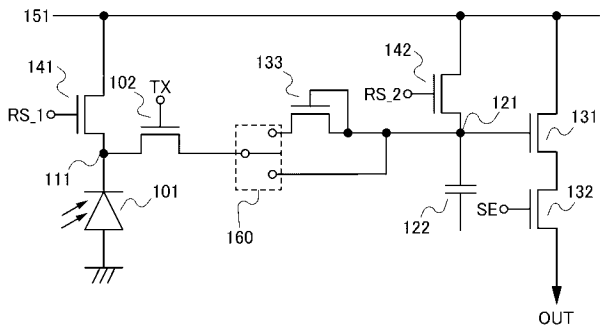
【図 13】



【図 14】



【 図 1 5 】





---

フロントページの続き

Fターム(参考) 5F110 AA09 BB10 CC01 CC02 CC07 DD01 DD02 DD03 DD05 DD12  
DD13 DD14 DD15 DD17 EE01 EE02 EE03 EE04 EE06 EE14  
EE30 EE38 FF01 FF02 FF03 FF04 FF09 GG01 GG02 GG03  
GG04 GG05 GG12 GG13 GG14 GG16 GG17 GG28 GG32 GG51  
GG52 GG58 HJ01 HJ12 HJ13 HJ18 HK01 HK02 HK03 HK04  
HK06 HK21 HL01 HL02 HL03 HL04 HL06 HL11 NN03 NN22  
NN23 NN24 NN27 NN62 NN65 NN66 NN71 NN72 NN74 NN77  
NN78