



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I553926 B

(45)公告日：中華民國 105 (2016) 年 10 月 11 日

(21)申請案號：104135537

(22)申請日：中華民國 104 (2015) 年 10 月 29 日

(51)Int. Cl. : H01L45/00 (2006.01)

G11C13/00 (2006.01)

(71)申請人：華邦電子股份有限公司(中華民國) WINBOND ELECTRONICS CORP. (TW)

臺中市大雅區科雅一路8號

(72)發明人：許博碩 HSU, PO-YEN (TW)；沈鼎瀛 SHEN, TING-YING (TW)；何家驊 HO, CHIA-

HUA (TW)；傅志正 FU, CHIH-CHENG (TW)；陳 達 CHEN, FREDERICK (US)

(74)代理人：葉璟宗；詹東穎；劉亞君

(56)參考文獻：

EP 2560171A2

US 8445882B2

US 9048421B2

US 9093369B2

US 2015/0017780A1

審查人員：孫建文

申請專利範圍項數：10 項 圖式數：1 共 19 頁

(54)名稱

電阻式記憶體及其製造方法

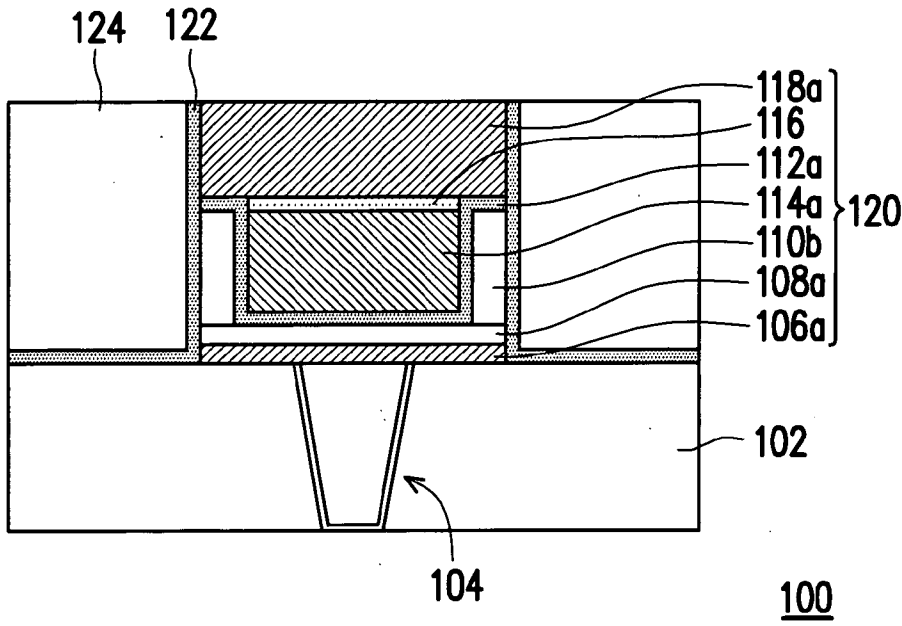
RESISTIVE MEMORY AND METHOD OF FABRICATING THE SAME

(57)摘要

本發明提供一種電阻式記憶體及其製造方法，所述電阻式記憶體包括：第一電極、第二電極、可變電阻層、氧交換層、以及保護層。第一電極與第二電極相對設置。可變電阻層配置於第一電極與第二電極之間。氧交換層配置於可變電阻層與第二電極之間。保護層至少配置於氧交換層的側壁上。

Provided are a resistive memory and a method of fabricating the same. The memory device includes a first electrode, a second electrode, a resistance switching layer, an oxygen exchange layer, and a protection layer. The first electrode and the second electrode are disposed opposite to each other. The resistance switching layer is disposed between the first electrode and the second electrode. The oxygen exchange layer is disposed between the resistance switching layer and the second electrode. The protection layer is at least disposed on sidewalls of the oxygen exchange layer.

指定代表圖：



【圖11】

符號簡單說明：

- 100 . . . 電阻式記憶體
- 102、124 . . . 介電層
- 104 . . . 介層窗
- 106a . . . 第一電極
- 108a . . . 可變電阻層
- 110b . . . 第一介電層
- 112a . . . 保護層
- 114a . . . 氧交換層
- 116 . . . 阻障層
- 118a . . . 第二電極
- 120 . . . 記憶胞
- 122 . . . 金屬氧化層

**公告本**

申請日: 104. 10. 29

IPC分類:

【發明摘要】**【中文發明名稱】**

電阻式記憶體及其製造方法

H01L 45/00 (2006:01)

G11C 13/00 (2006:01)

【英文發明名稱】

RESISTIVE MEMORY AND METHOD OF FABRICATING THE SAME

【中文】 本發明提供一種電阻式記憶體及其製造方法，所述電阻式記憶體包括：第一電極、第二電極、可變電阻層、氧交換層、以及保護層。第一電極與第二電極相對設置。可變電阻層配置於第一電極與第二電極之間。氧交換層配置於可變電阻層與第二電極之間。保護層至少配置於氧交換層的側壁上。

【英文】 Provided are a resistive memory and a method of fabricating the same. The memory device includes a first electrode, a second electrode, a resistance switching layer, an oxygen exchange layer, and a protection layer. The first electrode and the second electrode are disposed opposite to each other. The resistance switching layer is disposed between the first electrode and the second electrode. The oxygen exchange layer is disposed between the resistance switching layer and the second electrode. The protection layer is at least disposed on sidewalls of the oxygen exchange layer.

【指定代表圖】圖 11。

【代表圖之符號簡單說明】

100：電阻式記憶體

102、124：介電層

104：介層窗

106a：第一電極

108a：可變電阻層

110b：第一介電層

112a：保護層

114a：氧交換層

116：阻障層

118a：第二電極

120：記憶胞

122：金屬氧化層

【發明說明書】

【中文發明名稱】

電阻式記憶體及其製造方法

【英文發明名稱】

RESISTIVE MEMORY AND METHOD OF FABRICATING THE SAME

【技術領域】

【0001】 本發明是有關於一種記憶體及其製造方法，且特別是有關於一種電阻式記憶體及其製造方法。

【先前技術】

【0002】 近年來電阻式記憶體（諸如電阻式隨機存取記憶體（Resistive Random Access Memory，RRAM））的發展極為快速，是目前最受矚目之未來記憶體的結構。由於電阻式記憶體具備低功耗、高速運作、高密度以及相容於互補式金屬氧化物半導體（Complementary Metal Oxide Semiconductor，CMOS）製程技術之潛在優勢，因此非常適合作為下一世代之非揮發性記憶體元件。

【0003】 現行的電阻式記憶體通常包括相對配置的上電極與下電極以及位於上電極與下電極之間的介電層。當對現行的電阻式記憶體進行操作前，首先需進行形成（forming）的程序，對電阻式記憶體施加較高的正偏壓，使得介電層中產生氧空缺（oxygen

vacancy) 或氧離子 (oxygen ion) 而形成導電燈絲 (filament)。在進行重置 (reset) 操作時，對電阻式記憶體施加負偏壓，使得導電燈絲斷開。此時，鄰近上電極處的氧空缺被重新填滿 (或者氧離子脫離電流路徑)，使得燈絲在鄰近上電極處斷開。另一方面，當對現行的電阻式記憶體進行設定 (set) 操作時，對電阻式記憶體施加正偏壓，使得介電層中再次產生氧空缺或氧離子以重新形成導電燈絲。

【0004】 由於習知的 RRAM 的製程是藉由蝕刻製程來定義出記憶胞 (cell)，在蝕刻製程中的電漿步驟或是濕式清潔步驟中，容易在記憶胞的側壁上形成懸浮鍵 (dangling bond)。在進行重置的過程中，上述懸浮鍵會與氧空缺或氧離子結合，進而導致重置失敗 (reset failure)。因此，如何提供一種電阻式記憶體及其製造方法，其可保護記憶胞的側壁，以避免重置失敗，進而提升高溫數據保持能力 (High-temperature data retention, HTDR) 將成為重要的一門課題。

【發明內容】

【0005】 本發明提供一種電阻式記憶體及其製造方法，其可保護記憶胞的側壁，以避免重置失敗，進而提升高溫數據保持能力。

【0006】 本發明提供一種電阻式記憶體包括：第一電極、第二電極、可變電阻層、氧交換層、以及保護層。第一電極與第二電極相對設置。可變電阻層配置於第一電極與第二電極之間。氧交換

層配置於可變電阻層與第二電極之間。保護層至少配置於氧交換層的側壁上。

【0007】 本發明提供一種電阻式記憶體之製造方法，其步驟如下。形成相對配置的第一電極與第二電極。形成可變電阻層於第一電極與第二電極之間。形成氧交換層於可變電阻層與第二電極之間。形成保護層，其至少覆蓋氧交換層之側壁。

【0008】 基於上述，本發明藉由將氧交換層填入第一介電層中之開口中，使得蝕刻製程中之電漿步驟或是濕式清潔步驟不會損害氧交換層之側壁，進而改善氧交換層之側壁之平整度。另外，本發明藉由具有高介電常數之保護層覆蓋氧交換層之側壁，其不僅能保護氧交換層之側壁，還能用以提供氧至氧交換層，並將燈絲侷限在氧交換層之中心，以增加電流密度，進而提升高溫數據保持能力。

【0009】 為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0010】

圖 1A 至圖 1I 是本發明之一實施例之電阻式記憶體之製造流程之剖面示意圖。

【實施方式】

【0011】 參照本實施例之圖式以更全面地闡述本發明。然而，本發明亦可以各種不同的形式體現，而不應限於本文中所述之實施例。圖式中的層與區域的厚度會為了清楚起見而放大。相同或相似之參考號碼表示相同或相似之元件，以下段落將不再一一贅述。

【0012】 圖 1A 至圖 1I 是本發明之一實施例的電阻式記憶體之製造流程的剖面示意圖。

【0013】 請參照圖 1A，形成介層窗 104 於介電層 102 中。詳細地說，介層窗 104 的形成方法可例如是先在介電層 102 中形成介層窗開口（未繪示）。然後，共形形成阻障層 104b 於介層窗開口中。再將插塞 104a 填入該介層窗開口中，使得阻障層 104b 配置於介電層 102 與插塞 104a 之間。在一實施例中，插塞 104a 與阻障層 104b 可視為介層窗 104。雖然圖 1A 中僅繪示一個介層窗，但本發明不限於此，在其他實施例中，介層窗的數量可依照需求來進行調整。在一實施例中，插塞 104a 的材料包括金屬材料，金屬材料可例如是鎢，其形成方法可例如是化學氣相沈積法。阻障層 104b 的材料可例如是氮化鎢、氮化鈦、氮化鈮或其組合，其形成方法例如是化學氣相沈積法。介電層 102 的材料可包括氧化矽、氮化矽或其組合，其形成方法可例如是化學氣相沈積法。

【0014】 然後，依序形成第一電極 106、可變電阻層 108 以及第一介電層 110 於介電層 102 上。第一電極 106 的材料可包括氮化鈦（TiN）、鉑（Pt）、銱（Ir）、鈦（Ru）、鈦（Ti）、鎢（W）、鈮（Ta）、

鋁 (Al)、鋯 (Zr)、鈪 (Hf)、鎳 (Ni)、銅 (Cu)、鈷 (Co)、鐵 (Fe)、釷 (Y)、錳 (Mo) 或其組合，其形成方法可例如是物理氣相沈積法或化學氣相沈積法。可變電阻層 108 的材料可包括氧化鈪 (可例如是 HfO 或 HfO_2 等)、氧化釷、氧化釷、氧化鋁、氧化鋯、氧化鈪、氧化鎳、氧化錳、氧化銅、氧化鈷、氧化鐵、氧化鋁或其組合，其形成方法例如是化學氣相沈積法。第一介電層 110 的材料可包括氧化矽、氮化矽或其組合，其形成方法可例如是原子層沉積法 (Atomic Layer Deposition, ALD) 或化學氣相沈積法。

【0015】請參照圖 1B，形成開口 10 於第一介電層 110 中，其中開口 10 暴露可變電阻層 108 的頂面。開口 10 對應於介層窗 104，其可用以定義後續記憶胞 120 的區域 (如圖 1I 所示)。

【0016】請參照圖 1C，共形形成保護層 112 於介電層 102 上。保護層 112 覆蓋第一介電層 110a 的頂面以及開口 10 的表面。在一實施例中，保護層 112 的材料包括高介電常數材料。高介電常數材料可包括金屬氧化物，所述金屬氧化物可例如是氧化鈪、氧化釷、氧化釷、氧化鋁、氧化鋯、氧化鈪、氧化鎳、氧化錳、氧化銅、氧化鈷、氧化鐵、氧化鋁 或其組合。保護層 112 的形成方法可例如是原子層沈積法或化學氣相沈積法，其厚度可介於 0.3 nm 至 2 nm 之間。

【0017】請參照圖 1D，形成氧交換層 114 於保護層 112 上。氧交換層 114 填入開口 10 且覆蓋保護層 112 的表面，使得保護層 112

位於氧交換層 114 與第一介電層 110a 之間。氧交換層 114 的材料可包括鈦 (Ti)、鉭 (Ta)、鈪 (Hf)、鋯 (Zr)、鉑 (Pt)、鋁 (Al) 或其組合，其形成方法可例如是物理氣相沈積法或化學氣相沈積法。值得注意的是，本實施例可藉由將氧交換層 114 填入開口 10，以避免蝕刻製程中的電漿步驟或是濕式清潔步驟損害氧交換層 114 的側壁，進而改善氧交換層 114 的側壁的平整度，避免懸浮鍵的產生。因此，本實施例可避免重置失敗並提升高溫數據保持能力。

【0018】 請參照圖 1E，進行平坦化製程，移除部分氧交換層 114，以暴露保護層 112 的頂面。在一實施例中，平坦化製程可例如是回蝕刻製程 (Etch back) 或化學機械研磨製程 (CMP)。

【0019】 請參照圖 1F，形成阻障層 116 於氧交換層 114a 上。在一實施例中，阻障層 116 的材料包括金屬氧化物。在另一實施例中，阻障層 116 的材料可包括氮氧化鈦、氧化鋁、氧化鈪、氧化鋯或其組合。以氮氧化鈦為例，可進行氮化處理，使得氮氧化鈦僅形成於氧交換層 114a 的頂面上。另一方面，以氧化鋁為例，可進行沈積處理，使得氧化鋁不僅覆蓋氧交換層 114a 的頂面，還可覆蓋保護層 112 的頂面 (未繪示)。值得注意的是，在進行設定或重置時，阻障層 116 可防止較大電流流經氧交換層 114a 時所導致燈絲不均勻的現象。

【0020】 請參照圖 1G，形成第二電極 118 於保護層 112 與阻障層 116 上。第二電極 118 的材料可包括氮化鈦 (TiN)、鉑 (Pt)、銱

(Ir)、鈳 (Ru)、鈦 (Ti)、鎢 (W)、鉭 (Ta)、鋁 (Al)、鋯 (Zr)、鉿 (Hf)、鎳 (Ni)、銅 (Cu)、鈷 (Co)、鐵 (Fe)、釷 (Y)、錳 (Mo) 或其組合，其形成方法可例如是物理氣相沈積法或化學氣相沈積法。

【0021】請參照圖 1H，進行圖案化製程，移除部分第二電極 118、部分保護層 112、部分第一介電層 110a、部分可變電阻層 108 以及部分第一電極 106，以暴露介電層 102 的頂面，進而形成記憶胞 120。

【0022】請參照圖 1I，共形形成金屬氧化層 122 於記憶胞 120 的頂面與側壁以及介電層 102 的頂面（未繪示）。接著，毯覆性的形成介電層 124 於金屬氧化層 122 上（未繪示）。然後，再以第二電極 118a 為停止層進行一平坦化製程以移除部分金屬氧化層 122 與部分介電層 124，以露出第二電極 118a 的頂面。在一實施例中，金屬氧化層 122 的材料可包括氧化鈣、氧化釧、氧化釷、氧化釷、氧化鋯、氧化鈦、氧化鉭、氧化鎳、氧化鎢、氧化銅、氧化鈷、氧化鐵、氧化鋁或其組合，其形成方法可例如是原子層沈積法或化學氣相沈積法。介電層 124 的材料可包括氧化矽、氮化矽或其組合，其形成方法可例如是化學氣相沈積法。

【0023】請繼續參照圖 1I，本實施例提供一種電阻式記憶體 100 包括介電層 102、介層窗 104、金屬氧化層 122、介電層 124 以及記憶胞 120。介層窗 104 配置在介電層 102 中。記憶胞 120 配置在介層窗 104 上。介電層 124 配置在記憶胞 120 旁。金屬氧化層 122

配置在介電層 124 與記憶胞 120 以及介電層 124 與介電層 102 之間。

【0024】 記憶胞 120 包括：第一電極 106a、第二電極 118a、可變電阻層 108a、第一介電層 110b、氧交換層 114a、阻障層 116 以及保護層 112a。第一電極 106a 與第二電極 118a 相對設置。可變電阻層 108a 配置於第一電極 106a 與第二電極 118a 之間。氧交換層 114a 配置於可變電阻層 108a 與第二電極 118a 之間。第一介電層 110b 配置於氧交換層 114a 旁，且配置於可變電阻層 108a 上。阻障層 116 配置於氧交換層 114a 與第二電極 118a 之間。在本實施例中，保護層 112a 不僅配置於氧交換層 114a 的側壁上，還延伸至氧交換層 114a 與可變電阻層 108a 之間以及第一介電層 110b 的頂面。從另一方面來看，保護層 112a 亦配置於第一介電層 110b 與氧交換層 114a 之間。

【0025】 值得一提的是，由於本實施例是藉由將氧交換層 114 填入開口 10，故不會受蝕刻製程中的電漿步驟或是濕式清潔步驟損害氧交換層 114 的側壁，可避免氧交換層 114a 的側壁形成懸浮鍵，進而減少重置失敗的機率。另一方面，本實施例之保護層 112a 可用以提供氧至氧交換層 114a。換言之，在進行設定時，氧空缺或氧離子的密度將更容易控制在氧交換層 114a 的中心（亦即將燈絲侷限在氧交換層 114a 的中心），因此，其可增加電流密度，進而提升高溫數據保持能力。

【0026】 此外，本實施例之第一介電層 110b 亦配置於氧交換層

114a 旁，其可將電場更集中在氧交換層 114a 的中心，藉此產生較集中的燈絲，進而提升高溫數據保持能力。

【0027】 綜上所述，本發明藉由將氧交換層填入第一介電層中的開口中，使得蝕刻製程中的電漿步驟或是濕式清潔步驟不會損害氧交換層的側壁，進而改善氧交換層的側壁的平整度。另外，本發明藉由具有高介電常數的保護層覆蓋氧交換層的側壁，其不僅能保護氧交換層的側壁，還能用以提供氧至氧交換層，並將燈絲侷限在氧交換層的中心，以增加電流密度，進而提升高溫數據保持能力。

【0028】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0029】

10：開口

100：電阻式記憶體

102、124：介電層

104：介層窗

104a：插塞

104b：阻障層

- 106、106a：第一電極
- 108、108a：可變電阻層
- 110、110a、110b：第一介電層
- 112、112a：保護層
- 114、114a：氧交換層
- 116：阻障層
- 118、118a：第二電極
- 120：記憶胞
- 122：金屬氧化層

【發明申請專利範圍】

【第1項】一種電阻式記憶體，包括：

- 相對配置的一第一電極與一第二電極；
- 一可變電阻層，配置於該第一電極與該第二電極之間；
- 一氧交換層，配置於該可變電阻層與該第二電極之間；以及
- 一保護層，至少配置於該氧交換層的側壁上。

【第2項】如申請專利範圍第1項所述的電阻式記憶體，其中該保護層的材料包括一高介電常數材料。

【第3項】如申請專利範圍第1項所述的電阻式記憶體，更包括一第一介電層，配置於該保護層的側壁上。

【第4項】如申請專利範圍第3項所述的電阻式記憶體，其中該保護層更延伸至該氧交換層與該可變電阻層之間以及該第一介電層的頂面。

【第5項】如申請專利範圍第1項所述的電阻式記憶體，更包括一阻障層配置於該氧交換層與該第二電極之間。

【第6項】一種電阻式記憶體的製造方法，包括：

- 形成相對配置的一第一電極與一第二電極；
- 形成一可變電阻層於該第一電極與該第二電極之間；
- 形成一氧交換層於該可變電阻層與該第二電極之間；以及
- 形成一保護層，其至少覆蓋該氧交換層的側壁。

【第7項】如申請專利範圍第6項所述的電阻式記憶體的製造方法，其中形成該氧交換層於該可變電阻層與該第二電極之間的步驟，包括：

- 形成一第一介電層於該可變電阻層上；

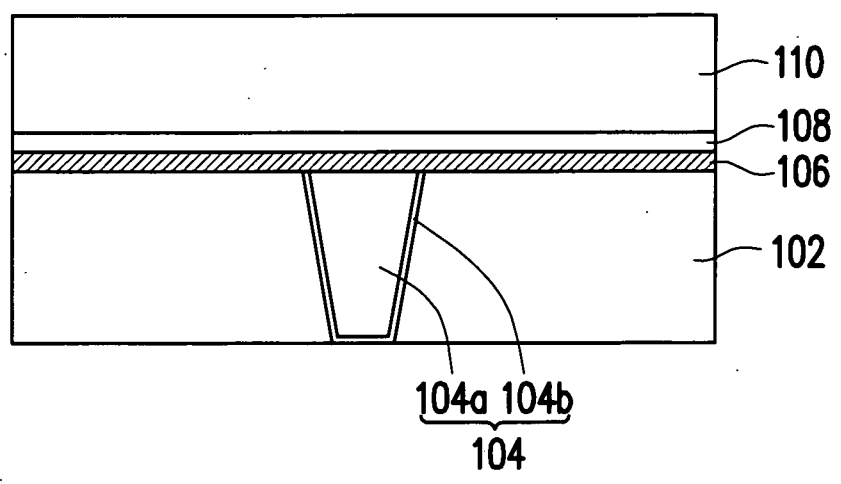
形成一開口於該第一介電層中；以及
將該氧交換層填入該開口中。

【第8項】如申請專利範圍第7項所述的電阻式記憶體的製造方法，在將該氧交換層填入該開口中之前，更包括共形形成該保護層於該開口中。

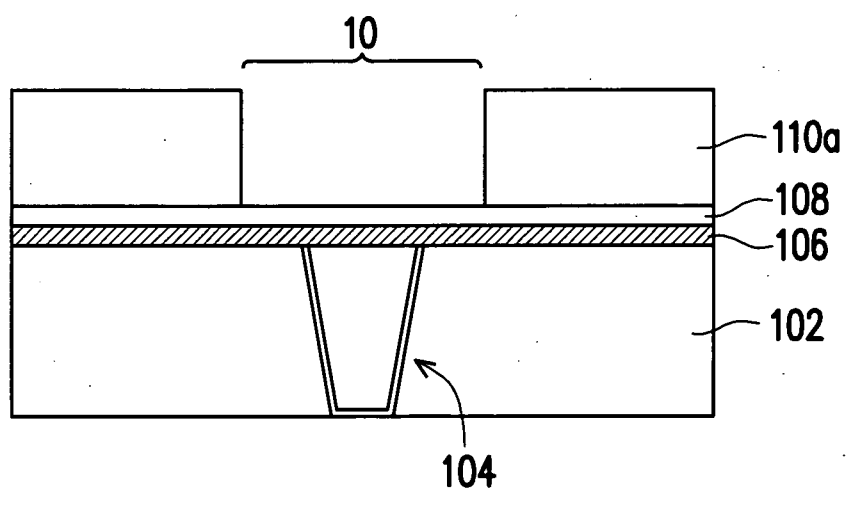
【第9項】如申請專利範圍第8項所述的電阻式記憶體的製造方法，其中該保護層更延伸至該氧交換層與該可變電阻層之間以及該第一介電層的頂面。

【第10項】如申請專利範圍第8項所述的電阻式記憶體的製造方法，在將該氧交換層填入該開口中之後，更包括形成一阻障層於該氧交換層與該第二電極之間。

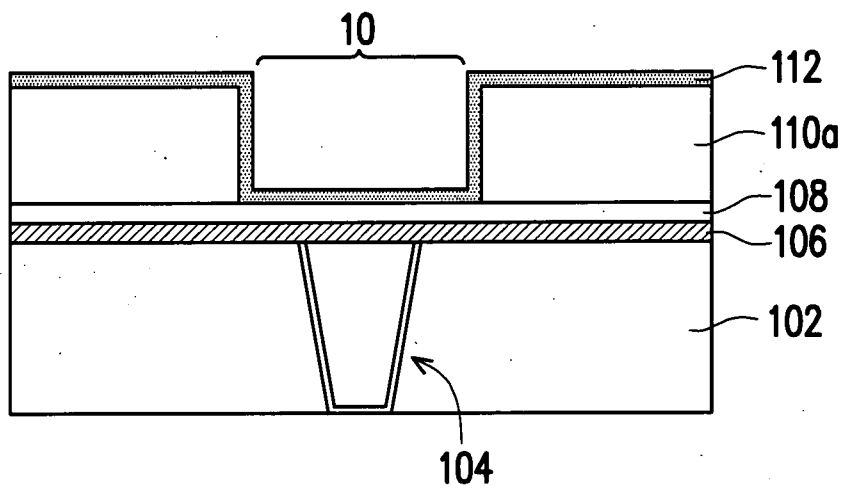
【發明圖式】



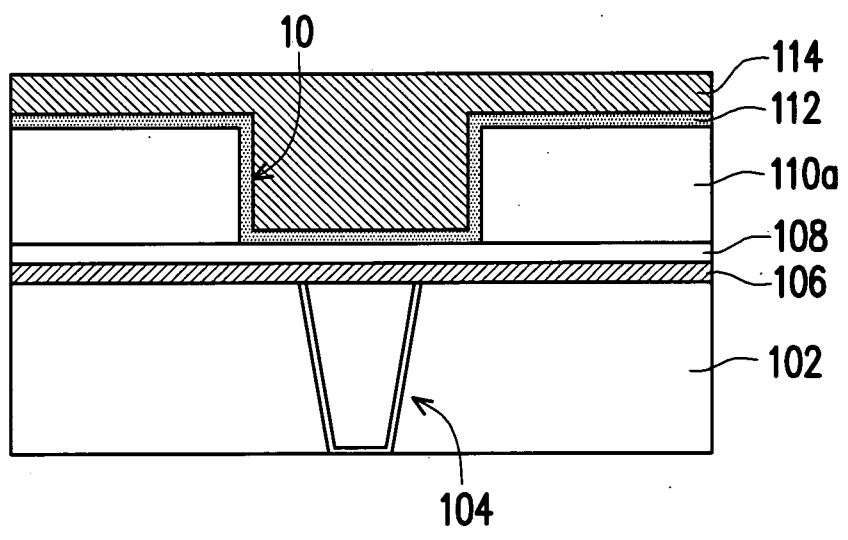
【圖1A】



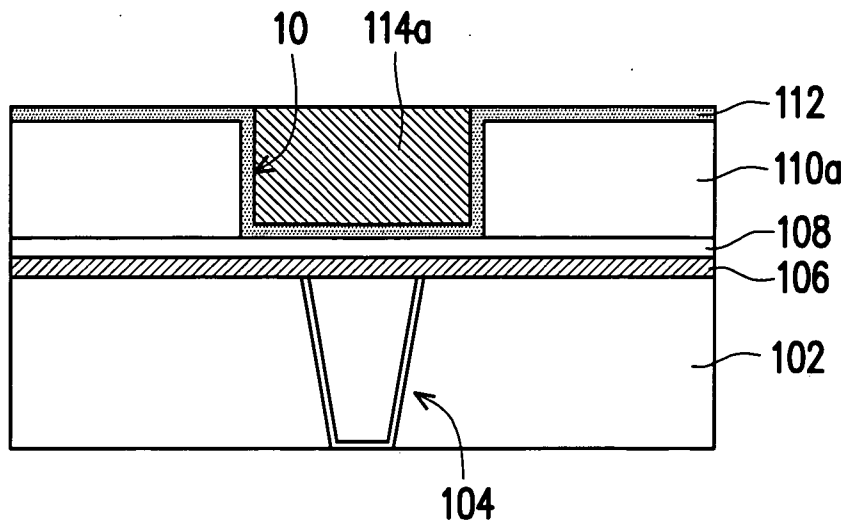
【圖1B】



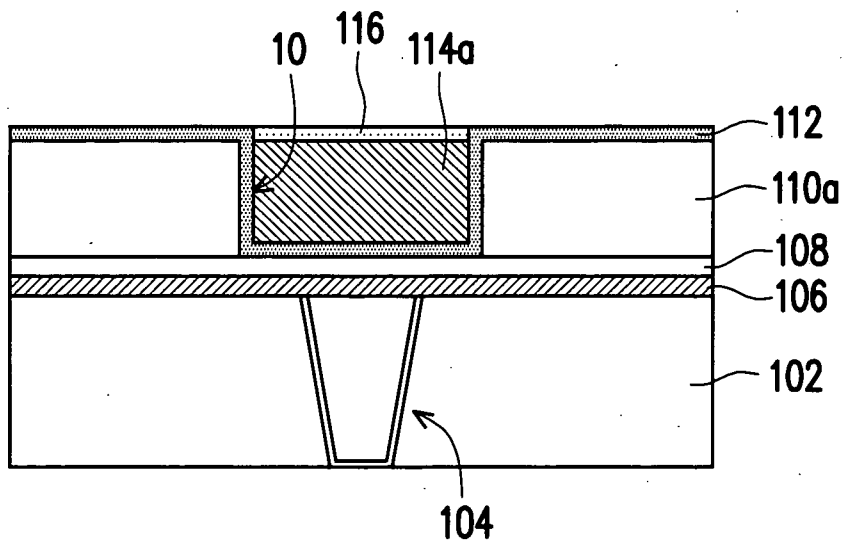
【圖1C】



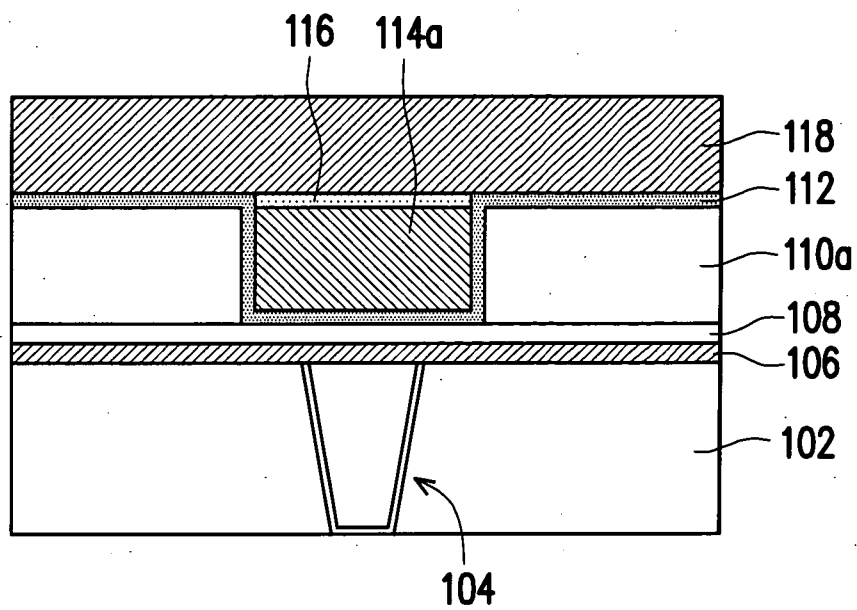
【圖1D】



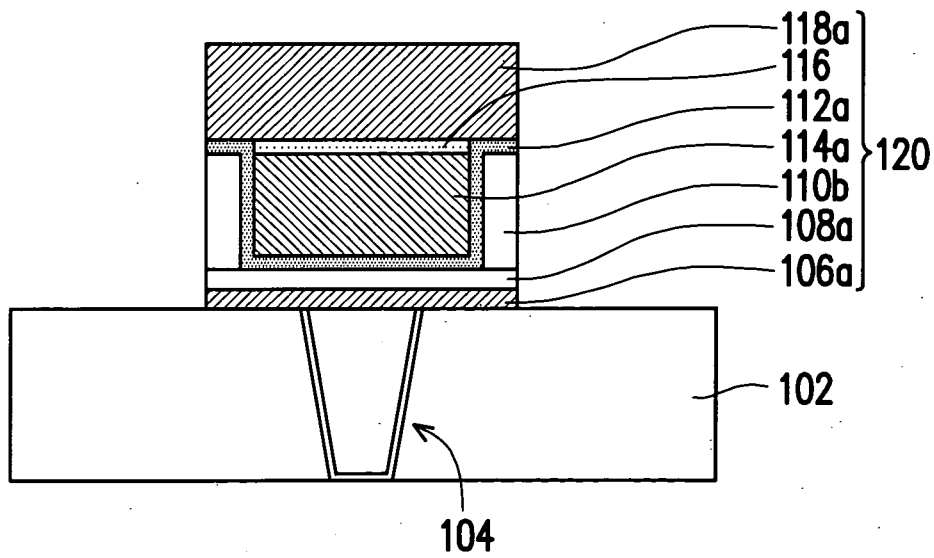
【圖1E】



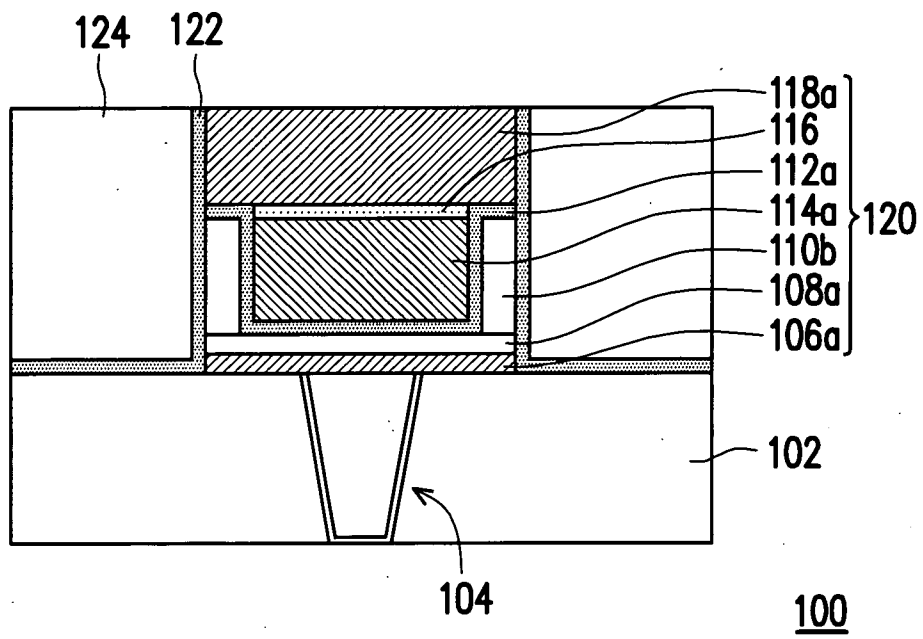
【圖1F】



【圖1G】



【圖1H】



【圖 11】