



(10) **DE 10 2007 037 377 B4** 2018.08.02

(12)

Patentschrift

(21) Aktenzeichen: **10 2007 037 377.7**

(22) Anmeldetag: **08.08.2007**

(43) Offenlegungstag: **19.02.2009**

(45) Veröffentlichungstag

der Patenterteilung: **02.08.2018**

(51) Int Cl.: **G01R 31/304 (2006.01)**

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:

**Fraunhofer-Gesellschaft zur Förderung der
angewandten Forschung e.V., 80686 München, DE**

(72) Erfinder:

**Altmann, Frank, Dipl.-Phys., 06118 Halle, DE;
Riediger, Thorsten, 06110 Halle, DE**

(74) Vertreter:

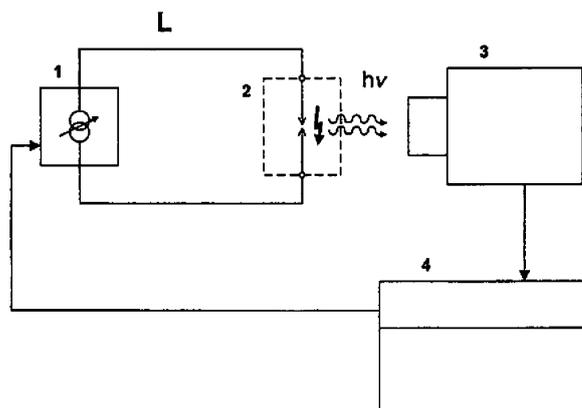
Rösler, Uwe, Dipl.-Phys.Univ., 81241 München, DE

(56) Ermittelter Stand der Technik:

DE	101 36 774	C1
US	2004 / 0 027 149	A1

(54) Bezeichnung: **Verfahren zur Detektion von durch Unterbrechungen charakterisierbare Fehlstellen in Leitbahnnetzwerken**

(57) Hauptanspruch: Verfahren zur Detektion von durch Unterbrechungen charakterisierbare Fehlstellen in elektrischen Leitbahnnetzwerken in der Mikroelektronik, dadurch gekennzeichnet, dass in das zu untersuchende Leitbahnnetzwerk ein elektrischer Energieeintrag derart vorgenommen wird, dass an wenigstens einer Fehlstelle eine elektrische Entladung ausbildet, durch die eine lokale Lichtemission oder ein lokaler Temperaturgradient hervorgerufen wird, die oder der sensorisch erfasst wird, dass die Erfassung der Lichtemission oder des lokalen Temperaturgradienten mittels lichtoptischer oder thermographischer Verfahren ortsaufgelöst durchgeführt wird und dass die Erfassung mittels eines Lock-in-Verfahrens durchgeführt wird, indem das lichtoptische oder thermographische Verfahren getriggert durch den elektrischen Energieeintrag erfolgt.



Beschreibung

Technisches Gebiet

[0001] Die Erfindung bezieht sich auf ein Verfahren zur Detektion von durch Unterbrechungen charakterisierbare Fehlstellen in elektrischen Leitbahnnetzwerken in der Mikroelektronik.

Stand der Technik

[0002] Zur Qualitätssicherung mikroelektronischer Leiterplattenstrukturen, Schaltkreise oder Bauteile sind eine Vielzahl auf das jeweilige Produkt speziell abgestimmte Überprüfungsverfahren bekannt, mit denen in ökonomischer Verfahrensweise Ausschussteile aus einer Produktionsreihe ausgesondert werden können. Um die Qualität und letztlich auch die Ausbeute der Herstellungsprozesse kontinuierlich zu steigern liegt ein besonderes Interesse darin, nach den Ursachen für das Auftreten von Ausschussteilen zu suchen, bei denen ein elektrisches Fehlverhalten festgestellt worden ist. Auch hierbei gilt es, eine diesbezügliche Ausfallanalyse zuverlässig und möglichst zeiteffizient durchzuführen, wobei möglicherweise vorhandene funktionsstörende Einzeldefekte innerhalb der Leitbahnnetzwerke zu lokalisieren sind. Derartige Einzeldefekte können Leitbahnkurzschlüsse, hochohmige oder unterbrochene Kontaktierungen, Isolationsdurchbrüche, Dotierfehler etc. sein. Grundsätzlich lassen sich funktionsrelevante Defektarten in zwei Hauptklassen einteilen, nämlich sogenannte stromführende Defekte, die sich zu meist durch einen lokal erhöhten Übergangswiderstand längs einem Leitbahnnetzwerk auszeichnen, der im elektrischen Betrieb zu einer lokal erhöhten Licht- und/oder Wärmeemission führt, sowie die sogenannten Leitbahnunterbrechungen. Stehen für die Defekterkennung der ersten Hauptgruppe eine ganze Reihe an sich bekannter Detektionsverfahren zur Verfügung, so beispielsweise die Emissionsmikroskopie, Flüssigkristallthermographie, die Lock-In-Thermographie oder letztlich das sogenannte OBIC-Verfahren (Optical Beam Induced Current), so stehen demgegenüber für die Detektion von Leitbahnunterbrechungen keine oder nur in einem sehr eingeschränkten Umfang vorhandene Lokalisierungsverfahren zur Verfügung. Eine der wenigen Möglichkeiten besteht darin, fehlerbehaftete Leitbahnnetzwerke mittels Potentialkontrastanalyse im Rasterelektronenmikroskop oder in einer fokussierenden Ionenstrahl-Anlage anhand des Sekundärelektronenbildes zu untersuchen. Es bedarf an dieser Stelle keiner weiteren Erläuterung festzustellen, dass es sich bei derartigen Praktiken um teure und zeitintensive Verfahrenstechniken handelt. Zudem gilt es bei derartigen Verfahren der Fehleranalyse die Leitbahnnetzwerke wenigstens einseitig offenzulegen, so dass bei der Untersuchung komplexer Chip-Verdrahtungen, die in der Regel mit einer Gussmasse verkapselt

sind, ein beträchtlicher Arbeitsaufwand bereits darin besteht, die Vergussmasse vorsichtig vom Chip abzutragen ohne dabei das Leitbahnnetzwerk zu verletzen.

[0003] Eine weitere, im Vergleich zur vorstehend erwähnten Vorgehensweise etwas weniger aufwendigere Analysetechnik besteht in der hochfrequenten, elektrischen Anregung von Leitbahnnetzwerken mit durch Unterbrechungen charakterisierten Fehlstellen. Hierbei werden HF-Signale in die Leitbahnnetzwerke eingekoppelt, die zumindest teilweise an den Leitbahnunterbrechungen reflektiert werden, so dass es möglich ist, durch Auswertung der Signallaufzeiten auf die Länge des Leitpfades bis hin zur Fehlstelle zu schließen. Unter Verwendung derzeit verfügbarer GHz-Messtechniken lassen sich auf diese Weise Fehlstellenzuordnungsgenauigkeiten in der Größenordnung von einigen 100 µm erreichen. Ein derartiges, auf dem sogenannten TDR-Prinzip (Time Domain Reflectometry) beruhendes Messprinzip ist Gegenstand der US 2006/0123305 A1, aus der ein Verfahren zum Testen von Leitbahnnetzwerken in Form integrierter Schaltkreise (ICs) hervorgeht. Hierzu ist auf dem zu untersuchenden IC-Chip und der darin enthaltenen zu untersuchenden integrierten Schaltungstopologie eine entsprechende Prüfschaltung zur Durchführung des TDR-Verfahrens integriert.

[0004] Aus einer weiteren Publikation, der WO 03073113 A1, ist ein TDR-Prüfverfahren zur Untersuchung von Leitungen in Rechnernetzwerken beschrieben. Gleichsam auf dem TDR-Messprinzip beruhend, ist in der US 2002 089335 A1 ein Testverfahren zur Untersuchung von auf Leiterplattebene vorhandenen elektrischen Verbindungen beschrieben, die durch Vorsehen einer auf der Leiterplatte integrierten TDR-Messschaltung in kürzester Zeit überprüfbar sind.

[0005] Allen, auf dem TDR-Messprinzip beruhenden Ausfallanalysetechniken haftet das Problem an, dass an Fehlstellen mit Leitbahnunterbrechungen keine vollständigen Signalreflexionen, sondern lediglich Teilreflexionen stattfinden, die insbesondere bei inhomogenen Leitbahnimpedanzen zu Fehldeutungen der erfassten Messsignale führen oder zumindest eine exakte Lokalisierung der Fehlstellen erschweren.

[0006] Ein anderer Ansatz zur Inspektion von Leitbahnnetzwerken ist der DE 10 2005 022 884 A1 zu entnehmen, bei der eine Elektrodenanordnung kontaktfrei über das zu untersuchende Leitbahnnetzwerk positioniert wird und durch Anlegen einer elektrischen Spannung ein elektrischer Stromfluss in einem Teilbereich des zu untersuchenden Leitbahnnetzwerkes generiert wird, der zu einem lokalen Spannungszustand führt, der wiederum die Detektion von etwaig

vorhandenen Kurzschlüssen, Einschnürungen oder Leitungsbrüchen ermöglicht. Ein ähnliches Messprinzip geht aus der DE 699 23 107 T2 hervor, die eine Zeitbereichsreflektometrie-Prüfanordnung für eine zweidimensionale Sonde beschreibt, bei der die zu untersuchende Leiterplattenebene auf einem xy-Stelltisch aufliegt, wobei das Leitbahnnetzwerk mit Hilfe zweier elektrischer Kontaktstifte lokal untersucht wird.

[0007] Die Druckschrift DE 101 36 774 C1 beschreibt ein Verfahren und eine Vorrichtung zur Untersuchung von Wärmequellen innerhalb einer elektrisch leitenden Material aufweisenden Probe, z.B. eines elektronischen Bauelements. Dabei wird auf wenigstens eine Oberfläche der Probe/des Bauelements ein fluoreszierendes Mittel aufgetragen, dessen Fluoreszenzeigenschaften temperaturabhängig sind. Sobald die Probe mit einer elektrischen Spannung beaufschlagt wird, fließen interne Ströme und es entwickeln sich lokale Wärmequellen. Die Probenoberfläche wird einem energetisch anregenden Energiestrom ausgesetzt, z.B. mittels UV-Licht, so dass eine von der Temperatur abhängige Lumineszenzstrahlung auftritt, welche ausgewertet wird. Dabei erscheinen wärmere Bereiche dunkler als nicht erwärmte Bereiche. Zur Verbesserung der Temporauflösung wird die Probe mit einer periodisch modulierten Spannung beaufschlagt, die einen sich periodisch ändernden Wärmeeintrag bewirkt. Fehlstellen in Leiterbahnnetzen, die nicht Strom durchflossen sind, werden nicht direkt erwärmt, und erscheinen nach diesseitigem Verständnis damit als kühl im Vergleich zu Strom durchflossenen Bereichen.

[0008] Die Druckschrift US 2004/0027149 A1 offenbart ein Verfahren und eine Anordnung zur Untersuchung der Funktionssicherheit und des Alterungsverhaltens von integrierten Schaltungen auf Waferebene, insbesondere zur Spannungsfestigkeit des Gate-Oxids unter Extrembedingungen. Dazu werden die zu untersuchenden Strukturen, insbesondere MOS-FETs, parallel an eine Strom- bzw. Spannungsversorgung angeschlossen. Zunächst wird dabei bei normalen Betriebsbedingungen das von den auf dem Wafer befindlichen Strukturen abgestrahlte Licht erfasst. Erste ausfallende Strukturen werden über Auftrennung von Sicherungsstrukturen von der elektrischen Versorgung abgetrennt. Anschließend werden extreme Betriebsbedingungen eingestellt, die zu einer deutlich erhöhten Belastung der Bauelemente führen und die über die Zeit weitere Ausfälle provozieren. Die Untersuchungen bei erhöhter Belastung sollen dabei unter anderem den Verschleiß simulieren, der sich nach längerer Betriebsdauer (wear-out) bzw. bei unzulässiger Beschaltung einstellt. Während der gesamten Belastung wird dabei die abgestrahlte Lichtintensität ständig zeitbezogen und orts aufgelöst erfasst, da die Ausfälle zu unvorhersehbaren Zeitpunkten erfolgen. Auftretende Intensitätsänderungen

über einen kritischen Wert hinaus weisen dabei auf einen Durchbruch in der Oxidschicht einzelner Strukturen hin. Defekte Strukturen, in deren Oxidschicht ein Durchbruch stattgefunden hat, werden von den anderen zu untersuchenden Strukturen elektrisch getrennt.

Darstellung der Erfindung

[0009] Der Erfindung liegt die Aufgabe zugrunde ein Verfahren zur Detektion von durch Unterbrechungen charakterisierbare Fehlstellen in Leitbahnnetzwerken derart weiterzubilden, dass ein möglichst geringer verfahrenstechnischer Aufwand nötig sein soll, um Fehlstellen in Form von Unterbrechungen längs der Leitbahnnetzwerken sicher und mit exakter Ortsauflösung detektieren zu können.

[0010] Die Lösung der der Erfindung zugrunde liegenden Aufgabe ist im Anspruch 1 angegeben. Das lösungsgemäße Verfahren vorteilhaft weiterbildende Merkmale sind Gegenstand der Unteransprüche sowie der weiteren Beschreibung insbesondere unter Bezugnahme auf die Ausführungsbeispiele zu entnehmen.

[0011] Das lösungsgemäße Verfahren zur Detektion von durch Unterbrechungen charakterisierbaren Fehlstellen in Leitbahnnetzwerken zeichnet sich dadurch aus, dass in das zu untersuchende Leitbahnnetzwerk ein elektrischer Energieeintrag derart vorgenommen wird, dass sich an wenigstens einer Fehlstelle eine elektrische Entladung ausbildet, durch die eine lokale Lichtemission oder ein lokaler Temperaturgradient hervorgerufen wird, die oder der sensorisch erfasst wird, dass die Erfassung der Lichtemission oder des lokalen Temperaturgradienten mittels lichtoptischer oder thermographischer Verfahren orts aufgelöst durchgeführt wird und dass die Erfassung mittels eines Lock-in-Verfahrens durchgeführt wird, indem das lichtoptische oder thermographische Verfahren getriggert durch den elektrischen Energieeintrag erfolgt.

[0012] Der elektrische Energieeintrag erfolgt in vorteilhafter Weise im Wege eines in das Leitbahnnetzwerk eingepprägten elektrischen Stromflusses, vorzugsweise in Form eines Stromimpulses, der aufgrund der sich an der Unterbrechung einstellenden elektrischen Hochspannungsverhältnisse zu einem lokalen Entladungsvorgang im Bereich der Fehlstelle führt, d. h. es erfolgt ein elektrischer Funkenüberschlag zwischen den beiden sich gegenüberstehenden Leitbahnenenden im Bereich der Fehlstelle, der zu einer lokalen Temperaturerhöhung und einem damit verbundenen, lokalen Temperaturgradienten innerhalb des Bereichs der Fehlstelle führt. Mit Hilfe lichtoptischer und/oder thermographischer Verfahren ist es möglich, den sich kurzzeitig ausbildenden Temperaturgradienten orts aufgelöst zu erfassen.

[0013] In besonders vorteilhafter Weise gilt es darauf zu achten, den elektrischen Energieeintrag in Form eines Stromimpulses derart zu wählen, so dass einerseits eine sich zuverlässig zwischen den beiden Leitbahnen an der Fehlstelle ausbildende Entladung und eine damit einhergehende thermische Gradientenbildung einstellt, andererseits jedoch das Leitbahnnetzwerk und möglicherweise in das Leitbahnnetzwerk integrierte elektrische Funktionselemente durch die Entladung nicht in Mitleidenschaft gezogen werden. Überdies sollte die Wahl der Stromstärke sowie auch die zeitliche Dimensionierung des Stromimpulses in Abhängigkeit der üblicherweise auftretenden Fehlstellen gewählt werden, so dass die Fehlstelle und insbesondere die sich im Bereich der Fehlstelle unmittelbar gegenüberliegenden Leitbahnen in Bezug auf Form, Größe, Abstand nicht beeinträchtigt werden.

[0014] Die häufigste Ursache von Leitbahnunterbrechungen sind Risse, die sich im Leitbahnsubstrat, Chip oder in einer entsprechenden Vergussmasse, in der das jeweilige Leitbahnnetzwerk enthalten ist, ausbilden und typischerweise Rissabstände in der Größenordnung von wenigen μm und darunter aufweisen. Um Risslokalisierungen mit einer Ortsauflösung von wenigen μm realisieren zu können, wird die Erfassung von Lichtemissionen oder des lokalen Temperaturgradienten mittels thermischer und/oder lichtoptischer Detektionsverfahren im Wege eines Lock-In-Verfahrens durchgeführt, beispielsweise indem die zur Verfügung stehenden Techniken zur thermischen oder lichtoptischen Detektion auf Grundlage des elektrischen Energieeintrages getriggert betrieben werden. In besonders vorteilhafter Weise bietet sich für die thermographische Detektion von Fehlstellen die IR-Thermographie, die auf Flüssigkristall beruhende Thermographie, d. h. LC-Thermographie FMI (Flourescent Microthermal Imaging) oder die Lichtemissionsmikroskopie an.

[0015] Das lösungsgemäße Verfahren bedient sich somit Techniken, die bei der eingangs beschriebenen Detektion von auf stromführenden Defekten beruhenden Fehlstellen an Leitbahnnetzwerken bereits eingesetzt werden, zumal sich derartige Fehlstellen durch lokal erhöhte Übergangswiderstände und die damit verbundene Ausbildung lokaler Temperaturgradienten auszeichnen. Das lösungsgemäße Verfahren schafft bei der Detektion von Leitbahnunterbrechungen die Voraussetzung für eine äquivalente Anwendbarkeit derartiger thermographischer und/oder lichtoptischer Detektionstechniken, indem am Ort der Fehlstelle eine eingeprägte Erwärmung in Form einer künstlich herbeigeführten, elektrischen Entladung geschaffen wird.

[0016] Die Erfindung wird nachstehend ohne Beschränkung des allgemeinen Erfindungsgedankens anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnungen exemplarisch beschrieben. Es zeigen:

Fig. 1 Prinzipdarstellung zur Ausbildung einer elektrischen Entladung am Ort einer Leitbahnunterbrechung,

Fig. 2 Darstellung zur Detektion und Lokalisierung eines durch eine elektrische Entladung am Ort einer Fehlstelle herbeigeführten Temperaturgradienten sowie

Fig. 3 bevorzugtes Ausführungsbeispiel zur Detektion und Lokalisierung einer Fehlstelle mittels Lock-In-Verfahren.

Wege zur Ausführung der Erfindung,
gewerbliche Verwendbarkeit

[0017] In **Fig. 1** ist eine stark schematisiert dargestellte Leitbahn L dargestellt, bei der angenommen sei, dass sie im Bereich **2**, der mit einer strichlierten Linie umfasst ist, eine lokale Fehlstelle in Form einer Unterbrechung aufweist. Die Unterbrechung zeichnet sich durch zwei durch einen Spalt voneinander getrennte Leitbahnen aus, wobei die Spaltbreite durchaus einige hundert Mikrometer und darunter bis hinab in den Submikrometerbereich betragen kann. Zur Einprägung eines elektrischen Stromes ist eine Stromquelle **1** vorgesehen, die mit dem Leitbahnnetzwerk L verbunden ist und über eine entsprechend hohe Quellenspannung verfügt, um an der elektrisch offenen Fehlerstelle **2** eine elektrische Entladung zu erzeugen. Die elektrische Entladung ist zumeist mit einem Lichtblitz verbunden, durch den Lichtquanten $h\nu$ emittiert werden, die mit einem entsprechend optischen Lichtdetektor (nicht in **1** dargestellt), detektierbar sind. Bei der Einprägung des elektrischen Stromimpulses mit Hilfe der Stromquelle **1** in das Leitbahnnetzwerk L ist darauf zu achten, dass der bei Beginn der Entladung stoßartig einsetzende Stromfluss schnell auf eine sehr geringe Stromstärke begrenzt wird, um Schädigungen einerseits an der zu analysierenden Fehlerstelle **2** und andererseits Schädigungen an möglicherweise weiteren in dem Leitbahnnetzwerk enthaltenen elektrischen Bauteilen zu vermeiden.

[0018] Die sich aus dem lokalen Spannungsabfall und dem fließenden Strom am Ort der Fehlstelle ergebende Verlustleistung sorgt neben der Entladungserscheinung zu einer lokalen Erwärmung am Ort der Leitbahnunterbrechung **2**, die mittels bekannter thermischer bzw. lichtoptischer Verfahren detektiert werden kann.

[0019] In Fig. 2 ist hierzu ein Messaufbau zur thermographischen oder lichtoptischen Fehlerlokalisierung dargestellt, der ein thermographisches oder optisches System 3 vorsieht, das ortsauflösend die im Bereich der Fehlstelle 2 sich kurzzeitig einstellende, lokale Temperaturerhöhung in Form eines detektierbaren lokal begrenzten Temperaturgradienten zu detektieren vermag. So eignet sich als thermographisches oder optisches System 3 ein IR-Thermograph, ein LC-Thermograph oder ein Lichtemissionsmikroskop.

[0020] Zur Verbesserung der Detektionsempfindlichkeit wird gemäß dem Ausführungsbeispiel in Fig. 3 die vorstehend beschriebene thermographische und/oder optische Messung mittels Lock-In-unterstützten Verfahren durchgeführt. Hierbei wird die in 3 dargestellte Infrarot-Kamera 3 mit Blickrichtung auf die zu untersuchende Leitbahnstruktur L und insbesondere in dem Bereich der Fehlstelle 2 durch die Stromquelle 1 getriggert betrieben. Hierzu weist die Stromquelle 1 einen Triggereingang auf, der mit dem Referenztakt eines Mess-PC's 4 gespeist wird. Die Infrarotkamera 3 nimmt abhängig vom Lock-In-Takt Einzelbilder der Fehlstelle 2 auf. Im Mess-PC 4 werden die seitens der Infrarotkamera 3 gelieferten Aufnahmen mittels einer entsprechenden Auswertesoftware verarbeitet und an einer Ausgabeeinheit zur weiteren Analyse und Bewertung entsprechend graphisch dargestellt.

Bezugszeichenliste

- 1 Stromquelle
- K Leitbahnnetzwerk
- 2 Fehlstelle
- 3 thermographische/lichtoptische Kamera
- 4 Mess-PC

Patentansprüche

1. Verfahren zur Detektion von durch Unterbrechungen charakterisierbare Fehlstellen in elektrischen Leitbahnnetzwerken in der Mikroelektronik, **dadurch gekennzeichnet**, dass in das zu untersuchende Leitbahnnetzwerk ein elektrischer Energieeintrag derart vorgenommen wird, dass an wenigstens einer Fehlstelle eine elektrische Entladung ausgebildet, durch die eine lokale Lichtemission oder ein lokaler Temperaturgradient hervorgerufen wird, die oder der sensorisch erfasst wird, dass die Erfassung der Lichtemission oder des lokalen Temperaturgradienten mittels lichtoptischer oder thermographischer Verfahren ortsaufgelöst durchgeführt wird und dass die Erfassung mittels eines Lock-in-Verfahrens durchgeführt wird, indem das lichtoptische oder thermographische Verfahren getriggert durch den elektrischen Energieeintrag erfolgt.

2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet**, dass die lokale Lichtemission und der Temperaturgradient sensorisch erfasst werden und dass die Erfassung der Lichtemission und des lokalen Temperaturgradienten mittels lichtoptischer und thermographischer Verfahren ortsaufgelöst durchgeführt wird und dass die Erfassung mittels eines Lock-in-Verfahrens durchgeführt wird, indem das lichtoptische und thermographische Verfahren durch den elektrischen Energieeintrag erfolgt.

3. Verfahren nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass der elektrische Energieeintrag in das zu untersuchende Leitbahnnetzwerk derart dosiert vorgenommen wird, dass eine Degradation der Fehlstelle durch den sich ausbildenden Temperaturgradienten an der Fehlstelle vermieden wird.

4. Verfahren nach Anspruch 3, **dadurch gekennzeichnet**, dass der elektrische Energieeintrag mit einer elektrischen Strombegrenzung erfolgt.

5. Verfahren nach Anspruch 3 oder 4, **dadurch gekennzeichnet**, dass der elektrische Energieeintrag mittels einer elektrischen Stromquelle mit einer derart hohen elektrischen Quellspannung vorgenommen wird, dass ein zu Zwecken einer sich an der Fehlstelle ausbildenden Entladung entsprechend groß und zeitlich kurz gewählter Stromimpuls in das zu untersuchende Leitbahnnetzwerk eingepreßt wird.

6. Verfahren nach einem der Ansprüche 1 bis 5, **dadurch gekennzeichnet**, dass als elektrische Leitbahnnetzwerke elektrische Leitpfadnetzwerke untersucht werden, die über Strukturbreiten von wenigstens einigen µm verfügen und auf Substratträgern aufgebracht sind oder in gekapselten elektrischen Bauelementen, vorzugsweise IC-Bauelemente der Mikroelektronik, integriert sind.

7. Verfahren nach einem der Ansprüche 1 bis 6, **dadurch gekennzeichnet**, dass die sensorische Erfassung der wenigstens einen Fehlstelle im Wege der IR-Thermographie, Liquid Crystal-Thermographie, Fluorescent Microthermal Imaging oder Lichtemissionsmikroskopie durchgeführt wird.

Es folgt eine Seite Zeichnungen

Anhängende Zeichnungen

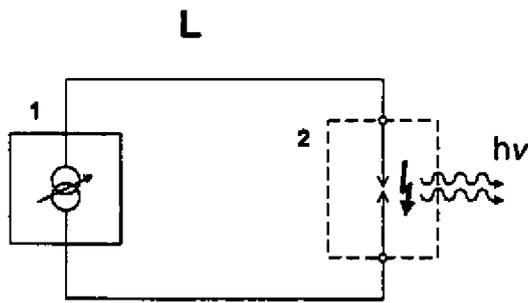


Fig. 1

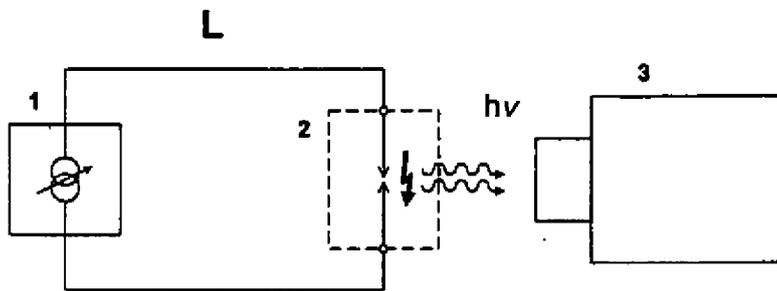


Fig. 2

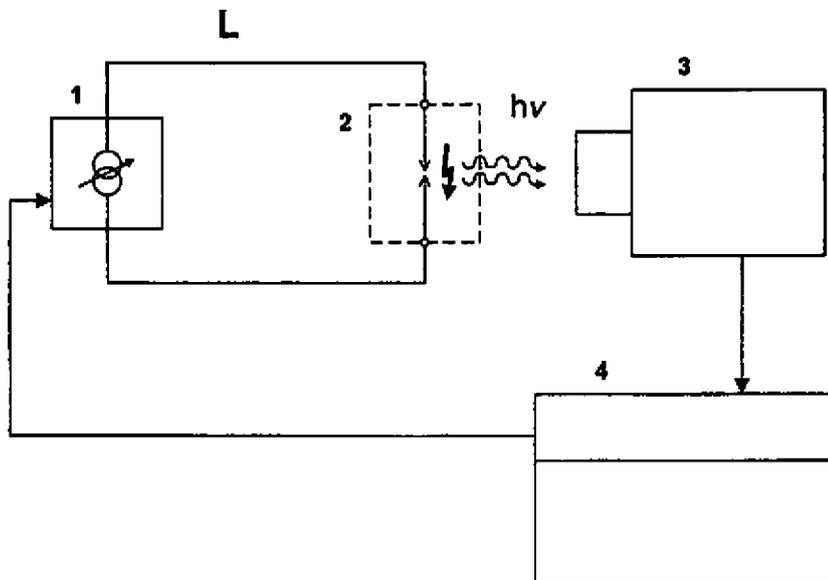


Fig. 3