



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201145541 A1

(43)公開日：中華民國 100 (2011) 年 12 月 16 日

-
- (21)申請案號：100111400 (22)申請日：中華民國 100 (2011) 年 03 月 31 日
(51)Int. Cl. : H01L31/042 (2006.01) H01L31/18 (2006.01)
(30)優先權：2010/04/02 日本 2010-086181
(71)申請人：愛發科股份有限公司 (日本) ULVAC, INC. (JP)
日本
(72)發明人：茶谷宏紀 CHATANI, HIRONORI (JP)；淺利伸 ASARI, SHIN (JP)；橋本征典
HASHIMOTO, MASANORI (JP)；朝比奈伸一 ASAHINA, SHINICHI (JP)；今北健
一 IMAKITA, KENICHI (JP)；佐見津祥二 SAMITSU, SHOJI (JP)；小林忠正
KOBAYASHI, TADAMASA (JP)；若井雅文 WAKAI, MASAFUMI (JP)；植喜信
UE, YOSHINOBU (JP)；若松貞次 WAKAMATSU, SADATSUGU (JP)；齋藤一也
SAITO, KAZUYA (JP)
(74)代理人：陳長文
申請實體審查：無 申請專利範圍項數：6 項 圖式數：8 共 40 頁
-

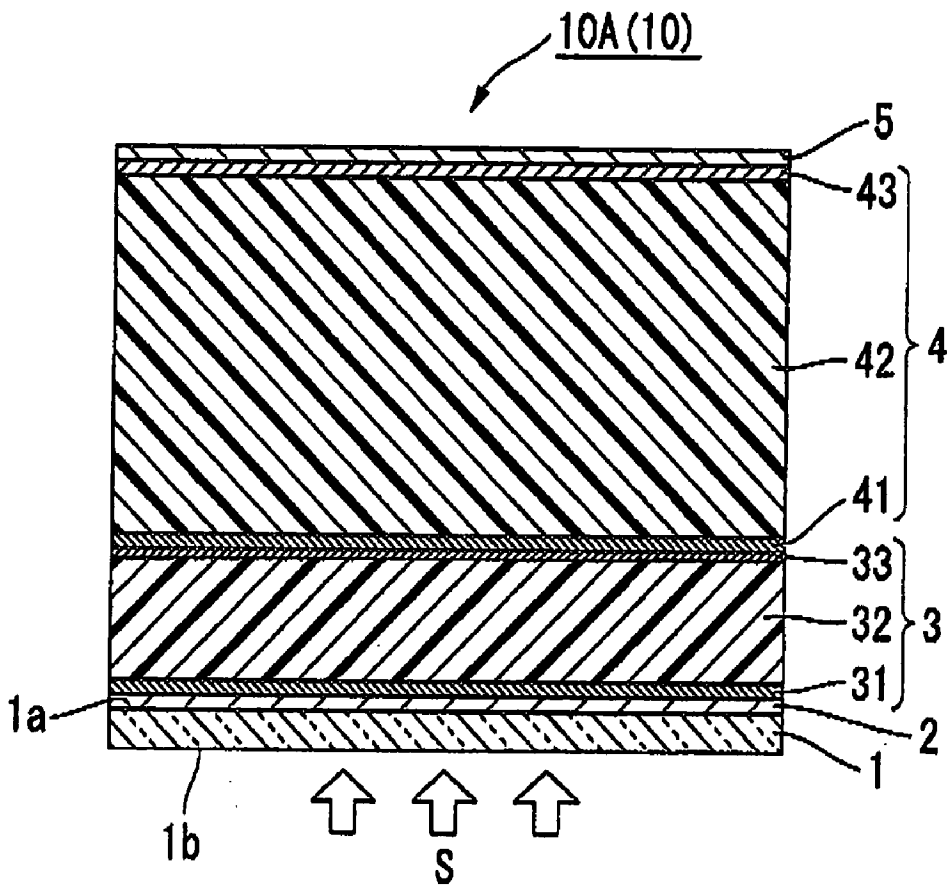
(54)名稱

光電轉換裝置及光電轉換裝置之製造方法

PHOTOELECTRIC CONVERSION DEVICE AND PHOTOELECTRIC CONVERSION DEVICE
MANUFACTURING METHOD

(57)摘要

本發明之光電轉換裝置具備：形成有透明導電膜之基板；於上述透明導電膜上，依序積層包含非晶質矽系薄膜之第 1p 型半導體層、第 1 實質性本徵 i 型半導體層、及第 1n 型半導體層而形成之 pin 型第一光電轉換單元；於上述第一光電轉換單元上，依序積層包含結晶質矽系薄膜之第 2p 型半導體層與第 2 實質性本徵 i 型半導體層、及包含非晶質矽系薄膜之第 2n 型半導體層而形成之 pin 型第二光電轉換單元；及形成於上述第二光電轉換單元上之背面電極。



- 1 : 透明基板(基板)
- 1a : 基板之第 1 面
- 1b : 基板之第 2 面
- 2 : 透明導電膜
- 3 : 第一光電轉換單元
- 4 : 第二光電轉換單元
- 5 : 背面電極
- 10A(10) : 光電轉換裝置
- 31 : p 型半導體層(第 1p 型半導體層)
- 32 : i 型矽層(非晶質矽層、第 1i 型半導體層)
- 33 : n 型半導體層(第 1n 型半導體層)
- 41 : p 型半導體層(第 2p 型半導體層)
- 42 : i 型矽層(結晶質矽層、第 2i 型半導體層)
- 43 : n 型半導體層(第 2n 型半導體層)
- S : 太陽光



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201145541 A1

(43)公開日：中華民國 100 (2011) 年 12 月 16 日

-
- (21)申請案號：100111400 (22)申請日：中華民國 100 (2011) 年 03 月 31 日
(51)Int. Cl. : H01L31/042 (2006.01) H01L31/18 (2006.01)
(30)優先權：2010/04/02 日本 2010-086181
(71)申請人：愛發科股份有限公司 (日本) ULVAC, INC. (JP)
日本
(72)發明人：茶谷宏紀 CHATANI, HIRONORI (JP)；淺利伸 ASARI, SHIN (JP)；橋本征典
HASHIMOTO, MASANORI (JP)；朝比奈伸一 ASAHINA, SHINICHI (JP)；今北健
一 IMAKITA, KENICHI (JP)；佐見津祥二 SAMITSU, SHOJI (JP)；小林忠正
KOBAYASHI, TADAMASA (JP)；若井雅文 WAKAI, MASAFUMI (JP)；植喜信
UE, YOSHINOBU (JP)；若松貞次 WAKAMATSU, SADATSUGU (JP)；齋藤一也
SAITO, KAZUYA (JP)
(74)代理人：陳長文
申請實體審查：無 申請專利範圍項數：6 項 圖式數：8 共 40 頁
-

(54)名稱

光電轉換裝置及光電轉換裝置之製造方法

PHOTOELECTRIC CONVERSION DEVICE AND PHOTOELECTRIC CONVERSION DEVICE
MANUFACTURING METHOD

(57)摘要

本發明之光電轉換裝置具備：形成有透明導電膜之基板；於上述透明導電膜上，依序積層包含非晶質矽系薄膜之第 1p 型半導體層、第 1 實質性本徵 i 型半導體層、及第 1n 型半導體層而形成之 pin 型第一光電轉換單元；於上述第一光電轉換單元上，依序積層包含結晶質矽系薄膜之第 2p 型半導體層與第 2 實質性本徵 i 型半導體層、及包含非晶質矽系薄膜之第 2n 型半導體層而形成之 pin 型第二光電轉換單元；及形成於上述第二光電轉換單元上之背面電極。

六、發明說明：

【發明所屬之技術領域】

本發明係關於光電轉換裝置及光電轉換裝置之製造方法。

本申請案係基於2010年4月2日在日本申請之專利2010-086181號主張優先權，並在此處引用其內容。

【先前技術】

近年，光電轉換裝置普遍利用於太陽電池或光感測器等，特別在太陽電池中，從能量之有效利用之觀點來看，已開始廣泛普及。尤其是利用單晶矽之光電轉換裝置每單位面積之能量轉換效率優良。但另一方面，由於利用單晶矽之光電轉換裝置使用將單晶矽晶錠切片成之矽晶圓，故晶錠之製造需花費大量之能量，從而製造成本較高。例如，若利用矽單晶製造設置於屋外等之大面積之光電轉換裝置，目前相當花費成本。因此，利用能夠更價廉地製造之非晶質(amorphous)矽薄膜(以下，亦標記成「a-Si薄膜」)之光電轉換裝置已作為低成本之光電轉換裝置而普及中。

然而，利用該非晶質(amorphous)矽薄膜之光電轉換裝置之轉換效率，低於利用單晶矽或多晶矽等之結晶型光電轉換裝置之轉換效率。因此，作為提高光電轉換裝置之轉換效率之構造，已提案有積層2個光電轉換單元之多接合型構造。例如，已知有圖7所示之多接合型光電轉換裝置200。在該多接合型光電轉換裝置200中，使用的是配置有

透明導電膜202之絕緣性透明基板201。於透明導電膜202上，形成有依序積層p型半導體層231、i型矽層(非晶質矽層)232、n型半導體層233而獲得之pin型第一光電轉換單元203。於第一光電轉換單元203上，形成有依序積層p型半導體層241、i型矽層(結晶質矽層)242、n型半導體層243而獲得之pin型第二光電轉換單元204。再者，於第二光電轉換單元204上形成有背面電極205。作為製造如此之多接合型光電轉換裝置之方法，已知有例如專利文獻1所揭示之製造方法。

於圖8顯示在如此之多接合型構造之光電轉換裝置中，包含非晶質矽系薄膜之pin型第一光電轉換單元，與包含結晶質矽系薄膜之pin型第二光電轉換單元之波長與發電效率之關係。

如圖8所示，包含結晶質矽系薄膜之pin型第二光電轉換單元長波長區域之發電效率低，難以提高作為裝置整體之光電轉換效率。

[先前技術文獻]

[專利文獻]

[專利文獻1]日本專利第3589581號公報

【發明內容】

[發明所欲解決之問題]

本發明係鑑於上述問題而完成者，其第一目的在於提供一種在多接合型光電轉換裝置中，可改善包含結晶質矽系薄膜之pin型第二光電轉換單元之長波長區域之發電效

率，使光電轉換效率提高之多接合型構造之光電轉換裝置。

又，本發明係第二目的在於提供一種可以簡單之方法，製造使光電轉換效率提高之多接合型構造之光電轉換裝置之光電轉換裝置之製造方法。

又，本發明之第三目的在於提供一種在具備包含結晶質矽系薄膜之pin型光電轉換單元之單接合型構造之光電轉換裝置中，可改善長波長區域之發電效率，使光電轉換效率提高之光電轉換裝置。

再者，本發明之第四目的在於提供一種可以簡單之方法，製造使光電轉換效率提高之單接合型構造之光電轉換裝置之光電轉換裝置的製造方法。

[解決問題之技術手段]

本發明之第1態樣之光電轉換裝置具備：形成有透明導電膜之基板；於上述透明導電膜上，依序積層包含非晶質矽系薄膜之第1p型半導體層、第1實質性本徵i型半導體層、及第1n型半導體層而形成之pin型第一光電轉換單元；於上述第一光電轉換單元上，依序積層包含結晶質矽系薄膜之第2p型半導體層與第2實質性本徵i型半導體層、及包含非晶質矽系薄膜之第2n型半導體層而形成之pin型第二光電轉換單元；及形成於上述第二光電轉換單元上之背面電極。

在本發明之第1態樣之光電轉換裝置中，上述第2n型半導體層之厚度較佳為20~400 Å。

本發明之第2態樣之光電轉換裝置之製造方法係於形成於基板之透明導電膜上，依序形成包含非晶質矽系薄膜且構成pin型第一光電轉換單元之第1p型半導體層、第1實質性本徵i型半導體層、及第1n型半導體層；於上述第1n型半導體層上，依序形成包含結晶質系矽薄膜且構成pin型第二光電轉換單元之第2p型半導體層、及第2實質性本徵i型半導體層；於上述第2i型半導體層上，形成包含非晶質矽系薄膜且構成上述第二光電轉換單元之第2n型半導體層；於上述第2n型半導體層上形成背面電極。

本發明之第3態樣之光電轉換裝置具備：形成有透明導電膜之基板；於上述透明導電膜上，依序積層包含結晶質矽系薄膜之第3p型半導體層、第3實質性本徵i型半導體層、及包含非晶質矽系薄膜之第3n型半導體層而形成之pin型第三光電轉換單元；及形成於上述第三光電轉換單元上之背面電極。

在本發明之第3態樣之光電轉換裝置中，上述第3n型半導體層之厚度較佳為20~400 Å。

本發明之第4態樣之光電轉換裝置之製造方法係於形成於基板之透明導電膜上，依序形成包含結晶質系矽薄膜且構成pin型第三光電轉換單元之第3p型半導體層、及第3實質性本徵i型半導體層；於上述第3i型半導體層上，形成包含非晶質矽系薄膜且構成上述第三光電轉換單元之第3n型半導體層；於上述第3n型半導體層上形成背面電極。

[發明之效果]

在本發明之光電轉換裝置(以下，亦稱為「裝置A」)中，構成上述第二光電轉換單元之p層、i層包含結晶質矽系薄膜，配置於構成上述第二光電轉換單元之i層與上述背面電極之間，且構成上述第二光電轉換單元之n層包含非晶質系矽薄膜。藉此，可緩和包含結晶質系矽薄膜之i層，與背面電極之界面之不匹配。藉此，可在第一光電轉換單元中有效地活用包含結晶質系矽薄膜之i層之作用，從而可獲得該i層、與背面電極之界面之晶格匹配，且提高第二光電轉換單元側之開路電壓(Voc)。因此，可使第二光電轉換單元之發電效率提高，從而使裝置整體之光電轉換效率提高。其結果，可根據本發明，可提供一種提高光電轉換效率之多接合型構造之光電轉換裝置。

又，由於本發明之光電轉換裝置之製造方法(以下，亦稱為「裝置A之製法」)，至少依序具備以下步驟：依序形成上述第一光電轉換單元之p層、i層、n層；於上述第一光電轉換單元之n層上，依序形成構成上述第二光電轉換單元之p層、i層；於上述第二光電轉換單元之i層上，形成構成上述第二光電轉換單元之n層；及於構成上述第二光電轉換單元之n層上，形成上述背面電極；故所獲得之光電轉換裝置可提高第二光電轉換單元側之開路電壓(Voc)。因此，可使第二光電轉換單元之發電效率提高，從而使裝置整體之光電轉換效率提高。其結果，可根據本發明，提供一種能夠簡單地製造光電轉換效率提高之多接合型構造之光電轉換裝置之製造方法。

又，在本發明之光電轉換裝置(以下，亦稱為「裝置B」)中，構成上述第三光電轉換單元之p層、i層包含結晶質系矽薄膜，配置於構成上述第三光電轉換單元之i層與上述背面電極之間，且構成上述第三光電轉換單元之n層包含非晶質系矽薄膜。藉此，可緩和包含結晶質系矽薄膜之i層，與背面電極之界面之不匹配。藉此，可有效地活用包含結晶質系矽薄膜之i層之作用，可提高開路電壓(Voc)。其結果，可根據本發明，提供一種提高光電轉換效率之單接合型構造之光電轉換裝置。

又，本發明之光電轉換裝置之製造方法(以下，亦稱為「裝置B之製法」)，至少依序具備以下步驟：依序形成上述第三光電轉換單元之p層、i層；形成上述第三光電轉換單元之n層；及於構成上述第三光電轉換單元之n層上，形成上述背面電極。藉此，在所獲得之光電轉換裝置中，開路電壓(Voc)提高。其結果，可根據本發明，提供一種能夠簡單地製造光電轉換效率提高之單接合型構造之光電轉換裝置之光電轉換裝置的製造方法。

【實施方式】

以下，基於圖式，說明本發明之光電轉換裝置及其製造方法之實施形態。

<第一實施形態>

在以下之實施形態中，係就積層非晶質矽型光電轉換裝置之第一光電轉換單元，與微晶矽型光電轉換裝置之第二光電轉換單元4而構成之多接合型構造的光電轉換裝置進

行說明。

圖1係顯示本發明之光電轉換裝置之層構成之剖面圖。

在本發明之光電轉換裝置10A(10)中，於具透明導電膜之基板之第1面1a上，於上述透明導電膜2上依序重疊設置有：積層p型半導體層(p層)、實質性本徵i型半導體層(i層)、及n型半導體層(n層)而成之pin型第一光電轉換單元3，與第二光電轉換單元4。再者，於第二光電轉換單元4上重疊形成有背面電極5。

基板1包含例如玻璃、透明樹脂等太陽光之透射性優良，且具有耐久性之絕緣材料。該基板1具備透明導電膜2。作為透明導電膜2可舉例有例如ITO(Indium Tin Oxide，氧化銦錫)、 SnO_2 、 ZnO 等具有光透射性之金屬氧化物。透明導電膜2係藉由真空蒸鍍法或濺鍍法形成於基板1上。

在該光電轉換裝置10A(10)中，如圖1中白色箭頭所示，太陽光S入射於基板1之第2面1b。

又，第一光電轉換單元3具有積層有p型半導體層(p層、第1p型半導體層)31、實質性本徵i型半導體層(i層、第1i型半導體層)32、n型半導體層(n層、第1n型半導體層)33之pin構造。即，第一光電轉換單元3係藉由依序積層p層31、i層32、n層33而形成。

該第一光電轉換單元3係由非晶質(amorphous)矽系材料構成。在第一光電轉換單元3中，p層31之厚度為例如80 Å，i層32之厚度為例如1800 Å，n層33之厚度為例如100

Å。

形成第一光電轉換單元3之p層31、i層32、n層33之電漿CVD反應室分別不同。

第二光電轉換單元4具有積層有p型半導體層(p層、第2p型半導體層)41、實質性本徵i型半導體層(i層、第2i型半導體層)42、n型半導體層(n層、第2n型半導體層)43之pin構造。即，第二光電轉換單元4係藉由依序積層p層41、i層42、n層43而形成。

且在本發明之光電轉換裝置10A(10)中，係以結晶質系矽薄膜，形成構成第二光電轉換單元4之p型半導體層(p層)41、i型半導體層(i層)42；並於構成上述第二光電轉換單元4之i層42與上述背面電極5之間，配置有以非晶質系矽薄膜形成之構成上述第二光電轉換單元4之n型半導體層(n層)43。

以非晶質矽系薄膜，形成配置於構成上述第二光電轉換單元4之i層與上述背面電極之間而構成上述第二光電轉換單元4的n層43，藉此，可緩和包含結晶質系矽薄膜之i層42，與背面電極5之界面之不匹配。藉此，可在第二光電轉換單元4中，有效地活用包含結晶質系矽薄膜之i層42之作用，從而可獲得該i層42與背面電極5之界面之晶格匹配，且提高第二光電轉換單元4側之開路電壓(Voc)。藉此，可使第二光電轉換單元4之發電效率提高，從而使裝置整體之光電轉換效率提高。其結果，可根據本發明，提供一種光電轉換效率提高之多接合型構造之光電轉換裝

置。

包含該非晶質系矽薄膜之n層43，無法觀測到例如於以雷射拉曼顯微鏡觀測到之非晶質n層43，由結晶質系矽薄膜導致之拉曼散射光之強度(ic)：520 nm附近之峰值。

又，該n層43導電率為例如 $1.0 \times 10^{-4} \sim 1.0 \times 10^{-2} \frac{\text{S}}{\text{cm}}$ 。 ✓

在第二光電轉換單元4中，p型半導體層(p層)41之厚度為例如150 Å，i型半導體層(i層)42之厚度為例如15000 Å。

n型半導體層(n層)43之厚度較佳為例如20~400 Å之範圍，例如可設為50 Å。n層43之厚度在20~400 Å之範圍內，可看到填充因子(FF)與開路電壓(Voc)增大，光電轉換效率增大之效果。n層43之厚度在400 Å以上之範圍下，會導致Jsc與Voc降低。其推測是因為n層43吸收光，導致包含結晶質系矽薄膜之i層42側之Jsc降低。

背面電極5只要由Ag(銀)或Al(鋁)等導電性之光反射膜構成即可。該背面電極5可藉由例如濺鍍法或蒸鍍法形成。

又，作為背面電極5，亦可採用於第二光電轉換單元4之n型半導體層(n層)43與背面電極5之間，形成有包含ITO、SnO₂、ZnO等導電性氧化物之層之積層構造。

其次，說明用於製造具有上述構成之光電轉換裝置10A(10)之製造方法。

本發明之光電轉換裝置之製造方法至少依序具備以下步驟：依序形成上述第一光電轉換單元3之p層31、i層32、n層33；於上述第一光電轉換單元3之n層33上，依序形成構成上述第二光電轉換單元4之p層41、i層42；於上述第二

光電轉換單元4之i層42上，形成構成上述第二光電轉換單元4之n層43；及於構成上述第二光電轉換單元4之n層43上，形成上述背面電極5。

由於本發明之光電轉換裝置之製造方法至少依序具備以下步驟：依序形成上述第一光電轉換單元3之p層31、i層32、n層33；於上述第一光電轉換單元3之n層33上，依序形成構成上述第二光電轉換單元4之p層41、i層42；於上述第二光電轉換單元4之i層42上，形成構成上述第二光電轉換單元4之n層43；及於構成上述第二光電轉換單元4之n層43上，形成上述背面電極5；故所獲得之光電轉換裝置10可提高第二光電轉換單元4側之開路電壓(Voc)。因此，可使第二光電轉換單元4之發電效率提高，使裝置整體之光電轉換效率提高。其結果，可根據本發明，能夠簡單地製造光電轉換效率提高之多接合型構造之光電轉換裝置。

以下，依序說明步驟。

首先，如圖2A所示，準備形成有透明導電膜2之絕緣性透明基板1。

其次，如圖2B所示，在成膜於絕緣性透明基板1上之透明導電膜2上，形成第一光電轉換單元3之p型半導體層31、i型矽層(非晶質矽層)32、n型半導體層33，與第二光電轉換單元4之p型半導體層41。此處，形成p層31、i層32、n層33及p層41之電漿CVD反應室分別不同。即，於第一光電轉換單元3之n型半導體層33上，形成設置有構成第二光電轉換單元4之p型半導體層41之光電轉換裝置第一中

間產品 10a。

p型半導體層 31係在個別反應室中，由電漿CVD法形成。例如，可在基板溫度為 $180\sim 200^{\circ}\text{C}$ ，電源頻率為 13.56 MHz ，反應室內壓力為 $70\sim 120\text{ Pa}$ ，反應氣體流量：甲矽烷(SiH_4)為 300 sccm 、氫(H_2)為 2300 sccm 、將氫作為稀釋氣體使用之乙硼烷($\text{B}_2\text{H}_6/\text{H}_2$)為 180 sccm 、甲烷(CH_4)為 500 sccm 的條件下，成膜非晶質矽(a-Si)之p層 31。

又，i型矽層(非晶質矽層)32係在個別反應室內，藉由電漿CVD法形成。例如，可在基板溫度為 $180\sim 200^{\circ}\text{C}$ ，電源頻率為 13.56 MHz ，反應室內壓力為 $70\sim 120\text{ Pa}$ ，反應氣體流量：甲矽烷(SiH_4)為 1200 sccm 的條件下，成膜非晶質矽(a-Si)之i層 32。

再者，n型半導體層 33係在個別之反應室內，藉由電漿CVD法形成。例如，可在基板溫度為 $180\sim 200^{\circ}\text{C}$ ，電源頻率為 13.56 MHz ，反應室內壓力為 $70\sim 120\text{ Pa}$ ，反應氣體流量：將氫作為稀釋氣體使用之磷化氫(PH_3/H_2)為 200 sccm 的條件下，成膜非晶質矽(a-Si)之n層 43。

p型半導體層 41係在個別之反應室內，藉由電漿CVD法形成。例如，可在基板溫度為 $180\sim 200^{\circ}\text{C}$ ，電源頻率為 13.56 MHz ，反應室內壓力為 $500\sim 900\text{ Pa}$ ，反應氣體流量：甲矽烷(SiH_4)為 100 sccm 、氫(H_2)為 25000 sccm 、將氫作為稀釋氣體使用之乙硼烷($\text{B}_2\text{H}_6/\text{H}_2$)為 50 sccm 的條件下，成膜微晶矽($\mu\text{c-Si}$)之p層 41。

接著，使第二光電轉換單元 4之p型半導體層 41暴露於大

氣中後，如圖2C所示，在相同之電漿CVD反應室內，於暴露於大氣中之p型半導體層41上，形成構成第二光電轉換單元4之i型矽層(結晶質矽層)42、n型半導體層(非晶質矽層)43。即，於第一光電轉換單元3上，形成設置有第二光電轉換單元4之光電轉換裝置之第二中間產品10b。

i型矽層(結晶質矽層)42係在與形成n型半導體層43之反應室相同之反應室內，藉由電漿CVD法形成。例如，可在基板溫度為180~200°C，電源頻率為13.56 MHz，反應室內壓力為500~900 Pa，反應氣體流量：甲矽烷(SiH₄)為180 sccm、氫(H₂)為27000 sccm的條件下，成膜微晶矽(μc-Si)之i層。

n型半導體層43係在與形成i型矽層(結晶質矽層)42之反應室相同之反應室內，藉由電漿CVD法形成。例如，可在基板溫度為180~200°C，電源頻率為13.56 MHz，反應室內壓力為70~120 Pa，反應氣體流量：將氫作為稀釋氣體使用之磷化氫(PH₃/H₂)為200 sccm的條件下，成膜非晶質矽(a-Si)之n層43。

而後於第二光電轉換單元4之n型半導體層43上形成背面電極5，藉此獲得圖1所示之光電轉換裝置10A(10)。

背面電極5由Ag(銀)或Al(鋁)等導電性之光反射膜構成即可。該背面電極5可藉由例如濺鍍法或蒸鍍法形成。

其次，基於圖式，說明該光電轉換裝置10A(10)之製造系統。

本發明之光電轉換裝置10之製造系統具有依序配置所謂

的直列型成膜裝置、將第二光電轉換單元4之p層暴露於大氣中之暴露裝置、及所謂的分批型第二成膜裝置之構成。直列型第一成膜裝置具有被稱為腔室之複數個成膜反應室直線狀連結配置之構成。在該第一成膜裝置中，分別形成有第一光電轉換單元3之p型半導體層31、i型矽層(非晶質矽層)32、n型半導體層33、及第二光電轉換單元4之p型半導體層41各層。在第二成膜裝置中，同時在相同之成膜反應室內，對複數個基板形成第二光電轉換單元4之i型矽層(結晶質矽層)42及n型半導體層(非晶質矽層)43各層。

於圖3顯示該光電轉換裝置10之製造系統。

如圖3所示，製造系統包含第一成膜裝置60、第二成膜裝置70、及將以第一成膜裝置60處理之基板暴露於大氣後，向第二成膜裝置70移動之暴露裝置80。

製造系統之第一成膜裝置60中最初被搬入基板，且配置有減壓內部壓力之負載室(L: Load)61。再者，亦可於負載室(L: Load)61之後段，根據成膜製程，設置將基板溫度加熱至一定溫度之加熱室。接著，連續直線狀配置形成第一光電轉換單元3之p型半導體層31之p層成膜反應室62、形成i型矽層(非晶質矽層)32之i層成膜反應室63、形成n型半導體層33之n層成膜反應室64、及形成第二光電轉換單元4之p型半導體層41之p層成膜反應室65。最後，於p層成膜反應室65連接使減壓氛圍返回至大氣氛圍而搬出基板之卸載室(UL: UnLoad, 搬出裝置)66。

此時，在圖3所示之A地點處，如圖2A所示，準備形成

有透明導電膜2之絕緣性透明基板1。又，在圖3所示之B地點處，如圖2B所示，在成膜於絕緣性透明基板1上之透明導電膜2上，形成設置有第一光電轉換單元3之p型半導體層31、i型矽層(非晶質矽層)32、n型半導體層33、第二光電轉換單元4之p型半導體層41各層的光電轉換裝置之第一中間產品10a。

又，製造系統之第二成膜裝置70具有負載·卸載室(L/UL)71與in層成膜反應室72。負載·卸載室(L/UL)71係執行搬入以第一成膜裝置60處理之光電轉換裝置之第一中間產品10a，並在基板搬入後，減壓內部壓力，或在搬出基板之際，使減壓氛圍返回至大氣氛圍等。in層成膜反應室72係連續於負載·卸載室(L/UL)71連接。在in層成膜反應室72中，在相同之反應室內，於第二光電轉換單元4之p型半導體層41上，依序形成第二光電轉換單元4之i型矽層(結晶質矽層)42及n型半導體層(非晶質矽層)43。又，該成膜處理係對複數個基板同時進行。

此時，在圖3所示之C地點處，如圖2C所示，於第一光電轉換單元3上形成設置有第二光電轉換單元4之光電轉換裝置之第二中間產品10b。

又，如圖3所示，在直列型第一成膜裝置60中，係對2個基板同時進行成膜處理，且i層成膜反應室63包含4個反應室63a、63b、63c、63d。又，在圖3中，分批型第二成膜裝置70在構成上為同時處理6個基板。

根據如上所述之光電轉換裝置之製造方法，於非晶質光

電轉換裝置之第一光電轉換單元3之p層31、i層32、n層33上，形成結晶質光電轉換裝置之第二光電轉換單元4之p層41。於其上形成第二光電轉換單元4之i層42、n層43。藉此，可使第二光電轉換單元4之i層42之結晶化分佈之控制容易化。

又，在本發明中，較佳的是在暴露於大氣中之p型半導體層41上，形成構成第二光電轉換單元4之i型矽層(結晶質矽層)42、n型半導體層43之際，形成該i層42之前，對暴露於大氣中之第二光電轉換單元4之p層41，施與含有OH自由基之電漿處理或氫電漿處理。

含有OH自由基之電漿處理係在個別之成膜室，於具透明金屬氧化物電極(透明導電膜2)之玻璃基板1之透明技術氧化物電極上，形成第一光電轉換單元3之p層、i層、n層33及第二光電轉換單元4之p層41後，在含有OH自由基之電漿處理室進行。其後，亦可在個別之成膜室將構成第二光電轉換單元4之i型矽層(結晶質矽層)42、n型半導體層43成膜，亦可在相同之處理室內，連續於含有OH自由基之電漿處理，積層第二光電轉換單元4之i層42、n層43。

此處，在相同之處理室內，連續於含有OH自由基之電漿處理而形成第二光電轉換單元4之i層42、n層43之情形，每次處理均以含有OH自由基之電漿對成膜室施加處理。藉此，可分解除去殘留雜質氣體 PH_3 。因此，即使在相同處理室內，重複第二光電轉換單元4之i層42、n層43之成膜，亦可獲得良好之雜質分佈，從而獲得發電效率良

好之積層薄膜光電轉換裝置10。

又，本發明在對第二光電轉換單元4之p層41施加之含有OH自由基之電漿處理中，較佳為使用包含 CO_2 、 CH_2O_2 、 H_2O 或 H_2 之混合氣體作為處理氣體。即，含有OH自由基之電漿之生成可藉由在對成膜室流動以 (CO_2+H_2) 、 $(\text{CH}_2\text{O}_2+\text{H}_2)$ 、 $(\text{H}_2\text{O}+\text{H}_2)$ 的狀態下，對電極間施加例如13.5 MHz、27 MHz、40 MHz等高頻，而有效地生成。在該含有OH自由基之電漿之生成中，亦可使用 $(\text{HCOOCH}_2+\text{H}_2)$ 、 $(\text{CH}_2\text{OH}+\text{H}_2)$ 等之醇類、甲酸酯類等之含氧碳氫化合物類。但在有C雜質量增加之問題之系中，較佳為使用 (CO_2+H_2) 、 $(\text{CH}_2\text{O}_2+\text{H}_2)$ 或 $(\text{H}_2\text{O}+\text{H}_2)$ 。

在該含有OH自由基之電漿之生成中，電漿生成氣體若使用 CO_2 時，系中必須存在 H_2 ，而在使用除 $(\text{CH}_2\text{O}_2+\text{H}_2)$ 、 $(\text{H}_2\text{O}+\text{H}_2)$ 以外，又使用 $(\text{HCOOCH}_3+\text{H}_2)$ 、 $(\text{CH}_3\text{OH}+\text{H}_2)$ 等之醇類、甲酸酯類等之含氧碳氫化合物類時，系中不一定要存在 H_2 。

如此，若施加含有OH自由基之電漿處理，則相較於O自由基反應穩定，且不會對下層造成損傷，從而對形成於第一光電轉換單元3之p層31、i層32、n層33上之第二光電轉換單元4之p層41之表面活性有其效果。因此，可使第二光電轉換單元4之p層41表面活性化。可有效地對積層於其上之第二光電轉換單元4之i層42之結晶生成發揮作用，即使在大面積之基板仍可獲得均一之結晶率分佈。

取代含有OH自由基之電漿處理，若進行H電漿處理，亦

可獲得與含有OH自由基之電漿處理相同之效果。

又，在個別之成膜室形成於第一光電轉換單元3之非晶質p層31、i層32、n層33上之第二光電轉換單元4之p層41無論是於非晶質之非晶質矽(a-Si)層中分散有微晶矽($\mu\text{c-Si}$)之膜，還是非晶質之非晶質氧化矽(a-SiO)層中分散有微晶矽($\mu\text{c-Si}$)之膜均可。但為獲得基板大面積化時所需之結晶質光電轉換層之i層與n層之結晶生長核的生成相關之均一之結晶化分佈率，較佳為採用於非晶質之非晶質氧化矽(a-SiO)層中分散有微晶矽($\mu\text{c-Si}$)之膜。

如此，於非晶質之非晶質氧化矽(a-SiO)層中分散有微晶矽($\mu\text{c-Si}$)之膜可進行調整，以便獲得較非晶質矽(a-Si)半導體層低之折射率。因此，可將該層作為波長選擇反射膜發揮功能，使短波長光局限於頂部單元側，藉此提高轉換效率。

又，不拘有無將該光閉入之效果，於非晶質之非晶質氧化矽(a-SiO)層中分散有微晶矽($\mu\text{c-Si}$)之膜，可藉由含有OH自由基之電漿處理，對第二光電轉換單元4之i層42與n層43之結晶生長核之生成有效地發揮作用，從而即使是大面積之基板仍可獲得均一之結晶率分佈。

又，本發明亦可形成結晶質系矽薄膜，作為構成第一光電轉換單元3之n層33。即，於非晶質之第一光電轉換單元3之p層31、i層32上，形成結晶質n層33及結晶質之第二光電轉換單元4之p層41。

如此，對於形成有n層33、及第二光電轉換單元4之p層

41之基板在個別反應室或相同之成膜室內，進行含有OH自由基之電漿處理，使其表面活化生成結晶核，接著，積層結晶質之第二光電轉換單元4之i層42，藉此，可獲得具有大面積均一結晶率分佈，且發電效率良好之積層薄膜光電轉換裝置10A(10)。

<第二實施形態>

其次，說明本發明之第二實施形態。

再者，以下之說明主要就與上述之第一實施形態不同之部分進行說明，而對與第一實施形態相同之部分，省略其說明。

圖4係顯示本實施形態之光電轉換裝置之層構成之剖面圖。

上述之第一實施形態雖已說明多接合型構造之光電轉換裝置，但本發明並不僅限定於多接合型構造，亦可適用單接合型構造之光電轉換裝置。

該光電轉換裝置10B(10)係使用具透明導電膜之基板，於上述透明導電膜2上依序重疊積層有p型半導體層(p層、第3p型半導體層)81、實質性本徵i型半導體層(i層、第3i型半導體層)82、及n型半導體層(n層、第3n型半導體層)83之pin型光電轉換單元8，與背面電極5而形成。

且，在本發明之光電轉換裝置10B(10)中，構成第三光電轉換單元8之p層81、i層82係以結晶質系矽薄膜形成，配置於構成第三光電轉換單元8之i層82與背面電極5之間，而構成第三光電轉換單元8之n層83係以非晶質系矽薄

膜形成。

在該光電轉換裝置10B(10)中也是，構成第三光電轉換單元8之p層81、i層82係以結晶質系矽薄膜形成，配置於構成第三光電轉換單元8之i層82與背面電極5之間而構成第三光電轉換單元8之n層83以非晶質系矽薄膜形成，藉此，可緩和以結晶質系矽薄膜形成之i層82，與背面電極5之界面之不匹配。藉此，可有效地活用以結晶質系矽薄膜形成之i層82之作用，使開路電壓(Voc)提高。其結果，光電轉換裝置10B(10)之光電轉換效率提高。

且，本發明之光電轉換裝置10B(10)之製造方法至少依序具備以下步驟：依序形成第三光電轉換單元8之p層81、i層82、形成第三光電轉換單元8之n層83、及於構成第三光電轉換單元8之n層83上形成背面電極5。

構成第三光電轉換單元8之p層81、i層82、n層83均可與上述之第一實施形態之構成第二光電轉換單元4之p層41、i層42、n層43同樣地形成。

在如此獲得之光電轉換裝置10B(10)中，開路電壓(Voc)提高，且光電轉換效率提高。其結果，本發明之製造方法可簡便地製造光電轉換效率提高之光電轉換裝置10B(10)。

[實施例]

其次，對本發明之光電轉換裝置進行如下所示之實驗。根據各實施例及比較例製造之多接合型構造之光電轉換裝置、及其製造條件如下所述。

下述之任一實施例均係使用具有1100 mm×1400 mm大小之基板，製造光電轉換裝置。

<實施例1>

實施例1係於基板上，形成非晶質之包含非晶質矽(a-Si)系薄膜之p層、緩衝層、非晶質之包含非晶質矽(a-Si)系薄膜之i層、非晶質之包含非晶質矽(a-Si)系薄膜之n層、及構成第二光電轉換單元之包含微晶矽($\mu\text{c-Si}$)之p層，作為第一光電轉換單元。該等之層係在分別不同之成膜室內連續成形。其後，使第二光電轉換單元之p層暴露於大氣中，且使用氫(H_2)作為處理氣體而對第二光電轉換單元之p層施加氫電漿處理。其後，形成構成第二光電轉換單元之包含微晶矽($\mu\text{c-Si}$)之i層、非晶質之包含非晶質矽(a-Si)系薄膜之n層、及背面電極。

在實施例1中，第一光電轉換單元之p層、i層、n層及第二光電轉換單元之p層係在個別之反應室內，藉由電漿CVD法進行成膜。另一方面，第二光電轉換單元之i層、n層係在相同之成膜室內，藉由電漿CVD法進行成膜。

在基板溫度170°C、施加RF電力40 W、反應室內壓力80 Pa、反應氣體流量：甲矽烷(SiH_4)為150 sccm、氫(H_2)為470 sccm、將氫作為稀釋氣體使用之乙硼烷($\text{B}_2\text{H}_6/\text{H}_2$)為45 sccm、甲烷(CH_4)為300 sccm的條件下，將第一光電轉換單元之p層成膜成80 Å之膜厚。此時之成膜速度為116 Å/分。

在基板溫度170°C、施加RF電力40 W、反應室內壓力60

Pa、反應氣體流量：甲矽烷(SiH_4)為150 sccm、氫(H_2)為1500 sccm、甲烷(CH_4)為200 sccm的條件下，將緩衝層成膜成60 Å之膜厚。此時之成膜速度為66 Å/分。

又，在基板溫度170°C、施加RF電力40 W、反應室內壓力40 Pa、反應氣體流量：甲矽烷(SiH_4)為300 sccm的條件下，將第一光電轉換單元之i層成膜成2000 Å之膜厚。此時之成膜速度為131 Å/分。

再者，在基板溫度170°C、施加RF電力1000 W、反應室內壓力800 Pa、反應氣體流量：甲矽烷(SiH_4)為150 sccm、氫(H_2)為550 sccm、將氫作為稀釋氣體使用之磷化氫(PH_3/H_2)為60 sccm的條件下，將第一光電轉換單元之n層成膜成20 Å之膜厚。此時之成膜速度為158 Å/分。

其次，在基板溫度170°C、施加RF電力750 W、反應室內壓力1200 Pa、反應氣體流量：甲矽烷(SiH_4)為30 sccm、氫(H_2)為9000 sccm、將氫作為稀釋氣體使用之乙硼烷($\text{B}_2\text{H}_6/\text{H}_2$)為12 sccm的條件下，將第二光電轉換單元之p層成膜成150 Å之膜厚。此時之成膜速度為174 Å/分。

此處，使第二光電轉換單元之p層暴露於大氣中。在基板溫度190°C、電源頻率13.56 MHz、反應室內壓力700 Pa、作為處理氣體之 H_2 為1000 sccm之條件下，對該p層施加電漿處理。

接著，在基板溫度170°C、施加RF電力550 W、反應室內壓力1200 Pa、反應氣體流量：甲矽烷(SiH_4)為45 sccm、氫(H_2)為3150 sccm的條件下，將第一光電轉換單元

之i層成膜成15000 Å之膜厚。此時之成膜速度為361 Å/分。

又，在基板溫度170°C、施加RF電力100 W、反應室內壓力80 Pa、反應氣體流量：甲矽烷(SiH₄)為150 sccm、氫(H₂)為550 sccm、將氫作為稀釋氣體使用之磷化氫(PH₃/H₂)為60 sccm的條件下，將第二光電轉換單元之n層成膜成20 Å之膜厚。此時之成膜速度為158 Å/分。

最後，於上述第二光電轉換單元之n層上，使用濺鍍法，將氧化鋅(ZnO)成膜成800 Å之膜厚。進而，於其上將銀(Ag)成膜成2000 Å之膜厚，從而形成背面電極。

<實施例2~實施例6>

除將構成第二光電轉換單元之n層之厚度，代替20 Å設為50 Å(實施例2)、100 Å(實施例3)、150 Å(實施例4)、200 Å(實施例5)、400 Å(實施例6)以外，其他與實施例1相同，製作多接合型構造之光電轉換裝置。

<比較例>

除將構成第二光電轉換單元之n層設為包含微晶矽(μc-Si)之n層以外，其他與實施例1相同，製作多接合型構造之光電轉換裝置。

在基板溫度170°C、施加RF電力1000 W、反應室內壓力800 Pa、反應氣體流量：甲矽烷(SiH₄)為20 sccm、氫(H₂)為2000 sccm、將氫作為稀釋氣體使用之磷化氫(PH₃/H₂)為15 sccm的條件下，將第二光電轉換單元之n層成膜成100 Å之膜厚。此時之成膜速度為174 Å/分。

對如上所述製作之實施例1~5及比較例之光電轉換裝置，以 100 mW/cm^2 之光量照射AM1.5之光，在 25°C 下作為輸出特性測定光電轉換效率(η)、開路電壓(V_{oc})。將其結果顯示於表1。

[表 1]

	n層膜厚 [Å]	光電轉換效率 η [%]	開路電壓 V_{oc} [mV]
實施例1	20	9.42	1230.00
實施例2	50	10.52	1267.92
實施例3	100	11.47	1354.78
實施例4	150	11.64	1362.88
實施例5	200	11.65	1355.00
實施例6	400	9.98	1287.25
比較例	100	11.06	1331.43

如表1所示，在第二光電轉換單元方面，本發明之由非晶質矽系薄膜構成n層之光電轉換裝置(實施例1~6)相較於先前之光電轉換裝置(比較例)，顯示有良好之特性，尤其是可使光電轉換效率提高0.5%左右(實施例3與比較例之對比)。

又，圖5、圖6係顯示改變實施例1~6之光電轉換裝置之第二光電轉換單元之n層之厚度時，所獲得之光電轉換效率(η)與開路電壓(V_{oc})的測定結果。即，圖5、圖6分別為相對於n層之厚度(橫軸)，繪製 η 、 V_{oc} (縱軸)而成之曲線圖。

如表1及圖5、圖6所示，確認n層之厚度(膜厚)在20~400 Å之範圍內，有開路電壓(V_{oc})增大，光電轉換效率 η 增大之效果。尤其是若n層之厚度在100~200 Å之範圍內，則光電轉換效率 η 與開路電壓 V_{oc} 兩者為超過先前(比較例)之值。再者，若n層之厚度為400 Å以上，則會導致 V_{oc} 降低。推斷其原因為，n層若吸收光，會導致包含結晶質系矽薄膜之i層側之 J_{sc} 降低。其結果，可想像光電轉換效率 η 亦降低。因此，構成第二光電轉換單元之n層之膜厚較佳為20~400 Å之範圍，更佳為100~200 Å之範圍。

以上，雖已說明本發明之光電轉換裝置及光電轉換裝置之製造方法，但本發明並不限定於此，可在不脫離發明之主旨之範圍內進行適宜變更。

[產業上之可利用性]

本發明可廣泛適用於光電轉換裝置及光電轉換裝置之製造方法。

【圖式簡單說明】

圖1係顯示本發明之光電轉換裝置(裝置A)之層構成之一例的剖面圖。

圖2A係顯示圖1所示之光電轉換裝置之製造方法之步驟例的說明圖。

圖2B係顯示圖1所示之光電轉換裝置之製造方法之步驟例的說明圖。

圖2C係顯示圖1所示之光電轉換裝置之製造方法之步驟例的說明圖。

圖3係顯示製造本發明之光電轉換裝置之製造系統之一例的概略圖。

圖4係顯示本發明之光電轉換裝置(裝置B)之層構成之一例的剖面圖。

圖5係顯示在實施例中製作之光電轉換裝置之第二光電轉換單元之n層之厚度與光電轉換效率 η 的關係圖。

圖6係顯示在實施例中製作之光電轉換裝置之第二光電轉換單元之n層之厚度與開路電壓 V_{oc} 的關係圖。

圖7係顯示先前之光電轉換裝置之層構成之一例的剖面圖。

圖8係顯示先前之光電轉換裝置之波長與發電效率之關係圖。

【主要元件符號說明】

1	透明基板(基板)
2	透明導電膜
3	第一光電轉換單元
4	第二光電轉換單元
5	背面電極
8	第三光電轉換單元
10A、10B(10)	光電轉換裝置
31	p型半導體層(第1p型半導體層)
32	i型矽層(非晶質矽層、第1i型半導體層)

33	n型半導體層(第1n型半導體層)
41	p型半導體層(第2p型半導體層)
42	i型矽層(結晶質矽層、第2i型半導體層)
43	n型半導體層(第2n型半導體層)
60	第一成膜室
61	負載室
62	p層成膜反應室
63(63a、63b、63c、63d)	i層成膜反應室
64	n層成膜反應室
65	p層成膜反應室
66	卸載室
70	第二成膜室
71	負載·卸載室
72	in層成膜反應室
80	暴露裝置
81	p型半導體層(第3p型半導體層)
82	i型矽層(結晶質矽層、第3i型半導體層)
83	n型半導體層(第3n型半導體層)
S	太陽光

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 100111400

※ 申請日： 100.3.31

※IPC 分類：H01L 31/042 :2006.01

一、發明名稱：(中文/英文)

H01L 31/18 :2006.01

光電轉換裝置及光電轉換裝置之製造方法

PHOTOELECTRIC CONVERSION DEVICE AND PHOTOELECTRIC
CONVERSION DEVICE MANUFACTURING METHOD

二、中文發明摘要：

本發明之光電轉換裝置具備：形成有透明導電膜之基板；於上述透明導電膜上，依序積層包含非晶質矽系薄膜之第1p型半導體層、第1實質性本徵i型半導體層、及第1n型半導體層而形成之pin型第一光電轉換單元；於上述第一光電轉換單元上，依序積層包含結晶質矽系薄膜之第2p型半導體層與第2實質性本徵i型半導體層、及包含非晶質矽系薄膜之第2n型半導體層而形成之pin型第二光電轉換單元；及形成於上述第二光電轉換單元上之背面電極。

三、英文發明摘要：

A photoelectric conversion device having: a substrate on which a transparent-electroconductive film is formed; a pin-type first-photoelectric conversion unit which is formed by stacking a first p-type semiconductor layer, a first substantially intrinsic i-type semiconductor layer, and a first n-type semiconductor layer, which are composed of an amorphous-silicon-based thin film, in this order on the transparent-electroconductive film; a pin-type second-photoelectric conversion unit which is formed by stacking a second p-type semiconductor layer, a second substantially intrinsic i-type semiconductor layer, which are composed of a crystalline-silicon-based thin film, and a second n-type semiconductor layer, which is composed of an amorphous-silicon-based thin film, in this order on the first-photoelectric conversion unit; and a back-face electrode which is formed on the second-photoelectric conversion unit.

七、申請專利範圍：

1. 一種光電裝換裝置，其特徵為包含：

形成有透明導電膜之基板；

於上述透明導電膜上，依序積層包含非晶質矽系薄膜之第1p型半導體層、第1實質性本徵i型半導體層、及第1n型半導體層而形成之pin型第一光電轉換單元；

於上述第一光電轉換單元上，依序積層包含結晶質矽系薄膜之第2p型半導體層與第2實質性本徵i型半導體層、及包含非晶質矽系薄膜之第2n型半導體層而形成之pin型第二光電轉換單元；及

形成於上述第二光電轉換單元上之背面電極。

2. 如請求項1之光電轉換裝置，其中上述第2n型半導體層之厚度為20~400 Å。

3. 一種光電轉換裝置之製造方法，其特徵為：

於形成於基板之透明導電膜上，依序形成包含非晶質矽系薄膜且構成pin型第一光電轉換單元之第1p型半導體層、第1實質性本徵i型半導體層、及第1n型半導體層；

於上述第1n型半導體層上，依序形成包含結晶質系矽薄膜且構成pin型第二光電轉換單元之第2p型半導體層、及第2實質性本徵i型半導體層；

於上述第2i型半導體層上，形成包含非晶質矽系薄膜且構成上述第二光電轉換單元之第2n型半導體層；

於上述第2n型半導體層上形成背面電極。

4. 一種光電轉換裝置，其特徵為包含：

形成有透明導電膜之基板；

於上述透明導電膜上，依序積層包含結晶質矽系薄膜之第3p型半導體層、第3實質性本徵i型半導體層、及包含非晶質矽系薄膜之第3n型半導體層而形成之pin型第三光電轉換單元；及

形成於上述第三光電轉換單元上之背面電極。

5. 如請求項4之光電轉換裝置，其中上述第3n型半導體層之厚度為20~400 Å。
6. 一種光電轉換裝置之製造方法，其特徵為：

於形成於基板之透明導電膜上，依序形成包含結晶質系矽薄膜且構成pin型第三光電轉換單元之第3p型半導體層、及第3實質性本徵i型半導體層；

於上述第3i型半導體層上，形成包含非晶質矽系薄膜且構成上述第三光電轉換單元之第3n型半導體層；

於上述第3n型半導體層上形成背面電極。

八、圖式：

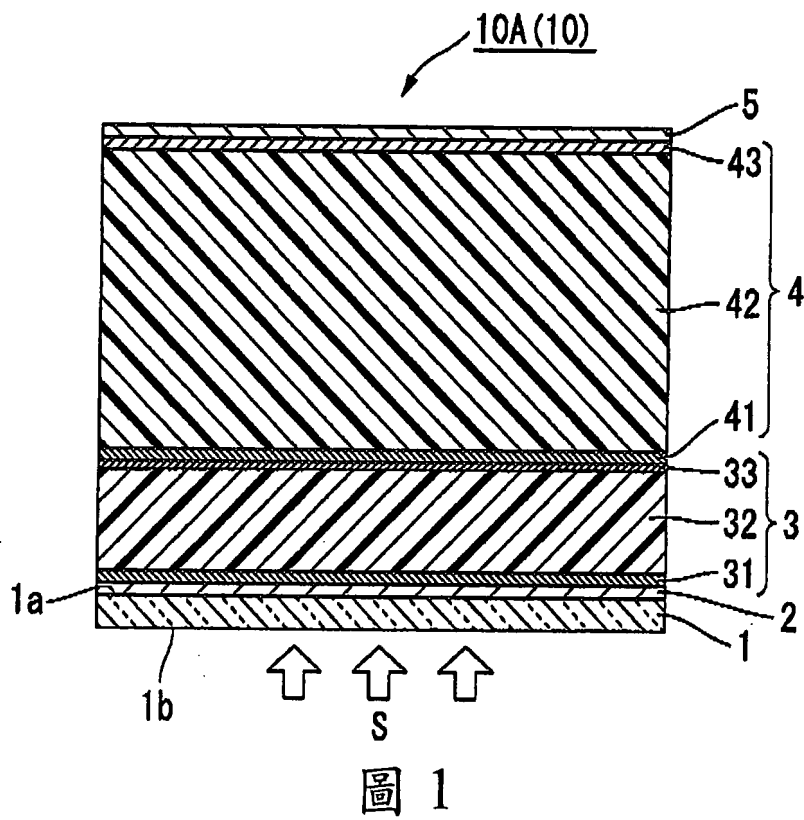




圖 2A

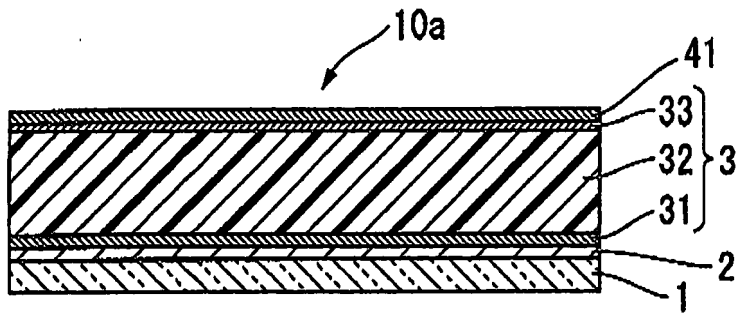


圖 2B

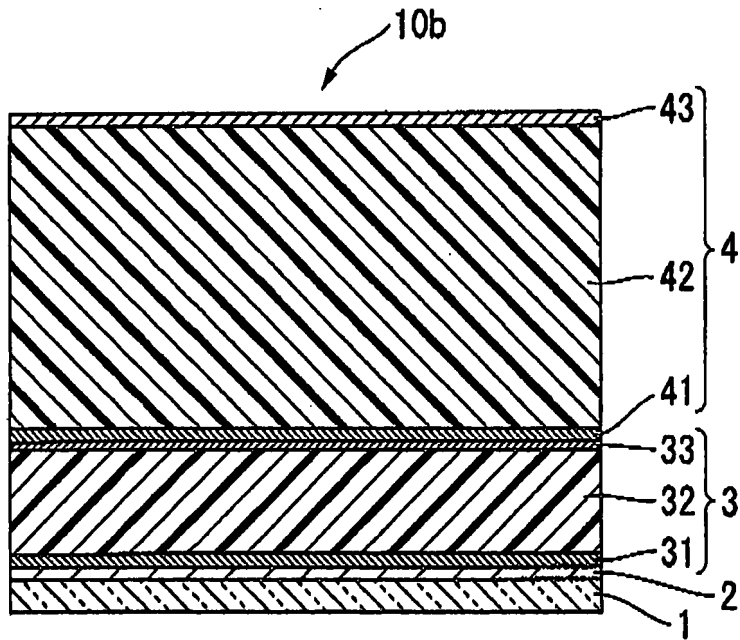


圖 2C

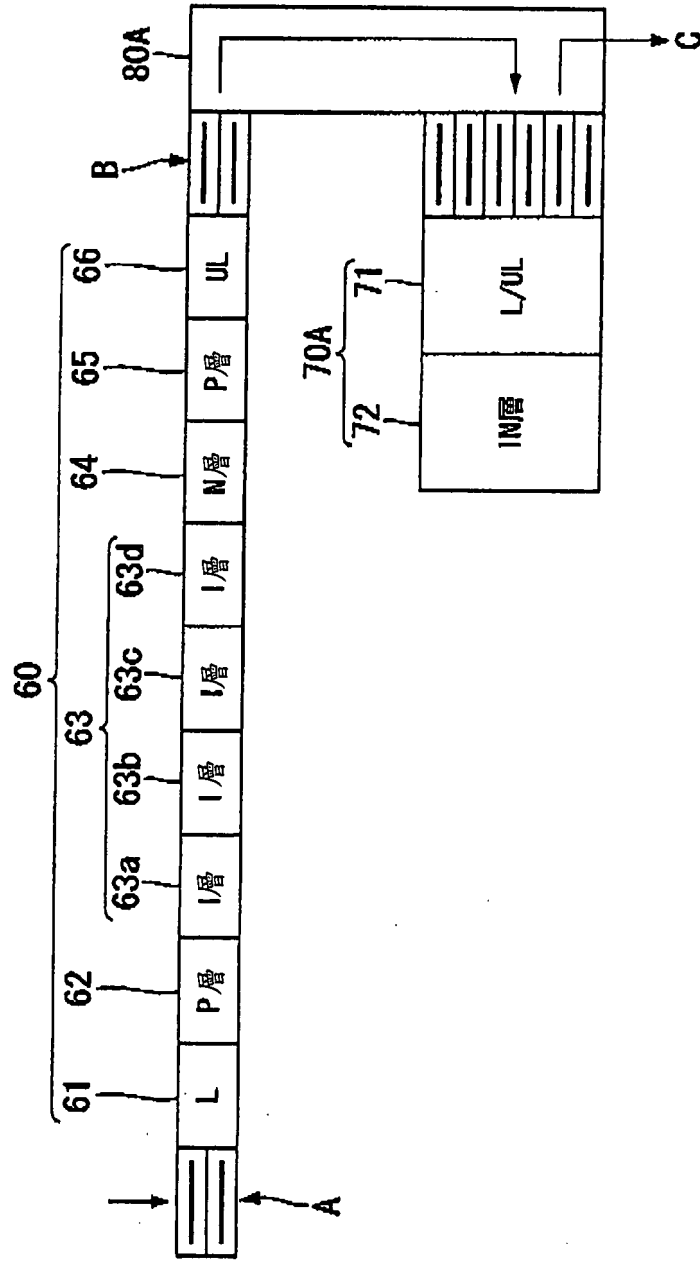


圖 3

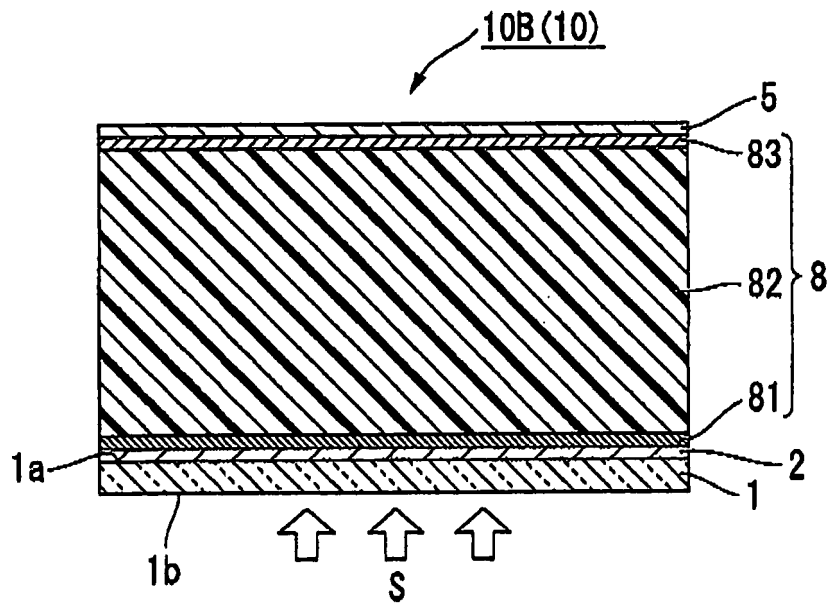


圖 4

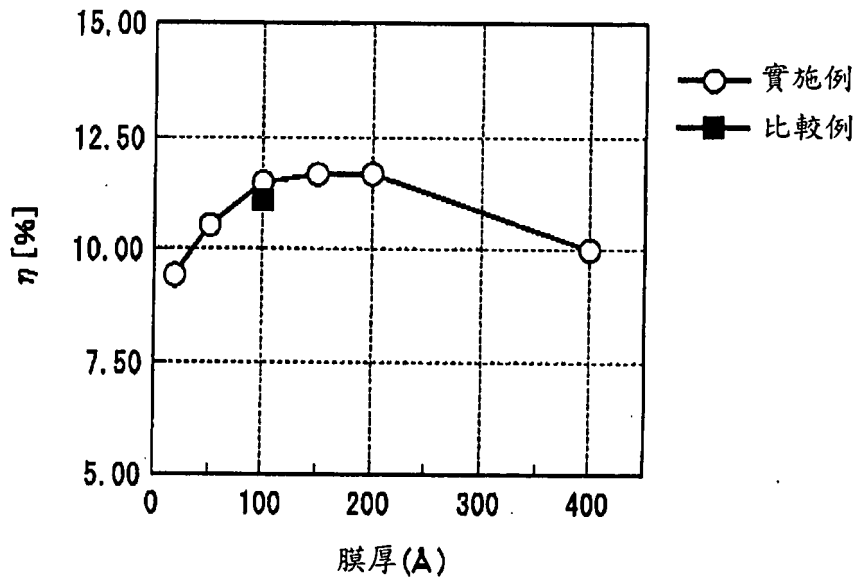


圖 5

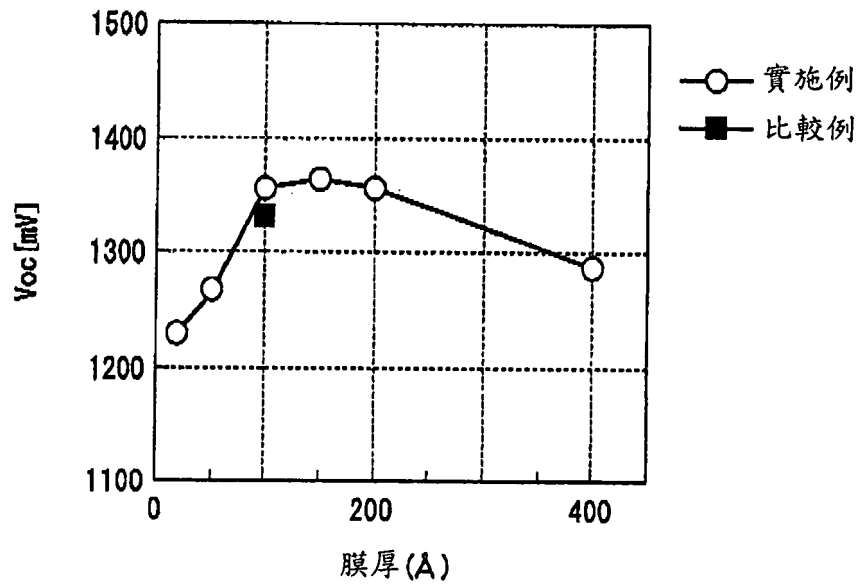


圖 6

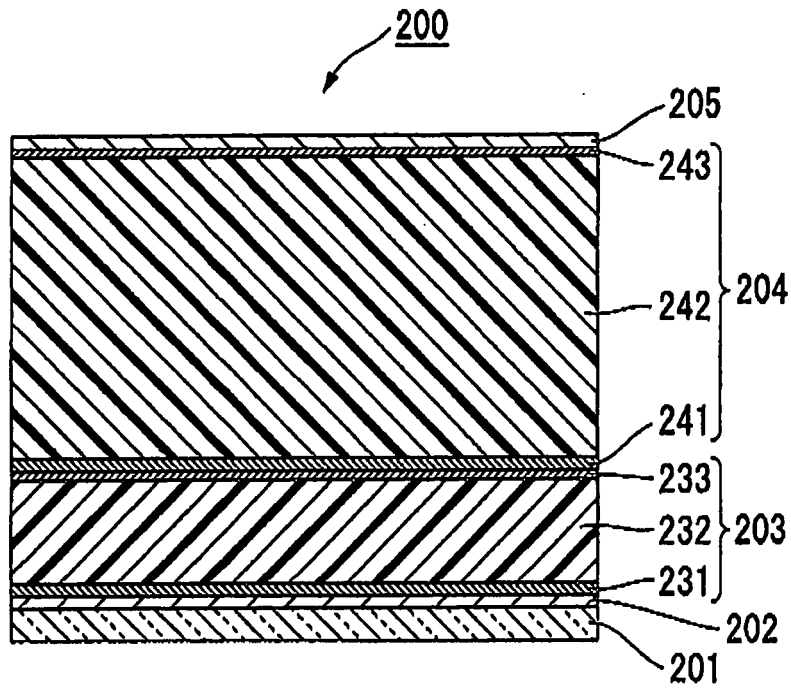


圖 7

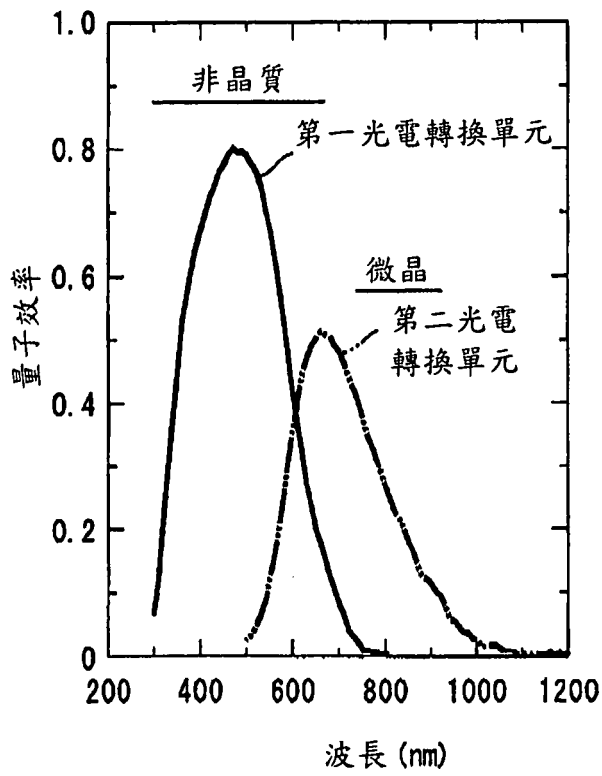


圖 8

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	透明基板(基板)
1a	基板之第1面
1b	基板之第2面
2	透明導電膜
3	第一光電轉換單元
4	第二光電轉換單元
5	背面電極
10A(10)	光電轉換裝置
31	p型半導體層(第1p型半導體層)
32	i型矽層(非晶質矽層、第1i型半導體層)
33	n型半導體層(第1n型半導體層)
41	p型半導體層(第2p型半導體層)
42	i型矽層(結晶質矽層、第2i型半導體層)
43	n型半導體層(第2n型半導體層)
S	太陽光

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)