



(12) 发明专利申请

(10) 申请公布号 CN 113363164 A

(43) 申请公布日 2021.09.07

(21) 申请号 202110727870.9

H01L 23/367 (2006.01)

(22) 申请日 2021.06.29

H05K 1/18 (2006.01)

(71) 申请人 广东佛智芯微电子技术研究有限公司

H05K 3/22 (2006.01)

H05K 3/34 (2006.01)

地址 528225 广东省佛山市南海区狮山镇
南海软件科技园内佛高科技智库中心
A座科研楼A107室

申请人 广东芯华微电子技术有限公司

(72) 发明人 杨斌 李潮 崔成强

(74) 专利代理机构 佛山市海融科创知识产权代
理事务所(普通合伙) 44377

代理人 黄家豪

(51) Int. Cl.

H01L 21/50 (2006.01)

H01L 23/31 (2006.01)

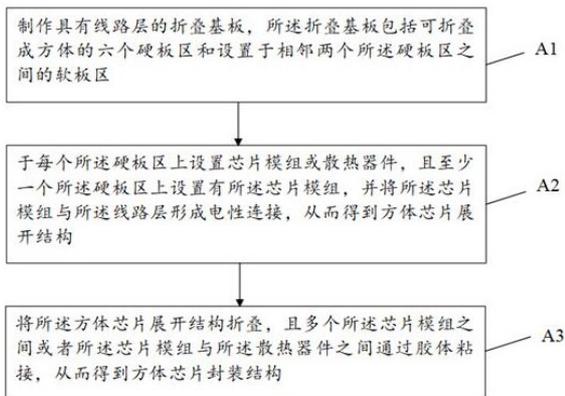
权利要求书2页 说明书5页 附图2页

(54) 发明名称

一种方体芯片封装方法及其封装结构

(57) 摘要

本申请提供一种方体芯片封装方法及其封装结构,该方体芯片封装方法包括以下步骤:A1、制作具有线路层的折叠基板,折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区;A2、于每个硬板区上设置芯片模组或散热器件,且至少一个所述硬板区上设置有所述芯片模组,并将所述芯片模组与所述线路层形成电性连接,从而得到方体芯片展开结构;A3、将方体芯片展开结构折叠,且多个芯片模组之间或者芯片模组与散热器件之间通过胶体粘接,从而得到方体芯片封装结构。本申请通过将方体芯片展开结构折叠,即可直接得到方体芯片封装结构,可将多个芯片模组封装集成,集成度高,且工艺流程简单,制作成本低。



1. 一种方体芯片封装方法,其特征在于,包括以下步骤:

A1、制作具有线路层的折叠基板,所述折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区;

A2、于每个所述硬板区上设置芯片模组或散热器件,且至少一个所述硬板区上设置有所述芯片模组,并将所述芯片模组与所述线路层形成电性连接,从而得到方体芯片展开结构;

A3、将所述方体芯片展开结构折叠,且多个所述芯片模组之间或者所述芯片模组与所述散热器件之间通过胶体粘接,从而得到方体芯片封装结构。

2. 根据权利要求1中所述的方体芯片封装方法,其特征在于,在所述步骤A1中,包括以下步骤:

A11、提供载板,形成第一聚酰亚胺膜层;

A12、于所述第一聚酰亚胺膜层上设置线路层;

A13、于所述线路层上设置第二聚酰亚胺膜层,从而得到柔性线路板;

A14、将所述柔性线路板划分为多个折叠基板,每一所述折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区。

3. 根据权利要求2所述的方体芯片封装方法,其特征在于,在所述步骤A2中,包括以下步骤:

A21、对每一所述折叠基板中的至少一个所述硬板区上的所述第二聚酰亚胺膜层进行开孔处理以形成孔位,所述孔位用于使所述线路层的焊盘区外露;

A22、于所述第二聚酰亚胺膜层上设置芯片模组或散热器件,且每一所述折叠基板中的至少一个所述硬板区上设置有所述芯片模组,并将所述芯片模组与所述线路层的焊盘区形成电性连接;

A23、卸除所述载板,对所述柔性线路板进行切割从而得到多个方体芯片展开结构,每个所述方体芯片展开结构包含且仅包含一个所述折叠基板。

4. 根据权利要求2所述的方体芯片封装方法,其特征在于,在所述步骤A12中,包括以下步骤:

A121、提供感光干膜或感光油墨,将所述感光干膜或所述感光油墨覆盖于所述第一聚酰亚胺膜层上;

A122、对所述感光干膜或所述感光油墨进行曝光、显影,形成第一图案化通孔;

A123、于所述第一图案化通孔中电镀沉铜以形成预设线路;

A124、将所述感光干膜或所述感光油墨进行退膜处理,并于所述第一聚酰亚胺膜层上覆盖介电材料层,得到线路层。

5. 根据权利要求2所述的方体芯片封装方法,其特征在于,在所述步骤A12中,包括以下步骤:

A121、提供铜箔,将所述铜箔压于所述第一聚酰亚胺膜层上;

A122、对所述铜箔进行蚀刻以形成预设线路,并形成第二图案化通孔;

A123、于所述第二图案化通孔中设置介电材料层,得到线路层。

6. 根据权利要求1所述的方体芯片封装方法,其特征在于,所述软板区中包含多条引线。

7. 根据权利要求6所述的方体芯片封装方法,其特征在于,还包括以下步骤:
对所述软板区进行局部切割,使得所述软板区中的相邻两条引线之间镂空。
8. 根据权利要求7所述的方体芯片封装方法,其特征在于,所述引线为弧形引线。
9. 根据权利要求1所述的方体芯片封装方法,其特征在于,在所述步骤A3中,所述胶体为银胶、铜胶、硅胶或掺有石墨烯的硅胶中的一种。
10. 一种方体芯片封装结构,其特征在于,包括具有线路层的折叠基板,所述折叠基板包括折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区;每个所述硬板区上设置有芯片模组或散热器件,且至少一个所述硬板区上设置有所述芯片模组,所述芯片模组与所述线路层电性连接;多个所述芯片模组之间或者所述芯片模组与所述散热器件之间通过胶体粘接。

一种方体芯片封装方法及其封装结构

技术领域

[0001] 本申请涉及芯片封装领域,具体涉及一种方体芯片封装方法及其封装结构。

背景技术

[0002] 现代电子信息技术飞速发展,电子产品逐渐向小型化、便携化、多功能化方向发展。随着电子产品朝着小型化发展,其封装结构也朝着高密度、高精度、细间距、高可靠、多层化以及高速传输等方向发展。

[0003] 目前,由于二维平面集成技术是将所有元器件以最大面方向进行贴装,其中,存在一些体积较大的元器件会占据封装结构的大部分面积和空间,使得封装结构的元器件贴装数量有限,集成度低,且多个元器件之间以及元器件与封装线路之间的键和需要一定的跨度,增加了布线长度,也会影响信号的传输。因此,随着三维集成技术的发展,利用多芯片堆叠封装工艺将两个或多个元器件进行堆叠封装,并在多个元器件之间形成线路互连,可有效利用封装空间,实现更高的集成度,且将元器件直接互连,互连线长度显著缩短,信号传输得更快且所受干扰更小。但目前的三维集成技术需要对多个元器件进行一层一层堆叠封装,再采用TSV(Through Silicon Via,硅通孔)、TMV(Through Molding Via,塑封通孔)和TGV(ThroughGlass Via,玻璃通孔)来实现元器件之间的互连,整个封装工艺较为繁杂,且后续对于通孔的处理工艺较为复杂,尚不够成熟。

[0004] 因此,现有技术中急需改进。

发明内容

[0005] 本申请实施例的目的在于提供一种方体芯片封装方法及其封装结构,解决现有的多芯片封装工艺繁杂的问题,可以大大提高封装效率,降低成本。

[0006] 本申请实施例提供了一种方体芯片封装方法,包括以下步骤:

A1、制作具有线路层的折叠基板,所述折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区;

A2、于每个所述硬板区上设置芯片模组或散热器件,且至少一个所述硬板区上设置有所述芯片模组,并将所述芯片模组与所述线路层形成电性连接,从而得到方体芯片展开结构;

A3、将所述方体芯片展开结构折叠,且多个所述芯片模组之间或者所述芯片模组与所述散热器件之间通过胶体粘接,从而得到方体芯片封装结构。

[0007] 优选地,本申请实施例的方体芯片封装方法中,在所述步骤A1中,包括以下步骤:

A11、提供载板,形成第一聚酰亚胺膜层;

A12、于所述第一聚酰亚胺膜层上设置线路层;

A13、于所述线路层上设置第二聚酰亚胺膜层,从而得到柔性线路板;

A14、将所述柔性线路板划分为多个折叠基板,每一所述折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区。

- [0008] 优选地,本申请实施例的方体芯片封装方法中,在所述步骤A2中,包括以下步骤:
A21、对每一所述折叠基板中的至少一个所述硬板区上的所述第二聚酰亚胺膜层进行开孔处理以形成孔位,所述孔位用于使所述线路层的焊盘区外露;
A22、于所述第二聚酰亚胺膜层上设置芯片模组或散热器件,且每一所述折叠基板中的至少一个所述硬板区上设置有所述芯片模组,并将所述芯片模组与所述线路层的焊盘区形成电性连接;
A23、卸除所述载板,对所述柔性线路板进行切割从而得到多个方体芯片展开结构,每个所述方体芯片展开结构包含且仅包含一个所述折叠基板。
- [0009] 优选地,本申请实施例的方体芯片封装方法中,在所述步骤A12中,包括以下步骤:
A121、提供感光干膜或感光油墨,将所述感光干膜或所述感光油墨覆盖于所述第一聚酰亚胺膜层上;
A122、对所述感光干膜或所述感光油墨进行曝光、显影,形成第一图案化通孔;
A123、于所述第一图案化通孔中电镀沉铜以形成预设线路;
A124、将所述感光干膜或所述感光油墨进行退膜处理,并于所述第一聚酰亚胺膜层上覆盖介电材料层,得到线路层。
- [0010] 优选地,本申请实施例的方体芯片封装方法中,在所述步骤A12中,包括以下步骤:
A121、提供铜箔,将所述铜箔压于所述第一聚酰亚胺膜层上;
A122、对所述铜箔进行蚀刻以形成预设线路,并形成第二图案化通孔;
A123、于所述第二图案化通孔中设置介电材料层,得到线路层。
- [0011] 优选地,本申请实施例的方体芯片封装方法中,所述软板区中包含多条引线。
- [0012] 优选地,本申请实施例的方体芯片封装方法中,还包括以下步骤:
对所述软板区进行局部切割,使得所述软板区中的相邻两条引线之间镂空。
- [0013] 优选地,本申请实施例的方体芯片封装方法中,所述引线为弧形引线。
- [0014] 优选地,本申请实施例的方体芯片封装方法中,在所述步骤A3中,所述胶体为银胶、铜胶、硅胶或掺有石墨烯的硅胶中的一种。
- [0015] 本申请实施例还提供一种方体芯片封装结构,包括具有线路层的折叠基板,所述折叠基板包括折叠成方体的六个硬板区和设置于相邻两个所述硬板区之间的软板区;每个所述硬板区上设置有芯片模组或散热器件,且至少一个所述硬板区上设置有所述芯片模组,所述芯片模组与所述线路层电性连接;多个所述芯片模组之间或者所述芯片模组与所述散热器件之间通过胶体粘接。
- [0016] 有益效果:本申请实施例提供的方体芯片封装方法,预先制作多个具有线路层的折叠基板,每个折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个硬板区之间的软板区,接着在每个硬板区上设置芯片模组或散热器件,可得到方体芯片展开结构,再将方体芯片展开结构进行折叠,即可直接得到方体芯片封装结构,可将多个芯片模组封装集成,集成度高,且工艺流程简单,制作成本低。

附图说明

- [0017] 图1是本申请实施例的一种方体芯片封装方法的流程图。
- [0018] 图2是本申请实施例的一种方体芯片封装方法的各个步骤的详细示意图。

[0019] 图3是本申请实施例的一种方体芯片封装方法中的折叠基板的结构示意图。

具体实施方式

[0020] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。

[0021] 在本申请的描述中,需要说明的是,术语“正面”、“背面”等指示的方位或位置关系为基于附图所示的方位或位置关系,或者是该申请产品使用时惯常摆放的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。

[0022] 还需要说明的是,除非另有明确的规定和限定,术语“设置”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0023] 请同时参照图1和图2,图1是本申请一些实施例的一种方体芯片封装方法的流程示意图,图2是本申请实施例的一种方体芯片封装方法的各个步骤的详细示意图。该方体芯片封装方法,包括以下步骤:

A1、制作具有线路层10的折叠基板100,折叠基板100包括可折叠成方体的六个硬板区11和设置于相邻两个硬板区11之间的软板区12;

A2、于每个硬板区11上设置芯片模组20或散热器件30,且至少一个硬板区11上设置有芯片模组20,并将芯片模组20与线路层10形成电性连接,从而得到方体芯片展开结构;

A3、将方体芯片展开结构折叠,且多个芯片模组20之间或者芯片模组20与散热器件30之间通过胶体粘接,从而得到方体芯片封装结构。

[0024] 需要说明的是,在实际应用中,可通过大板级封装方式一次性制作多个方体芯片封装结构,以提高生产效率。具体地,在大板级封装方式中,步骤A1包括以下步骤:

A11、提供载板,形成第一聚酰亚胺膜层50;

A12、于第一聚酰亚胺膜层50上设置线路层10;

A13、于线路层10上设置第二聚酰亚胺膜层40,从而得到柔性线路板;

A14、将柔性线路板划分为多个折叠基板100,每一折叠基板100包括可折叠成方体的六个硬板区11和设置于相邻两个硬板区11之间的软板区12。

[0025] 具体地,请同时参照图3,图3是本申请实施例的一种方体芯片封装方法中的折叠基板的结构示意图。在图3中,线路层10设有焊盘区,该焊盘区用于与芯片模组20实现电性连接。为使得芯片模组20与线路层10的焊盘区实现电性连接,在步骤A2中,具体包括以下步骤:

A21、对每一折叠基板100中的至少一个硬板区11上的第二聚酰亚胺膜层40进行开孔处理以形成孔位,孔位用于使线路层10的焊盘区外露;

A22、于第二聚酰亚胺膜层40上设置芯片模组20或散热器件30,且每一折叠基板100中的至少一个硬板区11上设置有芯片模组20,并将芯片模组20与线路层10的焊盘区形成电性连接;

A23、卸除载板,对柔性线路板进行切割从而得到多个方体芯片展开结构,每个方

体芯片展开结构包含且仅包含一个折叠基板100。

[0026] 需要说明的是,在步骤A22中,可通过电镀沉铜的方式形成导电铜柱,该导电铜柱用于将线路层10的焊盘引出,并与芯片模组20的电信号连接凸点形成电性连接。此外,该导电铜柱也可与散热组件30连接,用于将封装结构的热量快速传递至散热组件30,再由散热组件30快速散出。

[0027] 需要进一步说明的是,载板可为玻璃载板、有机载板、不锈钢载板、合金载板、玻璃载板、FR2载板、FR4载板、FR5载板或BT载板中的一种。而第一聚酰亚胺膜层50可通过临时键合胶层粘接至载板上,在步骤A23中可以采用热拆解、机械拆解或激光拆解的方式去除临时键合胶层,以卸除载板。

[0028] 在实际应用中,芯片模组20可以是采用封装层60预先封装好的系统级别封装结构,也可以为单个芯片。其中,封装层60的材料为环氧树脂、硅胶或聚酰亚胺中的一种。也可先将芯片模组20贴往折叠基板100上,再采用封装层60对该芯片模组20进行局部封装,也即,仅对硬板区11进行塑封,但不塑封软板区12,以使得软板区12可弯折,进而使得每个方体芯片展开结构可进行折叠。在实际应用中,可以将聚酰亚胺膜层压于芯片模组20上,以对芯片模组20进行塑封,可避免流动的封装材料流动至软板区12,影响软板区12的弯折性能。此外,设有芯片模组20的硬板区11底面可进行钻孔沉铜,并在设置焊接层和焊锡球,以将芯片模组20电性引出。

[0029] 而散热器件30可仅由多层导热界面材料层构成,优选地,散热器件30可由依次叠置的导热界面材料层和散热器成(导热界面材料层和散热器的上下顺序需根据具体情况设置,使得导热界面材料层在每个方体芯片展开结构折叠后须与芯片模组20相接)。导热界面材料层用于将芯片模组20产生的热量传导至散热器,再通过散热器快速将芯片模组20产生的热量散出。

[0030] 具体地,在实际应用中,导热界面材料层可以为导热硅脂、导热硅胶片、导热相变材料或导热双面胶中的一种,散热器为含有散热鳍片的金属板、石墨膜、石墨烯膜、热管或均热板中的一种或两种或两种以上的组合。比如可以在导热界面材料层上设置热管或均热板,再在热管或均热板上设置石墨膜或石墨烯膜,芯片模组20产生的热量先通过导热界面材料层传递至热管或均热板,再传导至石墨膜或石墨烯膜,再直接或通过含有散热鳍片的金属板传递至空中,以形成高效散热系统。

[0031] 优选地,本申请实施例的方体芯片封装方法中,线路层10的形成方式可以为多种,具体通过以下实施例进行说明。

[0032] 实施例1

在实施例1中,步骤A12中具体包括以下步骤:

A121、提供感光干膜或感光油墨,将感光干膜或感光油墨覆盖于第一聚酰亚胺膜层50上;

A122、对感光干膜或所述感光油墨进行曝光、显影,形成第一图案化通孔;

A123、于第一图案化通孔中电镀沉铜以形成预设线路;

A124、将感光干膜或感光油墨进行退膜处理,并于第一聚酰亚胺膜层上覆盖介电材料层,得到线路层10。

[0033] 实施例2

在实施例2中,步骤A12具体包括以下步骤:

A121、提供铜箔,将铜箔压于第一聚酰亚胺膜层50上;

A122、对铜箔进行蚀刻以形成预设线路,并形成第二图案化通孔;

A123、于第二图案化通孔中设置介电材料层,得到线路层10。

[0034] 以上两种方式均可在第一聚酰亚胺膜层50上设置线路层10,但优选地,实施例1中的方式对第一聚酰亚胺膜层50的损害更小。在实际应用中,介电材料层的材料可以为ABF、液晶聚合物、聚酰亚胺、高聚物聚丙烯中的一种。

[0035] 进一步地,本申请实施例的方体芯片封装方法中,软板区12中包含多条引线,且第一聚酰亚胺膜层50和第二聚酰亚胺膜层40的厚度范围均为10~2000为微米。

[0036] 在实际应用中,本申请实施例的方体芯片封装方法中,还包括以下步骤:

对软板区12进行局部切割,使得软板区12中的相邻两条引线之间镂空。

[0037] 此外,本申请实施例的方体芯片封装方法中,引线为弧形引线,以增加软板区12的弯折性能。

[0038] 优选地,本申请实施例的方体芯片封装方法中,在步骤A3中,所述胶体为银胶、铜胶、硅胶或掺有石墨烯的硅胶中的一种。且进一步地,该胶体的热膨胀系数可设置为大于封装层60的热膨胀系数。

[0039] 进一步地,本申请实施例还提供一种方体芯片封装结构,包括具有线路层10的折叠基板100,折叠基板100包括折叠成方体的六个硬板区11和设置于相邻两个硬板区11之间的软板区12;每个硬板区11上设置有芯片模组20或散热器件30,且至少一个硬板区11上设置有芯片模组20,芯片模组20与线路层10电性连接;多个芯片模组20之间或者芯片模组20与散热器件30之间通过胶体粘接。

[0040] 本申请实施例提供的方体芯片封装方法及其封装结构,本申请实施例提供的方体芯片封装方法,预先制作多个具有线路层的折叠基板,每个折叠基板包括可折叠成方体的六个硬板区和设置于相邻两个硬板区之间的软板区,接着在每个硬板区上设置芯片模组或散热器件,可得到方体芯片展开结构,再将方体芯片展开结构进行折叠,即可直接得到方体芯片封装结构,可将多个芯片模组封装集成,集成度高,且工艺流程简单,制作成本低。

以上所述仅为本申请的实施例而已,并不用于限制本申请的保护范围,对于本领域的技术人员来说,本申请可以有各种更改和变化。凡在本申请的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本申请的保护范围之内。

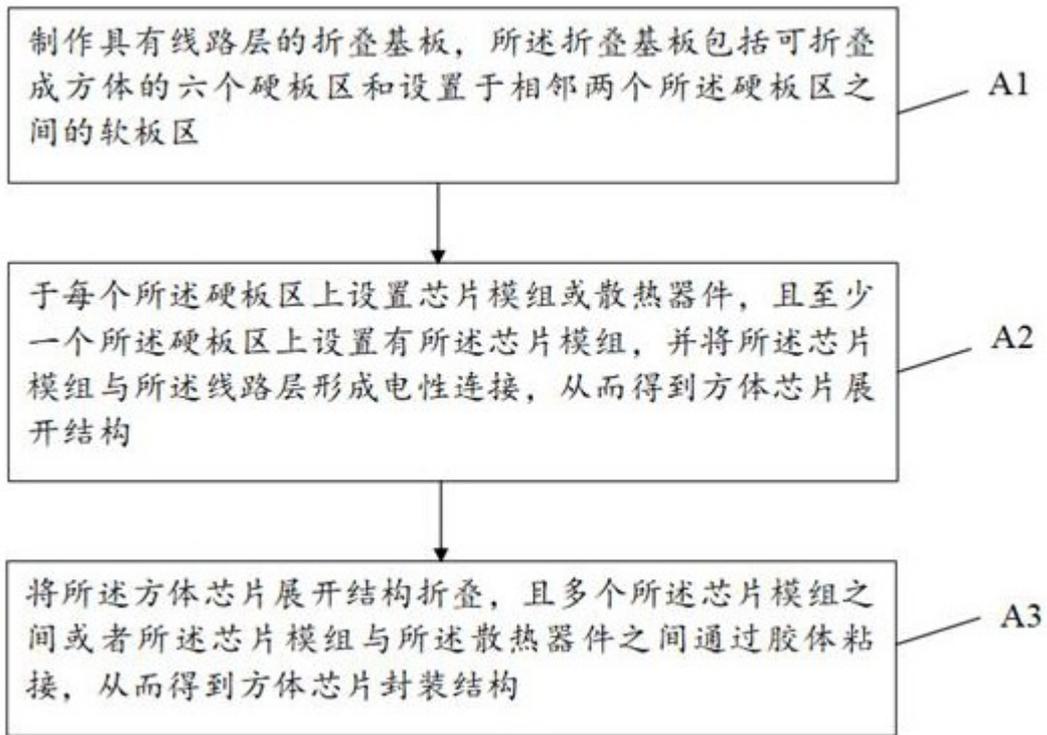


图1

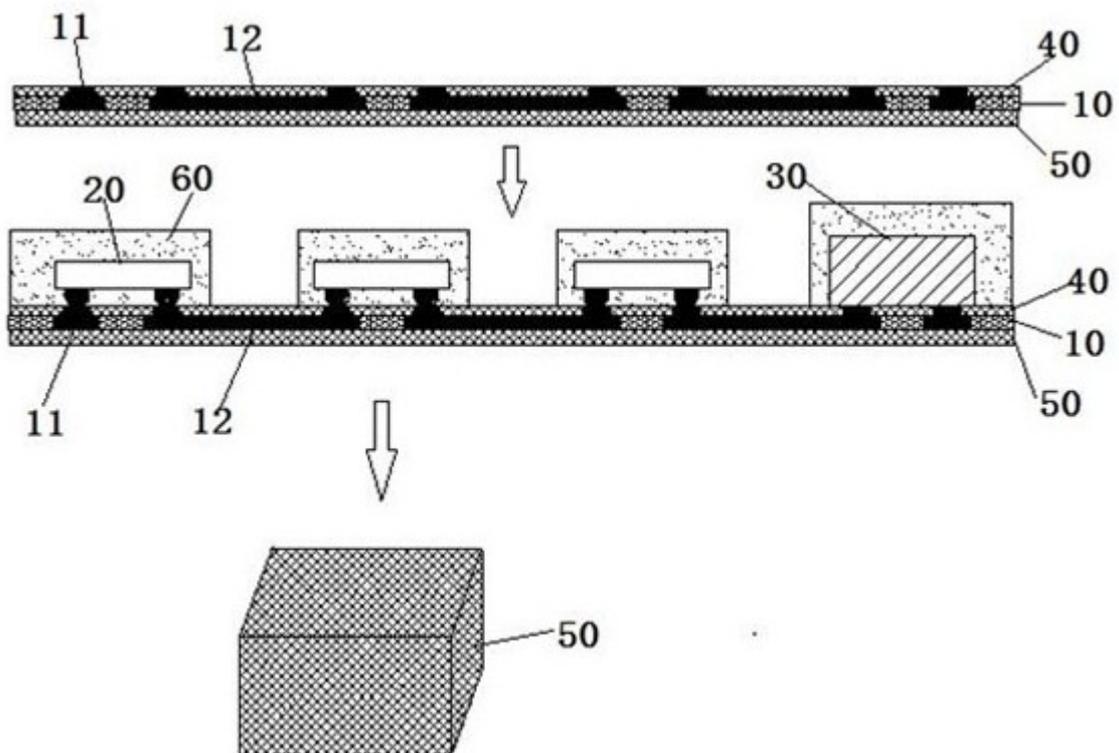


图2

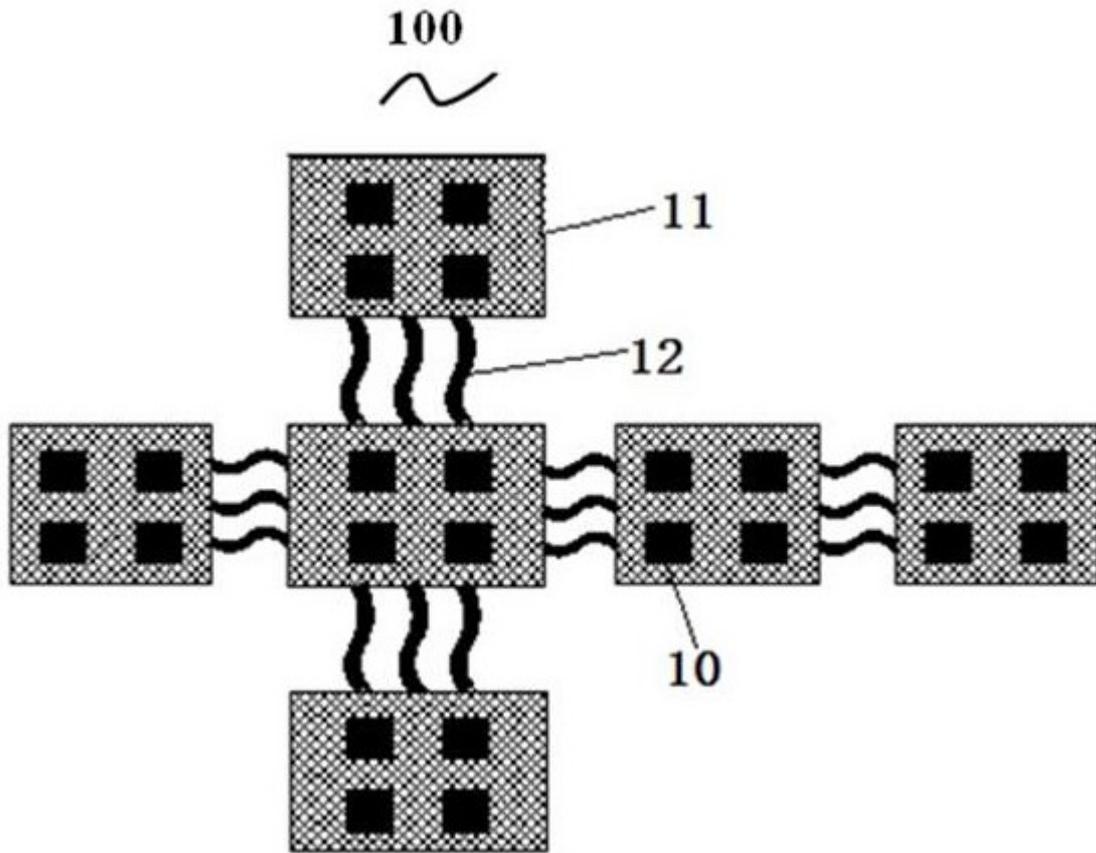


图3