



(12) 发明专利申请

(10) 申请公布号 CN 105700969 A

(43) 申请公布日 2016. 06. 22

(21) 申请号 201410690101. 6

(22) 申请日 2014. 11. 25

(71) 申请人 英业达科技有限公司

地址 201114 上海市闵行区漕河泾出口加工
区浦星路 789 号

申请人 英业达股份有限公司

(72) 发明人 邱国书 曲忠英 赵天文 胡鹏
褚方杰

(74) 专利代理机构 上海翼胜专利商标事务所
(普通合伙) 31218

代理人 孙佳胤 翟羽

(51) Int. Cl.

G06F 11/14(2006. 01)

G06F 9/44(2006. 01)

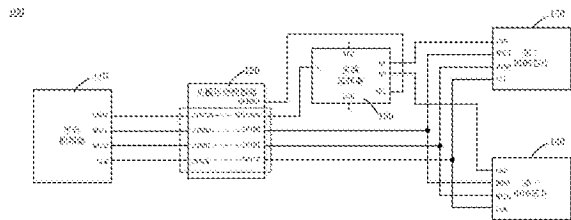
权利要求书2页 说明书5页 附图1页

(54) 发明名称

服务器系统

(57) 摘要

本发明一种服务器系统包括：一第一 BIOS 芯片；一第二 BIOS 芯片；一基板管理控制器，电性连接至一多路选择器，多路选择器分别电性连接至所述第一、第二 BIOS 芯片，且基板管理控制器电性连接至所述第一、第二 BIOS 芯片；以及一平台控制器，电性连接至基板管理控制器；在默认状态下，平台控制器依次通过基板管理控制器和多路选择器与第一 BIOS 芯片接通，从而通过第一 BIOS 芯片启动服务器系统；当基板管理控制器监测到第一 BIOS 芯片加电自检初始化失败，则基板管理控制器发送一控制命令至多路选择器，以使平台控制器通依次通过基板管理控制器和多路选择器与第二 BIOS 芯片接通，从而通过第二 BIOS 芯片启动服务器系统。



1. 一种服务器系统,其特征在于,包括:

—第一 BIOS 芯片;

—第二 BIOS 芯片;

—基板管理控制器,电性连接至一多路选择器,所述多路选择器分别电性连接至所述第一 BIOS 芯片和所述第二 BIOS 芯片,且所述基板管理控制器电性连接至所述第一 BIOS 芯片和所述第二 BIOS 芯片;以及

—平台控制器,电性连接至所述基板管理控制器;

其中,在默认状态下,所述平台控制器依次通过所述基板管理控制器和所述多路选择器与所述第一 BIOS 芯片接通,从而通过所述第一 BIOS 芯片启动所述服务器系统;当所述基板管理控制器监测到所述第一 BIOS 芯片加电自检初始化失败,则所述基板管理控制器发送一控制命令至所述多路选择器,以使所述平台控制器依次通过所述基板管理控制器和所述多路选择器与所述第二 BIOS 芯片接通,从而通过所述第二 BIOS 芯片启动所述服务器系统。

2. 根据权利要求 1 所述的服务器系统,其特征在于,所述平台控制器通过串行外设接口电性连接至所述基板管理控制器。

3. 根据权利要求 1 所述的服务器系统,其特征在于,所述基板管理控制器,具有串行外设接口以及 GPIO 引脚,所述串行外设接口的选择信号引脚电性连接至所述多路选择器的一输入引脚,所述 GPIO 引脚电性连接至所述多路选择器的选择引脚,所述多路选择器的第一输出引脚电性连接至所述第一 BIOS 芯片的 CS 引脚;所述多路选择器的第二输出引脚电性连接至所述第二 BIOS 芯片的 CS 引脚。

4. 根据权利要求 3 所述的服务器系统,其特征在于,所述基板管理控制器的串行外设接口的数据信号引脚分别电性连接至所述第一 BIOS 芯片的数据信号引脚和所述第二 BIOS 芯片的数据信号引脚,所述基板管理控制器的串行外设接口的时钟信号引脚分别电性连接至所述第一 BIOS 芯片的时钟信号引脚和所述第二 BIOS 芯片的时钟信号引脚。

5. 根据权利要求 4 所述的服务器系统,其特征在于,所述基板管理控制器通过 GPIO 引脚发出所述控制命令,在默认情况下,所述多路选择器将所接收到的所述串行外设接口的选择信号传送至所述第一输出引脚,所述第一 BIOS 芯片接收所述第一输出引脚输出的所述串行外设接口的选择信号进入工作状态并接收所述基板管理控制器传送的所述串行外设接口的数据信号和时钟信号。

6. 根据权利要求 5 所述的服务器系统,其特征在于,当所述基板管理控制器监测到所述第一 BIOS 芯片加电自检初始化失败时,所述多路选择器根据所述基板管理控制器发出的所述控制命令将所接收到的所述串行外设接口的选择信号传送至所述第二输出引脚,所述第二 BIOS 芯片接收所述第二输出引脚输出的所述串行外设接口的选择信号进入工作状态并接收所述基板管理控制器传送的所述串行外设接口的数据信号和时钟信号。

7. 根据权利要求 1 所述的服务器系统,其特征在于,所述基板管理控制器包含一寄存单元,所述寄存单元用以存储所述第一 BIOS 芯片或第二 BIOS 芯片加电自检初始化失败的记录信息。

8. 根据权利要求 7 所述的服务器系统,其特征在于,当所述服务器系统处于待开机状态,所述基板管理控制器作为主控制器,以对所述第一 BIOS 芯片或第二 BIOS 芯片执行更新

操作。

9. 根据权利要求 8 所述的服务器系统,其特征在于,通过所述基板管理控制器并且采用远程或本地方式来执行基板管理控制器的专用命令,以对所述第一 BIOS 芯片或第二 BIOS 芯片执行更新操作。

10. 根据权利要求 1 所述的服务器系统,其特征在于,所述服务器系统开机时,所述平台控制器的串行外设接口的多组输出引脚通过所述基板管理控制器的串行外设接口通道分别电性连接至所述第一 BIOS 芯片的对应多组输入引脚和所述第二 BIOS 芯片的对应多组输入引脚。

服务器系统

技术领域

[0001] 本发明涉及服务器技术领域,具体的说,是一种服务器系统。

背景技术

[0002] 服务器是网络架构的重要基础。通常在服务器中,基本输入 / 输出系统 (Basic Input/Output System,简称 BIOS) 是极为重要的一个模块。在开机时,需要根据基本输入 / 输出系统的设定对各个硬件装置进行初始化,从而使得操作系统开始运作后,得以对各个硬件装置进行操作。

[0003] 目前,在服务器系统中多数设置一个 BIOS 芯片,若加电自检失败,则需要对 BIOS 芯片的固件进行修复或者离线更新,这样会给用户带来不便。若在服务器系统中再另设置一个 BIOS 芯片,当其中一个 BIOS 芯片加电自检 (Power on self-test,简称 POST) 初始化失败或其固件自身存有缺陷时,服务器系统自动切换至另一个 BIOS 芯片,以使所述服务器系统能够正常启动。于是,这对数据中心或者大量使用服务器的机构提供极大的便利。在现有技术的台式机内也会采用上述的备份 BIOS 芯片的设计方式,但是其必须通过人工干预以达到切换 BIOS 芯片的效果。

[0004] 在现有设计中,利用设置于服务器系统中的基板管理控制器 (Baseboard Management Controller,简称 BMC),并且将待监控的 BIOS 芯片电性连接至所述基板管理控制器的串行外设接口 (Serial Peripheral Interface,简称 SPI),以实现所述基板管理控制器监测 BIOS 芯片是否正常加电自检的目的。但是,若将两个 BIOS 芯片同时电性连接至所述基板管理控制器,则存有如下问题:如何区分所述两个 BIOS 芯片,以确定其中一个 BIOS 芯片可以用于使服务器系统正常启动。

[0005] 因此,亟需提供一种新型服务器系统,以解决上述问题。

发明内容

[0006] 本发明的目的在于,提供一种服务器系统,其能够实现当服务器系统从第一 BIOS 芯片和第二 BIOS 芯片其中之一 BIOS 芯片启动失败时,将自动从另一 BIOS 芯片启动,以保证所述服务器系统的安全性和可靠性。

[0007] 为了实现上述目的,本发明提供了一种服务器系统,包括:一第一 BIOS 芯片;一第二 BIOS 芯片;一基板管理控制器,电性连接至一多路选择器,所述多路选择器分别电性连接至所述第一 BIOS 芯片和所述第二 BIOS 芯片,且所述基板管理控制器电性连接至所述第一 BIOS 芯片和所述第二 BIOS 芯片;以及一平台控制器,电性连接至所述基板管理控制器;其中,在默认状态下,所述平台控制器依次通过所述基板管理控制器和所述多路选择器与所述第一 BIOS 芯片接通,从而通过所述第一 BIOS 芯片启动所述服务器系统;当所述基板管理控制器监测到所述第一 BIOS 芯片加电自检初始化失败,则所述基板管理控制器发送一控制命令至所述多路选择器,以使所述平台控制器依次通过所述基板管理控制器和所述多路选择器与所述第二 BIOS 芯片接通,从而通过所述第二 BIOS 芯片启动所述服务器系统。

[0008] 作为可选的技术方案,所述平台控制器通过串行外设接口电性连接至所述基板管理控制器。

[0009] 作为可选的技术方案,所述基板管理控制器,具有串行外设接口以及 GPIO 引脚,所述串行外设接口的选择信号引脚电性连接至所述多路选择器的一输入引脚,所述 GPIO 引脚电性连接至所述多路选择器的选择引脚,所述多路选择器的第一输出引脚电性连接至所述第一 BIOS 芯片的 CS 引脚;所述多路选择器的第二输出引脚电性连接至所述第二 BIOS 芯片的 CS 引脚。

[0010] 作为可选的技术方案,所述基板管理控制器的串行外设接口的数据信号引脚分别电性连接至所述第一 BIOS 芯片的数据信号引脚和所述第二 BIOS 芯片的数据信号引脚,所述基板管理控制器的串行外设接口的时钟信号引脚分别电性连接至所述第一 BIOS 芯片的时钟信号引脚和所述第二 BIOS 芯片的时钟信号引脚。

[0011] 作为可选的技术方案,所述基板管理控制器通过 GPIO 引脚发出所述控制命令,在默认情况下,所述多路选择器将所接收到的所述串行外设接口的选择信号传送至所述第一输出引脚,所述第一 BIOS 芯片接收所述第一输出引脚输出的所述串行外设接口的选择信号进入工作状态并接收所述基板管理控制器传送的所述串行外设接口的数据信号和时钟信号。

[0012] 作为可选的技术方案,当所述基板管理控制器监测到所述第一 BIOS 芯片加电自检初始化失败时,所述多路选择器根据所述基板管理控制器发出的所述控制命令将所接收到的所述串行外设接口的选择信号传送至所述第二输出引脚,所述第二 BIOS 芯片接收所述第二输出引脚输出的所述串行外设接口的选择信号进入工作状态并接收所述基板管理控制器传送的所述串行外设接口的数据信号和时钟信号。

[0013] 作为可选的技术方案,所述基板管理控制器包含一寄存单元,所述寄存单元用以存储所述第一 BIOS 芯片或第二 BIOS 芯片加电自检初始化失败的记录信息。

[0014] 作为可选的技术方案,当所述服务器系统处于待开机状态,所述基板管理控制器作为主控制器,以对所述第一 BIOS 芯片或第二 BIOS 芯片执行更新操作。

[0015] 作为可选的技术方案,通过所述基板管理控制器并且采用远程或本地方式来执行基板管理控制器的专用命令,以对所述第一 BIOS 芯片或第二 BIOS 芯片执行更新操作。

[0016] 作为可选的技术方案,所述服务器系统开机时,所述平台控制器的串行外设接口的多组输出引脚通过所述基板管理控制器的串行外设接口通道分别电性连接至所述第一 BIOS 芯片的对应多组输入引脚和所述第二 BIOS 芯片的对应多组输入引脚。

[0017] 本发明的优点在于,其能够实现当服务器系统从第一 BIOS 芯片和第二 BIOS 芯片其中之一 BIOS 芯片启动失败时,将自动从另一 BIOS 芯片启动,从而不影响服务器系统的正常运行,以提高所述服务器系统的安全性和可靠性。另外,通过所述基板管理控制器的 GPIO 引脚能够进一步区分并控制所述第一 BIOS 芯片和所述第二 BIOS 芯片,以实现备份 BIOS 的功能。

附图说明

[0018] 为了让本发明的上述和其它目的、特征、和优点能更明显易懂,配合所附附图,作详细说明如下:

[0019] 图 1 是本发明一实施例中的服务器系统的结构示意图。

[0020] 图中的标号分别表示：

[0021] 100、服务器系统；

[0022] 110、平台控制器；

[0023] 120、基板管理控制器；

[0024] 130、多路选择器；

[0025] 140、第一 BIOS 芯片；

[0026] 150、第二 BIOS 芯片。

具体实施方式

[0027] 下面结合附图对本发明提供的服务器系统的具体实施方式做详细说明。

[0028] 参见图 1 所示,本发明的一实施例中的一服务器系统 100 包括:一第一 BIOS 芯片 140;一第二 BIOS 芯片 150;一基板管理控制器 120,电性连接至一多路选择器 130,所述多路选择器 130 分别电性连接至所述第一 BIOS 芯片 140 和所述第二 BIOS 芯片 150,且所述基板管理控制器 120 电性连接至所述第一 BIOS 芯片 140 和所述第二 BIOS 芯片 150;以及一平台控制器 110,电性连接至所述基板管理控制器 120。其中,在默认状态下,所述平台控制器 110 依次通过所述基板管理控制器 120 和所述多路选择器 130 与所述第一 BIOS 芯片 140 接通,从而通过所述第一 BIOS 芯片 140 启动所述服务器系统 100。当所述基板管理控制器 120 监测到所述第一 BIOS 芯片 140 加电自检初始化失败,则所述基板管理控制器 120 发送一控制命令至所述多路选择器 130,以使所述平台控制器 110 依次通过所述基板管理控制器 120 和所述多路选择器 130 与所述第二 BIOS 芯片 150 接通,从而通过所述第二 BIOS 芯片 150 启动所述服务器系统 100。

[0029] 详细而言,在本实施例中,所述平台控制器 110 通过串行外设接口电性连接至所述基板管理控制器 120,其中串行外设接口又可称为 SPI(Serial Peripheral Interface)接口。所述串行外设接口可以包括一 CS0# 引脚、一 MOSI 引脚、一 MISO 引脚和一 CLK 引脚,其中所述 CS0# 引脚用于片选信号;MOSI 引脚用于串行数据输入;MISO 引脚用于串行数据输出;CLK 引脚用于时钟信号。上述 CS0# 引脚、MOSI 引脚、MISO 引脚和 CLK 引脚分别电性连接至所述基板管理控制器 120 的相应输入引脚,如图 1 所示的 SYSCS# 引脚、SYSDO 引脚、SYSDI 引脚和 SYSCK 引脚。

[0030] 进一步,所述基板管理控制器 120 具有串行外设接口以及 GPIO 引脚,其中所述串行外设接口的选择信号引脚(即 SPICCS0# 引脚)电性连接至所述多路选择器 130 的一输入引脚(即 A 引脚),所述基板管理控制器 120 的所述 GPIO 引脚(即 GPIOD1 引脚)电性连接至所述多路选择器 130 的选择引脚(即 SEL 引脚),所述多路选择器 130 的第一输出引脚(即 B0 引脚)电性连接至所述第一 BIOS 芯片 140 的 CS 引脚(即 CS# 引脚);所述多路选择器 130 的第二输出引脚(即 B1 引脚)电性连接至所述第二 BIOS 芯片 150 的 CS 引脚(即 CS# 引脚)。所述多路选择器 130 为一种常规的选择器,例如在本实施例中,采用 A_7SB3157 型选择器,所述多路选择器 130 的结构和功能为现有技术,在此不再赘述。

[0031] 继续参见图 1 所示,所述基板管理控制器 120 的串行外设接口的数据信号引脚(即 SPIDO 引脚和 SPIDI 引脚)分别电性连接至所述第一 BIOS 芯片 140 的数据信号引脚

(即 MOSI 引脚和 MISO 引脚)和所述第二 BIOS 芯片 150 的数据信号引脚(即 MOSI 引脚和 MISO 引脚),所述基板管理控制器 120 的串行外设接口的时钟信号引脚(即 SPICK)分别电性连接至所述第一 BIOS 芯片 140 的时钟信号引脚(即 CLK 引脚)和所述第二 BIOS 芯片 150 的时钟信号引脚(即 CLK 引脚)。

[0032] 以下将进一步说明所述服务器系统 100 的工作原理。

[0033] 在本实施例中,所述基板管理控制器 120 通过 GPIO 引脚(即 GPIOD1 引脚)发出一控制命令,同时在默认情况下,所述多路选择器 130 将所接收到的所述串行外设接口的选择信号(即通过 SPICS0# 引脚所发送的选择信号)传送至所述第一输出引脚(即 B0 引脚),所述第一 BIOS 芯片 140 接收所述第一输出引脚输出的所述串行外设接口的选择信号进入工作状态,并接收所述基板管理控制器 120 传送的所述串行外设接口的数据信号和时钟信号(即分别通过 SPIDO 引脚和 SPIDI 引脚传送的数据信号和通过 SPICK 引脚传送的时钟信号)。

[0034] 当所述基板管理控制器 120 监测到所述第一 BIOS 芯片 140 加电自检初始化失败时,所述多路选择器 130 根据所述基板管理控制器 120 发出的所述控制命令将所接收到的所述串行外设接口的选择信号传送至所述第二输出引脚。若所述多路选择器 130 的选择引脚(即 SEL 引脚)接收到低电平信号,根据选择引脚的预先定义,则所述多路选择器 130 的第一输出引脚(即 B0 引脚)与所述多路选择器 130 的输入引脚(即 A 引脚)导通,即如图 1 所示的 B0 引脚接收所述串行外设接口的选择信号引脚所发送的一选择信号。若所述多路选择器 130 的选择引脚(即 SEL 引脚)接收到高电平信号,根据选择引脚的预先定义,则所述多路选择器 130 的第二输出引脚(即 B1 引脚)与所述多路选择器 130 的输入引脚(即 A 引脚)导通,即如图 1 所示的 B1 引脚接收所述串行外设接口的选择信号引脚所发送的一选择信号。需注意的是,所述选择引脚的预先定义并非用以限定本发明,其定义可以根据实际情况做相应改变。在默认情况下,所述第一 BIOS 芯片 140 接收所述第一输出引脚输出的所述串行外设接口的选择信号进入工作状态,并接收所述基板管理控制器 120 传送的所述串行外设接口的数据信号和时钟信号。而当所述第一 BIOS 芯片 140 启动失败时,所述串行外设接口的选择信号由原先传送至所述多路选择器 130 的第一输出引脚切换至所述多路选择器 130 的第二输出引脚,于是所述第二 BIOS 芯片 150 接收所述第二输出引脚输出的所述串行外设接口的选择信号进入工作状态,并接收所述基板管理控制器 120 传送的所述串行外设接口的数据信号和时钟信号(即分别通过 SPIDO 引脚和 SPIDI 引脚传送的数据信号和通过 SPICK 引脚传送的时钟信号)。于是,当所述第一 BIOS 芯片 140 启动失败时,能够自动切换并从所述第二 BIOS 芯片启动服务器系统 100。当然,在本发明其他部分实施例中,当所述第二 BIOS 芯片 150 启动失败时,能够根据预先设定而自动切换并从所述第一 BIOS 芯片启动服务器系统 100。由此,相较于现有技术,本发明能够保证当所述第一 BIOS 芯片 140 和所述第二 BIOS 芯片 150 中的任一 BIOS 芯片发生启动失败时,能够自动从另一 BIOS 芯片启动服务器系统 100,且不影响原有服务器系统 100 的运行,保证服务器系统 100 的可靠性。

[0035] 在本实施例中,所述基板管理控制器 120 包含一寄存单元(未绘示),所述寄存单元用以存储所述第一 BIOS 芯片 140 或第二 BIOS 芯片 150 加电自检初始化失败的记录信息,以便能够判定第一 BIOS 芯片 140 和第二 BIOS 芯片 150 中的哪一个 BIOS 芯片加电自检初始化失败或自身存有缺陷,以便通过所述基板管理控制器 120 所包含的固件更新至启动失

败的 BIOS 芯片的固件,进而提升维护效率。

[0036] 继续参见图 1 所示,由于所述第一 BIOS 芯片 140 和所述第二 BIOS 芯片 150 均电性连接至同一个基板管理控制器 120,因此若所述基板管理控制器 120 欲对所述第一 BIOS 芯片 140 和所述第二 BIOS 芯片 150 中的任一启动失败的 BIOS 芯片更新固件时,需要服务器系统 100 处于待开机状态。当所述服务器系统 100 处于待开机状态(或称为 standby),所述基板管理控制器 120 作为主控制器(或称为 master),以对所述第一 BIOS 芯片 140 或第二 BIOS 芯片 150 执行更新操作。所述第一 BIOS 芯片 140 的固件与所述第二 BIOS 芯片 150 的固件为同一固件,以便于利用所述基板管理控制器 120 所包含的固件替换启动失败的 BIOS 芯片固件,从而提升维护效率。

[0037] 在本实施例中,当服务器系统 100 处于待开机状态时,通过所述基板管理控制器 120 并且采用远程或本地的方式来执行基板管理控制器 120 的专用命令(例如 IPMI 指令),且经由所述多路选择器 130,以对所述第一 BIOS 芯片 140 和第二 BIOS 芯片 150 中的任一启动失败的 BIOS 芯片执行固件更新操作。在其他部分实施例中,上述更新方式也适用于对正常的第一 BIOS 芯片 140 或第二 BIOS 芯片 150 的固件更新。

[0038] 需注意的是,所述服务器系统 100 开机时,所述平台控制器 110 的串行外设接口的多组输出引脚(即 CS0# 引脚、MOSI 引脚、MISO 引脚和 CLK 引脚)通过所述基板管理控制器 120 的串行外设接口通道(如图 1 所示的虚线)分别电性连接至所述第一 BIOS 芯片 140 的对应多组输入引脚(即 CS# 引脚、MOSI 引脚、MISO 引脚和 CLK 引脚)和所述第二 BIOS 芯片 150 的对应多组输入引脚(即 CS# 引脚、MOSI 引脚、MISO 引脚和 CLK 引脚),以实现串行外设接口直通的功能。另外由于通过上述配置方式能够实现对现有电路布局的较小改动,因此有效降低改动成本。

[0039] 本发明能够实现当服务器系统从第一 BIOS 芯片 140 和第二 BIOS 芯片 150 其中之一 BIOS 芯片启动失败时,将自动从另一 BIOS 芯片启动,从而不影响服务器系统的正常运行,以提高所述服务器系统的安全性和可靠性。另外,当服务器系统处于待开机状态时,通过所述基板管理控制器 120 并且采用远程或本地方式来执行基板管理控制器 120 的专用命令(例如 IPMI 指令),以对所述第一 BIOS 芯片 140 或第二 BIOS 芯片 150 执行 BIOS 芯片的固件更新操作。

[0040] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明要求保护的范围。

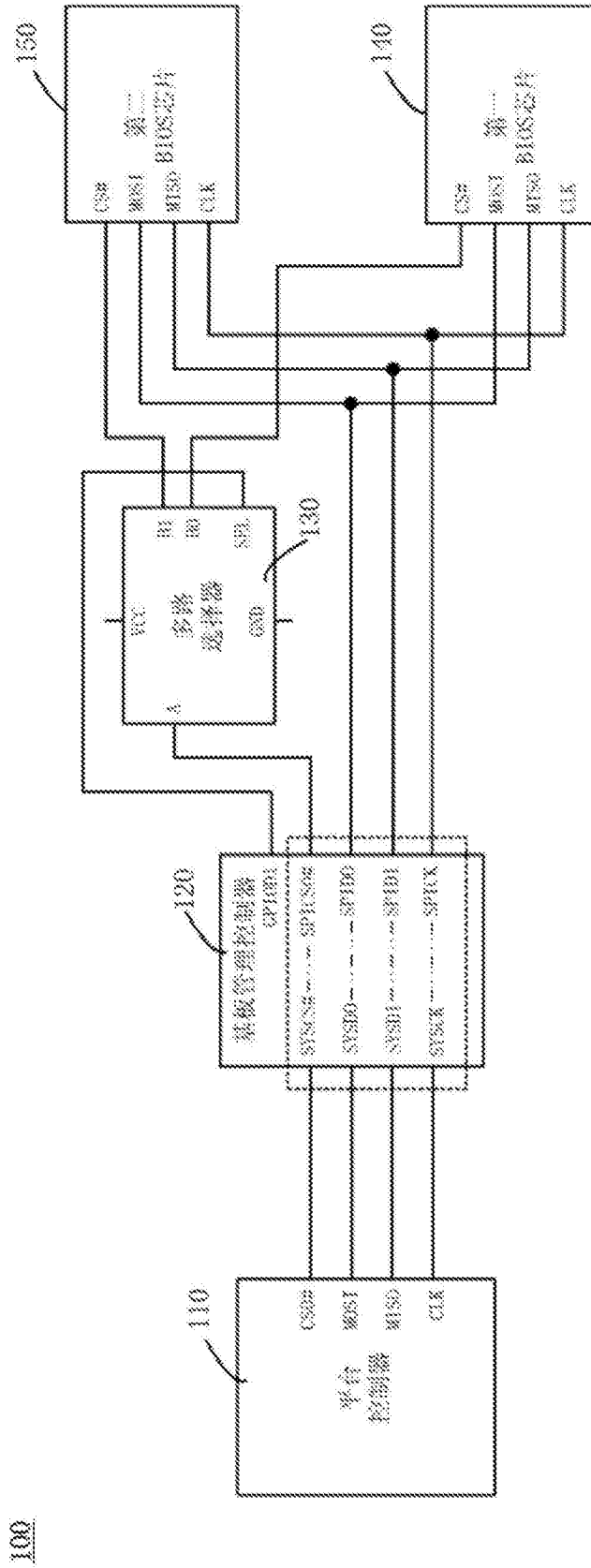


图 1