

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-35863

(P2007-35863A)

(43) 公開日 平成19年2月8日(2007.2.8)

(51) Int. Cl. F I テーマコード(参考)
 H O 1 L 21/60 (2006.01) H O 1 L 21/60 3 O 1 C 5 F O 4 4

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号	特願2005-216166 (P2005-216166)	(71) 出願人	000003078 株式会社東芝
(22) 出願日	平成17年7月26日 (2005.7.26)	(74) 代理人	100077849 弁理士 須山 佐一
		(72) 発明者	原田 享 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内
		Fターム(参考)	5F044 AA02 AA10 CC05 CC07

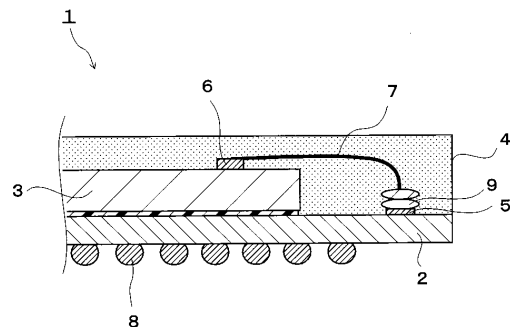
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 エッジショートが発生を防止し、小型化と信頼性の向上を共に実現し得る半導体装置を提供することを目的とする。

【解決手段】 半導体装置 1 においては、配線基板 2 上に半導体チップ 3 が実装され、これらが封止樹脂 4 で封止されている。配線基板 2 のボンディングパッド 5 と、半導体チップ 3 の電極 6 とは、ボンディングパッド 5 に形成されたスタッドバンプ 9 を介して Au 線等のワイヤ 7 で結線されている。配線基板 2 裏面(マザーボード実装面側)には、配線基板 2 の所定位置を貫通して導体が設けられたスルーホールを介して、外部接続端子 8 が形成されている。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

電極を有する半導体チップと、
前記半導体チップが実装され、ボンディングパッドを有する基材と、
前記ボンディングパッド上に形成されたスタッドバンプと、
前記スタッドバンプを介して、前記基材のボンディングパッドと前記半導体チップの電極とを電氣的に接続するワイヤと、
前記半導体チップと前記ワイヤを封止する封止樹脂と
を具備することを特徴とする半導体装置。

【請求項 2】

前記スタッドバンプは、前記基材のボンディングパッド上に少なくとも 1 個形成されることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記ボンディングパッド上に形成されたスタッドバンプの高さは、前記基材から 30 μm 以上であることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記ワイヤは、前記スタッドバンプ上にボールボンディングされ、且つ前記半導体チップの電極上にステッチボンディングされていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】

前記ワイヤは、前記半導体チップの電極上にボールボンディングされ、且つ前記スタッドバンプ上にステッチボンディングされていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に係り、特にワイヤボンディング方法を用いた半導体装置に関する。

【背景技術】

【0002】

一般に、ワイヤボンディング方法を用いた半導体装置では、先に、半導体チップにボールボンディングして、その後、半導体チップを実装する配線基板やインナーリードにステッチボンディングする構造、或いは、配線基板やインナーリードに対しボールボンディングして、その後、半導体チップに形成したスタッドバンプ上にステッチボンディングする構造が知られている。

【0003】

例えば、特許文献 1 には、ワイヤが半導体チップの電極にボールボンディングされるとともに、リードフレームのボンディングパッドにステッチボンディングされた半導体装置が記載されている。

【特許文献 1】特開 2001-118877 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、近年の半導体装置の小型化、薄型化に伴い、ワイヤの長さを短くしてループ高さを低くすると、従来のワイヤボンディング方法を用いた半導体装置では、ワイヤと半導体チップのコーナー部分（チップエッジ）との間隔が狭くなり、ワイヤとチップエッジが接触してエッジショートが発生し易くなるという問題があった。

【0005】

また、複数の半導体チップを積層して封止した積層型の半導体装置では、該装置の小型化にともない、半導体チップ間の接着剤層の厚みを薄くすると、最上部以外の半導体チッ

10

20

30

40

50

ブにおいて、そのチップエッジにワイヤが接触し易くなるという問題があった。

【0006】

さらに、配線基板やリードフレームのボンディングパッド密度を向上させて、該パッドピッチを狭ピッチ化することが求められているが、ワイヤの接続信頼性を得るための該パッドの幅の確保が、該パッドの高密度化を妨げていた。

【0007】

本発明は、このような問題に対処するためになされたものであり、エッジショートが発生を防止し、小型化と信頼性の向上を共に実現し得る半導体装置を提供することを目的とする。

【課題を解決するための手段】

10

【0008】

本発明の一態様に係る半導体装置は、電極を有する半導体チップと、前記半導体チップが実装され、ボンディングパッドを有する基材と、前記ボンディングパッド上に形成されたスタッドバンプと、前記スタッドバンプを介して、前記基材のボンディングパッドと前記半導体チップの電極とを電気的に接続するワイヤと、前記半導体チップと前記ワイヤを封止する封止樹脂とを具備することを特徴とする。

【発明の効果】

【0009】

本発明の一態様による半導体装置は、基材上のボンディングパッドにスタッドバンプを形成し、このスタッドバンプを介して前記ボンディングパッドと半導体チップの電極とをワイヤボンディングしている。これによって、エッジショートが発生を防止し、半導体装置の小型化と信頼性の向上をともに実現することができる。

20

【発明を実施するための最良の形態】

【0010】

以下、本発明の実施形態について図面を参照して説明する。なお、以下では本発明の実施形態を図面に基づいて説明するが、本発明はそれらの実施形態に限定されるものではない。

【0011】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る半導体装置の断面図である。

30

図1に示すように、半導体装置1は、ワイヤボンディング構造を有するBGA型半導体装置である。配線基板2上に半導体チップ3が実装され、これらが封止樹脂4で封止されている。配線基板2にはボンディングパッド5が設けられ、半導体チップ3には電極6が設けられており、ボンディングパッド5と電極6とは、Au線等のワイヤ7で結線されている。配線基板2裏面(マザーボード実装面側)には、配線基板2の所定位置を貫通して導体が設けられたスルーホールを介して、外部接続端子8が形成されている。

【0012】

配線基板2のボンディングパッド5上には、小球状のAu等からなるスタッドバンプ9が形成されている。ワイヤ7は、このスタッドバンプ9上にボールボンディングされるとともに、半導体チップ3の電極6上にステッチボンディングされている。このとき、少なくとも1個のスタッドバンプ9がボンディングパッド5に形成され、好ましくは、1個又は2個形成される。なお、スタッドバンプ9は、ワイヤボンディングする際に使用するワイヤボンディング装置によって作製される。

40

【0013】

このようにして、配線基板2のボンディングパッド5上に、スタッドバンプ9を形成することにより、スタッドバンプ9を積層しない場合と比べてワイヤ7の始端の高さを高くすることができる。スタッドバンプ9が、ワイヤ7の始端の高さを調整することが可能なスペーサとして機能するため、ワイヤ7の長さが短くてもワイヤ7とチップエッジとの接触を回避することができる。

【0014】

50

本発明の第1の実施形態に係る半導体装置1は、例えば、以下のようにして作製される。

図2は、本実施形態に係る半導体装置1のワイヤボンディング工程の一例を示している。

【0015】

まず、半導体チップ3を実装する配線基板2を用意する。配線基板2は、片面銅張り積層板を使用し、銅箔上に配線パターンを形成する。次いで、ボンディングパッド5を設け、配線基板2の所定位置を貫通させて、スルーホールを形成し導体を配置する。

【0016】

続いて、電極6を有する半導体チップ3をエポキシ樹脂等の接着剤で配線基板2に実装する。

【0017】

この後、キャピラリ10を用いて、配線基板2のボンディングパッド5上にスタッドバンプ9を形成する。キャピラリ10は、図2(a)に示すように、その中央にAu線などのワイヤ7を挿通する挿通孔が設けられている。挿通孔から引き出されたワイヤ7の先端に、スパーク放電等によってボール11を形成し、キャピラリ10を配線基板2のボンディングパッド5上に下降させる。キャピラリ10の先端に形成されたボール11を一定の圧力(荷重)でボンディングパッド5上に押し付けるとともに、キャピラリ10を超音波振動させて、ボンディングパッド5に超音波溶接させる。

【0018】

そして、図2(b)に示すように、キャピラリ10とともにワイヤ7を上方に引き上げて切り離し、ボンディングパッド5にスタッドバンプ9を形成する。スタッドバンプ9を積層する場合も同様にして順次形成する。なお、ワイヤ7の始端の高さは、配線基板2から30μm以上とすることが好ましい。このため、スタッドバンプ9は、1~2個形成することが好ましい。スタッドバンプ9の大きさは、スパーク放電時の電流と時間をコントロールして、30μm程度の一定の大きさにすることが好ましい。

【0019】

再び、キャピラリ10の挿通孔からワイヤ7を引き出して、その先端にスパーク放電等によりボール11を形成する。キャピラリ10をスタッドバンプ9上に下降させて、キャピラリ10先端のボール11をスタッドバンプ9に一定の圧力で押し付ける。その際、キャピラリ10に超音波振動を与えることで、スタッドバンプ9にボールボンディングする。

【0020】

図2(c)に示すように、スタッドバンプ9上にボールボンディングした後、ワイヤ7をキャピラリ10から引き出し、キャピラリ10を半導体チップ3の電極6上に移動させる。そして、キャピラリ10を下降させて、図2(d)に示すように、ワイヤ7の終端を電極6上に押し付けるとともに、キャピラリ10を超音波振動させて、電極6にステッチボンディングする。キャピラリ10が半導体チップ3の電極6に接触する際、衝撃が強いと該チップ3に損傷を与えるため、下降速度を下げてソフトランディングさせることが好ましい。

【0021】

以上の工程を経て、ボンディングパッド5と電極6とを結線するワイヤボンディングが完了する。

【0022】

次に、半導体チップ3を実装してワイヤボンディングされた配線基板2を、モールド型内に配置して封止樹脂4を該型内に供給する。半導体チップ3とワイヤ7を含む配線基板2表面の略全域が樹脂封止されて、半導体パッケージの外形が作製される。

【0023】

その後、配線基板2の裏面に、外部接続端子8を配線基板2のスルーホールに対応する位置に形成する。外部接続端子8は金属バンプからなり、この金属バンプを形成する方法

10

20

30

40

50

としては種々あるが、例えばスクリーン印刷などによって、低融点合金（バンプ材料）を所定厚さに印刷した後、加熱し、低融点合金の表面張力を利用して、ボール状の金属バンプを形成する。低融点合金としては、例えば、Sn-Ag系、Pb-Sn系、Sn-Ag-Cu系、Sn-Cu系、Sn-Zn系などが挙げられる。

以上の工程を経て、半導体装置1が作製される。

【0024】

以上説明したように、本実施形態に係る半導体装置1によれば、配線基板2のボンディングパッド5上に、スタッドバンプ9を少なくとも1個形成することにより、スタッドバンプ9を配線基板2に積層しない場合と比べてワイヤ7の始端の高さが高くなる。これによって、ワイヤ7と半導体チップ3のチップエッジとの間に間隙を設けることができ、ワイヤ7とチップエッジとの接触を回避することができる。

10

【0025】

（第2の実施形態）

【0026】

次に、本発明の第2の実施形態に係る半導体装置について、図3を参照して説明する。

図3は、本発明の第2の実施形態に係る半導体装置の断面図である。なお、図1と同一の部分には、同一符号を付し、その説明を一部省略する。

【0027】

半導体装置31は、上述した第1の実施形態に係る半導体装置において、半導体チップ3の電極6上にスタッドバンプ32が形成されている。ワイヤ7は、配線基板2のスタッドバンプ9にボールボンディングされるとともに、半導体チップ3の電極6上のスタッドバンプ32にステッチボンディングされている。

20

【0028】

このようにして、半導体チップ3の電極6上に予めスタッドバンプ32を設けてから、このスタッドバンプ32上にステッチボンディングすることで、キャピラリが直に半導体チップ3の電極6に接触することがないため、半導体チップ3に与える損傷を回避することができる。

【0029】

（第3の実施形態）

次に、本発明の第3の実施形態に係る半導体装置について、図4を参照して説明する。

30

図4は、本発明の第3の実施形態に係る半導体装置の断面図である。なお、図1と同一部分には、同一符号を付し、その説明を一部省略する。

【0030】

半導体装置41は、上述した第1の実施形態に係る半導体装置において、配線基板2のボンディングパッド5上にスタッドバンプ9が形成されている。ワイヤ7は、半導体チップ3の電極6上にボールボンディングされるとともに、配線基板2のスタッドバンプ9にステッチボンディングされている。

【0031】

このようにして、配線基板2のボンディングパッド5上に、スタッドバンプ9を少なくとも1個形成することにより、スタッドバンプ9を形成しない場合と比べてワイヤ7の終端の高さを高くすることができ、ワイヤ7の長さが短くても、ワイヤ7とチップエッジとの接触を回避することができる。

40

【0032】

さらに、予め配線基板2のボンディングパッド5上にスタッドバンプ9を設けてから、このスタッドバンプ9にステッチボンディングすることで、細いワイヤ7を使用することができ、ボンディングパッド5の幅を狭くしても、ワイヤ7の接続信頼性を確保することができる。

【0033】

本発明の第3の実施形態に係る半導体装置41は、例えば、以下のようにして作製される。図5は、本実施形態に係る半導体装置41のワイヤボンディング工程の一例を示して

50

いる。

【0034】

まず、半導体チップ3を接着剤で配線基板2に実装する。このとき、配線基板2にボンディングパッド5を配置し、半導体チップ3に電極6を設置する。

【0035】

次に、図5(a)に示すように、キャピラリ10の挿通孔から延出されたワイヤ7の先端に、スパーク放電等によってボール11を形成し、キャピラリ10を配線基板2のボンディングパッド5上に下降させる。キャピラリ10の先端に形成されたボール11を一定の圧力でボンディングパッド5上に押し付けて、同時にキャピラリ10を超音波振動させて、ボンディングパッド5に超音波溶接させる。

10

【0036】

そして、キャピラリ10とともにワイヤ7を上方に引き上げて、ボンディングパッド5上にスタッドバンプ9を形成する。スタッドバンプ9を積層する場合も同様にして順次形成する。なお、スタッドバンプ9は、ワイヤ7の終端の高さを配線基板から30 μ m以上とすることが好ましいため、1~2個形成することが好ましい。

【0037】

続いて、図5(b)に示すように、半導体チップ3の電極6上にキャピラリ10を移動させて、ワイヤ7の先端にボール11を形成し、キャピラリ10を下降させて、キャピラリ10先端のボール11を電極6上に一定の圧力で押し付ける。同時に、キャピラリ10を超音波振動させて、電極6にボールボンディングする。

20

【0038】

図5(c)に示すように、電極6にボールボンディングした後、ワイヤ7をキャピラリ10から引き出して、キャピラリ10を配線基板2のスタッドバンプ9上に移動させる。そして、図5(d)に示すように、キャピラリ10を下降させて、ワイヤ7の終端をスタッドバンプ9上に押し付けるとともに、キャピラリ10を超音波振動させて、スタッドバンプ9にステッチボンディングする。

以上の工程を経て、ボンディングパッド5と電極6に対するワイヤ7の結線が完了する。

【0039】

次に、半導体チップ3、ワイヤ7を含む配線基板2表面の略全域を、樹脂封止する。

30

【0040】

その後、配線基板2の裏面に、外部接続端子8を配線基板2のスルーホールに対応する位置に形成する。

以上の工程を経て、ボンディングパッド5と電極6とを結線するワイヤボンディングが完了する。

【0041】

以上説明したように、本実施形態に係る半導体装置41によれば、配線基板2のボンディングパッド5上に、スタッドバンプ9を少なくとも1個形成することにより、スタッドバンプ9をボンディングパッド5に形成しない場合と比べてワイヤ7の終端の高さが高くなる。これによって、ワイヤ7とチップエッジとの間に間隙を形成することができ、ワイヤ7とチップエッジとの接触を回避することができる。

40

【0042】

また、ワイヤ7の長さを短くしても、エッジショートが発生するおそれがないため、半導体装置41内に設けるワイヤループの配設領域を小さく、且つ低くすることができる。

【0043】

すなわち、第1の実施形態、第2の実施形態及び第3の実施形態に係る半導体装置によれば、半導体パッケージの高さを、半導体チップ3から120 μ m程度まで小型化(低背化)することが可能である。

【0044】

50

さらに、ボンディングパッドのスタッドバンプ上にステッチボンディングすることにより、該パッドの幅を狭くすることができるため、パッドピッチを狭ピッチ化して高密度にすることが可能である。

【0045】

(第4の実施形態)

次に、本発明の第4の実施形態に係る半導体装置について、図6を参照して説明する。

図6は、本発明の第4の実施形態に係る半導体装置の断面図である。本実施形態では、上述した第1の実施形態において、配線基板に複数の半導体チップを積層した場合について説明する。なお、図1と同一部分には、同一符号を付し、その説明を一部省略する。

【0046】

半導体装置61は、配線基板2に複数の半導体チップ3a、3b、3cが積層され、これらが封止樹脂4で封止されている。配線基板2にはボンディングパッド5が設けられ、複数の半導体チップ3a、3b、3cには電極6a、6b、6cがそれぞれ設けられている。ボンディングパッド5と各電極6a、6b、6cとは、Au線等のワイヤ7a、7b、7cでそれぞれ結線されている。配線基板2裏面(マザーボード実装面側)には、配線基板2の所定位置を貫通して導体が設けられたスルーホールを介して、外部接続端子8が形成されている。

【0047】

配線基板2のボンディングパッド5上には、複数のスタッドバンプ積層体62a、62b、62cが形成されている。ワイヤ7a、7b、7cは、スタッドバンプ積層体62a、62b、62cにそれぞれボールボンディングされるとともに、半導体チップ上の各電極6a、6b、6cにステッチボンディングされている。なお、スタッドバンプ積層体における該バンプの積層数は、ワイヤボンディングする半導体チップの高さに応じて、調整することが好ましい。

【0048】

このように基板のスタッドバンプ積層体にボールボンディングしてから、半導体チップの電極にステッチボンディングすることで、半導体チップ間の接着剤層の厚みを薄くしても、最上部の半導体チップ以外の該チップコーナー部分へのワイヤの接触を回避することができる。

【0049】

本実施形態の半導体装置61によれば、各ワイヤ7a、7b、7cのループ高さをそれぞれ低く配設することができるため、半導体パッケージの高さを半導体チップ3cから70 μ m程度まで小型化(低背化)することが可能である。

【0050】

また、ワイヤ7a、7b、7cのレイアウトに自由度を持たせることができるため、各ワイヤ間における接触の発生を回避することができる。

【0051】

なお、本実施形態では、一例として、3個の半導体チップを積層した半導体装置61を示したが、半導体チップの積層数はこれに限定されるものではない。

【0052】

上述した実施形態の半導体装置61によれば、ワイヤボンディングする際に用いるキャピラリ10を、スタッドバンプの形成に使用することで1台のワイヤボンディング装置で連続的に行うことができ、半導体装置61の製造効率を向上させることができる。

【0053】

本発明は上記した実施形態に限定されるものではなく、例えばQFP(Quad Flat Package)型の半導体装置、基材にリードフレームを用いた場合についても適用することができる。そのような半導体装置についても、本発明に含まれるものである。

【0054】

また、本発明の実施形態は本発明の技術的思想の範囲内で拡張もしくは変更することができ、この拡張、変更した実施形態も本発明の技術的範囲に含まれるものである。

10

20

30

40

50

【図面の簡単な説明】

【0055】

【図1】本発明の第1の実施形態に係る半導体装置の断面図である。

【図2】図1に示す半導体装置の製造方法におけるワイヤボンディング工程を示す図である。

【図3】本発明の第2の実施形態に係る半導体装置の断面図である。

【図4】本発明の第3の実施形態に係る半導体装置の断面図である。

【図5】図4に示す半導体装置の製造方法におけるワイヤボンディング工程を示す図である。

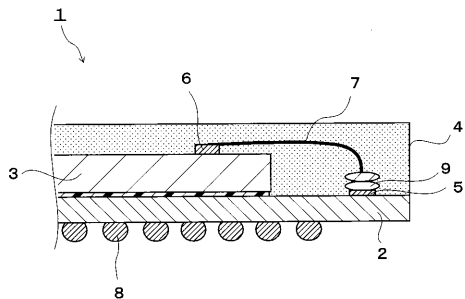
【図6】本発明の第4の実施形態に係る半導体装置の断面図である。

【符号の説明】

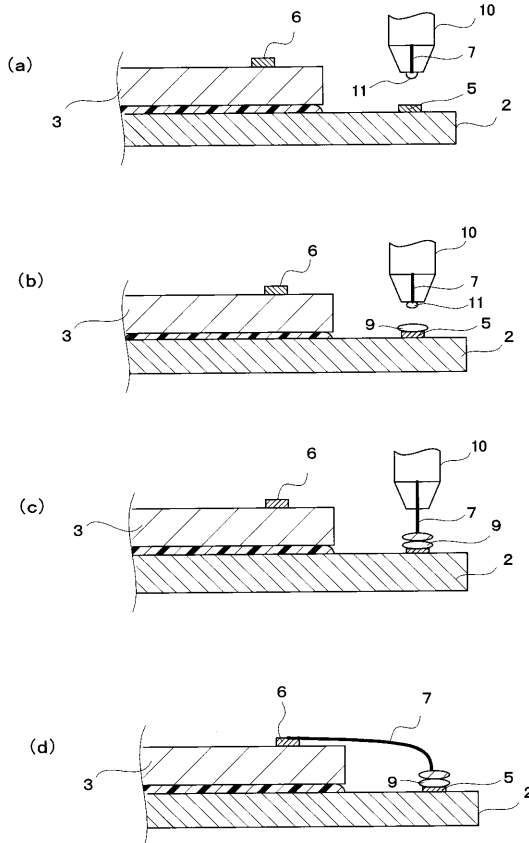
【0056】

1 ... 半導体装置、 2 ... 配線基板、 3 ... 半導体チップ、 4 ... 封止樹脂、 5 ... ボンディングパッド、 6 ... 電極、 7 ... ワイヤ、 8 ... 外部接続端子、 9 ... スタッドパンプ、 3 1 ... 半導体装置、 3 2 ... スタッドパンプ、 4 1 ... 半導体装置、 6 1 ... 半導体装置。

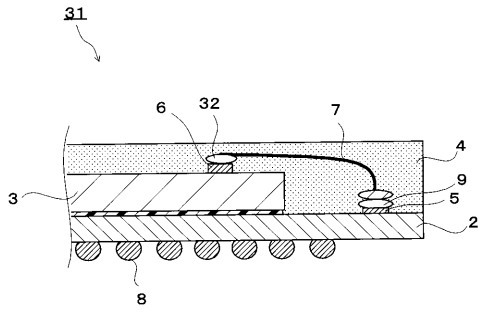
【図1】



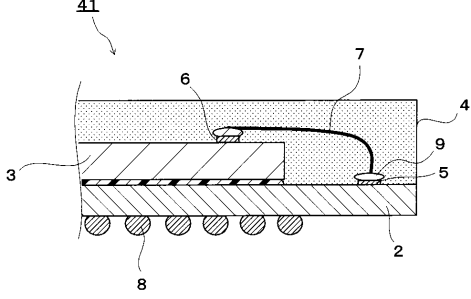
【図2】



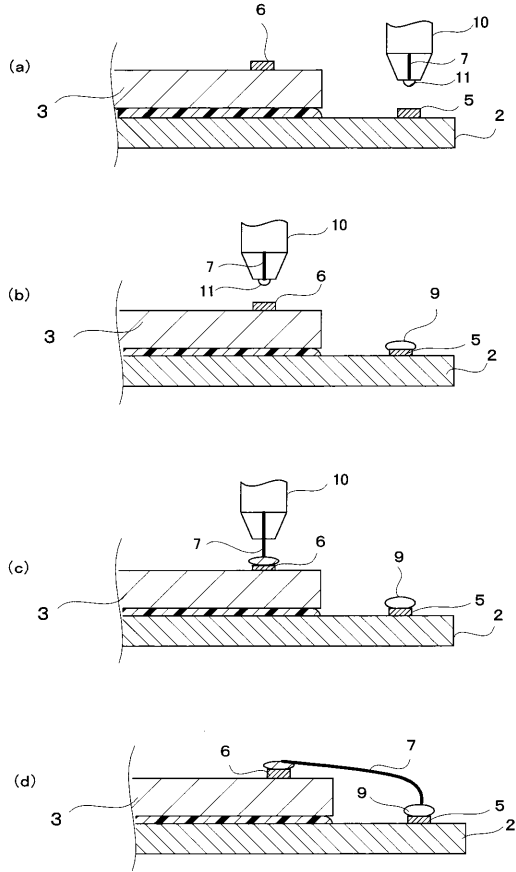
【 図 3 】



【 図 4 】



【 図 5 】



【 図 6 】

