

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4835842号
(P4835842)

(45) 発行日 平成23年12月14日(2011.12.14)

(24) 登録日 平成23年10月7日(2011.10.7)

(51) Int.Cl. F I
G05B 19/05 (2006.01) G05B 19/05 L

請求項の数 8 (全 20 頁)

<p>(21) 出願番号 特願2006-141731 (P2006-141731) (22) 出願日 平成18年5月22日 (2006. 5. 22) (65) 公開番号 特開2007-312573 (P2007-312573A) (43) 公開日 平成19年11月29日 (2007.11.29) 審査請求日 平成21年2月20日 (2009. 2. 20)</p>	<p>(73) 特許権者 000002945 オムロン株式会社 京都市下京区塩小路通堀川東入南不動堂町 801番地 (74) 代理人 100098899 弁理士 飯塚 信市 (72) 発明者 寺西 圭一 京都市下京区塩小路通堀川東入南不動堂町 801番地 オムロン株式会社内 (72) 発明者 中村 敏之 京都市下京区塩小路通堀川東入南不動堂町 801番地 オムロン株式会社内 審査官 杉田 恵一</p>
--	--

最終頁に続く

(54) 【発明の名称】 ビルディングブロック型のセーフティ・コントローラにおけるIOユニット

(57) 【特許請求の範囲】

【請求項1】

外部IO機器に接続されるべきIO回路と、
 IO回路の動作を制御する内部回路と、
 IO回路の動作に必要な電源を供給するためのIO回路用のユニット内配電線と、
 内部回路の動作に必要な電源を供給するための内部回路用のユニット内配電線とを有し

、
 IO回路用のユニット内配電線と内部回路用のユニット内配電線とは絶縁分離されてお
 り、かつ

IO回路用のユニット内配電線及び内部回路用のユニット内配電線のそれぞれには、そ
 れらの配電線に対して外部から給電するために、各配電線毎に独立した給電端が設けられ
 ている、ことを特徴とするビルディングブロック型のセーフティ・コントローラにおける
 IOユニット。

【請求項2】

IO回路用のユニット内配電線が、配電幹線と、配電幹線から分岐した配電支線とで構
 成されると共に、IO回路に対する給電は配電支線経由で行われ、

内部回路用のユニット内配電線及びIO回路用のユニット内配電幹線の左端は、左側隣
 接ユニットに接続できるように、当該ユニットケースの左側面に配置されると共に、内部
 回路用のユニット内配電線及びIO回路用のユニット内配電幹線の右端は、右側隣接ユニ
 ヲットに接続できるように、当該ユニットケースの右側面に配置され、さらに

IO回路用の配電支線には、内部回路からの制御で遮断動作と投入動作とを行うことのできるIO電源ライン遮断回路が介在されている、ことを特徴とする請求項1に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

【請求項3】

IO回路用のユニット内配電線への給電を、隣接ユニットを経由することなく直接に行うことのできる当該ユニット固有の給電端を有し、かつ

給電端からIO回路へ至るユニット内配電線には、内部回路からの制御で遮断動作と投入動作とを行うことのできるIO電源ライン遮断回路が介在されている、ことを特徴とする請求項1に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

10

【請求項4】

内部回路用のユニット内配電線の電圧を監視すると共に、それが既定範囲を外れるとIO電源ライン遮断回路に対して遮断信号を送出する内部電源電圧監視回路をさらに有する、ことを特徴とする請求項2又は3に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

【請求項5】

IO電源ライン遮断回路の一次側には、IO電源の電圧を監視すると共に、それが規定範囲を外れたときに、IO電源ライン遮断回路に対して遮断信号を送出するIO電源電圧監視回路が設けられている、ことを特徴とする請求項3に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

20

【請求項6】

IO電源ライン遮断回路の二次側電圧を内部回路側でモニタ可能とするためのIO電源モニタ回路をさらに有することを特徴とする請求項4又は5に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

【請求項7】

内部電源電圧監視回路は、外部から与えられる電源診断信号に応答して監視のための基準電圧を適宜にシフトすることにより、IO電源ライン遮断回路に対して強制的に遮断信号を送出するように仕組まれており、かつ

内部回路には、内部電源電圧監視回路に対して電源診断信号を与えた状態におけるIOモニタ回路のモニタ出力に基づいて内部電源の正常異常を判定する内部電源診断処理が組み込まれている、ことを特徴とする請求項6に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

30

【請求項8】

内部回路には、IO電源ライン遮断回路に対して遮断信号を与えた状態におけるIOモニタ回路のモニタ出力に基づいてIO電源ライン遮断回路の正常異常を判定するIO電源ライン遮断診断処理が組み込まれている、ことを特徴とする請求項6に記載のビルディングブロック型のセーフティ・コントローラにおけるIOユニット。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、ビルディングブロック型のセーフティ・コントローラにおけるIOユニットに関する。

40

【背景技術】

【0002】

この種のセーフティ・コントローラ（セーフティPLC、セーフティ・リモートIOターミナル等）は、切削機械や切断機械やアーム付き製造機ロボット等と共に使用される。セーフティ・コントローラ、中でもセーフティPLCは、一般的なPLCに類似するロジック演算機能、入出力制御機能に加えて、安全面の自己診断機能を内蔵させることにより、その制御において高度な安全性および信頼性を確保したものである。

【0003】

50

セーフティ・コントローラ（セーフティ P L C、セーフティ・リモート I O ターミナル等）は、自己診断結果により異常を検出した場合には、自己の制御が危険につながらないように、強制的に安全な制御を行なうような機能（フェールセーフ機能）を備えている。それにより、セーフティ・コントローラを含むセーフティ制御システムは、製造機口ロボット等の動作が危険につながらないようにしている。

【 0 0 0 4 】

ここに言う安全は、より具体的には、規格化されている安全基準を含む概念である。安全規格には、例えば I E C 6 1 5 0 8 や E N 規格などがある。I E C 6 1 5 0 8（プログラム可能な電子システムの機能安全に関する国際電気標準委員会）では、時間あたりの危険故障確率を（失敗確率： P r o b a b i l i t y o f F a i l u r e p e r H o u r）を定義し、この確率によって S I L のレベル（ S a f e t y I n t e g r i t y L e v e l）を 4 段階に分類している。

10

【 0 0 0 5 】

また、E N 規格では、機械のリスクの大きさを評価し、リスク低減策を講じるように義務づけられていて、E N 9 5 4 - 1 では 5 つの安全カテゴリにて規定されている。この明細書でいうセーフティ・コントローラは、このような安全基準のいずれかに対応したものである。

【 0 0 0 6 】

なお、セーフティ制御システムは「安全制御システム」と称されることもあり、セーフティ・コントローラは「安全コントローラ」や「安全制御装置」と称されることもある。また、セーフティ・リモート I O ターミナルは「セーフティスレーブ局」や「セーフティスレーブユニット」、単に「セーフティスレーブ」と称されることもあり、セーフティを「安全」と置き換えて称されることもある。

20

【 0 0 0 7 】

従来より、セーフティ P L C とセーフティ・リモート I O ターミナルとをネットワークで結んでなるセーフティ制御システムが知られている。セーフティ P L C は、セーフティ・リモート I O ターミナルに対してネットワーク通信する通信マスタ機能を備えている。

【 0 0 0 8 】

セーフティ P L C が複数のユニット筐体（例えば、電源ユニット、C P U ユニット、I O ユニット、通信ユニット等）を結合させてなるビルディング・ブロックタイプである場合には、通信マスタユニットにその通信マスタ機能が内蔵される。その通信マスタユニットは「セーフティマスタ局」、「セーフティマスタユニット」、「セーフティマスタ」等と称されることもあり、セーフティを「安全」と置き換えて称されることもある。

30

【 0 0 0 9 】

セーフティ・リモート I O ターミナルは、セーフティ P L C の通信マスタとの間でネットワーク通信機能、つまり、通信スレーブ機能を備えている。セーフティ・リモート I O ターミナルは接続端子を備えていて、その接続端子に、オンオフ信号を出力するスイッチ等の入力機器と、制御信号の出力先となる出力機器との少なくとも一方が接続されている。入力機器の例は、非常停止スイッチ、ライトカーテン、ドアスイッチ、2 ハンドスイッチなどが挙げられる。出力機器の例は、セーフティリレーやコンタクタである。これらの入力機器または出力機器も安全規格に対応している。セーフティ・リモート I O ターミナルは、接続された安全用途機器から入力した信号に基づいて制御データを生成し、生成した制御データをセーフティ P L C へネットワーク通信する。

40

【 0 0 1 0 】

セーフティ P L C がビルディングブロックタイプのものであれば、各ユニットは、共通内部バスに接続され、セーフティ P L C 全体の制御を司る C P U ユニットとの間でバス通信をし、データをやり取りする。連結された I O ユニットも接続端子を備えていて、その接続端子に、安全用途の入力機器または安全用途の出力機器が接続されている。そして、セーフティ P L C は、通信マスタユニットを介してセーフティ・リモート I O ターミナルからネットワーク通信により入力した入力機器の入力信号、または連結された I O ユニッ

50

トに接続された入力機器の入力信号を入力し、予め記憶されたロジックプログラムによってその入力信号のオンオフを論理演算する。その演算結果に基づく出力信号を、通信マスタユニットを介してネットワーク通信によりセーフティPLCへ出力するか、または連結されたIOユニットへ出力をする。IOユニット及びセーフティIOターミナルは、その出力信号を出力機器へ出力する。この一連の動作を繰り返し実行することにより、セーフティPLCにより製造機ロボットを含むシステム全体が制御される。

【0011】

ところで、従来、ビルディングブロック中のセーフティ・コントローラ（セーフティPLC及びセーフティ・リモートIOターミナルを含む）におけるIOユニットにあっては、内部回路用及び入力用の電源と出力用の電源とでは、別系統で給電する構成が採用されている（非特許文献1参照）。

10

【0012】

このような構成を有するIOユニットの構成図が図12に示されている。なお、図において、50はセーフティIOユニット、60は内部回路用及び入力回路用の電源、70は出力回路用の電源である。

【0013】

このセーフティIOユニット50にあっては、入力機器SWに対応する入力回路502aと、出力機器LDに対応する出力回路503とが設けられている。

【0014】

各入力チャンネルIN0～INnの入力回路502a及び各出力チャンネルOUT0～OUTnの出力回路503は、内部回路501によって制御される。内部回路501及び各入力チャンネルIN0～INnの入力回路502aに対する電源は、ユニット内配電線L51を介して、内部回路用及び入力用電源60から供給される。なお、502bは各チャンネルを選択的に作動させるための電源供給回路である。

20

【0015】

一方、各チャンネルOUT0～OUTnの出力回路503に対する電源は、IO電源電圧監視回路504及びIO電源ライン遮断回路505を介して、IO電源70から供給される。IO電源電圧監視回路504は、IO電源70から供給される電圧を監視するとともに、これが規定範囲を外れると、遮断信号を出力して、IO電源ライン遮断回路505を遮断動作させる。また、このIO電源ライン遮断回路505は、内部回路501からの

30

制御によっても遮断動作が可能とされている。

【非特許文献1】独国pilz社のホームページwww.pilz.com

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかしながら、このような従来のビルディングブロック型のセーフティ・コントローラにおけるIOユニットにあっては、（1）故障のレベルに応じて、全停止又は故障箇所みの停止の区別ができないこと、（2）故障のレベルに応じて、出力を全停止するか部分停止するかを制御ができないこと、（3）内部回路及び入力用の電源と出力用の電源との双方が供給されていない限り動作しないこと、と言った問題点が指摘されている。

40

【0017】

すなわち、出力回路503で故障が発生した場合、IO電源ライン遮断回路505が動作してすべての出力がOFFになる。そのため、異常のない出力は、動作を継続させたいという要望に応えることができない。また、すべての出力がOFFするため、故障箇所の特定を行うことが困難で復旧に長時間を要する。

【0018】

また、内部回路用と入力用とで電源が共有されているため、入力の外部配線で地絡が発生した場合、内部回路異常になり、すべての入出力がOFF状態になってしまう。そのため、異常のない入出力は動作を継続させたいという要望に応えることができない。また、すべての入出力がOFFするため、故障箇所の特定を行うことが困難で、復旧に長時間を

50

要する。

【 0 0 1 9 】

さらに、I O電源ライン遮断回路5 0 5の動作確認のため、内部回路の初期処理時にI O電源7 0がONになっている必要がある。また、初期処理後も、I O電源7 0がOFF状態になると、異常状態になり運転を停止する。そのため、現場でのデバッグ時に出力を動作させないで入力のみ配線確認を行いたいという要望に応えることができない。

【 0 0 2 0 】

この発明は、このような従来の問題点に着目してなされたものであり、その目的とするところは、故障が発生した場合には、故障箇所の特定が容易になり、ダウンタイムを短縮することができ、また、故障が発生していないブロックは正常動作を継続させることができ、現場でのデバッグ時に出力を動作させないで入力のみ配線確認を行うことができ、さらにデバッグを安全に行うことができるようにしたビルディングブロック型のセーフティ・コントローラにおけるI Oユニットを提供することにある。

10

【 0 0 2 1 】

この発明のさらに他の目的並びに作用効果については、明細書の以下の記述を参照することにより、当業者であれば容易に理解されるであろう。

【 課題を解決するための手段 】

【 0 0 2 2 】

この発明にかかるビルディングブロック型のセーフティ・コントローラにおけるI Oユニットは、外部I O機器に接続されるべきI O回路と、I O回路の動作を制御する内部回路と、I O回路の動作に必要な電源を供給するためのI O回路用のユニット内配電線と、内部回路の動作に必要な電源を供給するための内部回路用のユニット内配電線とを有している。

20

【 0 0 2 3 】

I O回路用のユニット内配電線と内部回路用のユニット内配電線とは絶縁分離されており、かつI O回路用のユニット内配電線及び内部回路用のユニット内配電線のそれぞれには、それらの配電線に対して外部から給電するために、各配電線毎に独立した給電端が設けられている。

【 0 0 2 4 】

このような構成によれば、内部回路とI O回路とは完全に別系統で給電されるため、I O回路側において故障が発生したとしても、内部回路においては必要な動作を継続させることができるため、故障時における動作信頼性を向上させることができる。

30

【 0 0 2 5 】

本発明の好ましい実施の一形態においては、I O回路用のユニット内配電線が、配電幹線と、配電幹線から分岐した配電支線とで構成されると共に、I O回路に対する給電は配電支線経由で行われる。また、内部回路用のユニット内配電線及びI O回路用のユニット内配電幹線の左端は、左側隣接ユニットに接続できるように、当該ユニットケースの左側面に配置されると共に、内部回路用のユニット内配電線及びI O回路用のユニット内配電幹線の右端は、右側隣接ユニットに接続できるように、当該ユニットケースの右側面に配置される。

40

【 0 0 2 6 】

このような構成によれば、コネクタを介して複数のユニットを接続する一方、それらの端部に位置するユニットを電源に接続すれば、個々のユニットに対してI O電源を一括して給電できる一方、個々のユニット内のI O回路に対しては、配電支線を介して給電され、しかもこの配電支線には、内部回路からの制御で遮断動作と投入動作とを行うことのできるI O電源ライン遮断回路が介在されるため、接続された複数のI Oユニットの中で特定のユニットのI O回路だけを給電停止状態とすることができ、これにより様々な異常時における給電制御の自由度を向上させることができる。すなわち、複数のI Oユニットを接続した状態において、特定のI Oユニット内の内部回路に対する給電を遮断したとしても、それ以外のI Oユニットに対しては、正常に給電を継続することができる。

50

【 0 0 2 7 】

本発明の好ましい他の実施の形態においては、I O回路用のユニット内配電線への給電を、隣接ユニットを経由することなく直接に行うことのできる当該ユニット固有の給電端を有する。ここで『固有の給電端』としては、例えばI Oユニットの端子台に設けることができる。加えて、給電端からI O回路へ至るユニット内配電線には、内部回路からの制御で遮断動作と投入動作とを行うことのできるI O電源ライン遮断回路が介在される。

【 0 0 2 8 】

このような構成によれば、I O回路と内部回路とに別系統で給電できることに加え、複数のユニットを接続した場合においても、互いのユニット内のI O電源仕様を独立に設定できるため、電源仕様の選択自由度を向上させることができる。

10

【 0 0 2 9 】

本発明の好ましい実施の形態においては、内部回路用のユニット内配電線の電圧を監視するとともに、それが既定範囲を外れるとI O電源ライン遮断回路に対して遮断信号を送出する内部電源電圧監視回路をさらに有する。

【 0 0 3 0 】

このような構成によれば、内部回路側の電源において異常が発生した場合には、ただちにI O回路への電源を遮断することができるから、内部回路の異常動作による入出力動作異常を未然に防止することができる。

【 0 0 3 1 】

なお、I O回路用のユニット内配電線への給電を、隣接ユニットを経由することなく直接に行うことのできる当該ユニット固有の給電端を有するI Oユニットの場合には、I O電源ライン遮断回路の一次側に、I O電源の電圧を監視するとともに、それが規定範囲を外れたときに、I O電源ライン遮断回路に対して遮断信号を送出するI O電源電圧監視回路を設ける。

20

【 0 0 3 2 】

このような構成によれば、そのようなユニット個別給電方式を採用するI Oユニットにおいても、I O電源の異常に基づく誤動作を未然に防止することができる。

【 0 0 3 3 】

本発明の好ましい他の実施の形態においては、I O電源電圧を内部回路側でモニタ可能とするためのI O電源モニタ回路をさらに有する。

30

【 0 0 3 4 】

このような構成によれば、内部回路からI O電源ライン遮断回路に対して遮断信号を送出して遮断動作や投入動作を行った場合、それらの動作が正常に行われたか否かを内部回路側で確認することができる。

【 0 0 3 5 】

本発明の好ましい他の実施の形態においては、内部電源電圧監視回路は、外部から与えられる電源診断信号にตอบสนองして監視のための基準電圧を適宜にシフトすることにより、I O電源ライン遮断回路に対して強制的に遮断信号を送出するように仕組まれる。

【 0 0 3 6 】

また、内部回路には、内部電源電圧監視回路に対して電源診断信号を与えた状態におけるI Oモニタ回路のモニタ出力に基づいて内部電源の正常異常を判定する内部電源診断処理が組み込まれる。

40

【 0 0 3 7 】

このような構成によれば、内部回路側から内部電源電圧監視回路に対して、電源診断信号を与えることにより、I O電源ライン遮断回路を強制的に遮断状態と投入状態とにすることができ、その状態におけるモニタ回路の出力を観察することによって、内部電源の正常異常を判定することができる。

【 0 0 3 8 】

さらに、本発明の好ましい他の実施の形態においては、内部回路には、I O電源ライン遮断回路に対して遮断信号を与えた状態におけるI Oモニタ回路のモニタ出力に基づいて

50

IO電源ライン遮断回路の正常異常を判定するIO電源ライン遮断診断処理が組み込まれる。

【0039】

このような構成によれば、IO電源ライン遮断回路に対して遮断信号を与えた状態におけるIOモニタ回路のモニタ出力に基づいてIO電源ライン遮断回路の正常異常を判定することができ、この種のセーフティIOユニットにおける信頼性を向上させることができる。

【発明の効果】

【0040】

本発明によれば、IO回路に対する電源供給と内部回路に対する電源供給とを完全に別系統とすることができるため、IO回路側において何らかの故障が生じたとしても、内部回路の動作を継続させることができ、そのため内部回路側においてIO回路側故障時における対応処理を適切に組み込むことによって、この種のセーフティIOユニットにおける故障時の信頼性を向上させることができる。

10

【発明を実施するための最良の形態】

【0041】

以下に、本発明に係るビルディングブロック型のセーフティ・コントローラにおけるIOユニットの好適な実施の一形態を添付図面を参照しながら詳細に説明する。

【0042】

本発明のIOユニットが適用されたセーフティPLCの構成図(第1実施形態)が図1に示されている。

20

【0043】

同図に示されるように、このセーフティPLC1は、CPUユニット10と、入力ユニット20aとして機能するIOユニット20と、出力ユニット20bとして機能するIOユニット20とを含んで構成される。これらのユニット10, 20, 20・・・は、この例にあっては、各ユニットケースの左右側面に配置されたユニット間コネクタ(図示せず)を介して電氣的並びに機械的にかつ着脱自在に結合されている。なお、周知のように、ビルディングブロック型のPLCを実現するための他の方法としては、バックプレーンなどと称される電源ライン並びにデータバスラインが敷設された支持基板上に適当な間隔で基板コネクタを取り付け、これらの基板コネクタに各IOユニットを着脱自在に装着するようにしてもよい。

30

【0044】

CPUユニット10内には、内部回路用のユニット内配電線L0とIO回路用のユニット内配電線L2とが設けられている。内部回路用のユニット内配電線L0の一端(図中左端)は、内部回路用電源3からの給電端とされる。一方、ユニット内配電線L0の他端(図中右端)は、隣接するIOユニット1への給電端とされる。内部回路101は、ユニット内配電線L0から給電される。内部回路101は、マイクロプロセッサ、ROM、RAMなどで構成され、CPUユニット10として必要な各種の機能を実現する。このCPUユニット10の機能は、後に図5(a)のフローチャートを参照して説明する。

【0045】

40

IO回路用のユニット内配電線L2の一端(図中下端)は、IO電源2からの給電端とされる。ユニット内配電線L2の他端(図中上端)は、隣接するIOユニット20の配電幹線L3に対する給電端とされる。また、このユニット内配電線L2には、電圧監視回路103とIO電源ライン遮断回路102とが設けられている。電圧監視回路103は、IO電源2の電圧を監視し、それが規定の電圧範囲を外れると、所定の遮断信号を出力して、IO電源ライン遮断回路を遮断状態とする。また、このIO電源ライン遮断回路102は、内部回路101からの制御によっても、遮断状態と投入状態とを行うように仕組まれている。

【0046】

各IOユニット20, 20・・・の内部には、内部回路用のユニット内配電線L1と、

50

I O回路用のユニット内配電幹線L 3と、この配電幹線L 3から分岐した配電支線L 4とが設けられている。

【0047】

内部回路205は、内部回路用の配電線L 1から給電されて動作する。内部回路205は、マイクロプロセッサ、ROM、RAMなどで構成され、セーフティI Oユニットとして必要な各種の機能を実現する。この機能の詳細については、後に図5(b)のフローチャートを参照して詳述する。

【0048】

配電幹線L 3の一端(図中左端)は、CPUユニット10側からのI O用電源の受電端とされる。配電幹線L 3の他端(図中右端)は、隣接するI Oユニットに対するI O電源の給電端とされる。

10

【0049】

I Oユニット20が入力ユニット20aとして構成されている場合、各入力チャネルの入力回路202aに対する電源は、配電支線L 4を経由して供給される。各入力チャネルIN0~INnには電源供給回路202bが設けられており、この電源供給回路202bは内部回路205の制御でオンオフ動作する。

【0050】

配電支線L 4には、入力回路に対する給電を遮断するためのI O電源ライン遮断回路201が設けられる。このI O電源ライン遮断回路201は、内部回路205からの制御で遮断動作と投入動作とを行う。従って、このI O電源ライン遮断回路201を遮断動作させることによって、当該入力ユニット20aに含まれるすべての入力回路202aに対する給電を遮断することができる。一方、このようにI O電源ライン遮断回路201を遮断状態としていても、配電幹線L 3自体は相隣接する左右のユニット間を導通させるため、隣接するI Oユニットの電源が断たれることはない。

20

【0051】

なお、各入力チャネルIN0~INnの入力回路202aに対する給電は、内部回路205からの制御で該当するチャネルの電源供給回路202bをオフすることによって選択的に遮断することができる。

【0052】

同様にして、出力ユニット20b内においても、配電幹線L 3と配電支線L 4とが設けられる。すなわち、配電幹線L 3の一端(図中左端)は隣接するI Oユニット20aからの受電端とされる。また、配電幹線L 3の他端(図中右端)は図示しない隣接I Oユニットに対する給電端とされる。配電支線L 4にはI O電源ライン遮断回路201が設けられ、このI O電源ライン遮断回路201は内部回路205からの制御で遮断動作と投入動作とを行う。各出力チャネルOUT0~OUTnの出力回路202cは配電支線L 4から給電される。従って、I O電源ライン遮断回路201を遮断動作させると、すべての出力チャネルにおける出力回路202cに対する給電を一括して遮断することができる。同様に、I O電源ライン遮断回路201を投入状態としたまま、出力回路202cを選択的にオンオフ動作させれば、任意の出力チャネルOUT0~OUTnの動作を停止させることができる。

30

40

【0053】

CPUユニット10内のユニット内配電線L 0と、接続された各I Oユニット20内のユニット内配電線L 1, L 1...とは、図示しないユニット間コネクタを介して接続される。同様にして、CPUユニット10内のユニット内配電線L 2と、CPUユニット10に接続される各I Oユニット20, 20...内の配電幹線L 3, L 3...とは、図示しないユニット間コネクタを介して接続される。これらのユニット間コネクタは、CPUユニットの右側面並びに各I Oユニットの左右両側面に設けられている。従って、CPUユニット10に対して、必要個数のI Oユニット20, 20...をユニット間コネクタを介して接続すれば、それらユニット間を共通に接続する内部回路用の配電線(L 0, L 1, L 1...)及びI O回路用の配電幹線(L 2, L 3, L 3...)が出現する。

50

これにより、CPU10から接続された各IOユニット20に対して並列に常時給電が可能となると共に、各ユニット内のIO電源ライン遮断回路201を選択的に作動させることによって、任意のIOユニットに対するIO電源の供給を遮断することができる。なお、内部回路用電源の給電システムとIO回路用の給電システムとが完全に別システムであることは図から明らかである。

【0054】

本発明のセーフティIOユニットの詳細構成図(第1実施形態)が図2に示されている。尚、図において、図1のセーフティPLCの構成図と同一構成部分については同符号を付している。

【0055】

図から明らかのように、IOユニット20内には、内部回路用のユニット内配電線L1と、ユニット間バスB1と、ユニット内配電幹線L3と、ユニット内配電支線L4とが設けられている。

【0056】

内部電源回路203は、内部回路用電源電圧(例えば、+24V)を内部電源電圧Vcc(例えば、+5V)に変換すると共に、安定化させる。こうして得られた内部電源Vccは、IOユニット20内の各回路要素へと給電される他、内部電源電圧監視回路204において監視される。

【0057】

内部電源電圧監視回路204は、内部電源Vccの電圧が規定範囲を外れると遮断信号S7を出力する。この遮断信号S7を受けて、配電支線L4に介在されたIO電源ライン遮断回路201が遮断動作を行う。また、内部電源電圧監視回路204は、内部回路205から出力される電源診断信号S1を受けて電源診断動作を行う。このとき状態監視信号S2が内部回路205へと戻される。内部電源電圧監視回路204は、電源診断信号S1を受けると、監視のための基準電圧を適宜にシフトすることにより、IO電源ライン遮断回路201に対して強制的に遮断信号S7を送出するように仕組みられている。

【0058】

IO電源モニタ回路209は、IO電源ライン遮断回路の遮断素子の2次側の電圧をモニタし、これをモニタ信号S3として内部回路205へと伝える。また、IO電源ライン遮断回路201は、内部回路205から出力される遮断信号S4を受けて遮断動作及び投入動作を行う。内部回路205は、当業者にはよく知られているように、対をなす2つのマイクロプロセッサ(MPU)205a、205bを含んでいる。それらのマイクロプロセッサの動作は、ウォッチドッグ回路(WDT回路)210で監視されている。マイクロプロセッサに異常が生じてWDT回路210に対するクリア信号が途切れると、WDT回路210を構成するタイマがタイムアップして、このタイムアウト信号S6によりリセット回路211が駆動され、MPU205a、205bがリセットされる。

【0059】

内部回路205はIOユニットとして必要な各種の機能を実現する。この機能の中には、CPUユニット10とIOユニット20との間におけるデータ通信も含まれる。このデータ通信のためには、内部回路205は通信物理層206を介してユニット間バスB1に接続される。その他、メモリ207は内部回路205を構成するマイクロプロセッサ205a、205bの各種動作のために使用され、表示部208は例えばLED等で構成されて、IOユニット20の各種異常状態を表示する。

【0060】

IO電源ライン遮断回路201の具体的な構成例が図9に示されている。同図に示されるように、この遮断回路は、配電支線L4に介在されたスイッチング用の出力素子31と、この出力素子31を駆動するための一对の駆動素子35a、35bとを有している。駆動素子35aは、先に説明したように、内部電源電圧監視回路32(204)から出力される遮断信号S7を受けて作動し、出力素子31を駆動して、これを遮断状態と投入状態とに制御する。一方、駆動素子35bは、先に説明したように、内部回路を構成するマイ

10

20

30

40

50

クロプロセッサ(MPU)33(205a)から出力される遮断信号S4を受けて動作し、出力素子31を駆動して、これを遮断動作と投入動作とに制御する。MPU33(205a)は、IO電源モニタ回路34(209)を介してIO電源電圧を監視できるようになっている。尚、入力回路および出力回路に対する電源の供給は、出力素子31を介して行われる。

【0061】

図9に示される遮断回路を前提として、MPU33(205a)から遮断信号S4が出力される例としては、(1)IOユニットを制御する装置(CPUユニットまたは通信ユニットなど)からの遮断指令を受信したとき、(2)IOユニットを制御する装置(CPUユニットまたは通信ユニットなど)の異常を検出した場合、(3)IOユニットの動作異常を検出(MPUが実行する自己診断の異常、MPUの暴走時、IO電源回路遮断回路の動作不良)の場合、などを挙げることができる。

10

【0062】

次に、本発明のIOユニットが適用されたセーフティPLCの構成図(第2実施形態)が図3に示されている。尚、図3において、図1と同一構成部分については同符号を付して説明は省略する。

【0063】

この第2実施形態の特徴は、IO回路用ユニット内配電線への給電を、隣接ユニットを経由することなく直接に行うようにした点にある。

【0064】

すなわち、各IOユニット20内にはIO回路用の配電線L5が設けられると共に、このIO回路用の配電線L5の一端(図では下端)はIO回路用電源2からの給電端とされる。この給電端は、例えば、IOユニット20の端子台部等に設けることができる。

20

【0065】

各IOユニット内のIO回路用の配電線L5には、電圧監視回路212とIO電源ライン遮断回路201とが介在されている。

【0066】

入力ユニット20aにおいては、IO電源ライン遮断回路201から各入力チャンネルの電源供給回路202bに対する給電が行われる。出力ユニット20bにおいては、IO電源ライン遮断回路201から各チャンネルの出力回路202cに対する給電が行われる。

30

【0067】

電圧監視回路212は、IO電源2から給電される電圧を監視すると共に、これが規定範囲を外れると、IO電源ライン遮断回路201に対して遮断信号S8を出力する。これにより、IO電源ライン遮断回路は遮断動作を行う。この例にあっても、図から明らかなように、内部回路用の電源系統とIO回路用の電源系統とは完全に絶縁分離され別系統とされている。そのため、入力回路202a側の地絡等によってIO電源ライン遮断回路201が遮断動作を行ったとしても、内部回路205の動作についてはなんら支障なく継続させることができるから、予め内部回路205側において適切な異常時処理を組み込んでおけば、各チャンネルの電源供給回路202bを適切に作動させることによって、必要なチャンネルの動作だけを停止させることができる。一方、IO電源それ自体が異常電圧を示すときには、IO電源ライン遮断回路201は自動的に内部回路の助けを借りずに遮断動作を行う。そのため、入力回路側あるいはIO電源側のいずれの異常に対応しても、適切に故障時の対応が可能となる。

40

【0068】

一方、出力ユニット20bの側においても、IO電源の側に異常が生ずれば、電圧監視回路212の作用によってIO電源ライン遮断回路201に自動的に遮断動作を行わせることができる一方、IO電源は正常なものの、出力回路側が何らかの異常を生じたときには、内部回路205はなおも正常に動作するため、内部回路側の制御で必要なチャンネルの出力回路202cだけをOFFさせる。これにより、出力回路全体を停止させることなく、必要なチャンネルの出力回路のみを確実に停止することができる。

50

【 0 0 6 9 】

さらに、この実施形態においては、各 I O ユニット 2 0 内の I O 電源はチャンネル間で完全に独立しているため、チャンネル毎に電源仕様（電圧、電流容量等）を変更して、各チャンネルの入出力に対応した適切な電源仕様を実現することもできる。

【 0 0 7 0 】

次に、本発明のセーフティ I O ユニットの詳細構成図（第 2 実施形態）が図 4 に示されている。尚、図 4 において図 2 の例と同一構成部分については同符号を付して説明は省略する。

【 0 0 7 1 】

同図に示されるように、I O 回路用のユニット内配電線 L 5 には、I O 電源電圧監視回路 2 1 2 と、I O 電源ライン遮断回路 2 0 1 とが介在される。そして、I O 電源電圧監視回路 2 1 2 が I O 電源電圧が規定範囲を外れたことを検出すると、遮断信号 S 8 が出力されて、I O 電源ライン遮断回路 2 0 1 が遮断動作を行う。すると、I O 回路 2 0 2 の全体に対する通電が絶たれる。

10

【 0 0 7 2 】

I O 電源ライン遮断回路 2 0 1 の出力は、I O 電源モニタ回路 2 0 9 を介して内部回路 2 0 5 を構成するマイクロプロセッサ 2 0 5 a で監視することができる。

【 0 0 7 3 】

I O 電源ライン遮断回路 2 0 1 は、第 1 実施形態と同様にして、内部電源電圧監視回路 2 0 4 から出力される遮断信号 S 7 および内部回路 2 0 5 から出力される遮断信号 S 4 によっても遮断動作と投入動作とを行う。

20

【 0 0 7 4 】

このような遮断回路の構成例（その 2）が図 1 0 に示されている。図から明らかなように、この遮断回路は、I O 電源用のユニット内配電線 L 5 に介在されるスイッチング用の出力素子 3 1 と、この出力素子 3 1 を駆動するための 3 個の駆動素子 3 5 a、3 5 b、3 5 c を有している。

【 0 0 7 5 】

駆動素子 3 5 a は、内部電源電圧監視回路 3 2（2 0 4）から出力される遮断信号 S 7 を受けて動作し、出力素子 3 1 を遮断動作と投入動作とに制御する。駆動素子 3 5 b は、マイクロプロセッサ 3 3（2 0 5 a）から出力される遮断信号 S 4 を受けて動作し、出力素子 3 1 を遮断状態と駆動状態とに制御する。駆動素子 3 5 c は、I O 電源電圧監視回路 3 6（2 1 2）から出力される遮断信号 S 8 を受けて動作し、出力素子 3 1 を遮断状態と投入状態とに制御する。このように、出力素子 3 1 は、3 系統の遮断信号のいずれかを受けて遮断状態と投入状態とに制御される。

30

【 0 0 7 6 】

図 1 0 の遮断回路を前提として、M P U 3 3（2 0 5 a）から遮断信号が出力される場合としては、（1）I O ユニットの制御する装置（C P U ユニットまたは通信ユニットなど）からの遮断指令を受信した場合、（2）I O ユニットの制御する装置（C P U ユニットまたは通信ユニットなど）の異常を検出した場合、（3）I O ユニットの動作異常を検出（M P U が実行する自己診断の異常、M P U の暴走時、I O 電源回路遮断回路の動作不良）の場合、などを挙げることができる。

40

【 0 0 7 7 】

次に、第 1 実施形態及び第 2 実施形態で説明した P L C 全体のゼネラルフローチャートが図 5 に示されている。このフローチャートは、同図（a）に示される C P U ユニットの処理と、同図（b）に示される I O ユニットの処理とから構成される。

【 0 0 7 8 】

まず、初期処理（ステップ 5 1 1，5 2 1）では、I O ポートの初期化及び R O M / R A M の診断を行う。続くシステム処理（ステップ 5 1 2，5 2 2）では、M P U 間の同期化処理及び M P U 及び外部メモリの自己診断を行う。ここで検出した故障は、ユニットの内部回路異常として扱われる。続く周辺処理（ステップ 5 1 3）では、U S B 通信並びに

50

同一ネットワークに接続している機器との通信処理を行う。続くI/O処理(ステップ514, 523)では、CPUユニットとI/Oユニットとの間で入出力データ、コンフィギュレーションデータ、制御データのデータ交換を行う。I/Oユニットの側では、データ交換時にCRCチェックを行い異常があった場合、若しくはCPUユニットからデータが送信されない場合は、CPUユニットの異常と判断する。続く演算処理(ステップ515)では、ユーザが設定したプログラムを実行する。一方、出力処理(ステップ524)では、CPUユニットから受信したデータをローカルに出力する。このとき、出力回路に故障がないか診断を行う。続く入力処理(ステップ525)では、ローカルの入力データを確定する。このとき、入力回路に故障がないか診断を行う。

【0079】

ここで、異常種別毎の安全状態の実現方法について記述する。異常種別としては、『CPUユニット異常』、『I/Oユニット(入力ユニット)の外部入力配線異常(外部配線の地絡など)』、『I/Oユニット(入力ユニット)の内部回路異常』、『I/Oユニット(出力ユニット)の外部出力配線異常(外部配線の地絡など)』、『I/Oユニット(出力ユニット)の内部回路異常』、『I/Oユニットの内部電源異常』、及び『I/O電源異常』を挙げることができる。

(1) CPUユニット異常の場合

a. I/Oユニット(入力ユニット)は、ユニット間バス信号によりCPUユニット異常を検出して、入力データをOFF状態とするとともに、I/O電源ライン遮断回路により信号を通知して、I/O電源ラインをOFF状態とする。

b. I/Oユニット(出力ユニット)は、ユニット間バス信号により、CPUユニット異常を検出して、出力データをOFF状態とするとともに、I/O電源ライン遮断回路により信号を通知して、I/O電源ラインをOFF状態とする。

(2) I/Oユニット(入力ユニット)の外部入力配線異常(外部配線の地絡など)の場合

a. I/Oユニット(入力ユニット)は、異常発生した入力データのみをOFF状態とする。I/O電源ラインはOFF状態としない。

b. I/Oユニット(出力ユニット)は、動作を継続する。

(3) I/Oユニット(入力ユニット)の内部回路異常の場合

a. I/Oユニット(入力ユニット)は、I/O電源ライン遮断回路に信号を通知して、I/O電源ラインをOFF状態とする。

b. I/Oユニット(出力ユニット)は、動作を継続する。

(4) I/Oユニット(出力ユニット)の外部出力配線異常(外部配線の地絡など)の場合

a. I/Oユニット(入力ユニット)は、動作を継続する。

b. I/Oユニット(出力ユニット)は、異常発生した出力データのみをOFF状態とする。I/O電源ラインは、OFF状態としない。

(5) I/Oユニット(出力ユニット)の内部回路異常の場合

a. I/Oユニット(入力ユニット)は、動作を継続する。

b. I/Oユニット(出力ユニット)は、I/O電源ライン遮断回路に信号を通知して、I/O電源ラインをOFF状態とする。

(6) I/Oユニットの内部電源異常の場合

I/Oユニットは、自身の内部電源電圧の監視範囲外であることをコンパレータなどのハード回路により検出し、I/O電源ラインをOFF状態とする。

(7) I/O電源異常の場合

a. 図1及び図2に示される第1実施形態の場合には、CPUユニット(または電源ユニット)により、I/O電源電圧が監視範囲外であることをコンパレータなどのハード回路により検出し、I/O電源ラインを遮断する。この場合、CPUユニット(または電源ユニット)に接続しているすべてのI/OユニットにI/O電源が供給されないことになる。

b. 図3及び図4に示される第2実施形態の場合には、各I/OユニットにI/O電源を供給しているため、異常を検出したI/OユニットのI/O電源のみが供給されないことになる。

【 0 0 8 0 】

次に、図 6 及び図 7 を参照して、内部電源診断処理及び I O 電源ライン遮断診断処理の詳細について説明する。I O ユニット 2 0 は、I O 電源 2 が O N になったことを I O 電源モニタ回路 2 0 9 により検知して、I O 電源ライン遮断回路 2 0 1 と内部電源電圧監視回路 2 0 4 が正しく動作するかを確認する。

【 0 0 8 1 】

すなわち、図 6 において内部電源診断が開始されると、まずステップ 6 0 1 においては、I O 電源 2 が O N 状態であるか O F F 状態であるかの判定を行う。ここで、O F F 状態であれば（ステップ 6 0 1 N O ）、直ちに処理は終了するのに対し、O N 状態であれば（ステップ 6 0 1 Y E S ）、ステップ 6 0 2 へと進む。

10

【 0 0 8 2 】

ステップ 6 0 2 では、電源診断信号 S 1 により I O 電源ラインを O F F 状態とした後、ステップ 6 0 3 へ進んで、I O 電源 2 の O F F 状態が検知されたか否かの判定を行う。ここで、O F F 状態が検知されない場合には（ステップ 6 0 3 N O ）、ステップ 6 0 8 へ進んで、後述する異常処理を実行する。これに対して、O F F 状態が検知された場合には（ステップ 6 0 3 Y E S ）、ステップ 6 0 4 へと進む。

【 0 0 8 3 】

ステップ 6 0 4 においては、電源診断信号 S 1 により I O 電源ラインを O N 状態とした後、ステップ 6 0 5 へと進んで、I O 電源の O N 状態が検知されるか否かの判定を行う。ここで、O N 状態が検知されなければ（ステップ 6 0 5 N O ）、ステップ 6 0 8 へ進んで、所定の異常処理を行う。これに対して、O N 状態が検知された場合には（ステップ 6 0 5 Y E S ）、ステップ 6 0 6 へ進んで診断完了フラグを O N 状態にし、更にステップ 6 0 7 へ進んで、C P U へ診断完了を通知する。

20

【 0 0 8 4 】

このように、内部電源診断処理にあっては、電源診断信号 S 1 を内部電源電圧監視回路 2 0 4 へと送ることで、I O 電源ラインを O N 状態と O F F 状態に設定し、それが実際に検知されるか否かに基づいて、内部電源の診断を行う。

【 0 0 8 5 】

次に、図 7 を参照して、I O 電源ライン遮断診断処理について説明する。同図において処理が開始されると、まずステップ 7 0 1 においては、I O 電源 2 が O N 状態であるか O F F 状態であるかの判定を行う。ここで、O F F 状態と判定されれば（ステップ 7 0 1 N O ）、ステップ 7 1 0 へ進んで、診断完了フラグを O F F 状態に設定し、更に C P U ユニット診断完了フラグを O F F 状態に設定する。これに対して、I O 電源 2 が O N 状態と判定されると（ステップ 7 0 1 Y E S ）、ステップ 7 0 2 へと進んで、更に診断完了フラグが O F F 状態であるかの判定を行う。

30

【 0 0 8 6 】

ここで、診断完了フラグが O F F 状態でないと判定されると（ステップ 7 0 2 N O ）、直ちに処理は終了するのに対し、診断完了フラグが O F F 状態と判定されれば（ステップ 7 0 2 Y E S ）、ステップ 7 0 3 へ進んで、C P U ユニット診断完了フラグが O N 状態であるか否かの判定を行う。ここで、C P U ユニット診断完了フラグが O N 状態でないと判定されると（ステップ 7 0 3 N O ）、直ちに処理は終了するのに対し、C P U ユニット診断完了フラグが O N 状態と判定されれば（ステップ 7 0 3 Y E S ）、ステップ 7 0 4 へと進む。

40

【 0 0 8 7 】

ステップ 7 0 4 においては、I O 電源遮断信号 S 4 により I O 電源ラインを O F F 状態に設定した後、ステップ 7 0 5 へと進んで、I O 電源が O F F 状態であるか否かの判定を行う。ここで、I O 電源が O F F 状態でなければ（ステップ 7 0 5 N O ）、ステップ 7 1 1 へと進んで異常処理を行う。これに対して、I O 電源が O F F 状態であれば（ステップ 7 0 5 Y E S ）、ステップ 7 0 6 へ進む。

【 0 0 8 8 】

50

ステップ706においては、I/O電源遮断信号S4によりI/O電源ラインをON状態とした後、ステップ707へと進む。

【0089】

ステップ707においては、I/O電源がON状態であるか否かの判定を行う。ここで、I/O電源がON状態でないと判定されると(ステップ707NO)、ステップ711へと進んで異常処理を行う。これに対して、I/O電源がON状態であれば(ステップ707YES)、診断完了フラグをON状態に設定した後、ステップ709へと進んで、CPUへ診断完了を通知する。

【0090】

このように、I/O電源ライン遮断診断処理においては、I/O電源ライン遮断回路201 10
に対して遮断信号S4を与えて、これを遮断状態と投入状態に設定した状態で、I/O電源
モニタ209を介して遮断回路201の2次側の電圧を検知し、これが正常にオンオフさ
れるかを確認することによって、I/O電源ライン遮断回路201の異常、すなわち焼き付
き状態或いは断線状態などの異常を判定するわけである。

【0091】

なお、異常処理については、図8に詳細に示されている。すなわち、異常処理が開始さ
れると、遮断信号をOFF状態とし、安全出力をOFF状態とし、LEDに異常表示を行
い、メモリに異常情報を登録する(ステップ801)。

【0092】

最後に、出力がON状態のときに、I/O電源2をOFF状態とした場合でも、出力異常 20
と誤認識をしないようなファームウェア上の工夫を、図11を参照して説明する。

【0093】

同図(a)に示されるように、ユニットは出力ON/OFF信号に応じた出力状態を監
視して、意図した通りの出力であるかどうかを監視する。

【0094】

同図(b)に示されるように、出力信号ON状態のときに、出力の外部配線で地絡が発
生した場合は、出力状態がOFFになるため、故障が発生したことを検知することができ
る。

【0095】

同図(c)に示されるように、出力信号がON状態のときに、I/O電源がOFF状態と 30
なった場合、同図(b)に示されるように、出力信号がON状態のときに、出力状態がO
FFとなるようなタイミングが発生する。

【0096】

同図(d)及び(e)に示されるように、同図(c)の状態を出力異常と誤判定しない
ように、I/O電源の状態を監視してI/O電源がOFFのときは出力異常としないようにす
る。また、規定した時間経過後にI/O電源を確認してOFF状態状態であれば出力異常と
しないようにする。

【0097】

このようなアルゴリズムをファームウェアに組み込むことによって、出力ON時にI/O
電源をOFFした場合でも、出力異常と誤認識をしなくなるのである。 40

【0098】

以上説明した実施の形態によれば、軽微な故障(I/O配線の地絡など)や致命的な故障
(内部回路の異常)といった故障の原因により、故障した出力のみをOFFするか、I/O
ユニット全体の出力をOFFするかといった動作の選択を行うことが可能となる。また、
以上の実施形態によれば、異常が発生したI/OユニットのみI/O電源の供給を遮断して、
異常が発生していないI/Oユニットは動作を継続させることができる。更に、以上の実施
形態によれば、I/O電源ライン遮断信号の動作確認を各I/Oユニット内で行えるため、I
O電源のON/OFFに依存しないでCPUユニットの動作を行うことができる。

【0099】

その結果、以上の実施形態によれば、故障が発生した場合でも、故障箇所の特 50
定が容易

になりダウンタイムが短くなる。また、以上の実施形態によれば、故障が発生していないブロックは正常動作を継続できるようになる。更に、以上の実施形態によれば、現場でのデバッグ時に出力を動作させないで入力のみ配線確認を行うことができるため、デバッグを安全に行うことが可能となる。

【産業上の利用可能性】

【0100】

本発明によれば、この種のセーフティIOユニットにおいて、入出力回路に対する給電と、入出力回路を制御するための内部回路への給電とを別系統で行うようにしたため、IO回路側の異常が生じたとしても、内部回路の動作は正常に継続させることができ、これによりIO回路側の様々な異常に対して適切な対応を取ることが可能となる。

10

【図面の簡単な説明】

【0101】

【図1】本発明のIOユニットが適用されたセーフティPLCの構成図（第1実施形態）である。

【図2】本発明のセーフティIOユニットの詳細構成図（第1実施形態）である。

【図3】本発明のIOユニットが適用されたセーフティPLCの構成図（第2実施形態）である。

【図4】本発明のセーフティIOユニットの詳細構成図（第2実施形態）である。

【図5】PLC全体のゼネラルフローチャートである。

【図6】内部電源診断処理の詳細フローチャートである。

20

【図7】IO電源ライン遮断診断処理の詳細フローチャートである。

【図8】異常処理の詳細フローチャートである。

【図9】遮断回路の構成図（その1）である。

【図10】遮断回路の構成図（その2）である。

【図11】判定アルゴリズムを示すタイムチャートである。

【図12】従来のセーフティIOユニットの構成図である。

【符号の説明】

【0102】

1 セーフティPLC

2 IO電源

30

3 内部回路用電源

2a, 2b IO電源

10 CPUユニット

20 IOユニット

20a 入力ユニット

20b 出力ユニット

L0, L1 内部回路用のユニット内配電線

L2 IO回路用のユニット内配電線

L3 IO回路用のユニット内配電幹線

L4 IO回路用のユニット内配電支線

40

B0, B1 ユニット間バス

201 IO電源ライン遮断回路

202 IO回路

202a 入力回路

202b 電源供給回路

202c 出力回路

203 内部電源回路

204 内部電源電圧監視回路

205 内部回路

205a, 205b マイクロプロセッサ

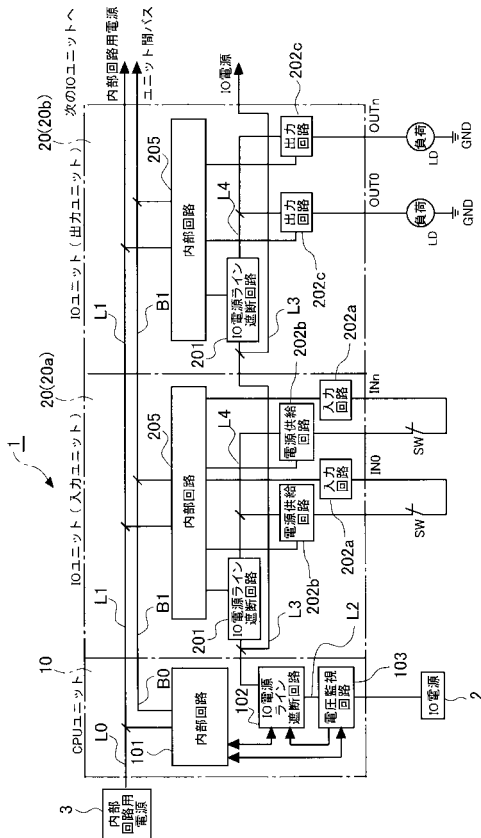
50

- 206 通信物理層
- 207 メモリ
- 208 表示部
- 209 IO電源モニタ回路
- 210 ウォッチドッグ回路
- 211 リセット回路
- 212 電圧監視回路
- SW 外部入力機器
- LD 外部出力機器
- S1 電源診断信号
- S2 状態監視信号
- S3 モニタ信号
- S4 遮断信号
- S5 クリア信号
- S6 タイムアウト信号
- S7 遮断信号
- S8 遮断信号
- 31 出力素子
- 32 内部電源電圧監視回路
- 33 マイクロプロセッサ(MPU)
- 34 IO電源モニタ回路
- 35a, 35b 駆動素子
- 35c 駆動素子
- 36 IO電源電圧監視回路

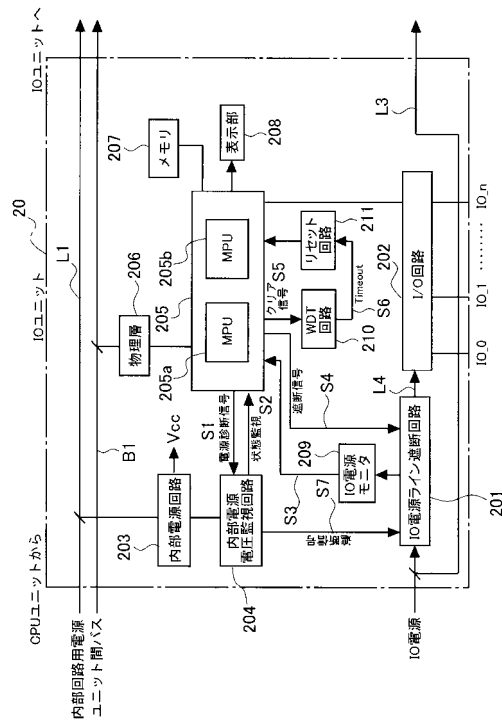
10

20

【図1】



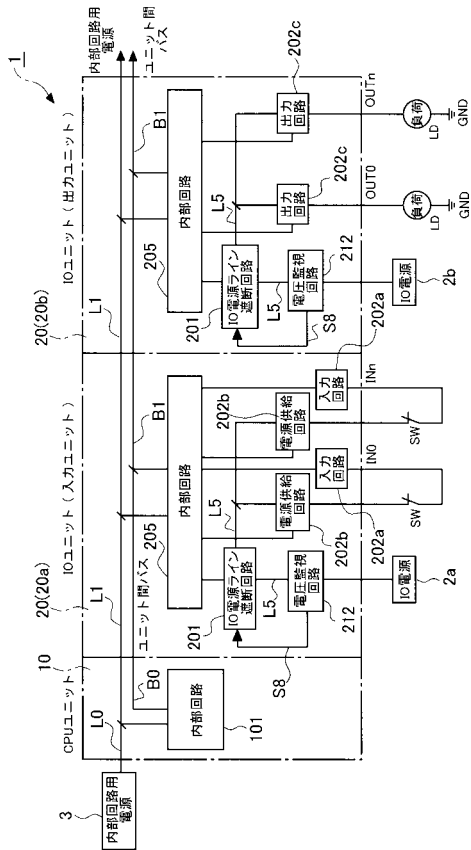
【図2】



本発明のセーフティIOユニットの詳細構成図 (第1実施形態)

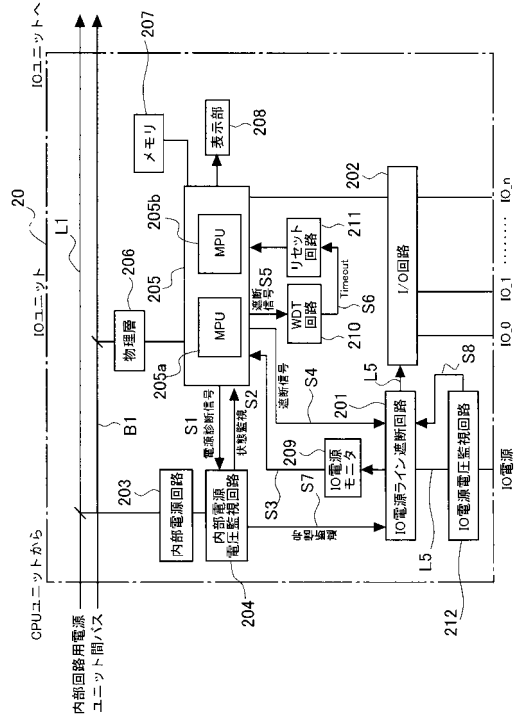
本発明のIOユニットが適用されたセーフティPLCの構成図 (第1実施形態)

【図3】



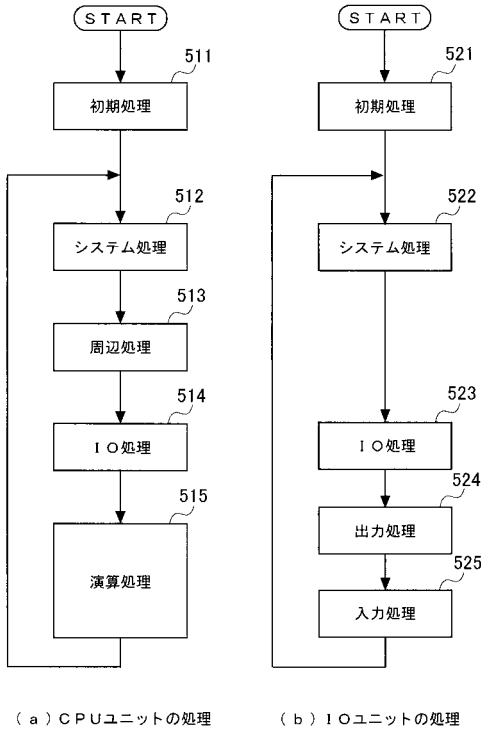
本発明のIOユニットが適用されたセーフティPLCの構成図(第2実施形態)

【図4】



本発明のセーフティIOユニットの詳細構成図(第2実施形態)

【図5】

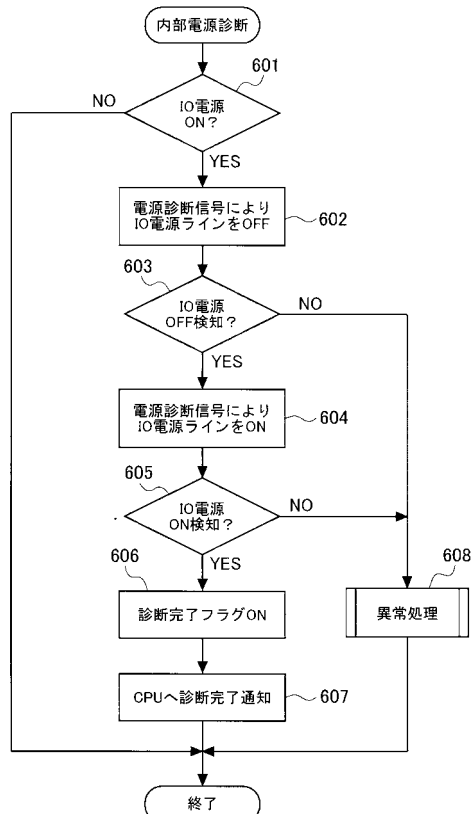


(a) CPUユニットの処理

(b) IOユニットの処理

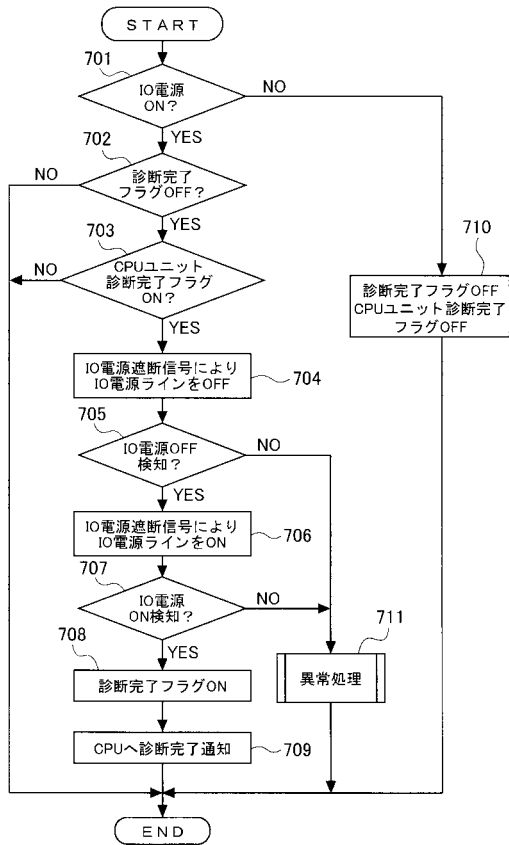
PLC全体のゼネラルフローチャート

【図6】



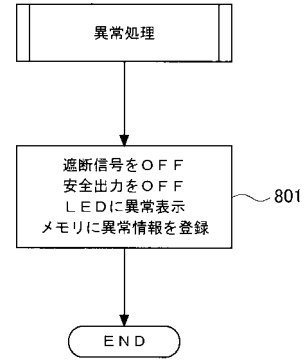
内部電源診断処理の詳細フローチャート

【図7】



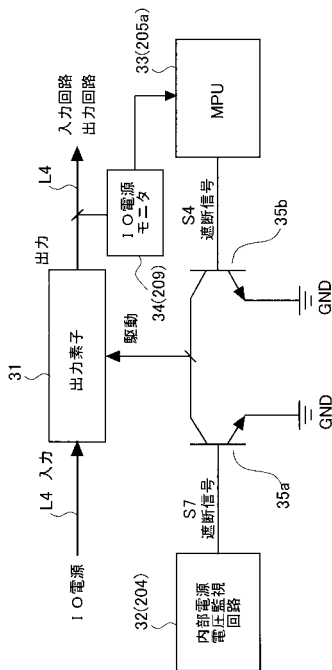
IO電源ライン遮断診断処理の詳細フローチャート

【図8】



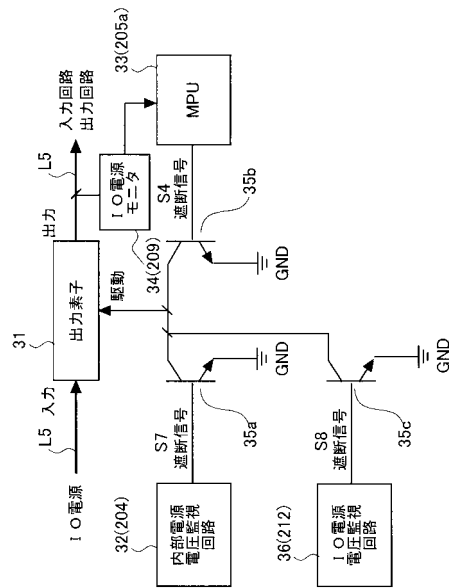
異常処理の詳細フローチャート

【図9】



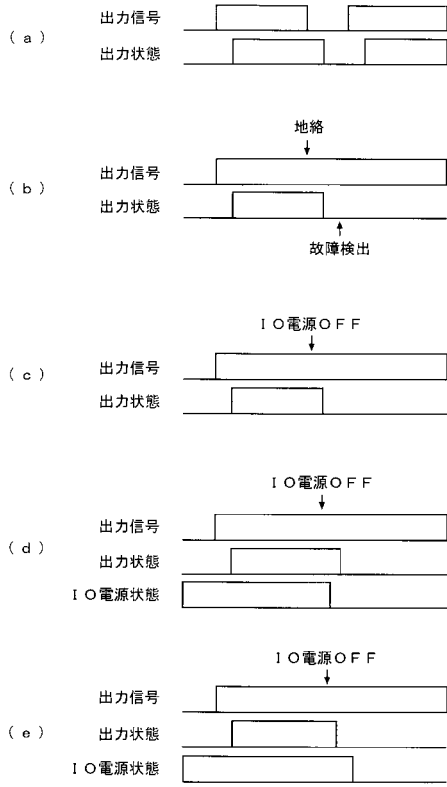
遮断回路の構成図 (その1)

【図10】



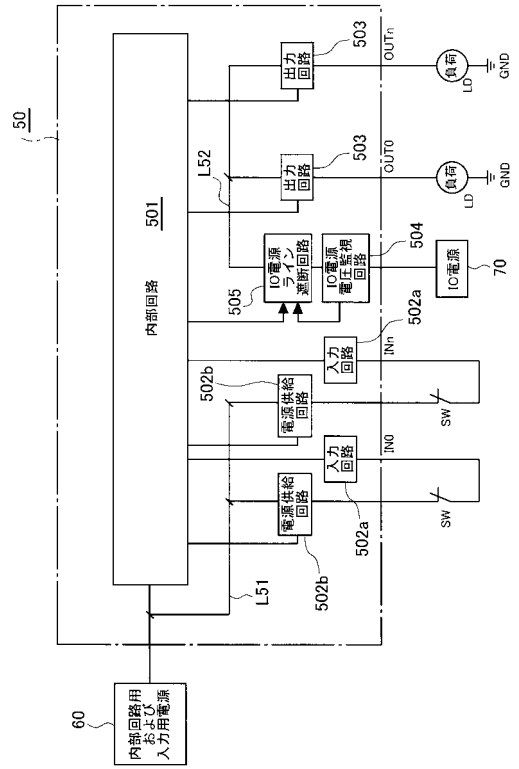
遮断回路の構成図 (その2)

【図11】



判定アルゴリズムを示すタイムチャート

【図12】



従来のサーバ側IOユニットの構成図

フロントページの続き

- (56)参考文献 特開昭61-11869(JP,A)
特開平6-124103(JP,A)
特開平6-324769(JP,A)
特開平9-6410(JP,A)
特開平10-75523(JP,A)
特開平10-133722(JP,A)
特開平10-248161(JP,A)
特開2000-307789(JP,A)
特開2001-352674(JP,A)
特開2002-119057(JP,A)
特開2002-125372(JP,A)
特開2002-125373(JP,A)
特開2002-152972(JP,A)
特開2002-217886(JP,A)
特開2004-120971(JP,A)
特開2004-297997(JP,A)
特開2005-157667(JP,A)
特開2005-293569(JP,A)
特開2005-318697(JP,A)
特開2007-310693(JP,A)
特表2003-528495(JP,A)
特表2004-503988(JP,A)
特表2005-522637(JP,A)
実開昭56-113442(JP,U)
実開平5-48022(JP,U)
欧州特許出願公開第1083468(EP,A2)
英国特許出願公開第2330667(GB,A)
米国特許第6122686(US,A)
米国特許第6275881(US,B1)
米国特許第6550018(US,B1)
米国特許出願公開第2003/0117829(US,A1)
米国特許出願公開第2004/0239413(US,A1)

(58)調査した分野(Int.Cl., DB名)

G05B 19/05
G06F 1/26
H02J 1/00