

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-14945

(P2011-14945A)

(43) 公開日 平成23年1月20日(2011.1.20)

(51) Int.Cl.
H01L 33/00 (2010.01)

F I
H01L 33/00 J

テーマコード(参考)
5F041

審査請求 有 請求項の数 13 O L (全 22 頁)

(21) 出願番号 特願2010-236949 (P2010-236949)
 (22) 出願日 平成22年10月22日 (2010.10.22)
 (62) 分割の表示 特願2008-131784 (P2008-131784)
 の分割
 原出願日 平成20年5月20日 (2008.5.20)

(71) 出願人 390020248
 日本テキサス・インスツルメンツ株式会社
 東京都新宿区西新宿六丁目24番1号
 (72) 発明者 田中 信一
 東京都新宿区西新宿六丁目24番1号 日
 本テキサス・インスツルメンツ株式会社内
 (72) 発明者 成沢 清
 大阪府大阪市北区天万橋1丁目8番30号
 OAPオフィスタワー26階 日本テキ
 サス・インスツルメンツ株式会社内
 Fターム(参考) 5F041 AA24 AA43 BB03 BB06 BB10
 BB11 BB12 BB26 BB33

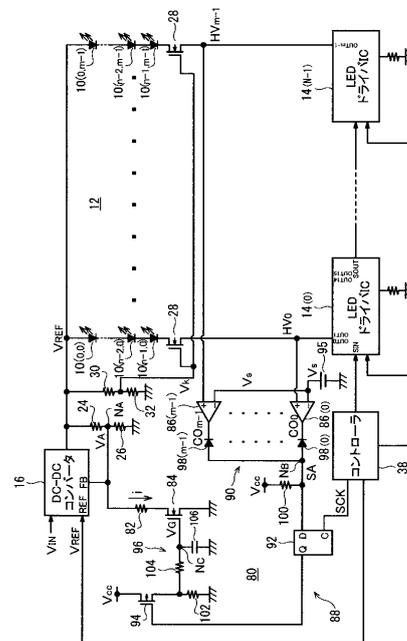
(54) 【発明の名称】 LED駆動電圧供給回路及びLED装置

(57) 【要約】

【課題】 LEDの発光駆動に際して定電流駆動回路で生じる消費電力を抑制・低減し、定電流駆動回路の安定・正常な動作を保证する。

【解決手段】 LED装置は、LEDアレイ12と、LEDドライバIC14(0)~14(N-1)と、DC-DCコンバータ16と、分圧抵抗24, 26からなる第1のフィードバック回路と、コントローラ38および第2のフィードバック回路80とを有するヘッドルーム電圧監視回路とを備えている。第2のフィードバック回路80は、LEDドライバIC14(0)~14(N-1)の電流端子OUT0~OUTm-1にそれぞれ得られるヘッドルーム電圧HV0~HVm-1をDC-DCコンバータ16にフィードバックする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

1 個または電氣的に直列接続された複数個の L E D (発光ダイオード) を発光駆動するための L E D 駆動回路であって、

直流の L E D 駆動電圧を出力する直流電源と、

前記 L E D に一定の L E D 駆動電流を注入するために、前記直流電源に対して前記 L E D と直列に接続される定電流駆動回路と、

前記定電流駆動回路の電流端子に得られるヘッドルーム電圧が第 1 の基準電圧付近に保たれるように、前記直流電源に作用して前記 L E D 駆動電圧の電圧レベルを動的に可変制御するヘッドルーム電圧監視回路と

を有する L E D 駆動回路。

10

【請求項 2】

前記直流電源が、

高周波数でオン・オフ可能な第 1 のスイッチング素子を有し、前記第 1 のスイッチング素子をオン・オフ動作させて直流の入力電圧を前記 L E D 駆動電圧に変換するスイッチング電源部と、

前記スイッチング電源部における前記第 1 のスイッチング素子のオン・オフ動作を制御するスイッチング制御部と、

前記 L E D 駆動電圧を前記スイッチング制御部にフィードバックする第 1 のフィードバック回路と

を有し、

前記ヘッドルーム電圧監視回路が、前記ヘッドルーム電圧を前記直流電源の前記スイッチング制御部にフィードバックする第 2 のフィードバック回路を有する、

請求項 1 に記載の L E D 駆動回路。

20

【請求項 3】

前記スイッチング制御部が、基準電圧入力端子とフィードバック電圧入力端子とを有し、前記フィードバック電圧入力端子に入力される電圧が前記基準電圧入力端子に入力される第 2 の基準電圧に等しくなるように、前記第 1 のスイッチング素子のオン・オフ動作を制御し、

前記第 1 のフィードバック回路が、前記スイッチング電源部の出力端子と基準電位の端子との間に接続された第 1 および第 2 の抵抗を有し、前記第 1 の抵抗と前記第 2 の抵抗との間のノードを前記スイッチング制御部の前記フィードバック電圧入力端子に接続し、

30

前記第 2 のフィードバック回路が、

前記スイッチング制御部の前記フィードバック電圧入力端子と前記基準電位の端子との間に接続された第 1 のトランジスタと、

前記ヘッドルーム電圧と前記第 1 の基準電圧とを比較して、両電圧の高低関係を示す比較結果信号を出力するコンパレータと、

前記コンパレータより出力された前記比較結果信号に応じて前記第 1 のトランジスタを制御するフィードバック制御回路と

を有する、

40

請求項 2 に記載の L E D 駆動回路。

【請求項 4】

前記スイッチング制御部の前記フィードバック電圧入力端子と前記基準電位の端子との間で前記第 1 のトランジスタと直列に接続される第 3 の抵抗を有する請求項 3 に記載の L E D 駆動回路。

【請求項 5】

前記フィードバック制御回路が、

前記コンパレータより出力される前記比較結果信号を一定サイクル毎に所定のタイミングでラッチするラッチ回路と、

前記ラッチ回路にラッチされた前記比較結果信号を制御信号として入力し、前記ヘッド

50

ルーム電圧が前記第 1 の基準電圧よりも高かったことを前記比較結果信号が示しているときはオン状態になって、前記第 1 のトランジスタをオンさせ、または前記第 1 のトランジスタを流れる電流を増大させ、前記ヘッドルーム電圧が前記第 1 の基準電圧よりも低かったことを前記比較結果信号が示しているときはオフ状態になって、前記第 1 のトランジスタをオフさせ、または前記第 1 のトランジスタを流れる電流を減少させる第 2 のトランジスタと

を有する、

請求項 3 または請求項 4 に記載の LED 駆動回路。

【請求項 6】

前記フィードバック制御回路が、前記第 2 のトランジスタの出力端子と前記第 1 のトランジスタの制御端子との間に接続された時定数回路を有する、請求項 5 に記載の LED 駆動回路。

10

【請求項 7】

前記第 1 のトランジスタの制御端子に一定のバイアス電圧を与えるバイアス回路を有する請求項 3 ~ 6 のいずれか一項に記載の LED 駆動回路。

【請求項 8】

前記定電流駆動回路が、

前記 LED 駆動電流を一定に保つための定電流源と、

前記定電流源と直列に接続される高周波数でオン・オフ可能な第 2 のスイッチング素子と、

20

前記第 2 のスイッチング素子をパルス幅変調方式で一定の周期毎にオン・オフさせる LED 輝度制御回路と

を有する請求項 1 ~ 7 のいずれか一項に記載の LED 駆動回路。

【請求項 9】

直流の LED 駆動電流を出力する直流電源と、

n 個 (n は 2 以上の整数) の LED を電氣的に直列接続してなる m 個 (m は 2 以上の整数) の LED 直列回路が前記直流電源の出力端子に対して電氣的に並列に接続されている LED アレイと、

前記 LED に一定の LED 駆動電流を注入するために、前記直流電源に対して m 個の前記 LED 直列回路とそれぞれ直列に接続されている m 個の定電流駆動回路と、

30

m 個の前記定電流駆動回路の電流端子にそれぞれ得られるヘッドルーム電圧の少なくとも 1 つが第 1 の基準電圧付近に保たれるように、前記直流電源に作用して前記 LED 駆動電圧の電圧レベルを動的に可変制御するヘッドルーム電圧監視回路と

を有する LED 装置。

【請求項 10】

前記直流電源が、

高周波数でオン・オフ可能な第 1 のスイッチング素子を有し、前記第 1 のスイッチング素子をオン・オフ動作させて直流の入力電圧を前記 LED 駆動電圧に変換するスイッチング電源部と、

前記スイッチング電源部における前記第 1 のスイッチング素子のオン・オフ動作を制御するスイッチング制御部と、

40

前記 LED 駆動電圧を前記スイッチング制御部にフィードバックする第 1 のフィードバック回路と

を有し、

前記ヘッドルーム電圧監視回路が、少なくとも 1 つの前記ヘッドルーム電圧を前記直流電源の前記スイッチング制御部にフィードバックする第 2 のフィードバック回路を有する、

請求項 9 に記載の LED 装置。

【請求項 11】

前記スイッチング制御部が、基準電圧入力端子とフィードバック電圧入力端子とを有し

50

、前記フィードバック電圧入力端子に入力される電圧が前記基準電圧入力端子に入力される第2の基準電圧に等しくなるように、前記第1のスイッチング素子のオン・オフ動作を制御し、

前記第1のフィードバック回路が、前記スイッチング電源部の出力端子と基準電位の端子との間に接続された第1および第2の抵抗を有し、前記第1の抵抗と前記第2の抵抗との間のノードを前記スイッチング制御部の前記フィードバック信号入力端子に接続し、

前記第2のフィードバック回路が、

前記スイッチング制御部の前記フィードバック電圧入力端子と前記基準電位の端子との間に直列に接続された第1のトランジスタと、

少なくとも1つの前記ヘッドルーム電圧と前記第1の基準電圧とを比較して、両電圧の高低関係を示す二値レベルの比較結果信号を出力する1つまたは複数個のコンパレータと

10

、
1つまたは複数個の前記コンパレータよりそれぞれ出力された1つまたは複数個の前記比較結果信号に応じて前記第1のトランジスタを制御するフィードバック制御回路と

を有する、

請求項10に記載のLED装置。

【請求項12】

前記スイッチング制御部の前記フィードバック電圧入力端子と前記基準電位の端子との間で前記第1のトランジスタと直列に接続される第3の抵抗を有する請求項11に記載のLED装置。

20

【請求項13】

前記フィードバック制御回路が、

1つまたは複数個の前記コンパレータよりそれぞれ出力される1つまたは複数個の前記比較結果信号の論理積または論理和を表す二値レベルの判定信号を一定サイクル毎に所定のタイミングでラッチするラッチ回路と、

前記ラッチ回路にラッチされた前記判定信号を制御信号として入力し、全ての前記コンパレータにそれぞれ入力される前記ヘッドルーム電圧の全部が前記第1の基準電圧よりも高かったことを前記判定信号が示しているときはオン状態になって、前記第1のトランジスタをオンさせ、または前記第1のトランジスタを流れる電流を増大させ、少なくとも1つの前記ヘッドルーム電圧が前記第1の基準電圧よりも低かったことを前記判定信号が示しているときはオフ状態になって、前記第1のトランジスタをオフさせ、または前記第1のトランジスタを流れる電流を減少させる第2のトランジスタと

30

を有する、

請求項11または請求項12に記載のLED装置。

【請求項14】

前記フィードバック制御回路が、前記第2のトランジスタの出力端子と前記第1のトランジスタの制御端子との間に接続された時定数回路を有する、請求項13に記載のLED装置。

【請求項15】

前記第1のトランジスタの制御端子に一定のバイアス電圧を与えるバイアス回路を有する請求項11～14のいずれか一項に記載のLED装置。

40

【請求項16】

各々の前記定電流駆動回路が、

前記LED駆動電流を一定に保つための定電流源と、

前記定電流源と直列に接続される高周波数でオン・オフ可能な第2のスイッチング素子と、

前記第2のスイッチング素子をパルス幅変調方式で一定のサイクル毎にオン・オフさせるLED輝度制御回路と

を有する請求項15に記載のLED装置。

【請求項17】

50

1つの面光源がm個のブロックからなり、
m個の前記ブロックにm個の前記LED直列回路およびm個の前記定電流駆動回路がそれぞれ割り当てられ、

各々の前記ブロック内で当該LED直列回路を構成するn個の前記LEDが一定の密度分布で二次元的に配置される

請求項9～16のいずれか一項に記載のLED装置。

【請求項18】

各々のブロック毎に前記パルス幅変調方式によるデューティが個別に制御される請求項17に記載のLED装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、バックライト、照明、ディスプレイ等に用いられるLED装置、およびLEDを発光駆動するためのLED駆動回路に関する。

【背景技術】

【0002】

今日、LED（発光ダイオード）は、高輝度で発光するものや、白色その他様々な色を発光するものが開発・量産されており、バックライト、照明、ディスプレイなどに広く利用されている。

【0003】

20

図11に、LCD（液晶ディスプレイ）-TV（テレビジョン）向けのバックライトに用いられている従来のLCD装置の回路構成を示す。図示のように、このLCD装置は、 $n \times m$ （ n, m は2以上の整数）個のLED $[10_{(0,0)} \cdots 10_{(n-2,0)}, 10_{(n-1,0)}]$ ~ $[10_{(0,m-1)} \cdots 10_{(n-2,m-1)}, 10_{(n-1,m-1)}]$ からなるLEDアレイ12と、たとえば16チャンネル型の1個または複数（ N ）個のLEDドライバIC（集積回路） $14_{(0)} \sim 14_{(N-1)}$ と、直流電源たとえばDC-DCコンバータ16と、コントローラ18とを有している。

【0004】

図11において、各列のLED $10_{(0,y)} \cdots 10_{(n-2,y)}, 10_{(n-1,y)}$ （ $y = 0 \sim m-1$ ）は、DC-DCコンバータ16の出力端子とLEDドライバIC14の各対応する電流端子OUT_yとの間で電氣的に直列に接続されている。たとえば、第1列のLED $10_{(0,0)} \cdots 10_{(n-2,0)}, 10_{(n-1,0)}$ は、DC-DCコンバータ16の出力端子と1番目のLEDドライバIC14₍₀₎の1番目の電流端子OUT₀との間で電氣的に直列に接続されている。また、第m列のLED $10_{(0,m-1)} \cdots 10_{(n-2,m-1)}, 10_{(n-1,m-1)}$ は、DC-DCコンバータ16の出力端子とN番目のLEDドライバIC14_(N-1)で使用される最後尾の電流端子OUT_{m-1}との間で電氣的に直列に接続されている。

30

【0005】

このLEDバックライトは、エリアライト方式であり、図12に示すようにバックライト領域22をマトリクス状にm個（ $m = i \times j$ ）のブロック $B_0, B_1 \cdots B_{m-1}$ に分割し、各ブロック B_y 内に図11の各対応する列のLED $10_{(0,y)} \cdots 10_{(n-2,y)}, 10_{(n-1,y)}$ をたとえば図13に示すような一定の密度分布で二次元的に配置している。

40

【0006】

図11において、DC-DCコンバータ16は、たとえばチョップ方式昇圧形コンバータとして動作するスイッチング電源であり、たとえば24ボルトで入力される直流の入力電圧 V_{IN} を昇圧して一定レベルたとえば50ボルトの直流電圧をLED駆動電圧 V_{LED} として出力する。

【0007】

このDC-DCコンバータ16は、その出力電圧つまりLED駆動電圧 V_{LED} につい

50

て定電圧制御を行うために、基準電圧入力端子 R E F、フィードバック電圧入力端子 F B、分圧抵抗 2 4, 2 6 からなるフィードバック回路等を有している。より詳細には、D C - D C コンバータ 1 6 の出力端子とグランド電位端子との間に抵抗 2 4, 2 6 が直列に接続され、両抵抗の間のノード N_A がフィードバック電圧入力端子 F B に接続されている。両抵抗 2 4, 2 6 の抵抗値をそれぞれ R_{2 4}, R_{2 6} とすると、L E D 駆動電圧 V_{L E D} に係数 R_{2 6} / (R_{2 4} + R_{2 6}) を乗じた値の分圧電圧 V_A がノード N_A に得られ、この分圧電圧 V_A がフィードバック電圧としてフィードバック電圧入力端子 F B に入力される。一方、基準電圧入力端子 R E F には、たとえばコントローラ 1 8 からの一定の基準電圧 V_{R E F} が入力される。D C - D C コンバータ 1 6 は、抵抗分圧回路 [2 4, 2 6] からのフィードバック電圧 V_A が基準電圧 V_{R E F} に等しくなるように、スイッチング電源の動作を行うようになっている。

【 0 0 0 8 】

各 L E D ドライバ I C 1 4 (x) (x = 0 ~ N - 1) は、1 6 チャンネルのシンク型定電流駆動回路を有しており、各々の定電流駆動回路の出力端子を上記電流端子 O U T_y (y = 0 ~ m - 1) としている。各チャンネルの定電流駆動回路は、各対応する列の L E D 1 0 (0 , y) ・ ・ ・ 1 0 (n - 2 , y) , 1 0 (n - 1 , y) に一定の L E D 駆動電流 I_y を流すように働く。ただし、安定した定電流動作を保証するためには、各電流端子 O U T_y に所定レベルを上回る電圧がヘッドルーム電圧 H V_y として常時保たれていなければならない。このヘッドルーム電圧条件を満たすように、D C - D C コンバータ 1 6 の出力電圧つまり L E D 駆動電圧 V_{L E D} が設定される。ここで、各電流端子 O U T_y におけるヘッドルーム電圧 H V_y は、各対応する L E D 直列回路 [1 0 (0 , y) ・ ・ ・ 1 0 (n - 2 , y) , 1 0 (n - 1 , y)] で生じる全電圧降下を V_y (0 ~ n - 1) とすると、H V_y = V_{L E D} - V_y (0 ~ n - 1) で表される。

【 0 0 0 9 】

各 L E D ドライバ I C 1 4 (x) には、コントローラ 1 8 より所要のクロック信号と共に当該 L E D バックライトの明るさを制御するためのデータおよび制御信号が入力される。最近の L C D - T V では、1 画面内で画像に応じて L E D バックライトの明るさをエリアまたはブロック単位で独立に可変制御するローカル・ダイミング (local dimming) の手法が用いられている。このローカル・ダイミングを行うために、コントローラ 1 8 より一定サイクル (たとえば 1 2 0 H z) 毎に各ブロック B_y の輝度または明るさの度合いを諧調で示すグレイスケール・データが各対応する定電流駆動回路にシリアル転送で送り込まれ、各定電流駆動回路が各グレイスケール・データに基づいて 1 サイクル内で L E D 駆動電流 I_y を流す時間またはデューティを P W M (パルス幅変調) 制御方式で可変制御するようにしている。

【 0 0 1 0 】

なお、図 1 1 において、各列の L E D 1 0 (0 , y) ・ ・ ・ 1 0 (n - 2 , y) , 1 0 (n - 1 , y) と各対応するチャンネルの電流端子 O U T_y との間には、L E D 短絡時の高電圧から各定電流駆動回路を保護するための N M O S トランジスタ 2 8 が設けられている。この N M O S トランジスタ 2 8 は、抵抗 3 0, 3 2 からなる分圧回路より与えられるバイアス電圧 V_K によってバイアスされ、各電流端子 O U T_y の電圧を一定値 (V_K + V_{t h}) 以下に制限する。ここで、V_{t h} は N M O S トランジスタ 2 8 のしきい値電圧である。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

一般に、L E D の順方向電圧には負の温度特性があり、L E D の温度が低いほど発光状態の L E D で生じる電圧降下は大きくなり、そのぶん各 L E D ドライバ I C 1 4 (x) では各電流端子 O U T_y に得られるヘッドルーム電圧 H V_y が低くなる。このため、L C D - T V の最低動作温度の下でも各電流端子 O U T_y に一定値以上のヘッドルーム電圧 H V_y が保証されるように、D C - D C コンバータ 1 6 の出力電圧 V_{L E D} が設定される。

【0012】

一方で、周囲温度の上昇やLEDの自己発熱によってLED温度が高くなるほど、発光状態のLEDで生じる電圧降下は小さくなり、そのぶん各LEDドライバIC14(x)では各電流端子OUT_yにおけるヘッドルーム電圧HV_yが高くなり、これが問題となっている。すなわち、各定電流駆動回路は一定のLED駆動電流I_yを流すように動作するので、ヘッドルーム電圧HV_yが高くなるほど、定電流駆動回路の消費電力は増大する。さらに、LEDドライバIC14(x)全体の消費電力(発熱量)がそのICパッケージの許容損失を上回ると、ドライバ回路が破損または故障して正常に動作しなくなり、信頼性の低下を来す。

【0013】

本発明は、かかる従来技術の問題点に鑑みてなされたものであって、LEDの発光駆動に際して定電流駆動回路で生じる消費電力を抑制ないし低減するとともに、定電流駆動回路の安定ないし正常な動作を保証するようにしたLED駆動回路およびLED装置を提供することを目的とする。

【課題を解決するための手段】

【0014】

上記の目的を達成するために、本発明のLED駆動回路は、1個または電氣的に直列接続された複数個のLED(発光ダイオード)を発光駆動するためのLED駆動回路であって、直流のLED駆動電圧を出力する直流電源と、前記LEDに一定のLED駆動電流を注入するために、前記直流電源に対して前記LEDと直列に接続される定電流駆動回路と、前記定電流駆動回路の電流端子に得られるヘッドルーム電圧が第1の基準電圧付近に保たれるように、前記直流電源に作用して前記LED駆動電圧の電圧レベルを動的に可変制御するヘッドルーム電圧監視回路とを有する。

【0015】

また、本発明のLED装置は、直流のLED駆動電流を出力する直流電源と、n個(nは2以上の整数)のLEDを電氣的に直列接続してなるm個(mは2以上の整数)のLED直列回路が前記直流電源の出力端子に対して電氣的に並列に接続されているLEDアレイと、前記LEDに一定のLED駆動電流を注入するために、前記直流電源に対してm個の前記LED直列回路とそれぞれ直列に接続されているm個の定電流駆動回路と、m個の前記定電流駆動回路の電流端子にそれぞれ得られるヘッドルーム電圧の少なくとも1つが第1の基準電圧付近に保たれるように、前記直流電源に作用して前記LED駆動電圧の電圧レベルを動的に可変制御するヘッドルーム電圧監視回路とを有する。

【0016】

本発明においては、直流電源および定電流駆動回路により各LEDに一定のLED駆動電流が注入されるとともに、定電流駆動回路の電流端子に得られるヘッドルーム電圧がヘッドルーム電圧監視回路によって監視される。ヘッドルーム電圧監視回路は、ヘッドルーム電圧が第1の基準電圧付近に保たれるように、直流電源に作用してその出力電圧つまりLED駆動電圧を動的に可変制御させる。これにより、環境温度やLEDの自己発熱等に起因してLEDの電圧降下が変動しても、特に下がる方向に変動しても、ヘッドルーム電圧監視回路を介したフィードバックループが働いてヘッドルーム電圧が第1の基準電圧付近に安定に維持されるので、定電流駆動回路で生じる消費電力および発熱量を一定限度内に抑制することができる。

【0017】

本発明の好適な一態様によれば、直流電源は、高周波数でオン・オフ可能な第1のスイッチング素子を有し、この第1のスイッチング素子をオン・オフ動作させて直流の入力電圧をLED駆動電圧に変換するスイッチング電源部と、このスイッチング電源部における第1のスイッチング素子のオン・オフ動作を制御するスイッチング制御部と、LED駆動電圧をスイッチング制御部にフィードバックする第1のフィードバック回路とを有する。そして、ヘッドルーム電圧監視回路は、ヘッドルーム電圧を直流電源のスイッチング制御部にフィードバックする第2のフィードバック回路を有する。

10

20

30

40

50

【0018】

この場合において、好ましくは、スイッチング制御部は、基準電圧入力端子とフィードバック電圧入力端子とを有し、フィードバック電圧入力端子に入力される電圧が基準電圧入力端子に入力される第2の基準電圧に等しくなるように、第1のスイッチング素子のオン・オフ動作を制御する。また、第1のフィードバック回路が、スイッチング電源部の出力端子と基準電位の端子との間に接続された第1および第2の抵抗を有し、第1の抵抗と第2の抵抗との間のノードをスイッチング制御部のフィードバック電圧入力端子に接続している。そして、第2のフィードバック回路は、スイッチング制御部のフィードバック電圧入力端子と基準電位の端子との間に接続された第1のトランジスタと、ヘッドルーム電圧と第1の基準電圧とを比較して、両電圧の高低関係を示す比較結果信号を出力するコンパレータと、このコンパレータより出力された比較結果信号に応じて第1のトランジスタを制御するフィードバック制御回路とを有する。

10

【0019】

さらに好ましくは、第2のフィードバック回路において、スイッチング制御部のフィードバック電圧入力端子と基準電位の端子との間で第1のトランジスタと直列に第3の抵抗を接続してよい。

【0020】

また、好ましい一態様として、フィードバック制御回路は、コンパレータより出力される比較結果信号を一定サイクル毎に所定のタイミングでラッチするラッチ回路と、このラッチ回路にラッチされた比較結果信号を制御信号として入力し、ヘッドルーム電圧が第1の基準電圧よりも高かったことを比較結果信号が示しているときはオン状態になって、第1のトランジスタをオンさせ、または第1のトランジスタを流れる電流を増大させ、ヘッドルーム電圧が第1の基準電圧よりも低かったことを比較結果信号が示しているときはオフ状態になって、第1のトランジスタをオフさせ、または第1のトランジスタを流れる電流を減少させる第2のトランジスタとを更に有する。

20

【0021】

また、好ましい一態様として、フィードバック制御回路において、第2のトランジスタの出力端子と第1のトランジスタの制御端子との間に時定数回路を接続してもよい。さらに、第1のトランジスタの制御端子に一定のバイアス電圧を与えるバイアス回路を設けてもよい。

30

【0022】

また、好ましい一態様として、定電流駆動回路は、LED駆動電流を一定に保つための定電流源と、この定電流源と直列に接続される高周波数でオン・オフ可能な第2のスイッチング素子と、この第2のスイッチング素子をパルス幅変調方式で一定の周期毎にオン・オフさせるLED輝度制御回路とを有する。

【0023】

また、本発明のLED装置においては、好ましい一態様として、1つの面光源がm個のブロックからなり、m個のブロックにm個のLED直列回路およびm個の定電流駆動回路がそれぞれ割り当てられ、各々のブロック内で当該LED直列回路を構成するn個のLEDが一定の密度分布で二次元的に配置される。この場合、各々のブロック毎にパルス幅変調方式によるデューティが個別に制御されてもよい。

40

【発明の効果】

【0024】

本発明のLED装置またはLED駆動回路によれば、上記のような構成および作用により、LEDの発光駆動に際して定電流駆動回路で生じる消費電力を抑制ないし低減するとともに、定電流駆動回路の安定ないし正常な動作を保證することができる。

【図面の簡単な説明】

【0025】

【図1】本発明の一実施形態におけるLED駆動回路を有するLED装置の回路構成を示す回路図である。

50

【図 2】実施形態の LED 装置で使用される DC - DC コンバータの構成例を示す回路図である。

【図 3】実施形態の LED 装置で使用される LED ドライバ IC 内の構成例を示すブロック図である。

【図 4】実施形態の LED 装置において第 2 のフィードバック回路内のノード N_C における制御電圧 V_G と DC - DC コンバータの出力電圧 (LED 駆動電圧) V_{LED} との間の DC 的な関係の一例を示す図である。

【図 5】実施形態の LED 装置において LED アレイを $n = 12$, $m = 3$ の配列構成にした場合の回路構成を示す回路図である。

【図 6】実施形態の LED 装置 (図 5) のある条件下の作用を説明するための各部の波形を示す波形図である。

【図 7】実施形態の LED 装置 (図 5) の別の条件下の作用を説明するための各部の波形を示す波形図である。

【図 8】ローカル・ダイミング機能における実施形態の LED 装置 (図 5) の効果を検証するために行った実験で用いたデューティ制御のパターンを示す図である。

【図 9】上記実験で得られたヘッドルーム電圧および LED 駆動電圧の波形を示す波形図である。

【図 10】比較例として、実施形態の LED 装置 (図 5) において第 2 のフィードバック回路を省いて同一の実験を行った場合に得られたヘッドルーム電圧および LED 駆動電圧の波形を示す。

【図 11】LCD - TV 向けのバックライトに用いられている従来の LCD 装置の回路構成を示す回路図である。

【図 12】LED バックライトをマトリクス状に多数のブロックに分割する構成を示す図である。

【図 13】LED バックライトの各ブロックにおける LED の配置構成例を示す図である。

【発明を実施するための最良の形態】

【0026】

以下、図 1 ~ 図 10 を参照して本発明の好適な実施形態を説明する。

【0027】

図 1 に、本発明の一実施形態における LED 駆動回路を有する LED 装置の回路構成を示す。この LED 装置は、たとえば LCD - TV 向けの LED バックライトに使用可能である。図中、図 11 の従来装置のものと同様の構成または機能を有する素子または回路には同一の符号を附してある。

【0028】

この LED 装置は、従来の LED 装置 (図 11) と共通する主な構成として、 $n \times m$ 個 (n, m は 2 以上の整数) の LED $[10_{(0,0)} \cdots 10_{(n-2,0)}, 10_{(m-1,0)}] \sim [10_{(0,m-1)} \cdots 10_{(n-2,m-1)}, 10_{(n-1,m-1)}]$ からなる LED アレイ 12 と、たとえば 16 チャンネル型の 1 個または複数 (N) 個の LED ドライバ IC $14_{(0)} \sim 14_{(N-1)}$ と、直流電源たとえば DC - DC コンバータ 16 と、フィードバック用の分圧抵抗 24, 26 と、高圧保護用のトランジスタ 28 と、バイアス回路 $[30, 32]$ とを有している。この実施形態では、分圧抵抗 24, 26 によって構成されるフィードバック回路を第 1 のフィードバック回路としている。

【0029】

従来の LED 装置 (図 11) と同様に、LED アレイ 12 において、各列の LED $10_{(0,y)} \cdots 10_{(n-2,y)}, 10_{(n-1,y)}$ ($y = 0 \sim m-1$) は、DC - DC コンバータ 16 の出力端子といずれかの LED ドライバ IC $14_{(x)}$ ($x = 0 \sim N-1$) の各対応する電流端子 OUT_y との間で電氣的に直列に接続されている。また、この LED バックライトは、エリアライト方式であり、図 12 に示すようにバックライト

10

20

30

40

50

領域 2 2 をマトリクス状に m 個 ($m = i \times j$) のブロック $B_0, B_1 \dots B_{m-1}$ に分割し、各ブロック B_y 内に図 1 の各対応する列の $LED10_{(0,y)} \dots 10_{(n-2,y)}, 10_{(n-1,y)}$ を図 1 3 のような一定の密度分布で二次元的に配置している。

【0030】

図 2 に、DC-DC コンバータ 1 6 の一構成例を示す。この DC-DC コンバータ 1 6 は、インダクタンスコイル 4 0、NMOS トランジスタ (スイッチング素子) 4 2、ダイオード 4 4、コンデンサ 4 6 からなるスイッチング電源部 4 8 と、NMOS トランジスタ 4 2 のオン・オフ動作をパルス制御方式たとえば PWM 制御方式で制御するスイッチング制御回路 5 0 とを有している。PWM 制御のために、コントローラ 3 8 またはクロック回路 (図示せず) より一定周波数たとえば 1 5 0 kHz のクロック信号 CK がスイッチング制御回路 5 0 に供給される。

10

【0031】

スイッチング制御回路 5 0 による PWM 制御において、1 サイクル内で NMOS トランジスタ 4 2 がオンしている期間中は、入力電圧 V_{IN} を入力する電圧入力端子 5 2 からインダクタンスコイル 4 0 および NMOS トランジスタ 4 2 を通ってグランド電位の端子に電流が流れ、インダクタンスコイル 4 0 にエネルギーが蓄えられる。そして、1 サイクル内で NMOS トランジスタ 4 2 がオフすると、インダクタンスコイル 4 0 に蓄えられたエネルギーがダイオード 4 4 を介してコンデンサ 4 6 側に放出され、コンデンサ 4 6 が入力電圧 V_{IN} よりも高い電圧に充電され、コンデンサ 4 6 の端子間電圧が LED 駆動電圧 V_{LED} として出力端子 5 4 より出力されるようになっている。

20

【0032】

図 3 に、LED ドライバ IC 1 4 (0) 内の回路構成例を示す。他の LED ドライバ IC 1 4 $(1) \sim 1 4 (n-1)$ も同じ回路構成を有している。

【0033】

図 3 に示すように、LED ドライバ IC 1 4 (0) 内には、1 6 チャンネルの定電流駆動回路 6 0 $(0) \sim 6 0 (15)$ が設けられている。各定電流駆動回路 6 0 (y) ($y = 0 \sim 15$) は、各対応する列の $LED10_{(0,y)} \dots 10_{(n-2,y)}, 10_{(n-1,y)}$ (図 1) とグランド電位の端子との間で直列に接続されているスイッチング素子 6 2 (y) および定電流源 6 4 (y) と、各対応するブロック B_y の輝度または明るさの度合いを諧調で指示するグレイスケール・データ GS_y に基づいて該スイッチング素子 6 2 (y) のオン・オフ動作を PWM 制御方式で制御するグレイスケール PWM 制御回路 6 6 (y) とを主たる構成要素としている。

30

【0034】

ローカル・ダイミングを行うために、コントローラ 3 8 (図 1) より一定サイクル (たとえば 1 2 0 Hz) 毎にシリアル転送で送られてくるグレイスケール・データ GS_y が、入力シフトレジスタ 6 8, 7 0 を介して各 GS レジスタ 7 2 (y) にロードされる。各 PWM 制御回路 6 6 (y) は、各 GS レジスタ 7 2 (y) にロードされたグレイスケール・データ GS_y に基づいて、1 サイクル内でスイッチング素子 6 2 (y) をオンにする時間つまり LED 駆動電流 I_y が流れる時間 (パルス幅) を PWM 制御方式で可変制御するようになっている。グレイスケール・データ GS_y がたとえば 1 2 ビットの場合、各チャンネルの LED 駆動電流 I_y について $4096 (2^{12})$ 段階のパルス幅制御が可能であり、これにより各ブロック B_y 毎に 4 0 9 6 諧調の輝度制御が可能である。

40

【0035】

LED ドライバ IC 1 4 (0) 内には、他の付随的な機能として、チャンネル間で LED 駆動電流 $I_0 \sim I_{15}$ のばらつきをなくすように定電流源 6 4 $(0) \sim 6 4 (15)$ をそれぞれ個別に制御するドット補正回路 7 4 $(0) \sim 7 4 (15)$ が設けられている。初期化でコントローラ 3 8 (図 1) よりシリアル転送で送られてくる各チャンネル分のドット補正データ DC_y は、入力シフトレジスタ 6 8, 7 0 を介して各 DC レジスタ 7 8 (y) にロードされる。各ドット補正回路 7 4 (y) は、各 DC レジスタ 7 8 (y) にロード

50

されたドット補正データ DC_y に基づいて、各定電流源 $64(y)$ の流す電流値つまり LED 駆動電流 I_y を補正するようになっている。ドット補正データがたとえば 6 ビットの場合、各チャンネルの LED 駆動電流 I_y について 64 段階の微調整を行うことができる。さらに、LED ドライバ IC 14(0) 内には、定電流駆動回路 $60(0) \sim 60(15)$ で LED 破損等に起因する開路が発生した時にそれを検出する LED オープン検出回路 $76(0) \sim 76(15)$ 等も設けられている。

【0036】

再び図 1 において、この実施形態の LED 装置において、従来の LED 装置 (図 11) と最も大きく異なる点は、LED アレイ 12 に接続されている m 個の電流端子 $OUT_0 \sim OUT_{m-1}$ にそれぞれ得られる m 個のヘッドルーム電圧 $HV(0) \sim HV(m-1)$ を後述する第 2 のフィードバック回路 80 を介して DC-DC コンバータ 16 にフィードバックしていることである。この LED 装置のコントローラ 38 は、LED ドライバ IC 14(0) \sim 14(N-1) および DC-DC コンバータ 16 に対してだけでなく、第 2 のフィードバック回路 80 に対しても所定の制御を行う。この実施形態では、コントローラ 38 とフィードバック回路 80 とで本発明におけるヘッドルーム電圧監視回路が構成されている。

10

【0037】

第 2 のフィードバック回路 80 は、DC-DC コンバータ 16 のフィードバック電圧入力端子 FB とグランド電位端子との間に直列に接続された抵抗 82 および NMOS トランジスタ 84 と、 m 個の電流端子 $OUT_0 \sim OUT_{m-1}$ にそれぞれ得られる m 個のヘッドルーム電圧 $HV(0) \sim HV(m-1)$ を所定の基準電圧 V_S と比較する m 個のコンパレータ $86(0) \sim 86(m-1)$ と、これらのコンパレータ $86(0) \sim 86(m-1)$ よりそれぞれ出力される m 個の比較結果信号 $CO_0 \sim CO_{m-1}$ に応じて NMOS トランジスタ 84 を制御するフィードバック制御回路 88 とを有している。

20

【0038】

各コンパレータ $86(y)$ ($y = 0 \sim m-1$) は、各電流端子 OUT_y のヘッドルーム電圧 HV_y を一方の入力端子 (+) に入力するとともに、基準電圧発生回路 95 からの所定の基準電圧 V_S を他方の入力端子 (-) に入力し、ヘッドルーム電圧 HV_y が基準電圧 V_S よりも高いときは H レベルの比較結果信号 CO_y を出力し、ヘッドルーム電圧 HV_y が基準電圧 V_S よりも低いときは L レベルの比較結果信号 CO_y を出力するようになっている。

30

【0039】

フィードバック制御回路 88 は、 m 個の上記コンパレータ $86(0) \sim 86(m-1)$ の出力端子に接続された論理回路 90 と、この論理回路 90 の出力端子に接続された D 型フリップフロップからなるラッチ回路 92 と、このラッチ回路 92 の出力端子に接続された PMOS トランジスタ 94 と、この PMOS トランジスタ 94 の出力端子と NMOS トランジスタ 84 のゲート端子との間に接続された時定数回路 96 とを有している。

【0040】

論理回路 90 は、それぞれのカソード端子がコンパレータ $86(0) \sim 86(m-1)$ の出力端子に接続され、それぞれのアノード端子がラッチ回路 92 のデータ入力端子 (D) に共通接続された m 個のダイオード $98(0) \sim 98(m-1)$ と、これらダイオード $98(0) \sim 98(m-1)$ のアノード端子またはノード N_B と電源電圧 V_{CC} の端子との間に接続されているプルアップ抵抗 100 とで構成されている。コンパレータ $86(0) \sim 86(m-1)$ よりそれぞれ出力される比較結果信号 $CO_0 \sim CO_{m-1}$ の全部が H レベルのときはノード N_B に H レベルの判定信号 SA が得られ、比較結果信号 $CO_0 \sim CO_{m-1}$ の少なくとも 1 つが L レベルのときはノード N_B に L レベルの判定信号 SA が得られるようになっている。このように、この実施形態における論理回路 90 は、AND 回路として機能する。

40

【0041】

ラッチ回路 92 のクロック端子 (C) には、所定のサイクル毎に (すなわち、各 LED

50

ドライバIC14 (x)におけるLED駆動電流 I_{LED} のPWM制御のサイクル毎に)、所定のタイミングで(すなわち、LED駆動電流 I_{LED} の流れる電流持続時間の開始直後に)、コントローラ38よりサンプリングクロックCLKが供給される。ラッチ回路92は、このサンプリングクロックCLKに応動して判定信号SAをラッチし、ラッチした判定信号SAと同一の論理レベルを有する出力(Q)をPMOSトランジスタ94のゲート端子に与える。

【0042】

PMOSトランジスタ94は、ソース端子が電源電圧 V_{CC} の端子に接続され、ドレイン端子(出力端子)が抵抗102を介してグランド電位の端子に接続されるとともに時定数回路96を介してNMOSトランジスタ84のゲート端子に接続されている。時定数回路96は、抵抗104とコンデンサ106とで構成されている。

10

【0043】

ラッチ回路92の出力信号(Q)がHレベルのとき、つまり直前のサンプリングクロックCLKのタイミングで全チャンネルのヘッドルーム電圧 $HV_0 \sim HV_{15}$ がいずれも基準電圧 V_S より高かったときは、PMOSトランジスタ94がオフ状態になる。PMOSトランジスタ94がオフ状態になっている時は、時定数回路96のコンデンサ106が抵抗104, 102を介して放電し、ノード N_C の電位つまりNMOSトランジスタ84のゲート電圧 V_G が下がる。これによって、第1のフィードバック回路を構成する分圧抵抗24, 26のノード N_A から抵抗82およびNMOSトランジスタ84を通して流れるバイパス電流 i が減少し、または電流 i が流れなくなり、DC-DCコンバータ16のフィードバック電圧入力端子FBに入力されるフィードバック電圧 V_{FB} は上昇する。

20

【0044】

ラッチ回路92の出力信号(Q)がLレベルのとき、つまり直前のサンプリングクロックCLKのタイミングでヘッドルーム電圧 $HV_0 \sim HV_{15}$ の少なくとも1つが基準電圧 V_S より低かったときは、PMOSトランジスタ94がオン状態になる。PMOSトランジスタ94がオン状態になっている時は、時定数回路96のコンデンサ106がPMOSトランジスタ94および抵抗104を介して充電され、ノード N_C の電位つまりNMOSトランジスタ84のゲート電圧 V_G が上昇する。これによって、分圧抵抗24, 26のノード N_A から抵抗82およびNMOSトランジスタ84を通して流れるバイパス電流 i が増大し、フィードバック電圧 V_{FB} は低下する。

30

【0045】

このように、この実施形態における第2のフィードバック回路80は、コントローラ38より一定周期で与えられるサンプリングクロックCLKのタイミングで全チャンネルのヘッドルーム電圧 $HV_0 \sim HV_{15}$ がすべて基準電圧 V_S よりも高かったときはDC-DCコンバータ16に対するフィードバック電圧 V_{FB} を上昇させ、ヘッドルーム電圧 $HV_0 \sim HV_{15}$ の少なくとも1つが基準電圧 V_S よりも低かったときはフィードバック電圧 V_{FB} を低下させるように働く。

【0046】

DC-DCコンバータ16においては、フィードバック電圧 V_{FB} が基準電圧 V_{REF} より低いときは、この誤差を零にするように、つまり出力電圧 V_{LED} の電圧レベルを上げるように、スイッチング制御回路50(図2)がスイッチング素子42のオン・オフ動作のデューティを上げる。反対に、フィードバック電圧 V_{FB} が基準電圧 V_{REF} よりも高いときは、この誤差を零にするように、つまり出力電圧 V_{LED} の電圧レベルを下げるように、スイッチング制御回路50がスイッチング素子42のオン・オフ動作のデューティを下げる。

40

【0047】

なお、第2のフィードバック回路80の伝送特性を任意に調整することが可能であり、時定数回路96の時定数、抵抗24, 26, 82の抵抗値、基準電圧 V_{REF} 等は適宜選定されてよい。

【0048】

50

図4に、時定数回路96のノード N_C に得られる制御電圧 V_G とDC-DCコンバータ16の出力電圧(LED駆動電圧) V_{LED} との間のDC的な関係($V_G - V_{LED}$ 特性)の一例を示す。この例では、LED駆動電圧 V_{LED} の変動が3.9ボルト~42.5ボルトの範囲内に収まるように、制御電圧 V_G が1.0ボルト~1.6ボルトの範囲内で変化するように設定される。LED駆動電圧 V_{LED} の許容変動幅は、LEDアレイの構成、LEDの順方向電圧特性、周囲温度等に依存して決まる。

【0049】

次に、図6~図10につき、この実施形態におけるLED装置の作用を説明する。ここで、説明の簡略化と理解の便宜を図るため、図5に示すようにLEDアレイ12において $n = 12$, $m = 3$ の場合を例にとる。なお、図5に示すように、第2のフィードバック回路80において、NMOSトランジスタ84のゲート端子またはノードNBに常時一定のバイアス電圧を与えるための抵抗バイアス回路108, 110を設ける構成も可能である。この構成では、NMOSトランジスタ84を常時オン状態にしてバイパス電流 i を変化させることができる。

10

【0050】

図6に、このLED装置における定常時の各部の波形の一例を示す。図6の(A)は、コントローラ38より各LEDドライバIC14(x)に一定サイクル(たとえば120Hz)で与えられる水平ブランキング信号BLANKを示す。

【0051】

図6の(B)は、LEDアレイ12の全チャンネルのLED駆動電流 I_0, I_1, I_2 を示す。ここでは、全てのLED駆動電流 I_0, I_1, I_2 がPWM制御で同一のパルス幅に制御されるようにしている。

20

【0052】

図6の(C)は、コントローラ38より第2のフィードバック回路80のラッチ回路92に与えられるサンプリングクロックSCKを示す。図示のように、サンプリングクロックSCKのタイミングは、PWM制御による全LED駆動電流 I_0, I_1, I_2 の可変パルス時間の開始直後に設定されている。

【0053】

図6の(D)は、全チャンネルのヘッドルーム電圧 HV_0, HV_1, HV_2 を示す。ここでは、全てのヘッドルーム電圧 HV_0, HV_1, HV_2 が同一の波形で変化するものと仮定している。

30

【0054】

図6の(E)は、ラッチ回路92の出力信号(Q)を示す。図6の(F)は、第2のフィードバック回路80内のノード N_C に得られる制御電圧 V_G を示す。図6の(G)は、第2のフィードバック回路80のNMOSトランジスタ84を流れるバイパス電流 i を示す。図6の(H)は、DC-DCコンバータ16のフィードバック電圧入力端子FBに入力されるフィードバック電圧 V_{FB} を示す。図6の(I)は、DC-DCコンバータ16より出力されるLED駆動電圧 V_{LED} を示す。

【0055】

図6に示すように、サンプリングクロックSCK(1)のタイミングでは、全てのヘッドルーム電圧 HV_0, HV_1, HV_2 が基準電圧 V_S よりも高い。そうすると、第2のフィードバック回路80においては、ラッチ回路92の出力信号(Q)がそれまでのLレベルからHレベルに変わり、制御電圧 V_G がそれまでのリニアな上昇からリニアな低下に転じ、バイパス電流 i がそれまでのリニアな増大からリニアな減少に転じる。これによって、DC-DCコンバータ16では、フィードバック電圧 V_{FB} がそれまでのリニアな低下からリニアな上昇に転じ、出力電圧つまりLED駆動電圧 V_{LED} がそれまでのリニアな上昇からリニアな低下に転じる。LED駆動電圧 V_{LED} がリニアに低下すると、PWM制御の各サイクル内でLED駆動電流 I_0, I_1, I_2 が流れている期間中にヘッドルーム電圧 HV_0, HV_1, HV_2 はリニアに低下し、LED駆動電流 I_0, I_1, I_2 の流れない期間中もヘッドルーム電圧 HV_0, HV_1, HV_2 はリニアに低下する。

40

50

【 0 0 5 6 】

次のサンプリングクロック $SC K_{(2)}$ のタイミングでは、全てのヘッドルーム電圧 HV_0, HV_1, HV_2 が基準電圧 V_S よりも低くなる。そうすると、第2のフィードバック回路80においては、ラッチ回路92の出力信号(Q)がそれまでのHレベルからLレベルに変わり、制御電圧 V_G がそれまでのリニアな低下からリニアな上昇に転じ、バイパス電流 i がそれまでのリニアな減少からリニアな増大に転じる。これによって、DC-DCコンバータ16では、フィードバック電圧 V_{FB} がそれまでのリニアな上昇からリニアな低下に転じ、出力電圧つまりLED駆動電圧 V_{LED} がそれまでのリニアな低下からリニアな上昇に転じる。LED駆動電圧 V_{LED} がリニアに上昇すると、PWM制御の各サイクル内でLED駆動電流 I_0, I_1, I_2 が流れている期間中にヘッドルーム電圧 HV_0, HV_1, HV_2 はリニアに上昇し、LED駆動電流 I_0, I_1, I_2 の流れない期間中もヘッドルーム電圧 HV_0, HV_1, HV_2 はリニアに上昇する。

10

【 0 0 5 7 】

以降も、図6に示すように、上記と同様の動作が繰り返される。このように、この実施形態のLED装置においては、ヘッドルーム電圧 HV_0, HV_1, HV_2 が基準電圧 V_S を割ったり超えたりしながら基準電圧 V_S 付近に維持されるように、第2のフィードバック回路80がDC-DCコンバータ16に作用し、LED駆動電圧 V_{LED} が動的に可変制御される。

【 0 0 5 8 】

図6の例では全チャンネルのLED駆動電流 I_0, I_1, I_2 がPWM制御で同一のパルス幅に制御されるものとした場合に、それぞれのヘッドルーム電圧 HV_0, HV_1, HV_2 が同一の波形で変化するものと仮定したが、ヘッドルーム電圧 HV_0, HV_1, HV_2 の間で波形が互いに異なる場合もある。図7に、ヘッドルーム電圧 HV_0, HV_1 の波形が同じで、ヘッドルーム電圧 HV_2 の波形が異なる場合の各部の波形を示す。

20

【 0 0 5 9 】

図7の例の場合は、第3のサンプリングクロック $SC K_{(3)}$ の直前までは、図6の例の場合と略同じである。しかし、このサンプリングクロック $SC K_{(3)}$ のタイミングで、ヘッドルーム電圧 HV_2 は基準電圧 V_S よりも高くなるが、ヘッドルーム電圧 HV_0, HV_1 が基準電圧 V_S よりも低くなるため、第2のフィードバック回路80においてラッチ回路92の出力信号(Q)はそれまでのLレベルを維持し続ける。これにより、制御電圧 V_G はリニアな上昇を維持し、バイパス電流 i はリニアな増大を維持する。この結果、DC-DCコンバータ16では、フィードバック電圧 V_{FB} がリニアな低下を維持し、出力電圧 V_{LED} はリニアな上昇を維持する。

30

【 0 0 6 0 】

しかし、次の第4のサンプリングクロック $SC K_{(4)}$ のタイミングでは、全てのヘッドルーム電圧 HV_0, HV_1, HV_2 が基準電圧 V_S よりも高くなる。そうすると、第2のフィードバック回路80においては、ラッチ回路92の出力信号(Q)がそれまでのLレベルからHレベルに変わり、制御電圧 V_G がそれまでのリニアな上昇からリニアな低下に転じ、バイパス電流 i がそれまでのリニアな増大からリニアな減少に転じる。これによって、DC-DCコンバータ16では、フィードバック電圧 V_{FB} がそれまでのリニアな低下からリニアな上昇に転じ、出力電圧 V_{LED} がそれまでのリニアな上昇からリニアな低下に転じる。

40

【 0 0 6 1 】

こうして、この場合も、ヘッドルーム電圧 HV_0, HV_1 とヘッドルーム電圧 HV_2 が周期を異にしながらも基準電圧 V_S を割ったり超えたりしながら基準電圧 V_S 付近に維持されるように、第2のフィードバック回路80がDC-DCコンバータ16に作用し、LED駆動電圧 V_{LED} が動的に可変制御される。

【 0 0 6 2 】

図示省略するが、ヘッドルーム電圧 HV_0, HV_1, HV_2 の波形が全て異なる場合、さらにはLED駆動電流 I_0, I_1, I_2 のパルス幅が区々の場合も、ヘッドルーム電圧

50

HV_0 , HV_1 , HV_2 の全部または一部が周期を区々にしながらも基準電圧 V_S を割ったり超えたりしながら基準電圧 V_S 付近に維持されるように、第2のフィードバック回路80を通じてDC-DCコンバータ16の出力電圧 V_{LED} が動的に可変制御される。

【0063】

次に、ローカル・ダイミング機能における本実施形態の効果を説明する。図8に、図5の装置構成においてPWM制御のデューティを一定の周期（たとえば500sec）毎に5%と95%とで交互に切り替えてLEDアレイ12の3ブロック B_1 , B_2 , B_3 の輝度を一様に変化させた実験例のパターンを示す。図9に、この実験例において得られたヘッドルーム電圧 (HV_0 , HV_1 , HV_2) およびLED駆動電圧 V_{LED} の波形を示す。

10

【0064】

図9に示すように、この実施形態のLED装置においては、LED駆動電圧 V_{LED} がデューティ5%のサイクルでは約41.0ボルト、デューティ95%のサイクルでは約40.0ボルトと交互に段差のある2つの値をとり、これによって、ヘッドルーム電圧 (HV_0 , HV_1 , HV_2) は全サイクルを通じて約1.5ボルト付近に保たれた。また、LED駆動電流 (I_0 , I_1 , I_2) を100mAとした場合にLEDアレイ12、LEDドライバIC14(1), 14(2), 14(3) およびDC-DCコンバータ16で発生した全消費電力は、周囲温度25の下では6719mW、周囲温度60の下では6499mWであった。

【0065】

図10に、比較例として、図5の装置構成において第2のフィードバック回路80を省いて上記と同じパターンの実験を行った場合に得られたヘッドルーム電圧 (HV_0 , HV_1 , HV_2) およびLED駆動電圧 V_{LED} の波形を示す。この場合は、LED駆動電圧 V_{LED} がデューティ5%のサイクルでは約41.1ボルト、デューティ95%のサイクルでは約41.2ボルトと僅かしか変化せず、その一方でヘッドルーム電圧 (HV_0 , HV_1 , HV_2) はデューティ5%のサイクルでは約1.7ボルト、デューティ95%のサイクルでは約2.6ボルトと大きく変動した。また、この比較例において、LED駆動電流 (I_0 , I_1 , I_2) を100mAとした場合にLEDアレイ12、LEDドライバIC14(1), 14(2), 14(3) およびDC-DCコンバータ16で発生した全消費電力は、周囲温度25の下では6863mW、周囲温度60の下では6894mWであった。

20

30

【0066】

このように、本実施形態のLED装置は、ローカル・ダイミング機能においてもヘッドルーム電圧の安定性および消費電力の低減を改善できることが実験で確認されている。

【0067】

以上、本発明の好適な実施形態について説明したが、本発明は上記した実施形態に限定されるものではなく、その技術思想の範囲内で種々の変形が可能である。

【0068】

たとえば、上記した実施形態では、ヘッドルーム電圧監視回路[38, 80]が全チャンネルのヘッドルーム電圧 $HV_0 \sim HV_{m-1}$ を監視したが、一部のヘッドルーム電圧のみを監視することも可能である。特に、LEDアレイ12を構成するLED10の特性のばらつきが小さいときは、代表的に選んだ1チャンネルまたは数チャンネルのヘッドルーム電圧のみを第2のフィードバック回路80を介してDC-DCコンバータ16にフィードバックしてもよい。

40

【0069】

また、LEDドライバIC14(0) ~ 14(N-1)において、図示省略するが、LEDオープン検出回路76(0) ~ 76(m-1)をコンパレータ、論理回路およびラッチ回路で構成することができる。この場合、各コンパレータの一方の入力端子には各チャンネルの電流端子 OUT_y の電圧が入力され、他方の入力端子には専用の基準電圧発生回路より所定の基準電圧 V_{Op} が入力される。したがって、ヘッドルーム電圧監視用の基準

50

電圧 V_S と LED オープン検出用の基準電圧 V_{OP} とを時分割的に切り替えて、同一のコンパレータ、論理回路およびラッチ回路を第 1 のフィードバック回路 80 および LED オープン検出回路 76 (0) ~ 76 (m - 1) に兼用する構成も可能である。

【0070】

各 LED ドライバ IC 14 (x) 内の他の構成、特に定電流駆動回路 60 (y) や PWM 制御回路 66 (y) 等の構成も種々の変形が可能である。また、DC - DC コンバータ 16 もチョッパ方式昇圧形に限るものではなく、他の方式たとえばトランスを使用する絶縁形も可能である。

【0071】

本発明の LED 装置は、バックライトに限らず、照明やディスプレイ等の他の LED アプリケーションにも適用可能である。

10

【符号の説明】

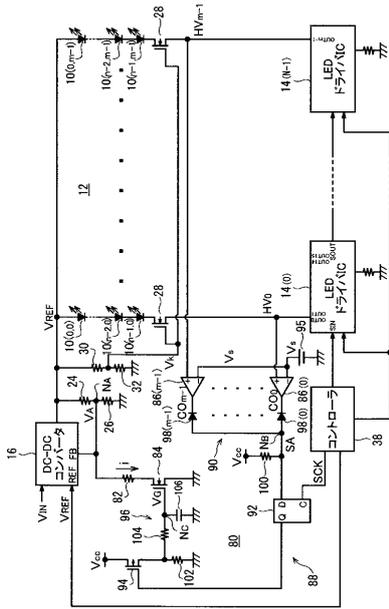
【0072】

- 10 LED
- 12 LED アレイ
- 14 (0) ~ 14 (N - 1) LED ドライバ IC
- 16 DC - DC コンバータ
- 24, 26 分圧抵抗 (第 1 のフィードバック回路)
- 38 コントローラ
- 48 スイッチング電源部
- 50 スイッチング制御回路
- FB フィードバック電圧入力端子
- REF 基準電圧入力端子
- 60 (0) ~ 60 (15) 定電流駆動回路
- 62 (0) ~ 62 (15) スイッチング素子
- 64 (0) ~ 64 (15) 定電流源
- 66 (0) ~ 66 (15) グレイスケール PWM 制御回路
- 80 第 2 のフィードバック回路
- 82 抵抗
- 84 NMOS トランジスタ
- 86 (0) ~ 86 (m - 1) コンパレータ
- 88 フィードバック制御回路
- 90 論理回路
- 92 ラッチ回路
- 94 PMOS トランジスタ
- 95 基準電圧発生回路
- 96 時定数回路
- 98 (0) ~ 98 (m - 1) ダイオード

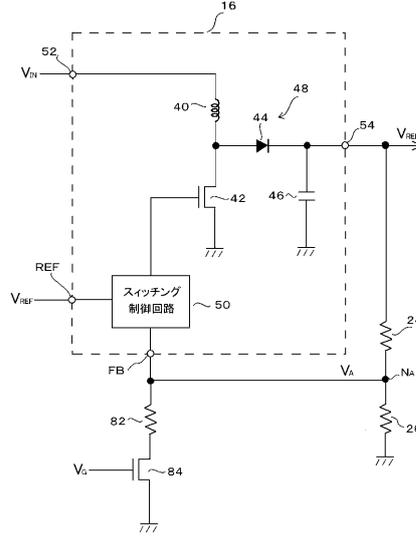
20

30

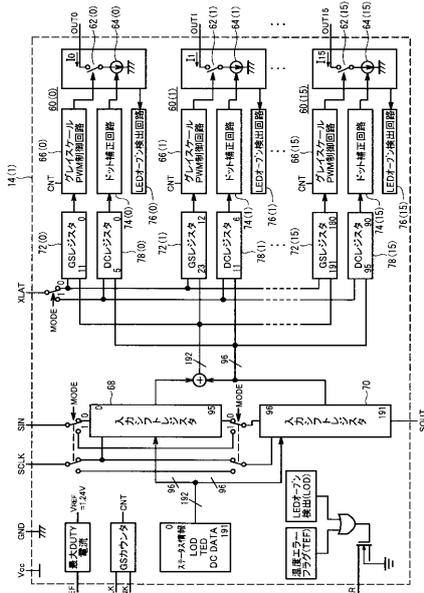
【図1】



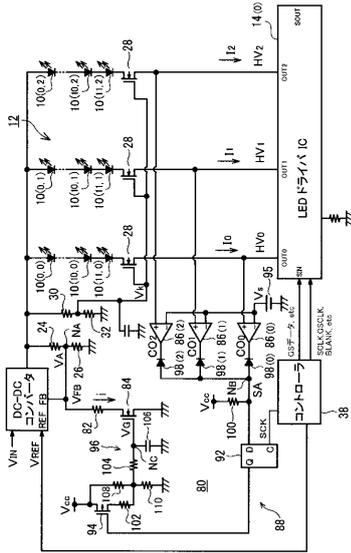
【図2】



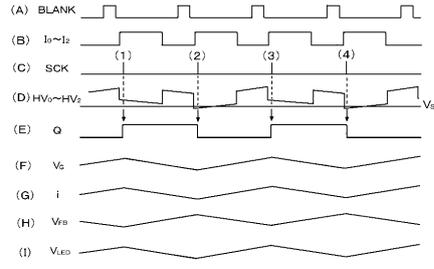
【図3】



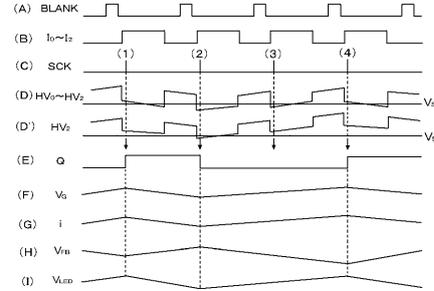
【 図 5 】



【 図 6 】



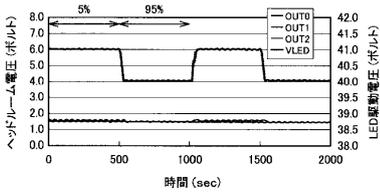
【 図 7 】



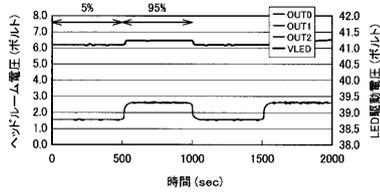
【 図 8 】

	→ t			
B0	5%	95%	5%	95%
B1	5%	95%	5%	95%
B2	5%	95%	5%	95%

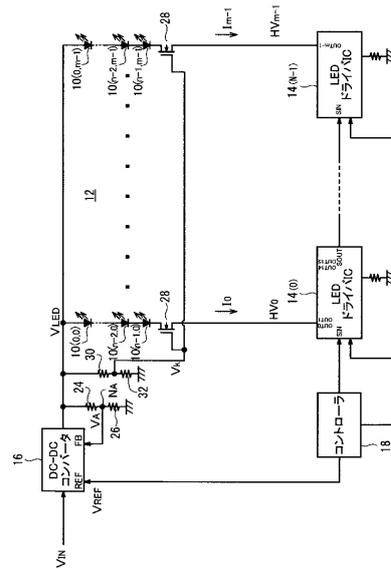
【 図 9 】



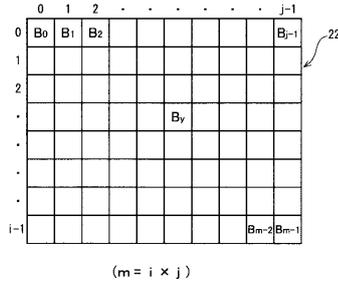
【 図 10 】



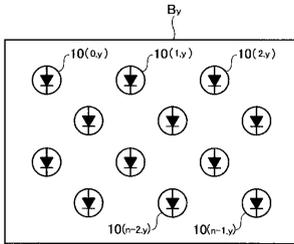
【 図 11 】



【図 1 2】



【図 1 3】



【手続補正書】

【提出日】平成22年10月25日(2010.10.25)

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

1 個または電氣的に直列接続された複数個の LED (発光ダイオード) を発光駆動するための LED 駆動電圧を供給する LED 駆動電圧供給回路であって、

基準電圧とフィードバック電圧とを比較して当該比較結果に応じて直流の LED 駆動電圧を生成する DC - DC コンバータと、

上記 LED 駆動電圧が出力される上記 DC - DC コンバータの電圧出力端子に接続され、上記フィードバック電圧を生成するフィードバック電圧生成回路と、

上記 LED に LED 駆動電流を供給する電流供給回路と、

上記 LED と上記電流供給回路との間の電流経路に生じるヘッドルーム電圧と所定の電圧とを比較するヘッドルーム電圧モニタ回路と、

上記ヘッドルーム電圧モニタ回路の比較結果に応じて上記フィードバック電圧を調整するフィードバック電圧調整回路と、

を含み、

上記ヘッドルーム電圧に応じて上記フィードバック電圧が調整されることにより、上記 LED 駆動電圧が制御される、LED 駆動電圧供給回路。

【請求項 2】

請求項 1 に記載の LED 駆動電圧供給回路であって、

上記ヘッドルーム電圧モニタ回路が、上記ヘッドルーム電圧と上記所定の電圧とを比較する比較回路と、上記比較回路の比較結果に応じたフィードバック信号を出力するフィードバック信号出力回路とを含み、

上記フィードバック電圧調整回路が、上記DC-DCコンバータのフィードバック電圧入力端子と電源電圧端子との間に接続された電流供給回路を含み、

上記電流供給回路が、上記フィードバック信号に応じて上記フィードバック電圧入力端子と上記電源電圧端子との間に電流を供給し、上記フィードバック電圧を調整する、

LED駆動電圧供給回路。

【請求項3】

請求項2に記載のLED駆動電圧供給回路であって、

上記電流供給回路が、上記フィードバック電圧入力端子と上記電源電圧端子との間に直列に接続された第1の抵抗素子と第1のトランジスタとを含み、

上記フィードバック電圧調整回路が、上記フィードバック信号に応答して上記第1のトランジスタの制御端子に印加される電圧を調整する制御電圧調整回路を更に含む、

LED駆動電圧供給回路。

【請求項4】

請求項3に記載のLED駆動電圧供給回路であって、

上記制御電圧調整回路が、上記第1のトランジスタの制御端子に接続された容量素子と、上記容量素子と第1の電源電圧端子との間に接続された第2のトランジスタと、上記容量素子と第2の電源電圧端子との間に接続された第2の抵抗素子とを含み、

上記第2のトランジスタの制御端子に上記フィードバック信号が供給される、

LED駆動電圧供給回路。

【請求項5】

1個または電氣的に直列接続された複数個のLED(発光ダイオード)を発光駆動するためのLED駆動電圧を供給するLED駆動電圧供給回路であって、

基準電圧とフィードバック電圧とを比較して当該比較結果に応じて直流のLED駆動電圧を生成するDC-DCコンバータと、

上記LED駆動電圧が出力される上記DC-DCコンバータの電圧出力端子に接続され、上記フィードバック電圧を生成するフィードバック電圧生成回路と、

1個又は複数個のLEDを含む第1のLED回路に第1のLED駆動電流を供給する第1の電流供給回路と、

1個又は複数個のLEDを含む第2のLED回路に第2のLED駆動電流を供給する第2の電流供給回路と、

上記第1のLED回路と上記第1の電流供給回路との間の第1の電流経路に生じる第1のヘッドルーム電圧と上記第2のLED回路と上記第2の電流供給回路との間の第2の電流経路に生じる第2のヘッドルーム電圧とをモニタするヘッドルーム電圧モニタ回路と、

上記フィードバック電圧を調整するフィードバック電圧調整回路と、

を含み、

上記ヘッドルーム電圧モニタ回路が、上記第1のヘッドルーム電圧と所定の電圧とを比較する第1の比較回路と、上記第2のヘッドルーム電圧と上記所定の電圧とを比較する第2の比較回路と、上記第1の比較回路の比較結果と上記第2の比較回路の比較結果とに応じたフィードバック信号を出力するフィードバック信号出力回路とを含み、

上記フィードバック信号に応じて上記フィードバック電圧が調整されることにより、上記LED駆動電圧が制御される、LED駆動電圧供給回路。

【請求項6】

請求項5に記載のLED駆動電圧供給回路であって、

上記フィードバック信号出力回路が、上記第1の比較回路の比較結果と上記第2の比較回路の比較結果とをAND演算して上記フィードバック信号を出力するAND回路を含む、

LED駆動電圧供給回路。

【請求項 7】

請求項 5 又は 6 に記載の L E D 駆動電圧供給回路であって、
上記フィードバック電圧調整回路が、上記 D C - D C コンバータのフィードバック電圧
入力端子と電源電圧端子との間に接続された電流供給回路を含み、
上記電流供給回路が、上記フィードバック信号に応じて上記フィードバック電圧入力端
子と上記電源電圧端子との間に電流を供給し、上記フィードバック電圧を調整する、
L E D 駆動電圧供給回路。

【請求項 8】

請求項 7 に記載の L E D 駆動電圧供給回路であって、
上記電流供給回路が、上記フィードバック電圧入力端子と上記電源電圧端子との間に直
列に接続された第 1 の抵抗素子と第 1 のトランジスタとを含み、
上記フィードバック電圧調整回路が、上記フィードバック信号にตอบสนองして上記第 1 のト
ランジスタの制御端子に印加される電圧を調整する制御電圧調整回路を更に含む、
L E D 駆動電圧供給回路。

【請求項 9】

請求項 8 に記載の L E D 駆動電圧供給回路であって、
上記制御電圧調整回路が、上記第 1 のトランジスタの制御端子に接続された容量素子と
、上記容量素子と第 1 の電源電圧端子との間に接続された第 2 のトランジスタと、上記容
量素子と第 2 の電源電圧端子との間に接続された第 2 の抵抗素子とを含み、
上記第 2 のトランジスタの制御端子に上記フィードバック信号が供給される、
L E D 駆動電圧供給回路。

【請求項 10】

請求項 1 乃至 9 の何れかに記載の L E D 駆動電圧供給回路であって、
上記フィードバック電圧生成回路が、上記 L E D 駆動電圧を分圧する分圧回路を含み、
上記分圧回路が、直列に接続された第 3 及び第 4 の抵抗素子を含み、上記第 3 の抵抗素子
と上記第 4 の抵抗素子の接続中点から上記フィードバック電圧が供給される、
L E D 駆動電圧供給回路。

【請求項 11】

基準電圧とフィードバック電圧とを比較して当該比較結果に応じて直流の L E D 駆動電
圧を生成する D C - D C コンバータと、
上記 L E D 駆動電圧が出力される上記 D C - D C コンバータの電圧出力端子に接続され
、上記フィードバック電圧を生成するフィードバック電圧生成回路と、
1 個または電氣的に直列接続された複数個の L E D (発光ダイオード)を含み、上記 L
E D 駆動電圧を受ける L E D 回路と、
上記 L E D 回路に L E D 駆動電流を供給する電流供給回路と、
上記 L E D 回路と上記電流供給回路との間の電流経路に生じるヘッドルーム電圧と所定
の電圧とを比較するヘッドルーム電圧モニタ回路と、
上記ヘッドルーム電圧モニタ回路の比較結果に応じて上記フィードバック電圧を調整す
るフィードバック電圧調整回路と、
を含み、
上記ヘッドルーム電圧に応じて上記フィードバック電圧が調整されることにより、上記
L E D 駆動電圧が制御される、L E D 装置。

【請求項 12】

基準電圧とフィードバック電圧とを比較して当該比較結果に応じて直流の L E D 駆動電
圧を生成する D C - D C コンバータと、
上記 L E D 駆動電圧が出力される上記 D C - D C コンバータの電圧出力端子に接続され
、上記フィードバック電圧を生成するフィードバック電圧生成回路と、
1 個または電氣的に直列接続された複数個の L E D (発光ダイオード)を含み、上記 L
E D 駆動電圧を受ける第 1 の L E D 回路と、
1 個または電氣的に直列接続された複数個の L E D を含み、上記 L E D 駆動電圧を受け

る第 2 の L E D 回路と、

上記第 1 の L E D 回路に第 1 の L E D 駆動電流を供給する第 1 の電流供給回路と、

上記第 2 の L E D 回路に第 2 の L E D 駆動電流を供給する第 2 の電流供給回路と、

上記第 1 の L E D 回路と上記第 1 の電流供給回路との間の第 1 の電流経路に生じる第 1 のヘッドルーム電圧と上記第 2 の L E D 回路と上記第 2 の電流供給回路との間の第 2 の電流経路に生じる第 2 のヘッドルーム電圧とをモニタするヘッドルーム電圧モニタ回路と、

上記フィードバック電圧を調整するフィードバック電圧調整回路と、

を含み、

上記ヘッドルーム電圧モニタ回路が、上記第 1 のヘッドルーム電圧と所定の電圧とを比較する第 1 の比較回路と、上記第 2 のヘッドルーム電圧と上記所定の電圧とを比較する第 2 の比較回路と、上記第 1 の比較回路の比較結果と上記第 2 の比較回路の比較結果とに応じたフィードバック信号を出力するフィードバック信号出力回路とを含み、

上記フィードバック信号に応じて上記フィードバック電圧が調整されることにより、上記 L E D 駆動電圧が制御される、L E D 装置。

【請求項 1 3】

請求項 1 1 又は 1 2 に記載の L E D 装置であって、

上記 L E D 回路と上記電流供給回路との間に設けられた保護トランジスタを更に含む、L E D 装置。