



(12)发明专利

(10)授权公告号 CN 104808408 B

(45)授权公告日 2018.09.07

(21)申请号 201510249892.3

H01L 27/12(2006.01)

(22)申请日 2015.05.15

(56)对比文件

(65)同一申请的已公布的文献号
申请公布号 CN 104808408 A

CN 104090434 A, 2014.10.08,
US 2014/0104527 A1, 2014.04.17,
CN 103325732 A, 2013.09.25,

(43)申请公布日 2015.07.29

审查员 辛迪迪

(73)专利权人 合肥鑫晟光电科技有限公司
地址 230011 安徽省合肥市新站区站前路
99号南海大厦502室

专利权人 京东方科技集团股份有限公司

(72)发明人 操彬彬 黄寅虎 文锺源

(74)专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51)Int. Cl.

G02F 1/1362(2006.01)

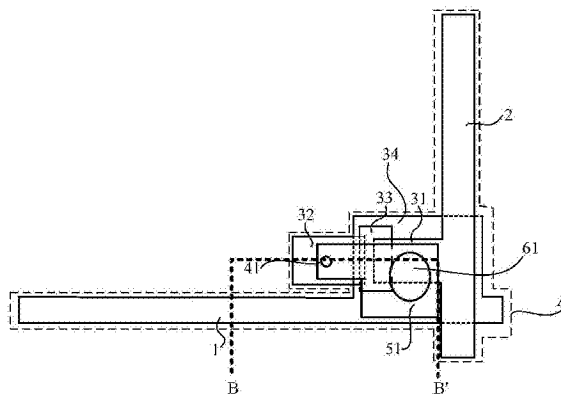
权利要求书1页 说明书7页 附图4页

(54)发明名称

一种COA基板、显示装置以及COA基板的制作方法

(57)摘要

本发明涉及显示面板制造技术领域,尤其涉及一种COA基板、显示装置以及COA基板的制作方法。能够为减小漏极尺寸提供条件,进而提高像素的开口率,同时能够有效降低漏极反射造成的漏光。本发明实施例提供一种COA基板,包括设置在包括所述数据线、所述薄膜晶体管的源极和漏极的第一导电层图形之上的钝化层图形;所述钝化层图形具有对应漏极位置的第一过孔;设置在所述钝化层图形之上的第二导电层图形,所述第二导电层图形包括位于所述栅线、所述数据线以及所述薄膜晶体管所限定的区域内,且通过所述第一过孔与所述漏极连接的导接图形;设置在所述第二导电层图形之上的彩膜层图形,所述彩膜层图形具有对应所述导接图形的第二过孔。



1. 一种COA基板,包括:交叉设置的栅线和数据线、薄膜晶体管,其特征在于,还包括:

设置在包括所述数据线、所述薄膜晶体管的源极和漏极的第一导电层图形之上的钝化层图形;所述钝化层图形具有对应漏极位置的第一过孔;

设置在所述钝化层图形之上的第二导电层图形,所述第二导电层图形包括位于遮光区域内,且通过所述第一过孔与所述薄膜晶体管的漏极连接的导接图形;所述遮光区域为所述栅线、所述数据线以及所述薄膜晶体管所限定的区域;所述导接图形与所述钝化层图形直接接触;

设置在所述第二导电层图形之上的彩膜层图形,所述彩膜层图形具有对应所述导接图形的第二过孔;

所述基板还包括:设置在所述钝化层图形之上、且所述第二导电层图形之下的黑矩阵;所述黑矩阵位于除所述第一过孔所在位置的所述遮光区域内。

2. 根据权利要求1所述的COA基板,其特征在于,还包括:设置在所述彩膜层图形之上的像素电极层图形;所述像素电极层图形包括多个像素电极,且所述像素电极通过所述第二过孔与所述导接图形连接。

3. 根据权利要求1所述的COA基板,其特征在于,所述第二导电层图形的材料为ITO。

4. 一种显示装置,其特征在于,包含权利要求1-3任一项所述的COA基板。

5. 一种COA基板的制作方法,包括:形成栅线、以及包括数据线、薄膜晶体管的源极和漏极的第一导电层图形的步骤,其特征在于,还包括:

在所述第一导电层图形上形成钝化层图形,所述钝化层图形具有对应漏极位置的第一过孔;

在所述钝化层图形上形成第二导电层图形;所述第二导电层图形包括位于遮光区域内,且通过所述第一过孔与所述薄膜晶体管的漏极连接的导接图形;所述遮光区域为所述栅线、所述数据线以及所述薄膜晶体管所限定的区域;所述导接图形与所述钝化层图形直接接触;

在所述第二导电层图形上形成彩膜层图形,且所述彩膜层图形具有对应所述导接图形的第二过孔;

在所述第一导电层图形上形成钝化层图形之后,在所述钝化层图形上形成第二导电层图形之前,还包括:在位于除所述第一过孔所在位置的所述遮光区域内,形成黑矩阵。

6. 根据权利要求5所述的方法,其特征在于,在形成所述第二导电层图形之后,所述方法还包括:

在所述彩膜层图形之上形成像素电极层图形,所述像素电极层图形包括多个像素电极,且所述像素电极通过所述第二过孔与所述导接图形连接。

一种COA基板、显示装置以及COA基板的制作方法

技术领域

[0001] 本发明涉及显示面板制造技术领域,尤其涉及一种COA基板、显示装置以及COA基板的制作方法。

背景技术

[0002] COA(Color Filter on Array)技术是将彩膜层6直接制备在阵列基板上的技术,由此技术得到的阵列基板称为COA基板,所述COA基板的基本结构参见图1所示,在透明基板9上依次形成薄膜晶体管3、彩膜层6和像素电极8,其中,薄膜晶体管3包括:源极31和漏极32,且所述薄膜晶体管3的漏极32上方设置有贯穿彩膜层6的彩膜过孔61,像素电极8通过所述彩膜过孔61与漏极32电连接。因为COA显示面板不存在彩膜基板与阵列基板的对位问题,所以可以降低显示面板制备过程中对盒制程的难度,避免了对盒时的误差,因此黑色矩阵可以设计为窄线宽,提高了像素的开口率。

[0003] 但是,随着液晶显示器的分辨率不断提高,显示面板要求的像素单元尺寸越来越小,现有技术中彩膜过孔61设置于所述漏极32上方,通常彩膜过孔61的尺寸较大,使得所述漏极相应较大,进而影响像素的开口率,而同时漏极较大时容易对彩膜过孔61一侧的光进行反射而导致液晶显示器漏光,进而影响液晶显示器的显示效果。

发明内容

[0004] 本发明的主要目的在于,提供一种COA基板、显示装置以及COA基板的制作方法,能够为减小漏极尺寸提供条件,进而提高像素的开口率,同时能够有效降低漏极反射造成的漏光。

[0005] 为达到上述目的,本发明采用如下技术方案:

[0006] 一方面,本发明实施例提供一种COA基板,包括:交叉设置的栅线和数据线、薄膜晶体管,还包括:

[0007] 设置在包括所述数据线、所述薄膜晶体管的源极和漏极的第一导电层图形之上的钝化层图形;所述钝化层图形具有对应漏极位置的第一过孔;

[0008] 设置在所述钝化层图形之上的第二导电层图形,所述第二导电层图形包括位于遮光区域内,且通过所述第一过孔与所述薄膜晶体管的漏极连接的导接图形;所述遮光区域为所述栅线、所述数据线以及所述薄膜晶体管所限定的区域;

[0009] 设置在所述第二导电层图形之上的彩膜层图形,所述彩膜层图形具有对应所述导接图形的第二过孔。

[0010] 可选的,所述基板还包括:

[0011] 设置在所述钝化层图形之上、且所述第二导电层图形之下的黑矩阵;所述黑矩阵位于除所述第一过孔所在位置的所述遮光区域内。

[0012] 优选的,所述基板还包括:设置在所述彩膜层图形之上的像素电极层图形;所述像素电极层图形包括多个像素电极,且所述像素电极通过所述第二过孔与所述导接图形连

接。

[0013] 进一步优选的,所述第二导电层图形的材料为ITO。

[0014] 另一方面,本发明实施例提供一种显示装置,包含如上述所述的COA基板。

[0015] 再一方面,本发明实施例提供一种COA基板的制作方法,包括:形成栅线、以及包括所述数据线、所述薄膜晶体管的源极和漏极的第一导电层图形的步骤,还包括:

[0016] 在所述第一导电层图形上形成钝化层图形,所述钝化层图形具有对应漏极位置的第一过孔;

[0017] 在所述钝化层图形上形成第二导电层图形;所述第二导电层图形包括位于遮光区域内,且通过所述第一过孔与所述薄膜晶体管的漏极连接的导接图形;所述遮光区域为所述栅线、所述数据线以及所述薄膜晶体管所限定的区域;

[0018] 在所述第二导电层图形上形成彩膜层图形,且所述彩膜层图形具有对应所述导接图形的第二过孔。

[0019] 可选的,在所述第一导电层图形上形成钝化层图形之后,在所述钝化层图形上形成第二导电层图形之前,还包括:

[0020] 在位于除所述第一过孔所在位置的所述遮光区域内,形成黑矩阵。

[0021] 优选的,在形成所述第二导电层图形之后,所述方法还包括:

[0022] 在所述彩膜层图形之上形成像素电极层图形,所述像素电极层图形包括多个像素电极,且所述像素电极通过所述第二过孔与所述导接图形连接。

[0023] 本发明实施例提供一种COA基板、显示装置以及COA基板的制作方法,其中,彩膜层图形具有对应所述导接图形的第二过孔,由于所述第二过孔为彩膜过孔,彩膜过孔的尺寸较大,通过将所述彩膜过孔形成于所述导接图形上方,这样使得彩膜过孔的尺寸只会影响到导接图形的尺寸,而与漏极尺寸无关,因此可以为减小漏极的尺寸提供条件;并且,由于导接图形位于所述栅线、所述数据线以及所述薄膜晶体管所限定的区域,具有较大的空间可以容纳所述第二过孔,此时无需像现有技术一样增大漏极尺寸,从而相对于现有技术而言减小了遮光区域,提高像素的开口率。同时,由于无需增大漏极尺寸,因此能够在一定程度上降低漏极反射所造成的漏光,从而提升产品的显示品质。解决了现有技术中彩膜过孔形成于所述漏极上方,使得漏极尺寸相应较大,造成产品的开口率降低以及漏极反射容易引起漏光的问题。

附图说明

[0024] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0025] 图1为现有技术提供的一种COA基板剖面结构示意图;

[0026] 图2为本发明实施例提供的一种COA基板的俯视结构示意图;

[0027] 图3为本发明实施例提供的一种COA基板从图2BB'方向的剖面结构示意图;

[0028] 图4为本发明实施例提供的在图3的基础上设置有黑矩阵的一种COA基板剖面结构示意图;

[0029] 图5为本发明实施例提供的在图4的基础上设置有像素电极层图形的一种COA基板剖面结构示意图；

[0030] 图6为本发明实施例提供的在透明基板上形成栅线以及栅极的俯视图；

[0031] 图7为本发明实施例提供的在图6的基础上形成有源层的俯视图；

[0032] 图8为本发明实施例提供的在图7的基础上形成数据线、以及薄膜晶体管的源极与漏极的俯视图；

[0033] 图9为本发明实施例提供的在图8的基础上形成具有对应漏极位置第一过孔的钝化层图形的俯视图；

[0034] 图10为本发明实施例提供的在图9的基础上形成在遮光区域内与所述漏极电连接的导接图形的俯视图。

具体实施方式

[0035] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0036] 在本发明的描述中，需要理解的是，术语“中心”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。在本发明的描述中，除非另有说明，“多个”的含义是两个或两个以上。

[0037] 实施例一

[0038] 本发明实施例提供一种COA基板，参见图2与图3，该COA基板包括：交叉设置的栅线1和数据线2、薄膜晶体管3，设置在包括所述数据线2、所述薄膜晶体管3的源极31和漏极32的第一导电层图形之上的钝化层图形4；所述钝化层图形4具有对应漏极32位置的第一过孔41；此处的“对应”是指，从垂直于透明基板9的方向来看，漏极32和第一过孔41具有交叠的区域，通常第一过孔41在漏极32所在区域以内，以保证漏极32可通过第一过孔41与其他图形连接。在本实施例中，漏极32需要与导接图形51连接，关于导接图形51在下面会详细介绍。

[0039] 其中，在本发明所有实施例中，将由第一导电层薄膜经构图得到的图形统称为第一导电层图形。其中构图工艺一般包括掩膜、曝光、显影等工艺，当然还可以进一步包括刻蚀、剥离等。需要说明的是，第一导电层图形仅包括数据线2和源极31和漏极32这些图形外，还可以根据需要进一步包括其他图形，如数据线引线等。

[0040] 所述COA基板还包括：参见图2与图3，设置在所述钝化层图形4之上的第二导电层图形，所述第二导电层图形包括位于遮光区域A内，且通过所述第一过孔41与所述薄膜晶体管3的漏极32连接的导接图形51；所述遮光区域A为所述栅线1、所述数据线2以及所述薄膜晶体管3所限定的区域，需要说明的是，此处遮光区域A的边界可与栅线1、所述数据线2以及所述薄膜晶体管3边界重合，也可以如图2所示，将栅线1、所述数据线2以及所述薄膜晶体管3的边界略微外移了一点，作为遮光区域A的边界。

[0041] 其中,在本发明所有实施例中,将由第二导电层薄膜经构图得到的图形统称为第二导电层图形。其中构图工艺一般包括掩膜、曝光、显影等工艺,当然还可以进一步包括刻蚀、剥离等。需要说明的是,第二导电层图形可以仅包括位于遮光区域A内,且通过所述第一过孔41与所述薄膜晶体管3的漏极32连接的导接图形51外,还可以根据需要进一步包括其他图形。

[0042] 由于导接图形51位于遮光区域A内,因此其透光或不透光均是可行的。当所述第二导电层图形仅包括所述导接图形51时,所述第二导电层图形可以为不透光材料,也可以为透光材料。当所述第二导电层图形还包括其他图形时,可以根据其他图形透光性的需求选择材料。

[0043] 设置在所述第二导电层图形之上的彩膜层图形6,所述彩膜层图形6具有对应所述导接图形51的第二过孔61。此处的“对应”是指,从垂直于透明基板6的方向来看,所述导接图形51和第二过孔61具有交叠的区域,通常第二过孔61在所述导接图形51所在区域以内,以保证所述导接图形51可通过第二过孔61与其他图形连接。

[0044] 其中,所述栅线1和数据线2可以是采用金属材料等形成的,而薄膜晶体管3的源极31和漏极32也可以是采用金属材料等形成的;所述钝化层图形4可以是采用氮化硅或透明的有机树脂材料等绝缘材料形成的,所述第二导电层图形可以是采用ITO(Indium Tin-Oxide,氧化铟锡)材料等形成的,由于ITO具有高的导电率和高的光透过率等优点,因此,较佳的,所述第二导电层图形采用ITO材料制成。

[0045] 需要说明的是,一方面,所述钝化层图形4通常采用氮化硅、氧化硅和氮氧化硅等材料,因而,在所述钝化层图形上形成所述第一过孔41时会发生孔缩,而所述彩膜层图形6通常采用彩色树脂材料,在所述彩膜层图形6上形成所述第二过孔61时不会发生孔缩,这样,使得所述第二过孔61的孔径尺寸较所述第一过孔41大;另一方面,钝化层图形4的厚度可以根据实际需要进行设置,一般只要保证其上下两层之间在过孔以外的区域绝缘即可,在此不做限定。通常在保证钝化层图形4能起到绝缘作用的前提下,其厚度越薄越好;因而,所述彩膜层图形6的厚度通常大于所述钝化层图形4的厚度,因此,在所述彩膜层图形6上形成所述第二过孔61,在所述钝化层图形4上形成所述第一过孔41时,所述彩膜层图形6所需的刻蚀强度较所述钝化层图形4所需的刻蚀强度大,这样,使得所形成的第二过孔61的孔径尺寸与所述第一过孔41的孔径尺寸相比较大。鉴于这两方面的原因,所述第二过孔61的孔径尺寸大于所述第一过孔41的孔径尺寸。

[0046] 具体的,所述钝化层图形4具有对应漏极32位置的第一过孔41,所述导接图形51通过所述第一过孔41与所述薄膜晶体管3的漏极32电连接,而所述彩膜层图形6具有对应所述导接图形51的第二过孔61,所述第二过孔61为彩膜过孔,所述彩膜过孔61与所述第一过孔41相比尺寸较大,将其形成于所述导接图形51的上方时,能够为减小漏极32尺寸提供条件,同时,通过上所述导接图形51还能够将所述彩膜层图形6上方的图形通过所述第二过孔61与所述漏极32电连接。

[0047] 本发明实施例提供一种COA基板,其中,彩膜层图形6具有对应所述导接图形51的第二过孔61,由于所述第二过孔61为彩膜过孔,彩膜过孔61的尺寸较大,通过将所述彩膜过孔61形成于所述导接图形51上方,这样使得彩膜过孔61的尺寸只会影响到导接图形51的尺寸,而与漏极32尺寸无关,因此可以为减小漏极32的尺寸提供条件;并且,由于导接图形51

位于所述栅线1、所述数据线2以及所述薄膜晶体管3所限定的区域,具有较大的空间可以容纳所述第二过孔61,此时无需像现有技术一样增大漏极32尺寸,从而相对于现有技术而言减小了遮光区域A,提高像素的开口率。同时,由于无需增大漏极32尺寸,因此能够在一定程度上降低漏极32反射所造成的漏光,从而提升产品的显示品质。解决了现有技术中彩膜过孔形成于所述漏极上方,使得漏极尺寸相应较大,造成产品的开口率降低以及漏极反射容易引起漏光的问题。

[0048] 需要说明的是,所述COA基板中的栅线1、数据线2、薄膜晶体管3的源极31与漏极32上方通常设置黑矩阵7来遮光,在本发明实施例中可以设置黑矩阵7也可以不设置黑矩阵7,在此不做限定。

[0049] 实施例二

[0050] 本发明又一实施例中,参见图4,在实施例一的基础上,所述COA基板还包括:设置在所述钝化层图形4之上、且所述第二导电层图形之下的黑矩阵7;所述黑矩阵7位于除所述第一过孔41所在位置的所述遮光区域A内。

[0051] 需要说明的是,通常所述钝化层图形4比较薄,在所述钝化层图形4上直接设置所述第二导电层图形时,所述薄膜晶体管3和所述第二导电层图形之间的耦合电容较大,容易出现信号延迟,造成产品的画面显示异常等问题。而黑矩阵7通常为绝缘的黑色树脂材料,本发明实施例通过在所述钝化层图形4之上、所述第二导电层图形之下设置黑矩阵7,一方面,能够减少所述薄膜晶体管3的源极31和所述第二导电层图形之间的耦合电容,避免出现信号延迟,提升了画面的显示品质,另一方面,与现有技术中彩膜层6和黑矩阵7位于彩膜基板上相比,本发明实施例所述COA基板不需要考虑对盒时的偏差,因此可以在保证黑矩阵7能够遮挡栅线1、数据线2和薄膜晶体管3等需遮光的结构的前提下,适当减小黑矩阵7的宽度,从而提高开口率。

[0052] 当然,在不设置黑矩阵7时,仅由所述基板中的栅线1、数据线2、薄膜晶体管3的源极31与漏极32来进行遮光,也能够提高产品的开口率。不影响本发明目的的实现。

[0053] 需要说明的是,本发明所有实施例中仅对和发明点相关的加以介绍,对于和发明点无关的部分省略或仅简单介绍,本领域技术人员可以参考现有技术了解。例如,所述彩膜层图形6上方还可以设置其他图形,如像素电极层图形、公共电极层图形等,对所述彩膜层图形6上方的图形不做限定。优选的,参见图5,在实施例二的基础上,所述COA基板还包括:设置在所述彩膜层图形6之上的像素电极层图形;所述像素电极层图形包括多个像素电极8,且所述像素电极8通过所述第二过孔61与所述导接图形51电连接。当然,在本发明实施例的基础上也可设置公共电极层图形,本领域技术人员可以根据上述描述了解该结构,在此不加赘述。

[0054] 通常,所述彩膜层图形6采用的是绝缘性的树脂材料,所述像素电极8通过第二过孔61与所述导接图形51电连接,而所述导接图形51通过所述第一过孔41与所述薄膜晶体管3的漏极32电连接,因而,所述像素电极8通过所述导接图形51与所述薄膜晶体管3的漏极32电连接。

[0055] 另一方面,本发明实施例提供一种显示装置,包含如上述所述的COA基板。

[0056] 该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述实施例,重复之处

不再赘述。

[0057] 再一方面,本发明实施例提供一种COA基板的制作方法,包括以下步骤:

[0058] 1、形成栅线、以及包括所述数据线、所述薄膜晶体管的源极和漏极的第一导电层图形。

[0059] 具体为,参见图6,可以采用磁控溅射的方法在基板例如玻璃基板或石英基板上沉积一层金属薄膜,该金属薄膜通常可以采用钼、铝、铝镍合金、钼钨合金、铬、或铜等金属,也可以使用上述几种材料薄膜的组合结构。然后,用掩模板通过曝光、显影、刻蚀、剥离等构图工艺处理,在基板的一定区域上形成栅金属层图形,栅金属层图形包括栅线1以及突出与栅线的栅极34。

[0060] 之后,在所述栅金属层图形上形成栅绝缘层(图6中未标识,可参见图3中的10)。

[0061] 具体的,可以利用化学气相沉积法或者磁控溅射的方法在玻璃基板上沉积栅电极绝缘层薄膜,该栅绝缘层薄膜的材料通常是氮化硅,也可以使用氧化硅和氮氧化硅等。

[0062] 接着,在栅绝缘层上形成有源层。

[0063] 其中,在所述栅绝缘层上形成有源层具体为:参见图7,可以利用化学气相沉积法在栅绝缘层上沉积金属氧化物半导体薄膜,然后对金属氧化物半导体薄膜进行一次构图工艺形成有源层,即在光刻胶涂覆后,用普通的掩模板对基板进行曝光、显影、刻蚀形成有源层33即可。

[0064] 进而,采用和制作栅线1类似的方法,在基板上沉积一层类似于栅金属的金属薄膜,参见图8,通过构图工艺处理在一定区域形成第一导电层图形(包括源极31、漏极32和数据线2)。

[0065] 2、参见图9,在所述第一导电层图形上形成钝化层图形,所述钝化层图形具有对应漏极位置的第一过孔41(其中,图9中仅表示出钝化层图形的第一过孔41,钝化层图形可以参照图3中的4)。

[0066] 具体的,可以在形成有第一导电层图形的透明基板9上通过溅射、沉积、涂覆等成膜工艺制作一层钝化层,其材料通常是氮化硅、氧化硅、氮氧化硅等,采用掩模板曝光、显影等构图工艺,或进一步通过刻蚀、剥离等构图工艺处理,形成具有对应漏极位置的第一过孔41的钝化层图形。

[0067] 3、参见图10,在所述钝化层图形上形成第二导电层图形;所述第二导电层图形包括位于遮光区域A内,且通过所述第一过孔41与所述薄膜晶体管的漏极32连接的导接图形51;所述遮光区域A为所述栅线1、所述数据线2以及所述薄膜晶体管所限定的区域。

[0068] 具体的,可以在所述钝化层图形上涂覆一层导电层,其材料通常采用ITO材料,通过用掩模板曝光、显影、刻蚀、剥离等构图工艺处理,形成第二导电层图形,所述第二导电层图形包括位于遮光区域A内(即所述栅线1、所述数据线2以及所述薄膜晶体管所限定的区域),通过所述第一过孔41与所述薄膜晶体管3的漏极32电连接的导接图形51。

[0069] 4、参见图2,在所述第二导电层图形上形成彩膜层图形,且所述彩膜层图形具有对应所述导接图形51的第二过孔61(其中,图2中仅表示出彩膜层图形的第二过孔61,彩膜层图形可以参照图3中的6)。

[0070] 示例性的,在形成有第二导电层图形的透明基板9上涂覆一层彩色薄膜,并采用构图工艺形成彩膜层图形,通常该彩膜层图形包括:红、绿、蓝这三种基色图形,当然还可以进

一步包括白色的基色图形;之后,再次采用构图工艺在彩膜层上对应导接图形51的位置形成第二过孔61,从而得到彩膜层图形(参见图3中的6)。

[0071] 或者,可以改变形成任一或多个基色图形时所使用的掩膜版,以便在形成这些基色图形时形成第二过孔61。

[0072] 本发明实施例提供一种COA基板的制作方法,其中,彩膜层图形6具有对应所述导接图形51的第二过孔61,由于所述第二过孔61为彩膜过孔,彩膜过孔61的尺寸较大,通过将所述彩膜过孔61形成于所述导接图形51上方,这样使得彩膜过孔61的尺寸只会影响到导接图形51的尺寸,而与漏极32尺寸无关,因此可以为减小漏极32的尺寸提供条件;并且,由于导接图形51位于所述栅线1、所述数据线2以及所述薄膜晶体管3所限定的区域,具有较大的空间可以容纳所述第二过孔61,此时无需像现有技术一样增大漏极32尺寸,从而相对于现有技术而言减小了遮光区域A,提高像素的开口率。同时,由于无需增大漏极32尺寸,因此能够在一定程度上降低漏极32反射所造成的漏光,从而提升产品的显示品质。解决了现有技术中彩膜过孔形成于所述漏极上方,使得漏极尺寸相应较大,造成产品的开口率降低以及漏极反射容易引起漏光的问题。

[0073] 为了减小所述第一导电层图形与所述第二导电层图形之间的耦合电容,提高画面显示质量,优选的,参见图4,在所述第一导电层图形上形成钝化层图形4之后,在所述钝化层图形4上形成第二导电层图形之前,还包括:

[0074] 在位于除所述第一过孔41所在位置的所述遮光区域内,形成黑矩阵7。

[0075] 具体的,在所述导接图形上涂覆一层黑色树脂薄膜,然后对黑色树脂薄膜进行一次构图工艺形成黑矩阵,用普通的掩模板对基板进行曝光、显影等形成即可。其中,图9中仅表示出钝化层图形的第一过孔41,黑矩阵可以参照图4中的7)。

[0076] 优选的,在形成所述第二导电层图形之后,所述方法还包括:

[0077] 在所述彩膜层图形之上形成像素电极层图形,所述像素电极层图形包括多个像素电极,且所述像素电极通过所述第二过孔61与所述导接图形51连接,其中,图2中仅表示出彩膜层图形的第一过孔41,像素电极可以参照图5中的8。

[0078] 具体的,采用磁控溅射的方法在所述彩膜层图形上沉积ITO薄膜,然后经过曝光、显影、刻蚀形成所述像素电极层图形。

[0079] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

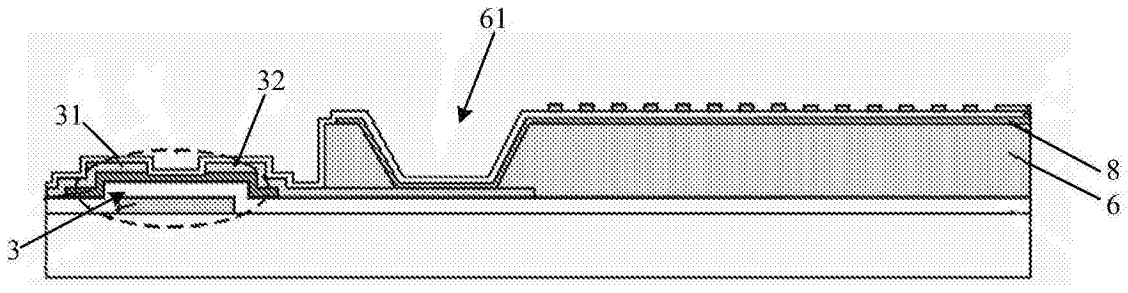


图1

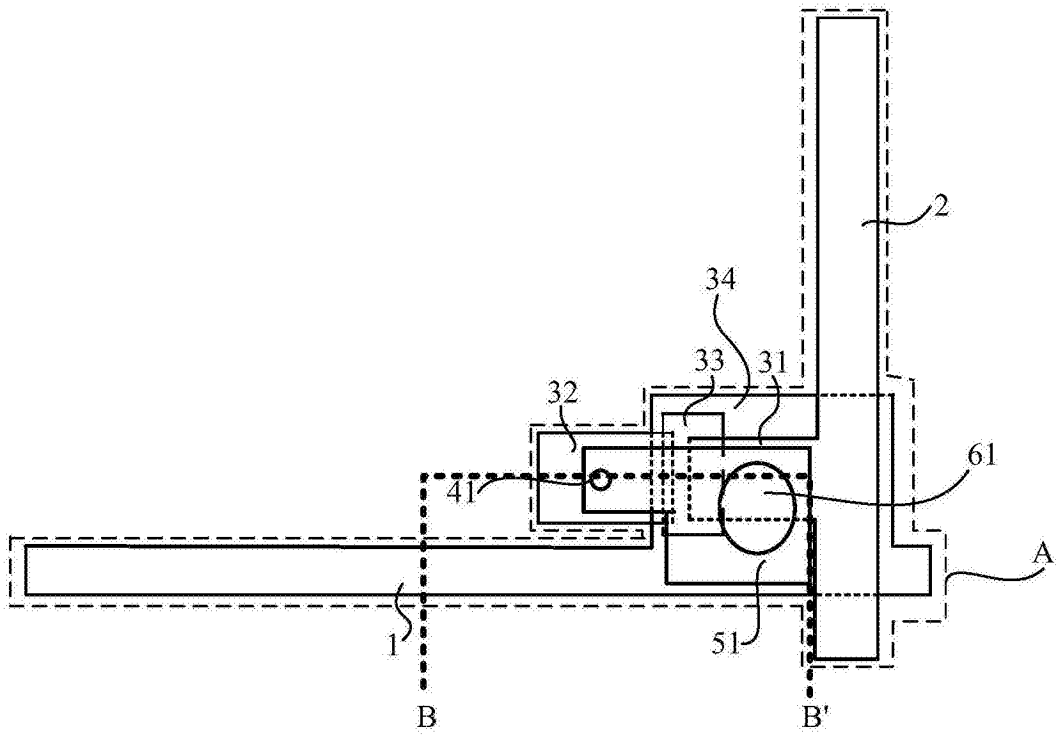


图2

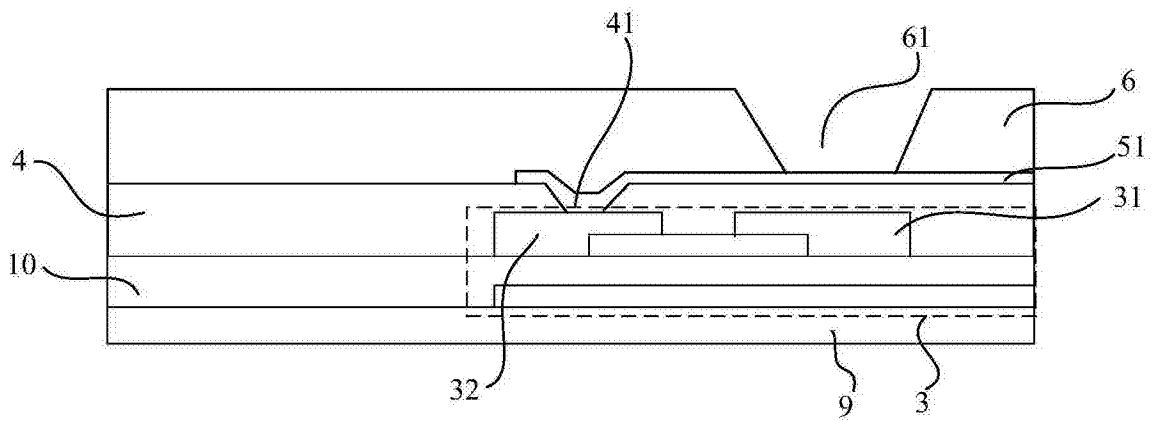


图3

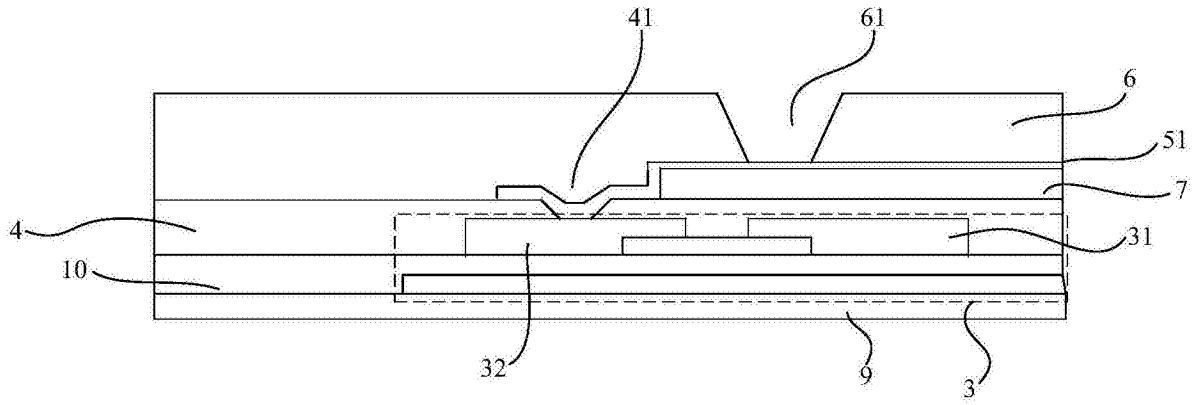


图4

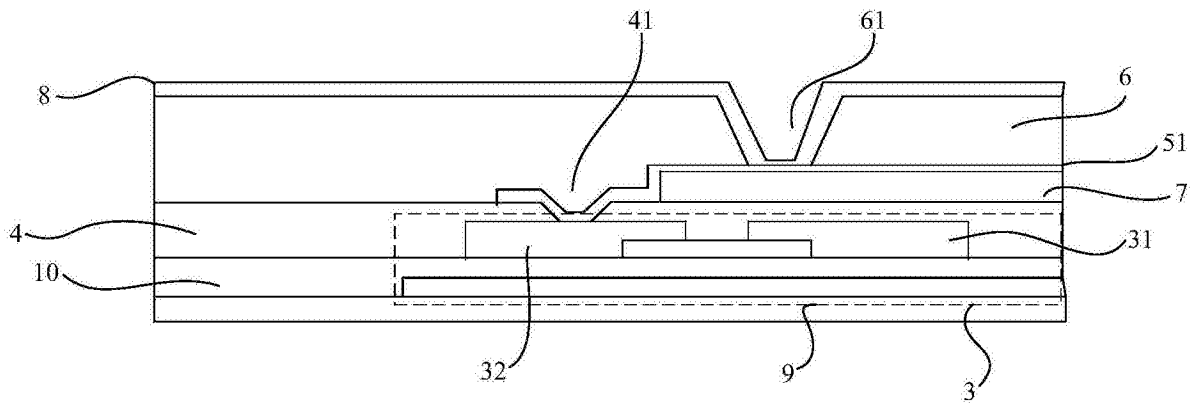


图5

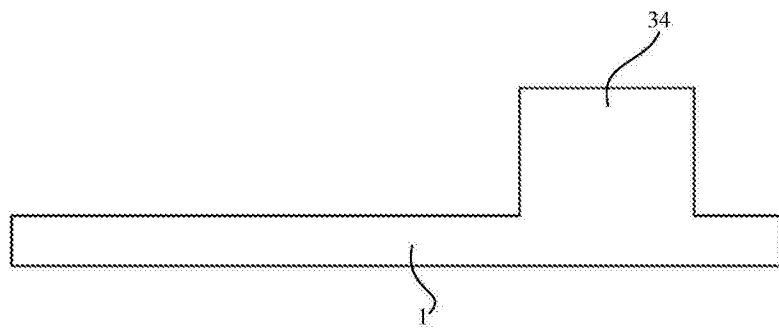


图6

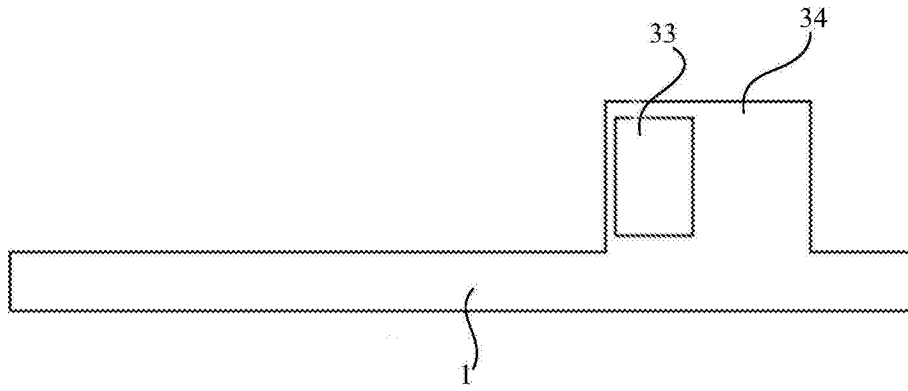


图7

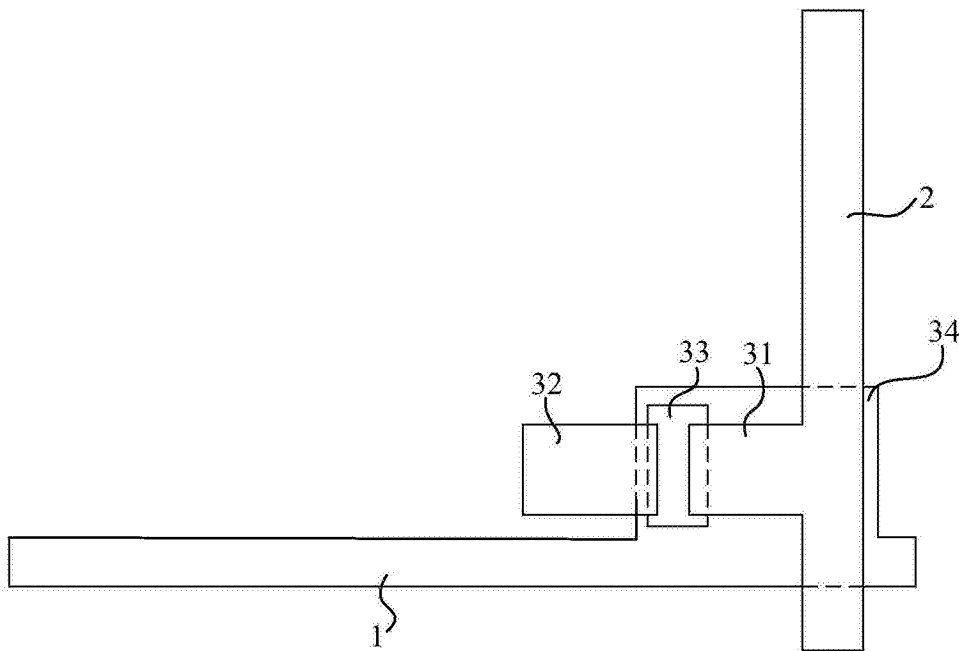


图8

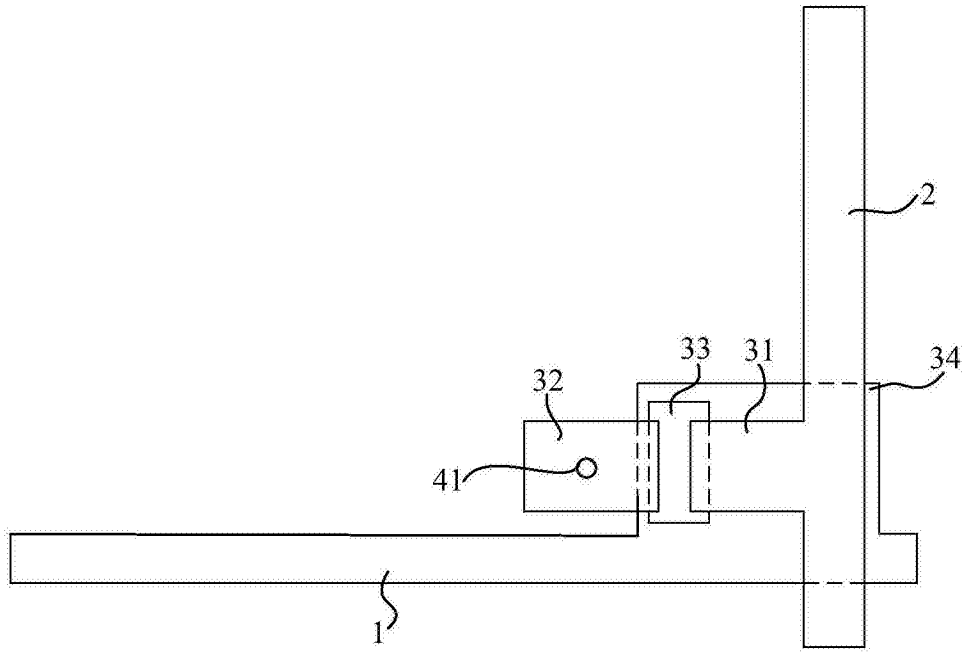


图9

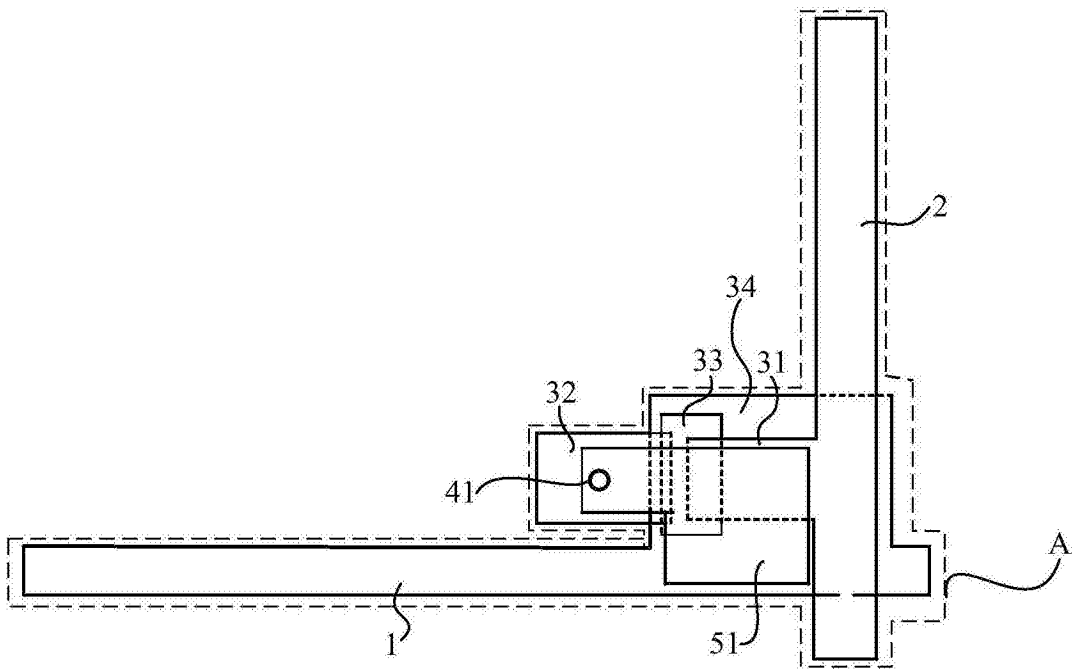


图10