



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년07월20일
(11) 등록번호 10-2278998
(24) 등록일자 2021년07월13일

(51) 국제특허분류(Int. Cl.)
H01M 10/04 (2015.01) H01M 10/0585 (2010.01)
H01M 50/10 (2021.01) H01M 50/531 (2021.01)
B23K 101/38 (2006.01)
(52) CPC특허분류
H01M 10/0404 (2013.01)
H01M 10/0413 (2013.01)
(21) 출원번호 10-2017-0179347
(22) 출원일자 2017년12월26일
심사청구일자 2019년08월20일
(65) 공개번호 10-2019-0077835
(43) 공개일자 2019년07월04일
(56) 선행기술조사문헌
KR1020100061317 A*
KR1020110058658 A*
KR1020140091441 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 엘지에너지솔루션
서울특별시 영등포구 여의대로 108, 타워1 (여의
도동, 파크원)
(72) 발명자
신현승
대전광역시 유성구 문지로 188 LG화학 기술연구원
내
(74) 대리인
특허법인태평양

전체 청구항 수 : 총 11 항

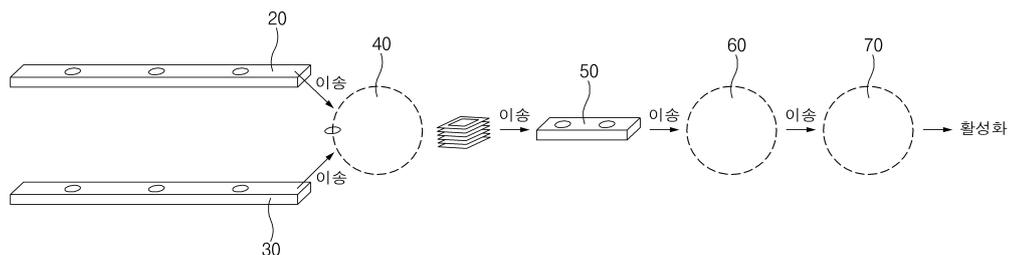
심사관 : 노석철

(54) 발명의 명칭 이차전지의 제조시스템 및 제조방법

(57) 요약

본 발명은, 양극의 일단에 탭을 가공하고 일면에 분리막을 합치한 양극 싱글셀을 연속적으로 제조하는 양극셀제조라인; 음극의 일단에 탭을 가공하고 일면에 분리막이 합치한 음극 싱글셀을 연속적으로 제조하는 음극셀제조라인; 및 상기 양극셀제조라인과 음극셀제조라인으로부터 양극 싱글셀과 음극 싱글셀을 교대로 전달 받아 미리 정해진 층까지 스택셀로 적층하는 적층부;를 포함하는 것을 특징으로 한다.

대표도 - 도2



(52) CPC특허분류

H01M 10/0436 (2013.01)
H01M 10/049 (2013.01)
H01M 10/0585 (2013.01)
H01M 50/116 (2021.01)
H01M 50/531 (2021.01)
H01M 50/543 (2021.01)
B23K 2101/38 (2018.08)

명세서

청구범위

청구항 1

양극의 일단에 탭을 가공하고 일면에 분리막을 합치한 양극 싱글셀을 연속적으로 제조하는 양극셀제조라인;

음극의 일단에 탭을 가공하고 일면에 분리막이 합치한 음극 싱글셀을 연속적으로 제조하는 음극셀제조라인; 및

상기 양극셀제조라인과 음극셀제조라인으로부터 양극 싱글셀과 음극 싱글셀을 교대로 전달 받아 미리 정해진 층까지 스택셀로 적층하는 적층부;를 포함하고,

상기 적층부는 양극셀제조라인과 음극셀제조라인의 말미에서 그 중간에 위치하며 상기 양극셀제조라인의 말미와 음극셀제조라인의 말미를 향해 교대로 회전하여 양극 싱글셀과 음극 싱글셀을 교대로 공급받는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 2

제 1 항에 있어서,

상기 적층부로부터 전달된 스택셀의 음극탭들 및 양극탭들 각각이 하나의 탭들로 연결되도록 1차용접이 이루어지는 용접부; 및

용접부로부터 전달된 스택셀을 파우치에 넣고 상기 파우치를 부분적으로 실링하는 패키징부;를 더 포함하고,

상기 양극셀제조라인과 음극셀제조라인은 병렬로 연결되고 그 다음으로 적층부, 용접부, 패키징부가 순차적으로 직렬 연결되어 연속가공이 이루어지는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 3

삭제

청구항 4

제 2 항에 있어서,

상기 스택셀은 분리막, 양극, 분리막, 음극이 순차적으로 적층되는 구조를 갖되, 최하단에는 분리막이 위치하고 최상단에는 양극이 위치하도록 적층이 이루어지는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 5

제 1 항에 있어서,

상기 적층부는, 음극 싱글셀과 양극 싱글셀이 교대로 적층될 때 적층되는 위치를 결정하고 적층위치를 조정할 수 있는 얼라이너를 포함하는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 6

제 5 항에 있어서,

상기 얼라이너는 적층되는 음극 싱글셀과 양극 싱글셀의 형상을 광학적으로 인식하여 적층이 이루어지는 정위치와의 오차를 연산해내도록 구성된 것을 특징으로 하는 이차전지의 제조시스템.

청구항 7

제 2 항에 있어서,

상기 용접부에서는 하나의 탭들로 연결된 음극탭과 양극탭들 각각이 음극리드 및 양극리드와 추가적으로 연결되도록 2차용접이 이루어지는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 8

제 7 항에 있어서,

상기 용접부는 적층부에서부터 패키징부까지 스택셀을 이동시키는 컨베이어로 구성된 것을 특징으로 하는 이차전지의 제조시스템.

청구항 9

제 1 항 내지 제 2 항, 제 4 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 양극셀제조라인과 음극셀제조라인으로 각각 투입되는 양극기재와 음극기재는 진공 건조가 이루어진 상태에서 투입된 것을 특징으로 하는 이차전지의 제조시스템.

청구항 10

제 9 항에 있어서,

상기 양극셀제조라인과 음극셀제조라인은, 양극기재와 음극기재의 일단을 성형하여 탭을 형성하는 노칭가공; 상기 양극기재와 음극기재를 미리정해진 크기로 절단하여 각각 양극과 음극으로 절단가공; 및 절단된 양극과 음극 각각의 일면에 분리막을 합치시키는 합치공정;을 수행하는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 11

제 2 항, 제 4 항, 제 7 항, 제 8 항 중 어느 한 항에 있어서,

상기 패키징부 다음으로 연결되는 주액실링부를 더 포함하고, 상기 주액실링부에서는 상기 파워치에 전해액을 주입하고 파워치의 나머지부분이 실링되는 것을 특징으로 하는 이차전지의 제조시스템.

청구항 12

양극의 일단에 탭을 가공하고 일면에 분리막을 합치한 양극 싱글셀과 음극의 일단에 탭을 가공하고 일면에 분리막이 합치한 음극 싱글셀이 교대로 제공되는 단계;

상기 양극 싱글셀과 음극 싱글셀을 교대로 적층하여 정해진 층까지 스택셀로 적층하는 단계;

상기 스택셀의 음극탭들 및 양극탭들 각각이 하나의 탭들로 연결하고, 상기 하나의 탭을 리드에 용접하는 단계; 및

상기 스택셀을 파워치에 넣고 상기 파워치를 부분적으로 실링하는 단계;를 포함하고,

각 단계들은 순차적으로 연결되어 연속가공이 이루어지고,

상기 스택셀로 적층하는 단계에서, 양극 싱글셀과 음극 싱글셀을 교대로 전달 받아 미리 정해진 층까지 스택셀로 적층하는 적층부는 양극셀제조라인과 음극셀제조라인의 말미에서 그 중간에 위치하며 상기 양극셀제조라인의 말미와 음극셀제조라인의 말미를 향해 교대로 회전하여 양극 싱글셀과 음극 싱글셀을 교대로 공급받는 것을 특

정으로 하는 이차전지의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 이차전지의 제조시스템 및 제조방법에 관한 것으로서, 더욱 상세하게는 전극기재(양극기재 및 음극기재)의 가공부터 패키징까지 연속공정으로 이차전지의 제조가 이루어질 수 있는 이차전지의 제조시스템 및 제조방법에 관한 것이다.

배경 기술

[0003] 개인 휴대단말, 전기 자동차 분야를 포함하여 여러 분야에서 에너지원으로서 이차전지의 수요가 급격히 증가하고 있다.

[0004] 일차전지와는 달리 충전이 가능한 이차전지는 디지털 기기 뿐만 아니라 전기 자동차 등과 같은 운송수단용으로도 개발이 이뤄지고 있다.

[0005] 이차전지는 양극과 음극의 재질 및 외부 형상에 따라 다양하게 분류될 수 있으나, 이 중에서 리튬 화합물 재질을 사용하는 리튬 이차전지는 용량이 크고 자가 방전율이 적어 종래의 니켈-카드뮴 이차전지 등을 대신하여 다양한 기기의 전원장치로서 널리 사용되고 있다.

[0006] 그리고, 상기 리튬 이차전지는 다양한 형태로 제조 가능한데, 대표적으로 원통형(cylinder type), 각형(prismatic type), 파우치형(pouch type)으로 구분될 수 있되, 케이스 내부에 전기 에너지를 충전하는 전극조립체가 내장되는 구조를 갖는다. 상기 전극조립체는 음극, 분리막, 양극이 반복적층되는 구조를 가지며, 전해액과 함께 케이스(파우치 또는 원통케이스 등)에 함께 내장된다.

[0007] 상기 양극, 음극, 분리막 각각의 재료는 전지수명, 충전 용량, 온도특성 및 안정성 등을 고려하여 선택되며, 리튬 이온이 양극의 리튬 금속 산화물로부터 음극으로 삽입(Intercalation) 및 탈리(Deintercalation)되는 과정이 반복되면서, 리튬 이차 전지의 충전이 진행된다.

[0008] 일반적으로 양극/분리막/음극의 3층 구조, 또는 양극/분리막/음극/분리막/양극 또는 음극/분리막/양극/분리막/음극의 5층 구조로 적층된 단위셀들이 모여 하나의 전극 조립체를 구성한다.

[0009] 한편, 상기 전극조립체는 대표적으로 권취형(젤리롤형), 적층형(스택형), 스택엔폴딩형 등으로 구분되어 제조된다. 권취형 전극조립체는 금속 호일로 제조되는 집전체의 표면에 전극 활물질이 함유된 전극슬러리를 코팅하고 건조 및 프레싱한 후, 요구되는 폭과 길이를 갖도록 재단하여 음극과 양극을 제조한 다음에 상기 음극과 양극 사이에 분리막을 적층한 후, 나선형으로 감아서 제조된다. 이러한 권취형 전극조립체는 원통형 모양을 가짐에 따라서 원통형 이차전지에 탑재된다. 그리고, 적층형 전극조립체는 음극, 분리막, 양극을 적절한 크기로 절단한 후 순차적으로 적층한 구조로서 통상적으로 파우치형 이차전지에 탑재된다.

[0010] 스택엔폴딩형은 상기 권취형과 적층형의 혼합된 형태를 갖는다. 즉, 일정한 단위 크기로 양극/분리막/음극 구조의 풀셀(full cell) 또는 음극(양극)/분리막/양극(음극)/분리막/음극(양극) 구조의 바이셀(bicell)로 단위셀(b)을 구성한 후, 상기 단위셀들(b)을 도 1에 도시된 바와 같이 폴딩분리막(a) 위에 올려놓고 연속적으로 접어서(폴딩하여) 제조되는 구조를 갖는다.

[0011] 한편, 이러한 스택엔폴딩형 공정은 프로세스는 품질과 생산성 관점에서 하기와 같은 단점을 갖는다. 첫째로 풀셀 또는 바이셀로 구성되는 단위셀(b) 제조시에 또는 단위셀(b)이 폴딩분리막(a)에 안착될 때 불량이 발생하면 폴딩되어 제조된 전극조립체 전체의 불량이 발생하므로 폐기 로스율(loss)가 크다. 그리고, 폴딩분리막(a)의 폴딩시 중앙에 위치하는 단위셀(b)의 위치 및 접힘 여부를 파악하기 어려워 불량이 발생할 가능성이 있으며, 폴딩분리막(a)에 단위셀(b)이 안착될 때 최초의 미세한 오차에 의해 완성된 전극분리막의 비틀림 등이 발생할 수 있다. 또한, 단위셀(b)은 반제품 상태로 이송된 후에 전극분리막(a)에 안착되므로 이송과정에서 공정이 지연되며, 바이셀로 제조되는 경우에는 짝 맞춤이 이루어져야하므로 재고관리 측면에서도 불리한 문제가 있었다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 이차전지의 생산 시스템에 있어 적층형 구조를 갖되 전극기재의 가공부터 패키징까지 연속공정으로 이루어져 상기와 같은 문제점을 해소할 수 있는 이차전지의 제조시스템 및 제조방법을 제공하는 것에 주목적이다.

과제의 해결 수단

[0015] 전술한 바와 같은 목적을 달성하기 위한 본 발명은, 양극의 일단에 탭을 가공하고 일면에 분리막을 합치한 양극 싱글셀을 연속적으로 제조하는 양극셀제조라인; 음극의 일단에 탭을 가공하고 일면에 분리막이 합치한 음극 싱글셀을 연속적으로 제조하는 음극셀제조라인; 및 상기 양극셀제조라인과 음극셀제조라인으로부터 양극 싱글셀과 음극 싱글셀을 교대로 전달 받아 미리 정해진 층까지 스택셀로 적층하는 적층부;를 포함하는 것을 특징으로 한다.

[0016] 그리고, 본 발명의 제조시스템은, 상기 적층부로부터 전달된 스택셀의 음극탭들 및 양극탭들 각각이 하나의 탭들로 연결되도록 1차용접이 이루어지는 용접부; 및 용접부로부터 전달된 스택셀을 파우치에 넣고 상기 파우치를 부분적으로 실링하는 패키징부;를 더 포함하고, 상기 양극셀제조라인과 음극셀제조라인은 병렬로 연결되고 그 다음으로 적층부, 용접부, 패키징부가 순차적으로 직렬 연결되어 연속가공이 이루어진다.

[0017] 상기 적층부는 양극셀제조라인과 음극셀제조라인의 말미에서 그 중간에 위치하며 상기 양극셀제조라인의 말미와 음극셀제조라인의 말미를 향해 교대로 회전하여 양극 싱글셀과 음극 싱글셀을 교대로 공급받을 수 있다. 가령, 양방향 회전이 가능한 턴테이블과 같은 장치를 포함함으로써, 상기 턴테이블의 회전 위치에 따라서 양극 싱글셀과 음극 싱글셀을 순차적으로 적층시킬 수 있다.

[0018] 본 발명에서 상기 스택셀은 분리막, 양극, 분리막, 음극이 순차적으로 적층되는 구조를 갖되, 최하단에는 분리막이 위치하고 최상단에는 양극이 위치하도록 적층이 이루어진다.

[0019] 상기 적층부는, 상기 턴테이블로 음극 싱글셀과 양극 싱글셀이 교대로 적층될 때 적층되는 위치를 결정하고 적층위치를 조정할 수 있는 위치 보정용 얼라이너(aligner)를 포함할 수 있다.

[0020] 상기 얼라이너는 적층되는 음극 싱글셀과 양극 싱글셀의 형상을 광학적으로 인식하여 적층이 이루어지는 정위치와의 오차를 연산해내도록 구성될 수 있다.

[0021] 그리고, 상기 용접부에서는 하나의 탭들로 연결된 음극탭과 양극탭들 각각이 음극리드 및 양극리드와 추가적으로 연결되도록 2차용접이 이루어진다. 상기 용접부는 적층부에서부터 패키징부까지 스택셀을 이동시키는 컨베이어로 구성될 수 있다.

[0022] 한편, 상기 양극셀제조라인과 음극셀제조라인으로 각각 투입되는 양극과 음극은 진공 건조가 이루어진 상태에서 투입된다.

[0023] 또한, 상기 양극셀제조라인과 음극셀제조라인은, 양극과 음극의 일단을 성형하여 탭을 형성하는 노칭가공; 상기 양극과 음극을 미리정해진 크기로 절단하는 절단가공; 및 절단된 각각의 양극과 음극 각각의 일면에 분리막을 합치시키는 합치공정;을 수행한다.

[0024] 아울러, 상기 패키징부 다음으로 연결되는 주액실링부를 더 포함하고, 상기 주액실링부에서는 상기 파우치에 전해액을 주입하고 파우치의 나머지부분이 실링된다.

[0025] 본 발명에 따른 이차전지의 제조방법은, 양극의 일단에 탭을 가공하고 일면에 분리막을 합치한 양극 싱글셀과 음극의 일단에 탭을 가공하고 일면에 분리막이 합치한 음극 싱글셀이 교대로 제공되는 단계; 상기 양극 싱글셀과 음극 싱글셀을 교대로 적층하여 정해진 층까지 스택셀로 적층하는 단계; 상기 스택셀의 음극탭들 및 양극탭들 각각이 하나의 탭들로 연결하고, 상기 하나의 탭을 리드에 용접하는 단계; 및 상기 스택셀을 파우치에 넣고 상기 파우치를 부분적으로 실링하는 단계;를 포함하고, 각 단계들은 순차적으로 연결되어 연속가공이 이루어지는 것을 특징으로 한다.

발명의 효과

[0027] 전술한 바와 같은 구성을 갖는 본 발명은 전극기재의 가공부터 패키징까지 연속 공정으로 이루어질 수 있으므로, 위에 기재된 종래 구조의 문제점들을 해소할 수 있다. 즉, 폐기 로스율을 낮출 수 있고, 전극의 적층 동안에 적층 상태를 파악할 수 있으며, 반제품 상태로 이송되는 단계를 없앨 수 있으며 재고 관리가 용이한 효과를 갖는다.

도면의 간단한 설명

- [0029] 도 1 은 종래의 스택엔폴딩형 방식으로 전극조립체가 제조되는 모습이 도시된 도면.
- 도 2 는 본 발명에 따른 제조시스템의 전체적인 배치모습이 도시된 공정도.
- 도 3 은 양극셀제조라인과 음극셀제조라인에서 양극 싱글셀 또는 음극 싱글셀로 가공되는 모습들이 도시된 도면.
- 도 4 는 적층부에서 양극 싱글셀과 음극 싱글셀이 교대로 적층된 스택셀의 모습이 도시된 사시도.
- 도 5a 는 용접부에서 1차용접이 이루어진 모습이 도시된 측면도.
- 도 5b 는 용접부에서 2차용접이 이루어진 모습이 도시된 측면도.
- 도 6 은 패키징부에서 스택셀이 파우치 내에 삽입되고 상기 파우치의 양측면이 실링된 모습이 도시된 사시도.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부된 도면에 의거하여 본 발명에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0031] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0032] 또한, 본 명세서 및 특허청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정하여 해석되어서는 안되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.
- [0033] 본 발명은 파우치 내에 전극조립체가 내장되는 이차전지의 제조시스템에 관한 것으로서, 이하 첨부된 도면들을 참조하여 본 발명의 실시예들을 더욱 상세히 설명한다.

실시예1

- [0037] 도 2 는 본 발명에 따른 제조시스템의 전체적인 배치모습이 도시된 공정도이다. 도 2 를 참조하면, 본 발명의 제조시스템은 양극셀제조라인(20)과 음극셀제조라인(30)이 나란히 병렬로 배치되고 그 다음에 순차적으로 적층부(40), 용접부(50), 패키징부(60), 주액실링부(70)가 직렬로 배치되어 연속공정이 이루어지는 것을 특징으로 한다.
- [0038] 상기 양극셀제조라인(20)과 음극셀제조라인(30)에서는 집전체의 일면에 전극슬러리(양극슬러리, 음극슬러리)가 도포된 전극기재(양극기재, 음극기재)가 각각의 투입구측에서 연속적으로 투입되어 가공이 시작되고, 말미에는 탭(1a, 2a)이 가공되고 일면에 분리막(3)을 합치한 양극 싱글셀과 음극 싱글셀이 제조되어 배출된다. 이때, 상기 양극셀제조라인과 음극셀제조라인으로 각각 투입되는 양극기재와 음극기재는 진공 건조가 이루어진 상태에서 투입된다.
- [0039] 즉, 도 3 에 도시된 바와 같이, 상기 양극셀제조라인과 음극셀제조라인 각각에서는 양극기재와 음극기재의 일단(집전체에 전극슬러리가 도포되지 않은 부분)을 성형하여 탭(1a, 2a)을 형성하는 노칭가공이 이루어진 다음에, 상기 양극기재와 음극기재를 미리정해진 크기의 양극(1)과 음극(2)으로 절단하는 가공 및 절단된 각각의 양극(1)과 음극(2) 각각의 일면에 분리막(3)을 합치시키는 합치공정이 수행된다. 즉, 양극 싱글셀은 양극(1) 1개에 분리막(3) 1개가 합치된 것을 의미할 수 있고, 음극 싱글셀은 음극(2) 1개에 분리막(3) 1개가 합치된 것을 의미할 수 있다.
- [0040] 상기 양극셀제조라인(20)과 음극셀제조라인(30) 각각에서 제조된 양극 싱글셀과 음극 싱글셀은 서로 시차를 두고 번갈아 배출되도록 구성된다. 이에 따라, 양극셀제조라인과 음극셀제조라인의 후미에 배치된 적층부(40)에서는 양극 싱글셀과 음극 싱글셀을 교대로 전달 받을 수 있으며, 미리 정해진 층까지 적층하여 도 4 에 도시된 바와 같은 스택셀(10)로 제조한다. 이때, 본 발명에서 상기 스택셀(10)은 분리막(3), 양극(1), 분리막(3), 음극(2)이 순차적으로 적층되는 구조를 갖되, 최하단에는 분리막(3)이 위치하고 최상단에는 양극(1)이 위치하도록 적층이 이루어진다.

- [0041] 상기 적층부(40)는 양방향 회전이 가능한 턴테이블과 같은 장치를 포함할 수 있다. 상기 턴테이블은 전기 또는 유압, 공압 등에 의해 양방향으로 회전이 가능하게 구성되며, 양극셀제조라인(20)과 음극셀제조라인(30)의 말미에서 그 중간에 배치되어 교대로 회전함으로써 양극 싱글셀과 음극 싱글셀을 교대로 공급받을 수 있고, 상기 양극 싱글셀과 음극 싱글셀은 턴테이블 위에 순차적으로 적층이 이루어질 것이다.
- [0042] 아울러, 상기 적층부(40)는, 상기 턴테이블로 음극 싱글셀과 양극 싱글셀이 교대로 적층될 때 적층되는 위치를 결정하고 적층위치를 조정할 수 있는 위치 보정용 얼라이너(aligner)를 포함할 수 있다.
- [0043] 상기 얼라이너는 상용화된 장치를 이용할 수 있되 적층되는 음극 싱글셀과 양극 싱글셀의 형상을 광학적으로 인식하여, 적층이 이루어지는 정위치와의 오차를 연산해내도록 구성되고, 턴테이블의 회전제어장치로 데이터를 송신하여 회전 위치가 실시간으로 보정되도록 구성할 수 있을 것이다.
- [0044] 물론, 상기 얼라이너는 음극 싱글셀 및 양극 싱글셀의 광학적 센싱이 아니더라도 공지의 다른 계측 방법을 통해 적층 상태를 파악할 수 있게 제조될 수 있다.
- [0045] 상기 적층부(40)에서 제조된 스택셀(10)은 용접부(50)로 이송된다. 이 실시예에서 상기 용접부(50)는 적층부(40)에서부터 패키징부(60)까지 스택셀(10)을 이동시키는 컨베이어로 구성되되, 1차용접과 2차용접이 순차적으로 이루어진다.
- [0046] 1차용접은 도 5a 에 도시된 바와 같이 상기 적층부(40)로부터 전달된 스택셀(10)의 음극탭들 및 양극탭들 각각이 하나의 탭들(11)로 모아서 접합시키도록 구성되고, 2차용접은 하나의 탭들(11)로 연결된 음극탭과 양극탭들 각각이 리드들(12)(음극리드 및 양극리드)와 연결되도록 이루어진다.
- [0047] 참고적으로, 1차용접은 열변형이 적은 초음파 용접으로 이루어지는 것이 바람직하고 2차용접은 상대적으로 더 큰 용접강도를 가질 수 있는 레이저 용접으로 이루어지는 것이 바람직하다.
- [0048] 그리고, 용접부(50)를 통과한 스택셀(10)은 리드들(12)이 접합된 전극조립체로써 패키징부(60)로 이송되고 상기 패키징부(60)에서 파우치(13)에 내장된다. 도 6 에 도시된 바와 같이, 상기 파우치(13)는 용기 모양의 하단부와 덮개 모양의 상단부가 일측변에서 연결된 구조를 갖되, 직사각형 모양을 갖는다. 상기 패키징부(60)에서 상기 파우치(13)는 상단부가 개방된 상태에서 스택셀(10)이 내장되면, 상단부가 하단부를 덮은 상태에서 양측변의 실링이 이루어진다. 따라서, (상단부와 하단부가 연결된 변의 반대쪽의) 일측변을 제외한 나머지 세 변들은 밀폐가 되고 일측에서만 개구(13a)가 형성된다. 참고적으로, 상기 패키징부(60) 또한 적층부(40)와 같이 회전가능한 턴테이블을 포함할 수 있되, 상기 턴테이블이 회전하는 동안 순차적으로 스택셀(10)의 삽입, 상단부의 덮임, 파우치(13)의 실링이 이루어지도록 구성될 수 있다.
- [0049] 위와 같은 상태로 스택셀(10)이 내장된 파우치(13)는 주액실링부(70)로 이송된다. 상기 주액실링부(70)에서는 파우치(13)의 개구(13a)를 통해 전해액을 주입하고 주입이 완료되면 상기 개구(13a)는 실링된다. 상기 파우치(13)가 완전히 실링된 다음에는 충방전이 이루어지는 활성화 공정으로 이송된다.
- [0050] 상기와 같은 구성을 갖는 본 발명의 제조시스템은 상기 양극셀제조라인(20)과 음극셀제조라인(30)은 병렬로 연결되고 그 다음으로 적층부(40), 용접부(50), 패키징부(60)가 순차적으로 직렬 연결되어 연속가공이 이루어지므로, 전극기재의 가공부터 패키징까지 연속 공정으로 이루어져 이차전지 제조 공정상 수율 및 품질을 개선할 수 있고 생산성을 증대시킬 수 있다.
- [0051] 즉, 폐기 로스율을 낮출 수 있고, 전극의 적층 동안에 적층 상태를 파악할 수 있으며, 반제품 상태로 이송되는 단계를 없애 재고 관리가 용이한 효과를 갖는다.
- [0053] 실시예2
- [0055] 본 발명에서는 위와 같은 제조시스템이 적용된 이차전지의 제조방법을 추가적으로 제공한다. 이 실시예에 따른 제조방법은, 양극(1)의 일단에 탭(1a)을 가공하고 일면에 분리막(3)을 합치한 양극 싱글셀과 음극(2)의 일단에 탭(2a)을 가공하고 일면에 분리막(3)이 합치한 음극 싱글셀이 교대로 제공되는 단계를 가지며, 이 단계는 상기의 양극셀제조라인(20)과 음극셀제조라인(30)을 통해 이루어진다.
- [0056] 그리고, 상기의 적층부(40)를 통해 상기 양극 싱글셀과 음극 싱글셀을 교대로 적층하여 정해진 층까지 스택셀(10)로 적층하는 단계가 제공되고, 상기 용접부(50)를 통해 상기 스택셀(10)의 음극탭들 및 양극탭들 각각이 하나의 탭들(11)로 연결하고, 상기 하나의 탭(11)을 리드(12)에 용접하는 단계가 이루어진다.
- [0057] 마지막으로, 상기 스택셀(10)을 파우치(13)에 넣고 상기 파우치(13)를 부분적으로 실링하는 단계는 패키징부

(60)에서 이루어진다.

[0058] 그리고, 각 단계들은 순차적으로 연결되어 연속가공이 이루어진다.

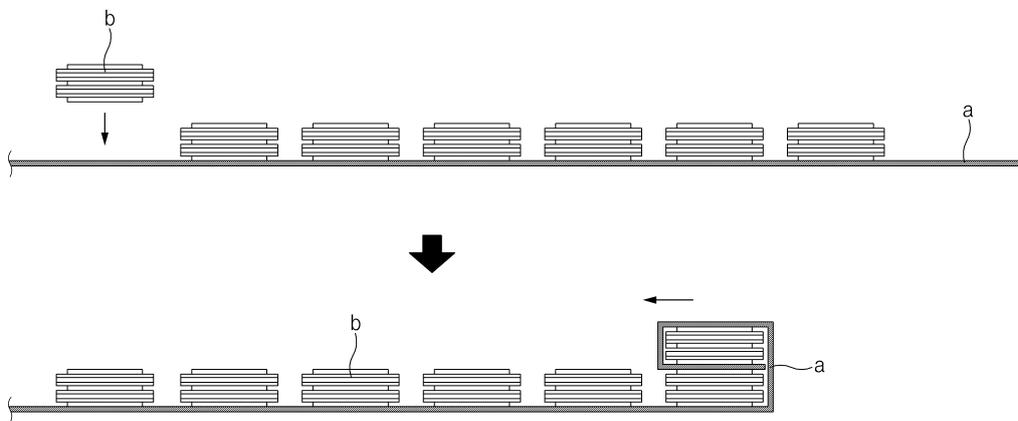
[0060] 이상에서 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 이것에 의해 한정되지 않으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술사상과 아래에 기재될 특허청구범위의 균등범위 내에서 다양한 실시가 가능하다.

부호의 설명

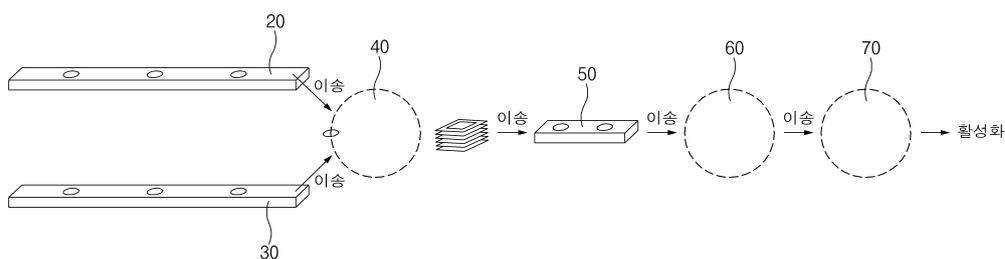
- [0062] 1: 양극
- 2 : 음극
- 3 : 분리막
- 10 : 스택셀
- 20 : 양극셀제조라인
- 30 : 음극셀제조라인
- 40 : 적층부
- 50 : 용접부
- 60 : 패키징부
- 70 : 주액실링부

도면

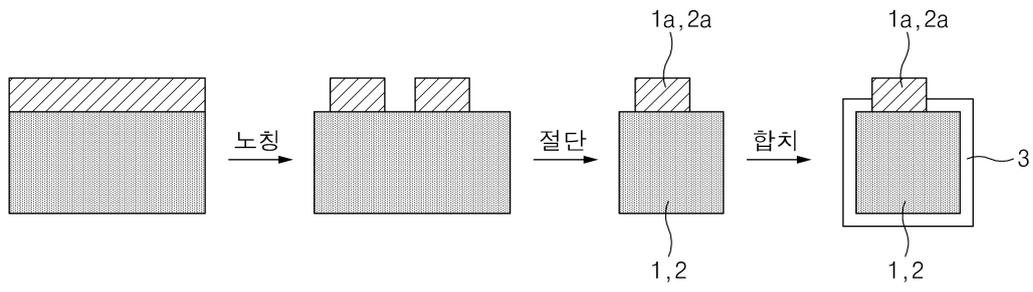
도면1



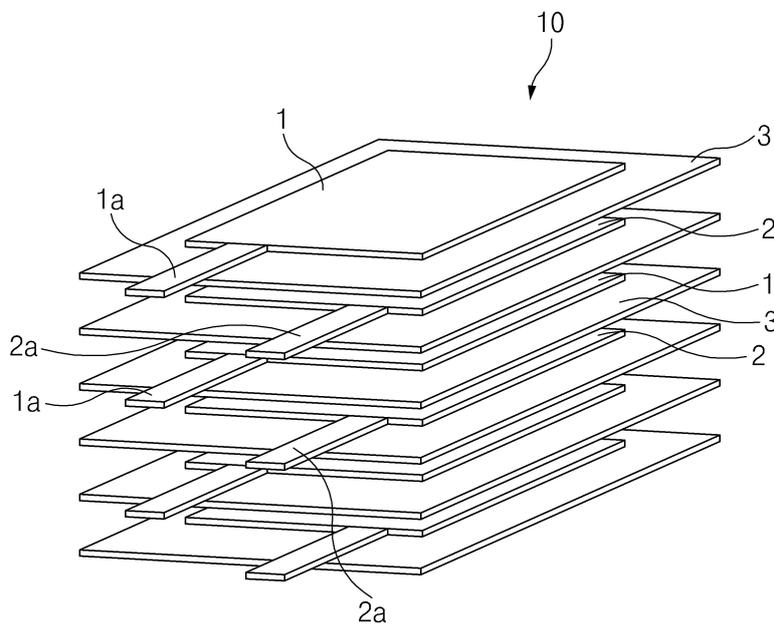
도면2



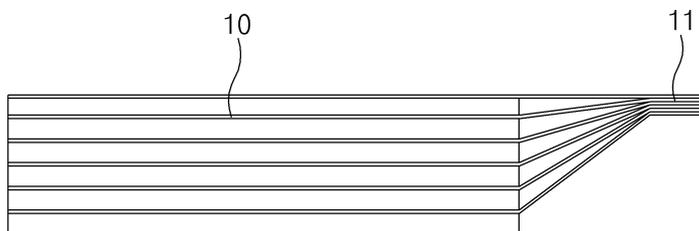
도면3



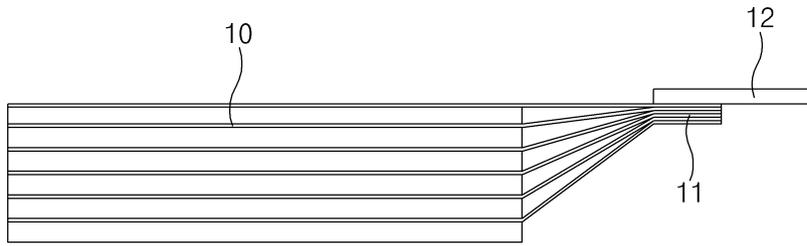
도면4



도면5a



도면5b



도면6

