



(12) 发明专利

(10) 授权公告号 CN 108363252 B

(45) 授权公告日 2021. 10. 15

(21) 申请号 201810053651.5

(22) 申请日 2018.01.19

(65) 同一申请的已公布的文献号  
申请公布号 CN 108363252 A

(43) 申请公布日 2018.08.03

(30) 优先权数据  
2017-011942 2017.01.26 JP

(73) 专利权人 三菱电机株式会社  
地址 日本东京

(72) 发明人 外德仁 棚原学 园田武司

(74) 专利代理机构 北京天昊联合知识产权代理  
有限公司 11112  
代理人 张娜 李荣胜

(51) Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1335 (2006.01)

G02F 1/1333 (2006.01)

H01L 27/12 (2006.01)

H01L 21/77 (2017.01)

(56) 对比文件

CN 1455291 A, 2003.11.12

CN 1725511 A, 2006.01.25

CN 205384420 U, 2016.07.13

US 2015138476 A1, 2015.05.21

CN 1455291 A, 2003.11.12

US 2015138476 A1, 2015.05.21

审查员 桑青

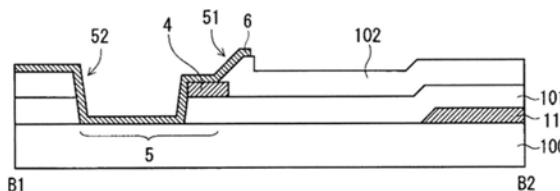
权利要求书2页 说明书5页 附图5页

(54) 发明名称

液晶显示装置及TFT阵列基板的制造方法

(57) 摘要

提供可确保像素电极与薄膜晶体管的漏极电极间的电连接性,且将用于连接两者的接触孔的面积缩小的液晶显示装置。液晶显示装置具有:TFT阵列基板,其具有在像素区域分别形成的薄膜晶体管(10);以及相对基板,其具有在与像素区域相对应的区域分别形成有开口部的黑矩阵。TFT阵列基板具有:保护膜(102),其形成于薄膜晶体管(10)的漏极电极(4)之上;接触孔(5),其形成于保护膜(102),到达至漏极电极(4);以及像素电极(6),其形成于保护膜(102)之上,通过接触孔(5)而与漏极电极(4)连接。接触孔(5)的内壁具有在接触孔(5)的周向排列且倾斜角度彼此不同的第1倾斜部(51)以及第2倾斜部(52)。



1. 一种液晶显示装置,其具有:  
TFT阵列基板,其具有在像素区域分别形成的薄膜晶体管;以及  
相对基板,其具有在与所述像素区域相对应的区域分别形成有开口部的黑矩阵,  
在该液晶显示装置中,  
所述TFT阵列基板具有:  
保护膜,其形成于所述薄膜晶体管的漏极电极之上;  
接触孔,其形成于所述保护膜,到达至所述漏极电极;以及  
像素电极,其形成于所述保护膜之上,通过所述接触孔而与所述漏极电极连接,所述像素电极在所述接触孔内与所述漏极电极的上表面和侧面接触,  
所述接触孔的内壁具有在所述接触孔的周向排列且倾斜角度彼此不同的第1倾斜部以及第2倾斜部,  
所述接触孔以在所述漏极电极的宽度方向的两侧探出的方式横跨所述漏极电极而形成。
2. 根据权利要求1所述的液晶显示装置,其中,  
所述第1倾斜部的倾斜角度大于或等于 $45^{\circ}$ 而小于或等于 $55^{\circ}$ ,  
所述第2倾斜部的倾斜角度大于或等于 $80^{\circ}$ 而小于或等于 $90^{\circ}$ 。
3. 根据权利要求1或2所述的液晶显示装置,其中,  
所述第2倾斜部的倾斜角度大于所述第1倾斜部的倾斜角度,  
所述接触孔被所述黑矩阵覆盖,  
所述第2倾斜部设置在所述接触孔的内壁中的、位于所述黑矩阵的所述开口部侧的面。
4. 根据权利要求1或2所述的液晶显示装置,其中,  
所述第2倾斜部的倾斜角度大于所述第1倾斜部的倾斜角度,  
所述接触孔形成为一部分相对于所述漏极电极探出,  
所述第1倾斜部形成于所述接触孔的内壁中的位于所述漏极电极之上的面。
5. 根据权利要求4所述的液晶显示装置,其中,  
所述第2倾斜部的倾斜角度大于所述第1倾斜部的倾斜角度,  
所述第2倾斜部形成于所述接触孔的内壁中的位于相对于所述漏极电极探出的部分的面。
6. 根据权利要求4所述的液晶显示装置,其中,  
所述TFT阵列基板包括:  
绝缘基板;  
所述薄膜晶体管的栅极电极,其形成于所述绝缘基板之上;  
所述薄膜晶体管的栅极绝缘膜,其形成于所述栅极电极之上;  
所述薄膜晶体管的半导体层,其形成于所述栅极绝缘膜之上;以及  
所述薄膜晶体管的源极电极以及所述漏极电极,它们形成于所述半导体层以及所述栅极绝缘膜之上,  
所述接触孔中的相对于所述漏极电极探出的部分将所述栅极绝缘膜贯通而到达至所述绝缘基板。
7. 一种TFT阵列基板的制造方法,其具有下述工序:

(a) 在绝缘基板之上形成薄膜晶体管的工序；

(b) 在所述薄膜晶体管的漏极电极之上形成保护膜；

(c) 在所述保护膜之上形成光致抗蚀剂，使用具有接触孔的图案的光掩模对所述光致抗蚀剂进行曝光的工序；

(d) 通过对曝光后的所述光致抗蚀剂进行显影，从而形成在所述接触孔的形成区域具有开口部的光致抗蚀剂图案的工序；

(e) 通过将所述光致抗蚀剂图案作为掩模而对所述保护膜进行蚀刻，从而将到达至所述漏极电极的所述接触孔形成于所述保护膜的工序；以及

(f) 在所述保护膜之上形成通过所述接触孔而与所述漏极电极连接的像素电极的工序，所述像素电极在所述接触孔内与所述漏极电极的上表面和侧面接触，

在所述工序(c)中，所述光掩模所具有的所述接触孔的图案的轮廓的一部分成为灰度图案，

在通过所述工序(d)形成的所述光致抗蚀剂图案的所述开口部的内壁，通过所述灰度图案而曝光的部分与其他部分相比平缓地倾斜，

在通过所述工序(e)形成的所述接触孔的内壁，以与所述光致抗蚀剂图案的所述开口部的内壁的倾斜角度相对应的方式形成倾斜角度彼此不同的第1倾斜部以及第2倾斜部，

在所述工序(e)中，所述接触孔以在所述漏极电极的宽度方向的两侧探出的方式横跨所述漏极电极而形成。

## 液晶显示装置及TFT阵列基板的制造方法

### 技术领域

[0001] 本发明涉及液晶显示装置,特别是涉及用于提高像素的开口率的技术。

### 背景技术

[0002] 随着液晶显示装置(LCD:Liquid Crystal Display)的高精细化的发展,各个像素的尺寸变小,因此像素的开口率变低。如果使背光的输出增大,则能够弥补开口率的降低,但是会产生消耗电力增加这样的问题。反过来说,像素的开口率的提高对于液晶显示装置的消耗电力的降低来说是有效的。

[0003] 作为影响像素的开口率的要素,例如举出扫描线以及信号线的宽度、像素电极与信号线的间隔、像素电极与扫描线的间隔、黑矩阵与像素电极的重叠宽度、薄膜晶体管(TFT:Thin Film Transistor)的各电极的面积、用于将薄膜晶体管的漏极电极和像素电极连接的接触孔的面积等,如果能够使上述要素缩小,则能够提高像素的开口率。

[0004] 例如在下述专利文献1中提出了下述技术,即,与以往相比将薄膜晶体管的漏极电极变短,从而将光透过的部分增加,提高像素的开口率。

[0005] 专利文献1:日本特开2002-341385号公报

[0006] 在专利文献1的技术中,与将漏极电极缩短相应地,接触孔形成为相对于漏极电极探出。在由接触孔形成的阶梯差部分会引起液晶取向的异常,因此接触孔的形成区域需要通过相对基板的黑矩阵进行遮光。因此,从像素的开口率的观点考虑,希望接触孔的面积小。

[0007] 作为将接触孔的面积缩小的方法,想到将接触孔的内壁设为垂直。但是,如果将接触孔的内壁设为垂直,则有像素电极相对于接触孔内壁的包覆性变低、像素电极与薄膜晶体管的漏极电极之间的电连接性降低的风险。

### 发明内容

[0008] 本发明就是为了解决上述课题而提出的,提出一种液晶显示装置,该液晶显示装置能够确保像素电极与薄膜晶体管的漏极电极之间的电连接性,并且将用于连接两者的接触孔的面积缩小。

[0009] 本发明涉及的液晶显示装置具有:TFT阵列基板,其具有在像素区域分别形成的薄膜晶体管;以及相对基板,其具有在与所述像素区域相对应的区域分别形成有开口部的黑矩阵,在该液晶显示装置中,所述TFT阵列基板具有:保护膜,其形成于所述薄膜晶体管的漏极电极之上;接触孔,其形成于所述保护膜,到达至所述漏极电极;以及像素电极,其形成于所述保护膜之上,通过所述接触孔而与漏极电极连接,所述接触孔的内壁具有在所述接触孔的周向排列且倾斜角度彼此不同的第1倾斜部以及第2倾斜部。

[0010] 发明的效果

[0011] 根据本发明,通过例如将接触孔的内壁的倾斜角度小的部分设置在薄膜晶体管的漏极电极之上,从而能够提高像素电极与漏极电极的电连接性。另外,例如,如果将接触孔

的内壁的倾斜角度大的部分设置在黑矩阵的开口部侧的面,将接触孔的面积缩小,则黑矩阵的面积也缩小,因此像素的开口率提高。

### 附图说明

[0012] 图1是本发明的实施方式涉及的液晶显示装置的TFT阵列基板的单位像素的俯视图。

[0013] 图2是图1所示的TFT阵列基板的沿A1-A2线的剖视图。

[0014] 图3是图1所示的TFT阵列基板的沿B1-B2线的剖视图。

[0015] 图4是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0016] 图5是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0017] 图6是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0018] 图7是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0019] 图8是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0020] 图9是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0021] 图10是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0022] 图11是本发明的实施方式涉及的TFT阵列基板的制造工序图。

[0023] 图12是表示在接触孔的形成工序中使用的光掩模的图案的例子图。

[0024] 图13是表示本发明的实施方式涉及的液晶显示装置的变形例的图。

[0025] 图14是表示在接触孔的形成工序中使用的光掩模的图案的例子图。

[0026] 标号的说明

[0027] 1栅极电极,2半导体层,3源极电极,4漏极电极,3a、4a欧姆接触层,5接触孔,51第1倾斜部,52第2倾斜部,6像素电极,10薄膜晶体管,11扫描线,12信号线,100绝缘基板,101栅极绝缘膜,102保护膜,200光致抗蚀剂图案,M5光掩模的透过区域,S5光掩模的遮光区域。

### 具体实施方式

[0028] 图1是表示本发明的实施方式涉及的液晶显示装置的结构图,示出该液晶显示装置的TFT阵列基板的单位像素的俯视图。图2以及图3是该单位像素的剖视图,图2与沿图1的A1-A2线的剖面相对应,图3与沿图1的B1-B2线的剖面相对应。此外,在图1中,省略了图2以及图3中示出的绝缘基板100、栅极绝缘膜101、保护膜102以及欧姆接触层3a、4a的图示。

[0029] 下面,一边参照上述图一边对本实施方式涉及的液晶显示装置的结构进行说明。如图2以及图3所示,TFT阵列基板是将绝缘基板100用作基材而形成的。在绝缘基板100之上,以恒定间隔配置有多条扫描线11。另外,以与扫描线11正交的方式,以恒定间隔配置有多条信号线12。由相邻的2条扫描线11和相邻的2条信号线12规定出的区域分别成为设置单位像素的像素区域。因此,在TFT阵列基板之上,图1所示的单位像素被配置为矩阵状。

[0030] 如图1所示,在扫描线11与信号线12的交叉点的附近形成有薄膜晶体管10。薄膜晶体管10具有栅极电极1、半导体层2、源极电极3以及漏极电极4。栅极电极1与扫描线11连接,源极电极3与信号线12连接。漏极电极4与形成于像素区域的大致整个区域的像素电极6连接。

[0031] 根据图1以及图2,扫描线11以及栅极电极1是使用绝缘基板100的表面之上的第1

配线层而形成的,彼此连接。即,栅极电极1由扫描线11的一部分构成。在栅极电极1以及扫描线11之上形成有绝缘膜101。该绝缘膜101作为薄膜晶体管10的栅极绝缘膜起作用,因此以下称为“栅极绝缘膜101”。

[0032] 薄膜晶体管10的成为沟道区域的半导体层2在栅极绝缘膜101之上配置为与栅极电极1重叠。另外,信号线12、源极电极3以及漏极电极4是使用栅极绝缘膜101以及半导体层2之上的第2配线层而形成的。信号线12与源极电极3彼此连接。即,源极电极3由信号线12的一部分构成。

[0033] 源极电极3以及漏极电极4在半导体层2之上彼此分离地形成。另外,在源极电极3与半导体层2之间形成有欧姆接触层3a,在漏极电极4与半导体层2之间形成有欧姆接触层4a。

[0034] 在信号线12、源极电极3以及漏极电极4之上形成有保护膜102。像素电极6形成于保护膜102之上,从形成于保护膜102的接触孔5穿过而与漏极电极4电连接。像素电极6由ITO(Indium Tin Oxide)等的透明导电膜形成。

[0035] 为了将光所透过的面积确保得大,优选薄膜晶体管10的漏极电极4的尺寸小。在本实施方式中,如图3所示,漏极电极4的宽度小于接触孔5的直径。反过来说,接触孔5以一部分相对于漏极电极探出的方式形成。另外,接触孔5中的相对于漏极电极4探出的部分将栅极绝缘膜101贯通而到达至绝缘基板100。因此,像素电极6在接触孔5内与漏极电极4的上表面和侧面接触。

[0036] 本实施方式涉及的液晶显示装置是通过将具有图1~图3中示出的构造的TFT阵列基板和具有黑矩阵的相对基板(未图示)相对配置,在两个基板之间夹持液晶而构成的。相对基板的黑矩阵是在与像素区域相对应的区域分别具有开口部的遮光膜。更具体来说,黑矩阵以在将相对基板与TFT阵列基板相对配置时,覆盖扫描线11、信号线12、薄膜晶体管10(栅极电极1、半导体层2、源极电极3以及漏极电极4)以及接触孔5的方式设置于相对基板之上。换言之,黑矩阵在液晶显示装置的TFT阵列基板处,在从与绝缘基板100的表面垂直的方向观察的情况下,与扫描线11、信号线12、薄膜晶体管10(栅极电极1、半导体层2、源极电极3以及漏极电极4)以及接触孔5重叠。

[0037] 在对彩色图像进行显示的液晶显示装置的情况下,在黑矩阵的开口部设置滤色片。另外,就例如TN(Twisted Nematic)型等纵向电场驱动式液晶显示装置而言,在相对基板配置供给恒定电位(公共电位)的公共电极。另一方面,就平面转换(In-Plane-Switching)型、FFS(Fringe Field Switching)型等横向电场驱动式液晶显示装置而言,公共电极设置于TFT基板侧。

[0038] 在此,对在TFT阵列基板的保护膜102形成的接触孔5的构造进行说明。如图2以及图3所示,接触孔5的内壁具有倾斜角度彼此不同的第1倾斜部51以及第2倾斜部52。第1倾斜部51以及第2倾斜部52配置为在接触孔5的周向(即,与接触孔5的深度方向垂直的方向)排列。在本实施方式中,第2倾斜部52的倾斜角度设定为大于第1倾斜部51的倾斜角度。

[0039] 倾斜平缓的第1倾斜部51形成于接触孔5的内壁中的、位于漏极电极4之上的面。另外,倾斜陡峭的第2倾斜部52形成于接触孔5的内壁中的、位于相对于漏极电极4探出的部分的面。第1倾斜部51的倾斜角度优选为大于或等于 $45^{\circ}$ 而小于或等于 $55^{\circ}$ 。第2倾斜部52的倾斜角度优选为大于或等于 $80^{\circ}$ 而小于或等于 $90^{\circ}$ 。

[0040] 如图3所示,在本实施方式中,接触孔5以横跨漏极电极4的方式形成,接触孔5在漏极电极4的两侧探出。特别地,重要的是在接触孔5的内壁中的靠近像素区域中央侧(图3的左侧)的面设置倾斜陡峭的第2倾斜部52。其原因在于,由于接触孔5的内壁的靠近像素区域中央侧相当于黑矩阵的开口部侧,因此如果使该部分的倾斜趋近于垂直而缩小接触孔5的面积,则能够增大黑矩阵的开口部,能够提高像素的开口率。另一方面,在接触孔5的内壁中的远离像素区域中央侧(图3的右侧)的面设置的第2倾斜部52的倾斜并非必须是陡峭的。通常这是由于,接触孔5的该部分被黑矩阵覆盖,对于像素的开口率的提高没有作出贡献。

[0041] 另外,就倾斜平缓的第1倾斜部51的部分而言,被像素电极6覆盖的覆盖性变高。因此,如图2所示在漏极电极4之上设置第1倾斜部51,由此能够使像素电极6与漏极电极4之间的电连接变得良好。

[0042] 由此,根据本实施方式,能够确保像素电极6与薄膜晶体管10的漏极电极4之间的良好的电连接性,并且将用于连接两者的接触孔5的面积缩小而提高像素的开口率。

[0043] 接着,对图1~图3中示出的TFT阵列基板的制造方法进行说明。图4~图11是该TFT阵列基板的制造工序图。上述图中的图4、图6、图8以及图10与图2中示出的剖面相对应,图5、图7、图9以及图11与图3中示出的剖面相对应。

[0044] 首先,在绝缘基板100之上通过溅射法对AlNd或铝(Al)等导电性金属进行蒸镀。然后,通过使用了光刻技术的选择性蚀刻对导电性金属进行图案化,从而形成栅极电极1以及扫描线11。接下来,在包含栅极电极1以及扫描线11的绝缘基板100之上的整个面通过化学气相蒸镀法对例如硅氮化物等绝缘物质进行蒸镀,由此形成栅极绝缘膜101(图4以及图5)。

[0045] 然后,在栅极绝缘膜101之上例如通过化学气相蒸镀法依次对氢化非晶硅(a-Si:H)和已被掺杂的氢化非晶硅( $n^+$ a-Si:H)进行蒸镀,通过使用了光刻技术的选择性蚀刻对它们进行图案化,由此形成半导体层2以及欧姆接触层3a、4a。作为半导体层2的材料,也可以使用In-Ga-Zn-O等氧化物半导体。

[0046] 然后,在栅极绝缘膜101之上的整个面通过溅射法对铬(Cr)、钼(Mo)等低电阻金属进行蒸镀,通过使用了光刻技术的选择性蚀刻对低电阻金属进行图案化,由此形成源极电极3、漏极电极4以及信号线12。另外,此时,在源极电极3与漏极电极4之间使半导体层2的上表面露出,将欧姆接触层3a、4a进行分离。其结果,形成薄膜晶体管10。然后,以覆盖薄膜晶体管10的方式,在栅极绝缘膜101之上的整个面将硅氮化物等绝缘物质进行层叠,由此形成保护膜102(图6以及图7)。

[0047] 然后,将保护膜102以及栅极绝缘膜101进行选择去除,由此形成具有倾斜角度彼此不同的第1倾斜部51以及第2倾斜部52的接触孔5。具有第1倾斜部51以及第2倾斜部52的接触孔5能够按照例如下述的步骤形成。

[0048] 首先,在保护膜102之上形成光致抗蚀剂,使用具有接触孔5的图案的光掩模对光致抗蚀剂进行曝光。作为在该曝光工序中使用的光掩模,使用接触孔5的图案的轮廓的一部分变成灰度图案的光掩模。具体来说,将接触孔5的图案的轮廓中的、希望形成第1倾斜部51的部分设为灰度图案。

[0049] 图12中示出光掩模处的接触孔5的图案的例子。在图12中,为了表示接触孔5的掩模图案与漏极电极4之间的位置关系,也对漏极电极4进行了图示。作为本实施方式的光致抗蚀剂,设想为正性抗蚀剂,因此区域M5示出光掩模的透过区域,区域S5示出光掩模的遮光

区域。如图2所示,在将第1倾斜部51设置在漏极电极4之上的情况下,如图12所示,在与漏极电极4重叠的部分设置宽度窄的遮光区域S5和狭缝状的透过区域M5。一般而言,宽度窄的遮光区域S5的宽度设定为小于或等于曝光机的分辨率。宽度窄的遮光区域S5和狭缝状的透过区域M5作为使这些区域的曝光强度平缓地变化的灰度图案起作用。此外,使用灰度图案进行的接触孔的形成的详细内容公开于日本特开2004-294805号公报。

[0050] 如果使用具有图12中示出的图案的光掩模对光致抗蚀剂进行曝光、显影,则形成图8以及图9所示的光致抗蚀剂图案200。就光致抗蚀剂图案200的开口部的内壁而言,利用灰度图案曝光的部分平缓地倾斜,其他部分大致垂直。

[0051] 然后,将光致抗蚀剂图案200作为掩模对保护膜102以及栅极绝缘膜101进行蚀刻,由此形成接触孔5。作为蚀刻方法,也可以是例如RIE (Reactive Ion Etching) 模式的干式蚀刻那样的各向异性蚀刻。此时形成的接触孔5的内壁的倾斜角度反映出光致抗蚀剂图案200的开口部的内壁的倾斜角度。即,在接触孔5的内壁以与光致抗蚀剂图案的开口部的内壁的倾斜角度相对应的方式,形成倾斜平缓的第1倾斜部51和倾斜陡峭的第2倾斜部52(图10以及图11)。

[0052] 然后,在包含接触孔5的内部在内的保护膜102之上的整个面通过溅射法对ITO进行蒸镀,通过使用了光刻技术的选择性蚀刻对ITO进行图案化,由此形成像素电极6。此时,像素电极6通过接触孔5与漏极电极4电连接。通过以上方式,获得图2以及图3示出的TFT阵列基板的结构。

[0053] 将这样形成的TFT阵列基板和另行形成的相对基板空开一定间隔进行粘合,然后在两个基板之间注入液晶而进行密封,由此形成液晶显示面板。

[0054] 能够通过下述方式制造液晶显示装置,即,在形成液晶显示面板之后,将具有驱动电路等的外部电路与该液晶显示面板连接,然后,以隔着光学片材在液晶显示面板的背后设置具有LED (Light Emitting Diode) 等光源、导光板等的面状光源装置即背光的方式,将各部件组装于框内。

[0055] <变形例>

[0056] 在上述说明中,如图3所示,示出了接触孔5在漏极电极4的两侧探出的例子,但是如图13所示,也可以将接触孔5形成为仅在漏极电极4的单侧探出。在该情况下,接触孔5的内壁中的、位于漏极电极4之上的部分的比例变大。因此,如果将在接触孔5的形成工序中使用的光掩模的图案设为如图14所示,在位于漏极电极4的上部的部分的整体形成第1倾斜部51,则能够使像素电极6与薄膜晶体管的漏极电极4之间的电连接性进一步变得良好。

[0057] 在图13的情况下,从提高像素的开口率的观点考虑,也在接触孔5的靠近像素区域中央侧(图13的左侧)的面设置倾斜陡峭的第2倾斜部52。在该情况下,如图13所示,在沿图1的B1-B2线的剖面出现第1倾斜部51和第2倾斜部52这两者。

[0058] 此外,本发明能够在其发明的范围内对实施方式适当地进行变形、省略。



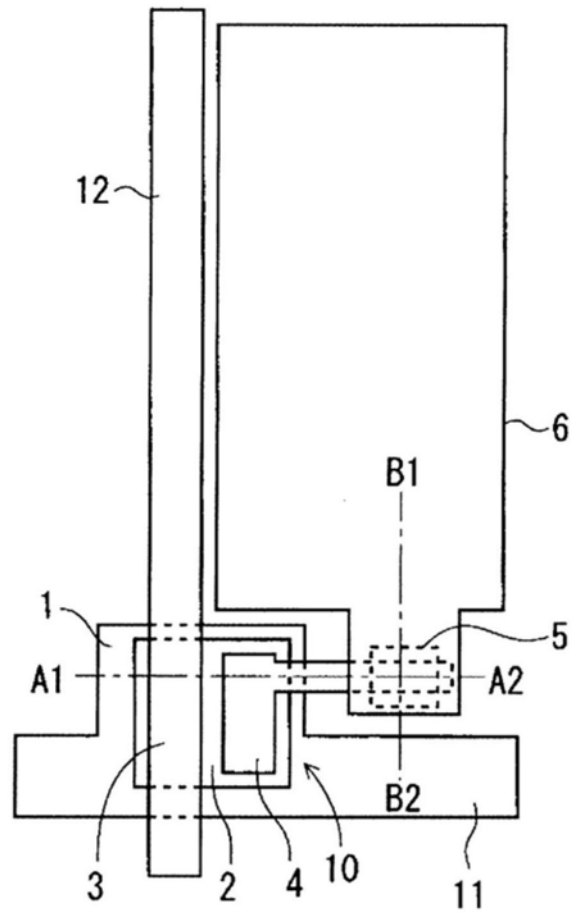


图1

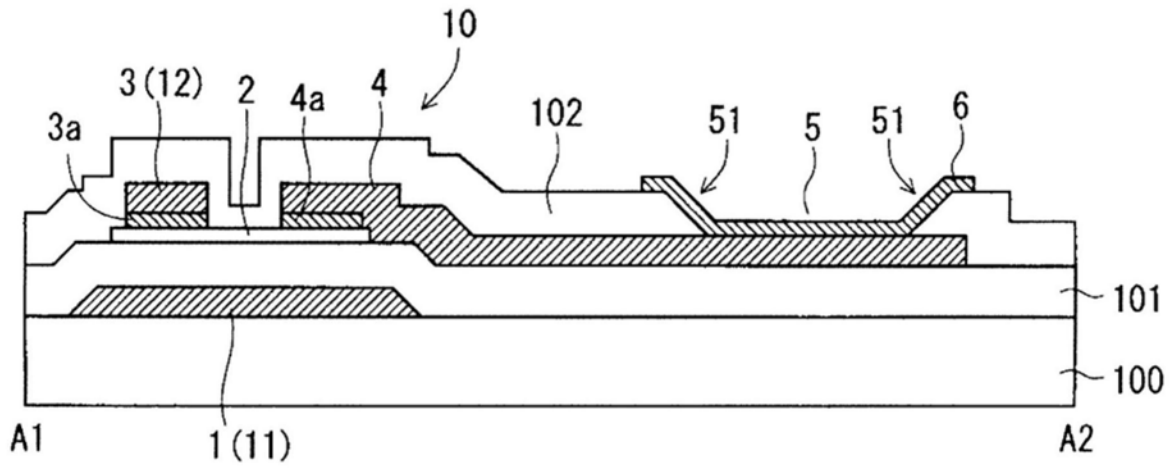


图2

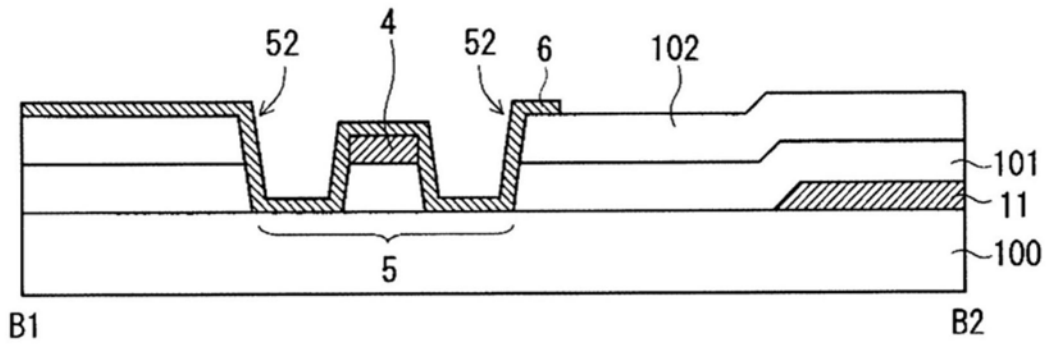


图3

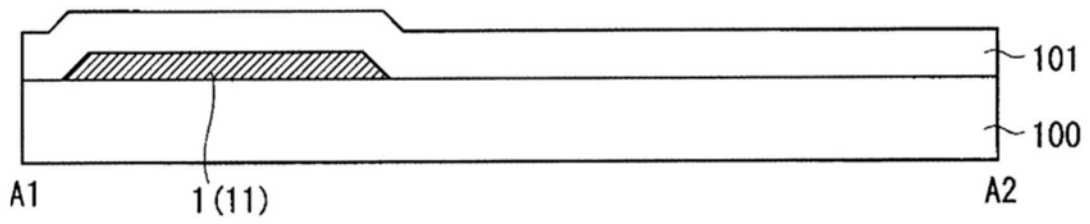


图4

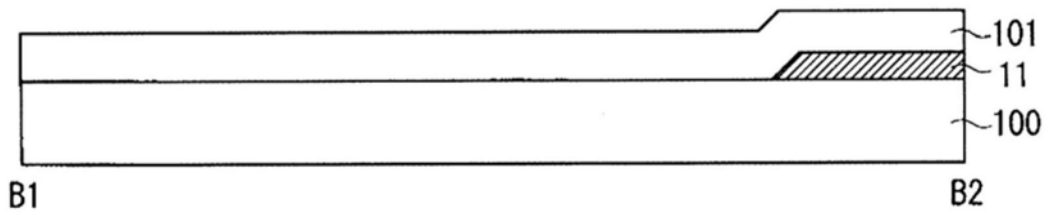


图5

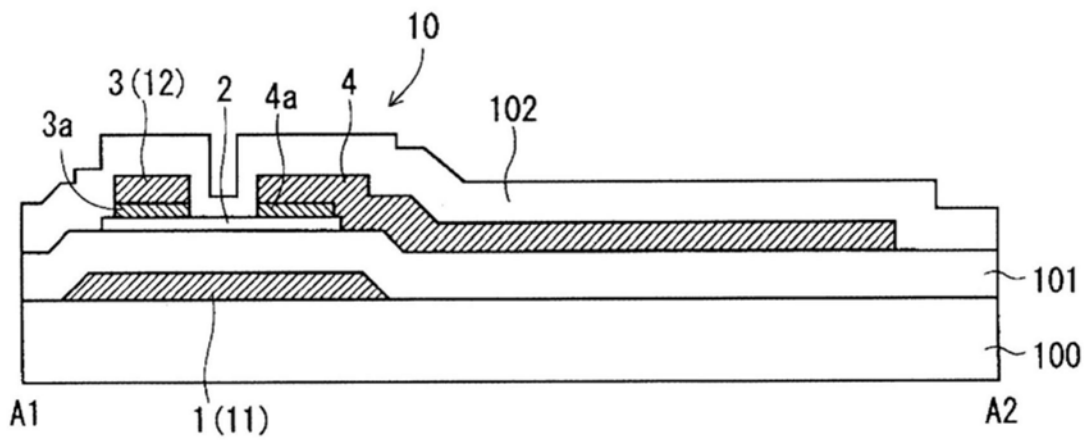


图6

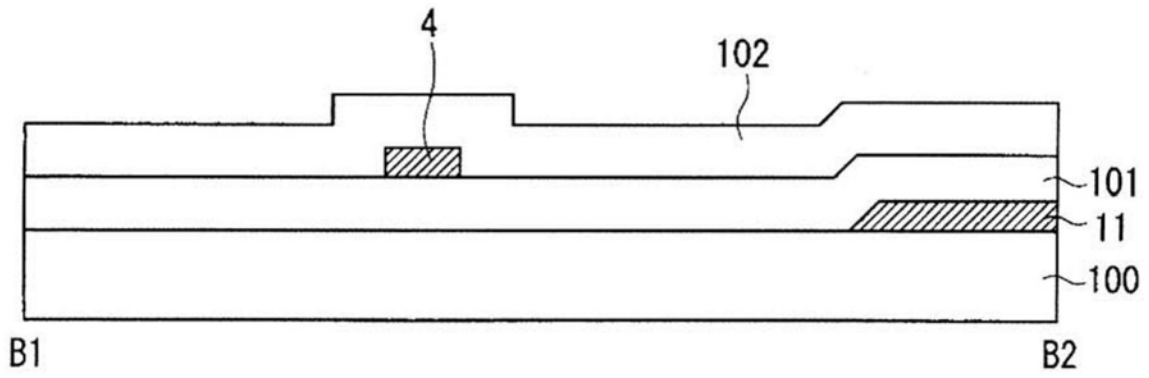


图7

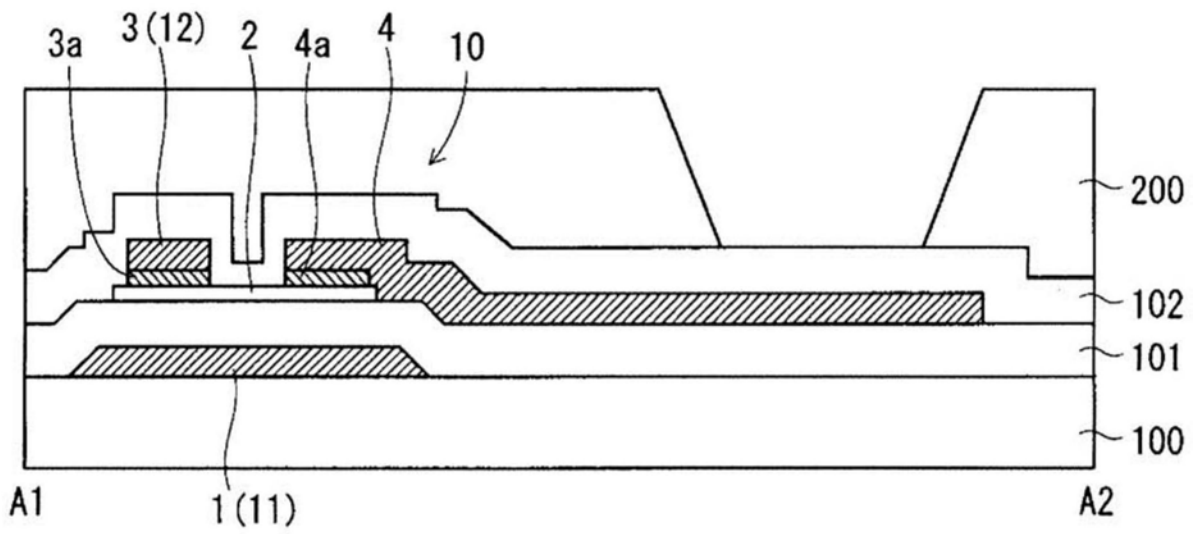


图8

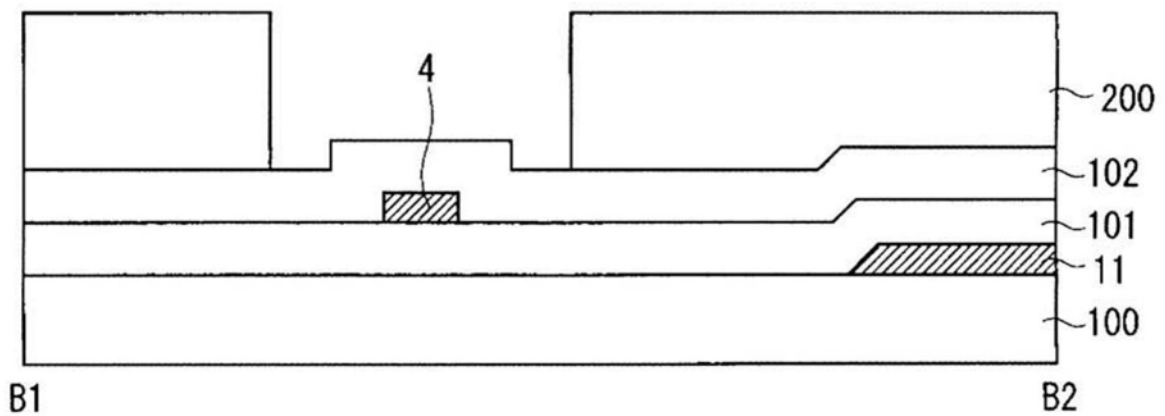


图9

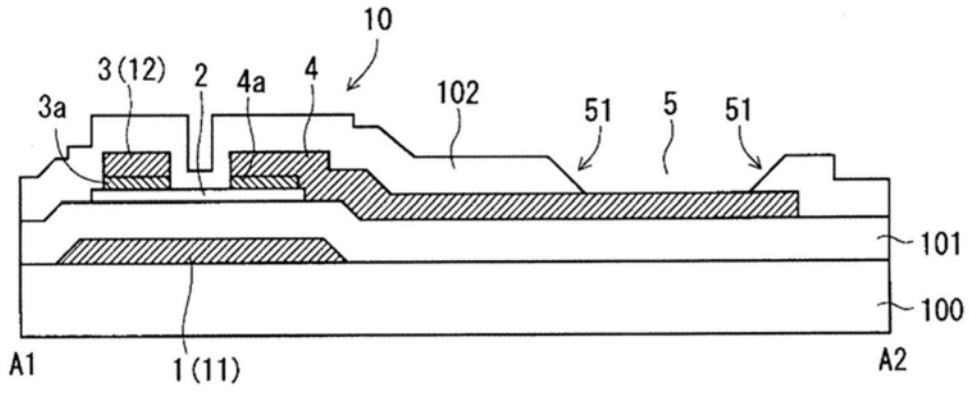


图10

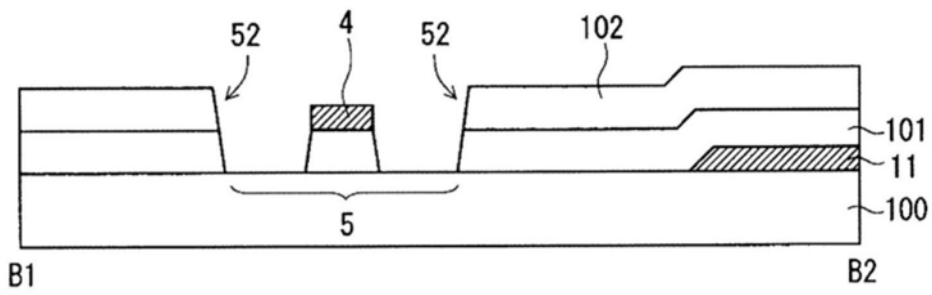


图11

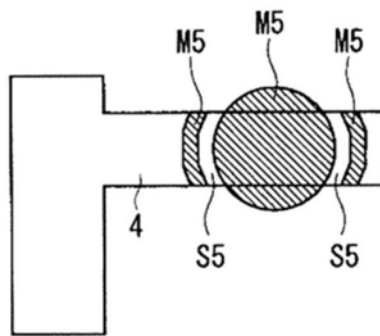


图12

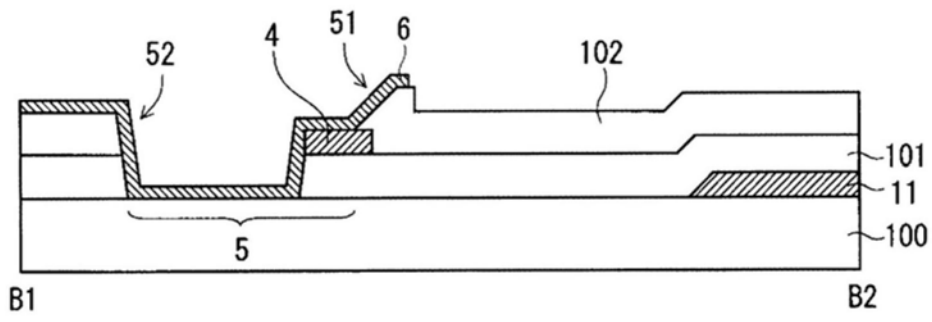


图13

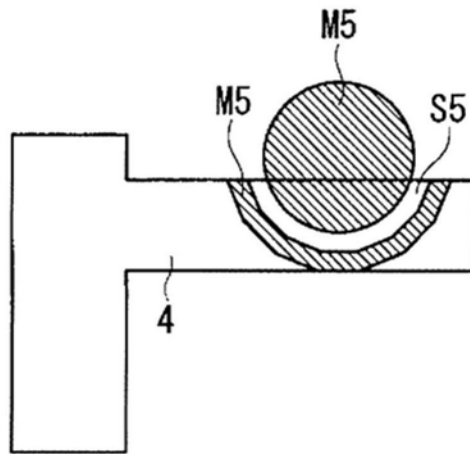


图14