



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년11월25일
(11) 등록번호 10-0870337
(24) 등록일자 2008년11월18일

(51) Int. Cl.

G09G 3/28 (2006.01)

- (21) 출원번호 10-2007-7013990(분할)
- (22) 출원일자 2007년06월20일
심사청구일자 2007년07월19일
번역문제출일자 2007년06월20일
- (65) 공개번호 10-2007-0086469
- (43) 공개일자 2007년08월27일
- (62) 원출원 특허 10-2005-7012859
원출원일자 2005년07월08일
심사청구일자 2005년10월31일
- (86) 국제출원번호 PCT/JP2000/007713
국제출원일자 2000년11월01일
- (87) 국제공개번호 WO 2001/35383
국제공개일자 2001년05월17일

(30) 우선권주장

- JP-P-1999-00317637 1999년11월09일 일본(JP)
- JP-P-2000-00160080 2000년05월30일 일본(JP)

(56) 선행기술조사문헌

- EP0261584 A2
- JP02029779 A

전체 청구항 수 : 총 2 항

심사관 : 정재현

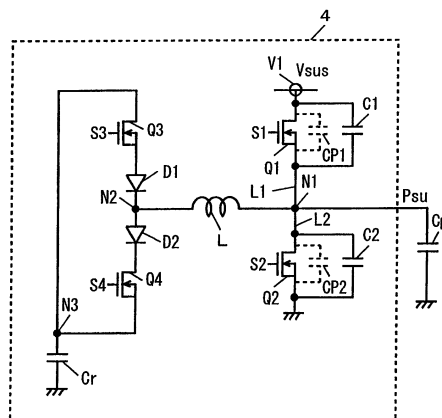
(54) 플라즈마 디스플레이 장치

(57) 요약

용량성 부하(Cp)를 구동시키는 회로에 있어서, 트랜지스터(Q3), 다이오드(D1) 및 회수 코일(1)을 거쳐서 흐르는 전류가 배선(L1, L2)에 흐르고, 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1, Q2)의 각 드레인·소스간 용량에 의해 LC 공진이 발생한다.

트랜지스터(Q1, Q2)의 드레인·소스 사이에 콘덴서(C1, C2)를 병렬로 접속해서 드레인·소스 사이의 전체 용량을 증가시키고, 공진 주파수를 저하시키는 것에 의해 다른 전자 기기에 영향을 미치는 주파수대의 불필요한 전자파 복사를 억제한다.

대표도 - 도3



특허청구의 범위

청구항 1

플라즈마 디스플레이 패널의 용량성 부하에 전하를 공급하는 회수 콘덴서와,
 제 1 전압원에 접속되는 제 1 스위칭 수단과,
 상기 제 1 스위칭 수단과 상기 플라즈마 디스플레이 패널과의 사이에 접속되는 배선 수단과,
 상기 제 1 스위칭 수단에 병렬로 접속되어, 상기 제 1 전압원과 상기 배선 수단을 접속하는 용량성 소자와,
 제 2 전압원과 상기 배선 수단에 접속되는 제 2 스위칭 수단과,
 상기 회수 콘덴서에 접속되는 제 3 스위칭 수단과,
 상기 제 3 스위칭 수단과 상기 배선 수단과의 사이에 접속되는 인덕턴스 소자를 구비하되,
 상기 제 3 스위칭 수단을 온(ON)하는 것에 의해, 상기 배선 수단의 전위가 상승하여 피크 전압으로부터 하강하기 시작한 후에, 상기 제 1 스위칭 수단을 온(ON)하는 것에 의해, 상기 배선 수단의 전위를 상기 제 1 전압원의 전위로 하는 구성으로 한
 플라즈마 디스플레이 장치.

청구항 2

플라즈마 디스플레이 패널의 용량성 부하에 전하를 공급하는 회수 콘덴서와,
 제 1 전압원에 접속되는 제 1 스위칭 수단과,
 상기 제 1 스위칭 수단과 상기 플라즈마 디스플레이 패널과의 사이에 접속되는 배선 수단과,
 제 2 전압원과 상기 배선 수단에 접속되는 제 2 스위칭 수단과,
 상기 제 2 스위칭 수단에 병렬로 접속되어, 상기 제 2 전압원과 상기 배선 수단을 접속하는 용량성 소자와,
 상기 회수 콘덴서에 접속되는 제 3 스위칭 수단과,
 상기 제 3 스위칭 수단과 상기 배선 수단과의 사이에 접속되는 인덕턴스 소자를 구비하되,
 상기 제 3 스위칭 수단을 온(ON)하는 것에 의해, 상기 배선 수단의 전위가 상승하여 피크 전압으로부터 하강하기 시작한 후에, 상기 제 1 스위칭 수단을 온(ON)하는 것에 의해, 상기 배선 수단의 전위를 상기 제 1 전압원의 전위로 하는 구성으로 한
 플라즈마 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 구동 펄스에 의해 용량성 부하를 구동시키기 위한 구동 회로 및 이 구동 회로를 이용한 표시 장치에 관한 것이다.
- <16> 용량성 부하를 구동시키는 종래의 구동 회로로서는, 예를 들면 플라즈마 디스플레이 패널의 서스테인 전극을 구동시키는 서스테인 드라이버가 알려져 있다.
- <17> 도 13은 종래의 서스테인 드라이버의 구성을 도시한 회로도이다. 도 13에 도시하는 바와 같이, 서스테인 드라이버(400)는 회수 콘덴서(C11), 회수 코일(L11), 스위치(SW11, SW12, SW21, SW22) 및 다이오드(D11, D12)를 포함한다.

- <18> 스위치(SW11)는 전원 단자(V4)와 노드(N11) 사이에 접속되고, 스위치(SW12)는 노드(N11)와 접지 단자 사이에 접속되어 있다. 전원 단자(V4)에는 전압 V_{sus} 가 인가된다. 노드(N11)는, 예를 들어 480개의 서스테인 전극에 접속되고, 도 13에서는 복수의 서스테인 전극과 접지 단자 사이의 전체 용량에 상당하는 패널 용량(C_p)이 도시되어 있다.
- <19> 회수 콘덴서(C11)는 노드(N13)와 접지 단자 사이에 접속되어 있다. 노드(N13)와 노드(N12) 사이에 스위치(SW21) 및 다이오드(D11)가 직렬로 접속되고, 노드(N12)와 노드(N13) 사이에 다이오드(D12) 및 스위치(SW22)가 직렬로 접속되어 있다. 회수 코일(L11)은 노드(N12)와 노드(N11) 사이에 접속되어 있다.
- <20> 도 14는 도 13의 서스테인 드라이버(400)의 유지 기간의 동작을 도시한 타이밍도이다. 도 14에는 도 13의 노드(N11)의 전압 및 스위치(SW21, SW11, SW22, SW12)의 동작이 도시되어 있다.
- <21> 우선, 기간 T_a 에 있어서, 스위치(SW21)가 온으로 되고 스위치(SW12)가 오프로 된다. 이 때, 스위치(SW11, SW22)는 오프로 되어 있다. 이것에 의해, 회수 코일(L11) 및 패널 용량(C_p)에 의한 LC 공진에 의해 노드(N11)의 전압이 완만하게 상승한다. 다음에, 기간 T_b 에 있어서, 스위치(SW21)가 오프로 되고 스위치(SW11)가 온으로 된다. 이것에 의해, 노드(N11)의 전압이 급격하게 상승하고, 기간 T_c 에서는 노드(N11)의 전압이 V_{sus} 로 고정된다.
- <22> 다음에, 기간 T_d 에서는 스위치(SW11)가 오프로 되고, 스위치(SW22)가 온으로 된다. 이것에 의해, 회수 코일(L11) 및 패널 용량(C_p)에 의한 LC 공진에 의해 노드(N11)의 전압이 완만하게 강하한다. 그 후, 기간 T_e 에 있어서, 스위치(SW22)가 오프로 되고 스위치(SW12)가 온으로 된다. 이것에 의해, 노드(N11)의 전압이 급격하게 강하하여 접지 전위로 고정된다. 상기한 동작을 유지 기간에 있어서 반복해서 실행하는 것에 의해, 복수의 서스테인 전극에 주기적인 유지 펄스 P_{su} 가 인가된다.
- <23> 상기한 바와 같이, 유지 펄스 P_{su} 의 상승 부분 및 하강 부분은 스위치(SW21)또는 스위치(SW22)의 동작에 따른 기간 T_a , T_d 의 LC 공진부와 스위치(SW11) 또는 스위치(SW12)의 온 동작에 따른 기간 T_b , T_e 의 에지부(e_1 , e_2)로 구성되어 있다.
- <24> 상기한 스위치(SW11, SW12, SW21, SW22)는 통상 스위칭 소자인 FET(전계 효과형 트랜지스터)에 의해 구성되고, 각 FET은 기생 용량으로서 드레인·소스 사이에 용량을 갖고, 각 FET에 접속되는 배선은 인덕턴스 성분을 갖고 있다. 이 때문에, 스위치(SW11) 등이 오프로부터 온으로 변화될 때, 드레인·소스간 용량과 배선의 인덕턴스 성분으로 인해 LC 공진이 발생하고, 이 LC 공진에 의해 불필요한 전자파가 복사된다.
- <25> 또한, 상기한 각 다이오드(D11, D12)도 기생 용량으로서 애노드·캐소드 사이에 용량을 갖고, 각 다이오드에 접속되는 배선도 인덕턴스 성분을 갖고 있다. 이 때문에, 스위치(SW11) 등이 오프로부터 온으로 변화될 때, 애노드·캐소드 사이의 용량과 배선의 인덕턴스 성분으로 인해 LC 공진이 발생하고, 이 LC 공진에 의해 불필요한 전자파가 복사된다.
- <26> 또한, 각 FET의 드레인·소스간 용량 및 각 다이오드의 애노드·캐소드 사이의 용량과 각 배선의 인덕턴스 성분이 작기 때문에, LC 공진의 공진 주파수가 높게 되어, 발생하는 전자파의 주파수도 높아진다. 한편, 전기용품 단속법에 의한 불필요한 복사 규격에서는 30MHz 이상의 고주파 전자파에 대한 한도값이 정해져 있다. 따라서, 이러한 고주파 전자파의 복사는 다른 전자 기기에 전자적인 악 영향을 끼칠 우려가 있기 때문에, 이 불필요한 고주파 전자파의 복사를 억제하는 것이 바람직하다.

발명이 이루고자 하는 기술적 과제

- <27> 발명의 개시
- <28> 본 발명의 목적은 불필요한 고주파 전자파의 복사를 억제할 수 있는 구동 회로 및 그 구동 회로를 이용한 표시 장치를 제공하는 것이다.
- <29> 본 발명의 하나의 특징에 따른 구동 회로는 구동 펄스를 출력해서 용량성 부하를 구동시키기 위한 구동 회로로서, 구동 펄스를 용량성 부하에 공급하기 위한 펄스 공급 경로에 접속되는 전기 회로와, 전기 회로에 접속되는 배선부와, 전기 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감시키는 주파수 저감 회로를 구비한다.
- <30> 그 구동 회로에 있어서는 구동 펄스를 용량성 부하에 공급하기 위한 펄스 공급 경로에 접속되는 전기 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, LC 공진에 의해 발생하는

전자파의 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 억제할 수 있다.

- <31> 전기 회로는 용량성 부하에 구동 펄스를 인가하기 위한 스위칭 회로를 포함하는 것이 바람직하다.
- <32> 이 경우, 용량성 부하에 구동 펄스를 인가하기 위한 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <33> 용량성 부하는 복수의 전극을 갖는 방전 셀을 포함하며, 스위칭 회로는 방전 셀을 점등시키는 유지 기간에 있어서 용량성 부하에 유지 펄스를 인가하기 위한 유지 펄스용 스위칭 회로를 포함하는 것이 바람직하다.
- <34> 이 경우, 방전 셀을 점등시키는 유지 기간에 있어서 용량성 부하에 유지 펄스를 인가하기 위한 유지 펄스용 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, 유지 기간에 있어서 LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <35> 용량성 부하는 복수의 전극을 갖는 방전 셀을 포함하며, 스위칭 회로는 방전 셀의 전극의 벽전하를 조정하는 초기화 기간에 있어서 용량성 부하에 초기화 펄스를 인가하기 위한 초기화 펄스용 스위칭 회로를 포함하는 것이 바람직하다.
- <36> 이 경우, 방전 셀의 전극의 벽전하를 조정하는 초기화 기간에 있어서 용량성 부하에 초기화 펄스를 인가하기 위한 초기화 펄스용 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, 초기화 펄스를 인가하는 구동 회로에서도 유지 기간에 있어서 LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <37> 스위칭 회로는 전계 효과형 트랜지스터를 포함하는 것이 바람직하다.
- <38> 이 경우, 전계 효과형 트랜지스터의 드레인·소스간 용량에 기인하는 LC 공진의 공진 주파수를 저감시킬 수 있다.
- <39> 전기 회로는 다른 전기 소자에 과전압이 인가되는 것을 방지하기 위한 보호 회로를 포함하는 것이 바람직하다.
- <40> 이 경우, 다른 전기 소자에 과전압이 인가되는 것을 방지하기 위한 보호 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <41> 보호 회로는 다이오드를 포함하는 것이 바람직하다.
- <42> 이 경우, 다이오드의 애노드·캐소드 사이의 용량에 기인하는 LC 공진의 공진 주파수를 저감시킬 수 있다.
- <43> 주파수 저감 회로는 LC 공진의 공진 주파수를 30MHz 미만으로 저감시키는 것이 바람직하다.
- <44> 이 경우, LC 공진에 의한 공진 주파수를 30MHz 미만으로 저감하고 있으므로, 30MHz 이상의 주파수의 전자파 복사를 억제할 수 있다.
- <45> 주파수 저감 회로는 전기 소자에 병렬로 접속되는 용량성 소자를 포함하는 것이 바람직하다.
- <46> 이 경우, 전기 회로의 기생 용량에 병렬로 용량성 소자의 용량이 부가되고, LC 공진 경로에 있어서의 용량이 커져 LC 공진의 공진 주파수를 저감시킬 수 있다.
- <47> 구동 회로는 소정 전압을 공급하는 전압원을 더 포함하고, 스위칭 회로의 한쪽 단부는 전압원에 접속되고, 스위칭 회로의 다른쪽 단부는 배선부에 접속되는 것이 바람직하다.
- <48> 이 경우, 전압원으로부터 공급되는 전압을 스위칭 회로 및 배선부를 거쳐서 용량성 부하에 인가하고 용량성 부하를 이 전압에 의해 구동할 수 있으므로, 구동 펄스의 인가시에 LC 공진의 공진 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 보다 억제할 수 있다.
- <49> 전압원은 구동 펄스를 상승시키기 위한 제 1 전압을 공급하는 제 1 전압원과 구동 펄스를 하강시키기 위한 제 1 전압보다 낮은 제 2 전압을 공급하는 제 2 전압원을 포함하고, 스위칭 회로는 한쪽 단부가 제 1 전압원에 접속되는 제 1 스위칭 소자와, 한쪽 단부가 제 2 전압원에 접속되는 제 2 스위칭 소자를 포함하고, 배선부는 한쪽 단부가 제 1 스위칭 소자의 다른쪽 단부에 접속되는 제 1 배선부와, 한쪽 단부가 제 2 스위칭 소자의 다른쪽 단

부에 접속되고 다른쪽 단부가 제 1 배선부의 다른쪽 단부에 접속되는 제 2 배선부를 포함하고, 주파수 저감 회로는 제 1 스위칭 소자에 병렬로 접속되는 제 1 용량성 소자와, 제 2 스위칭 소자에 병렬로 접속되는 제 2 용량성 소자를 포함하는 것이 바람직하다.

- <50> 이 경우, 제 1 스위칭 소자 및 제 1 배선부를 거쳐서 제 1 전압을 공급하는 것에 의해 구동 펄스를 상승시키고, 제 2 스위칭 소자 및 제 2 배선부를 거쳐서 제 2 전압을 공급하는 것에 의해 구동 펄스를 하강시킬 수 있다. 또한, 제 1 및 제 2 용량성 소자에 의해 LC 공진 경로에 있어서의 용량이 커져 각 스위칭 소자 및 배선부에 의한 LC 공진의 공진 주파수를 저감시킬 수 있다. 이 결과, 구동 펄스의 상승 및 하강을 실행할 수 있음과 동시에 LC 공진의 공진 주파수를 저감시킬 수 있어 불필요한 고주파 전자파의 복사를 보다 억제할 수 있다.
- <51> 구동 회로는 한쪽 단부가 용량성 부하에 접속되는 인덕턴스 소자와, 용량성 부하로부터 전하를 회수하기 위한 회수용 용량성 소자를 더 포함하고, 스위칭 회로는 한쪽 단부가 인덕턴스 소자의 다른쪽 단부에 접속되는 1 방향성 도통 소자와, 한쪽 단부가 1 방향성 도통 소자의 다른쪽 단부와 접속되는 스위칭 소자를 포함하고, 배선부의 한쪽 단부는 스위칭 소자의 다른쪽 단부에 접속되고, 배선부의 다른쪽 단부는 회수용 용량성 소자의 한쪽 단부에 접속되고, 주파수 저감 회로는 스위칭 소자에 병렬로 접속되는 용량성 소자를 포함하는 것이 바람직하다.
- <52> 이 경우, 인덕턴스 소자와 용량성 부하의 LC 공진에 의해 구동 펄스를 상승 또는 하강시킬 수 있고, 또한 회수용 용량성 소자에 의해 용량성 부하로부터 전하를 회수할 수 있으므로, 구동 회로의 소비 전력을 저감시킬 수 있다. 또한, 용량성 소자에 의해 LC 공진 경로에 있어서의 용량이 커져 스위칭 소자 및 배선부에 의한 LC 공진의 공진 주파수를 저감시킬 수 있으므로, 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <53> 구동 회로는 한쪽 단부가 용량성 부하에 접속되는 인덕턴스 소자와 용량성 부하로부터 전하를 회수하기 위한 회수용 용량성 소자를 더 포함하고, 스위칭 회로는 한쪽 단부가 회수용 용량성 소자의 한쪽 단부와 접속되는 스위칭 소자와, 한쪽 단부가 스위칭 소자의 다른쪽 단부에 접속되는 1 방향성 도통 소자를 포함하고, 배선부의 한쪽 단부는 1 방향성 도통 소자의 다른쪽 단부에 접속되고, 배선부의 다른쪽 단부는 인덕턴스 소자의 다른쪽 단부에 접속되고, 주파수 저감 회로는 1 방향성 도통 소자에 병렬로 접속되는 용량성 소자를 포함하는 것이 바람직하다.
- <54> 이 경우, 인덕턴스 소자와 용량성 부하의 LC 공진에 의해 구동 펄스를 상승 또는 하강시킬 수 있고, 또한 회수용 용량성 소자에 의해 용량성 부하로부터 전하를 회수할 수 있으므로, 구동 회로의 소비 전력을 저감시킬 수 있다. 또한, 용량성 소자에 의해 LC 공진 경로에 있어서의 용량이 커져 1 방향성 도통 소자 및 배선부에 의한 LC 공진의 공진 주파수를 저감시킬 수 있으므로, 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <55> 구동 회로는 소정 전압을 공급하는 전압원과, 한쪽 단부가 용량성 부하에 접속되는 인덕턴스 소자와, 용량성 부하로부터 전하를 회수하기 위한 회수용 용량성 소자와, 회수용 용량성 소자와 인덕턴스 소자를 접속하기 위한 접속 회로를 더 포함하며, 보호 회로는 한쪽 단부가 전압원에 접속되고 다른쪽 단부가 접속 회로의 인덕턴스 소자측의 한쪽 단부와 접속되는 1 방향성 도통 소자를 포함하고, 주파수 저감 회로는 1 방향성 도통 소자에 병렬로 접속되는 용량성 소자를 포함하는 것이 바람직하다.
- <56> 이 경우, 1 방향성 도통 소자에 의해 전압원으로부터 접속 회로로 전압이 공급되는 것을 방지할 수 있다. 또한, 인덕턴스 소자와 용량성 부하의 LC 공진에 의해 구동 펄스를 상승 또는 하강시킬 수 있고, 또한 회수용 용량성 소자에 의해 용량성 부하로부터 전하를 회수할 수 있으므로, 구동 회로의 소비 전력을 저감시킬 수 있다. 또한, 용량성 소자에 의해 LC 공진 경로에 있어서의 용량이 커져 1 방향성 도통 소자 및 배선부에 의한 LC 공진의 공진 주파수를 저감시킬 수 있으므로, 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <57> 본 발명의 다른 특징에 따른 표시 장치는 복수의 전극으로 구성되는 복수의 용량성 부하를 포함하는 표시 패널과, 구동 펄스를 출력해서 표시 패널의 용량성 부하를 구동시키는 구동 회로를 구비하고, 구동 회로는 구동 펄스를 용량성 부하로 공급하기 위한 펄스 공급 경로에 접속되는 전기 회로와, 전기 회로에 접속되는 배선부와, 전기 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감시키는 주파수 저감 회로를 포함한다.
- <58> 그 표시 장치에 있어서는 구동 펄스를 용량성 부하로 공급하기 위한 펄스 공급 경로에 접속되는 전기 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감시키고 있으므로, 표시 패널의 복수의 용량성 부하를 구동시키더라도 구동 회로로부터 발생하는 불필요한 고주파 전자파의 복사가 억제되어 표시 장치로부터 발생하는 불필요한 고주파 전자파의 복사를 억제할 수 있다.

- <59> 전기 회로는 용량성 부하에 구동 펄스를 인가하기 위한 스위칭 회로를 포함하는 것이 바람직하다.
- <60> 이 경우, 용량성 부하에 구동 펄스를 인가하기 위한 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 표시 장치로부터 발생하는 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <61> 용량성 부하는 복수의 전극으로 구성되는 방전 셀을 포함하며, 스위칭 회로는 방전 셀을 점등시키는 유지 기간에 있어서 용량성 부하에 유지 펄스를 인가하기 위한 유지 펄스용 스위칭 회로를 포함하는 것이 바람직하다.
- <62> 이 경우, 방전 셀을 점등시키는 유지 기간에 있어서 용량성 부하에 유지 펄스를 인가하기 위한 유지 펄스용 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감하고 있으므로, 유지 기간에 있어서 LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 표시 장치로부터 발생하는 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <63> 용량성 부하는 복수의 전극으로 구성되는 방전 셀을 포함하며, 스위칭 회로는 방전 셀의 전극의 벽전하를 조정하는 초기화 기간에 있어서 용량성 부하에 초기화 펄스를 인가하기 위한 초기화 펄스용 스위칭 회로를 포함하는 것이 바람직하다.
- <64> 이 경우, 방전 셀의 전극의 벽전하를 조정하는 초기화 기간에 있어서 용량성 부하에 초기화 펄스를 인가하기 위한 초기화 펄스용 스위칭 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감시키고 있으므로, 초기화 펄스를 인가하는 구동 회로에서도 유지 기간에 있어서 LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어, 표시 장치로부터 발생하는 불필요한 고주파 전자파의 복사를 억제할 수 있다.
- <65> 전기 회로는 다른 전기 소자에 과전압이 인가되는 것을 방지하기 위한 보호 회로를 포함하는 것이 바람직하다.
- <66> 이 경우, 다른 전기 소자에 과전압이 인가되는 것을 방지하기 위한 보호 회로의 기생 용량과 배선부의 인덕턴스 성분과의 LC 공진의 공진 주파수를 저감시키고 있으므로, LC 공진에 의해 발생하는 전자파의 주파수를 저감시킬 수 있어 표시 장치로부터 발생하는 불필요한 고주파의 전자파 복사를 억제할 수 있다.
- <67> 주파수 저감 회로는 LC 공진의 공진 주파수를 30MHz 미만으로 저감시키는 것이 바람직하다.
- <68> 이 경우, LC 공진에 의한 공진 주파수를 30MHz 미만으로 저감시키고 있으므로, 표시 장치로부터 발생하는 30MHz 이상의 주파수의 전자파 복사를 억제할 수 있다.

발명의 구성 및 작용

- <69> 발명을 실시하기 위한 최선의 형태
- <70> 이하, 본 발명에 따른 구동 회로의 일례로서, 플라즈마 디스플레이 장치에 이용되는 서스테인 드라이버에 대하여 설명한다. 또, 본 발명의 구동 회로는 용량성 부하를 구동하는 것이면, 다른 장치에도 마찬가지로 적용할 수 있어, 예를 들면 플라즈마 디스플레이 패널, 액정 디스플레이, 일렉트로루미네스스(electro luminescence) 디스플레이 등의 표시 장치의 구동 회로에 적용할 수 있다. 또한, 본 발명의 구동 회로를 플라즈마 디스플레이 패널에 이용하는 경우에는 AC형, DC형 등의 어느 하나의 플라즈마 디스플레이 패널의 구동 회로에도 적용할 수 있고, 어드레스 전극, 서스테인 전극 및 스캔 전극 중의 어느 하나의 구동 회로에도 적용할 수 있지만, 서스테인 전극 및 스캔 전극의 구동 회로에 적합하게 이용할 수 있다.
- <71> 도 1은 본 발명의 실시예 1에 따른 서스테인 드라이버를 이용한 플라즈마 디스플레이 장치의 구성을 도시하는 블럭도이다.
- <72> 도 1의 플라즈마 디스플레이 장치는 PDP(플라즈마 디스플레이 패널)(1), 데이터 드라이버(2), 스캔 드라이버(3), 복수의 스캔 드라이버 IC(회로)(3a) 및 서스테인 드라이버(4)를 포함한다.
- <73> PDP(1)은 복수의 어드레스 전극(데이터 전극)(11), 복수의 스캔 전극(주사 전극)(12) 및 복수의 서스테인 전극(유지 전극)(13)을 포함한다. 복수의 어드레스 전극(11)은 화면의 수직 방향으로 배열되고, 복수의 스캔 전극(12) 및 복수의 서스테인 전극(13)은 화면의 수평 방향으로 배열되어 있다. 또한, 복수의 서스테인 전극(13)은 공통으로 접속되어 있다. 어드레스 전극(11), 스캔 전극(12) 및 서스테인 전극(13)의 각 교점에는 방전 셀이 형성되고, 각 방전 셀이 화면상의 화소를 구성한다.
- <74> 데이터 드라이버(2)는 PDP(1)의 복수의 어드레스 전극(11)에 접속되어 있다. 복수의 스캔 드라이버 IC(3a)는

스캔 드라이버(3)에 접속되어 있다. 각 스캔 드라이버 IC(3a)에는 PDP(1)의 복수의 스캔 전극(12)이 접속되어 있다. 서스테인 드라이버(4)는 PDP(1)의 복수의 서스테인 전극(13)에 접속되어 있다.

- <75> 데이터 드라이버(2)는 기입 기간에 있어서 화상 데이터에 따라 PDP(1)의 해당하는 어드레스 전극(11)에 기입 펄스를 인가한다. 복수의 스캔 드라이버 IC(3a)는 스캔 드라이버(3)에 의해 구동되고, 기입 기간에 있어서 시프트 펄스 SH를 수직주사 방향으로 시프트하면서 PDP(1)의 복수의 스캔 전극(12)에 기입 펄스를 순서대로 인가한다. 이것에 의해, 해당하는 방전 셀에 있어서 어드레스 방전이 실행된다.
- <76> 또한, 복수의 스캔 드라이버 IC(3a)는 유지 기간에 있어서 주기적인 유지 펄스를 PDP(1)의 복수의 스캔 전극(12)에 인가한다. 한편, 서스테인 드라이버(4)는 유지 기간에 있어서 PDP(1)의 복수의 서스테인 전극(13)에 스캔 전극(12)의 유지 펄스에 대해서 180° 위상이 어긋난 유지 펄스를 동시에 인가한다. 이것에 의해, 해당하는 방전 셀에 있어서 유지 방전이 실행된다.
- <77> 도 2는 도 1의 PDP(1)에 있어서의 스캔 전극(12) 및 서스테인 전극(13)의 구동 전압의 일례를 도시하는 타이밍도이다.
- <78> 초기화 및 기입 기간에는 복수의 스캔 전극(12)에 초기화 펄스(셋업 펄스) Pset가 동시에 인가된다. 그 후, 복수의 스캔 전극(12)에 기입 펄스 Pw가 순서대로 인가된다. 이것에 의해, PDP(1)의 해당하는 방전 셀에 있어서 어드레스 방전이 발생한다.
- <79> 다음에, 유지 기간에 있어서 복수의 스캔 전극(12)에 유지 펄스 Psc가 주기적으로 인가되고, 복수의 서스테인 전극(13)에 유지 펄스 Psu가 주기적으로 인가된다. 유지 펄스 Psu의 위상은 유지 펄스 Psc의 위상에 대해서 180° 어긋나 있다. 이것에 의해, 어드레스 방전에 계속해서 유지 방전이 발생한다.
- <80> 다음에, 도 1에 도시하는 서스테인 드라이버(4)에 대해서 설명한다. 도 3은 도 1에 도시한 서스테인 드라이버(4)의 구성을 도시하는 회로도이다.
- <81> 도 3의 서스테인 드라이버(4)는 스위칭 소자인 n채널형 FET(전계 효과형 트랜지스터, 이하 트랜지스터라 함)(Q1~Q4), 콘덴서(C1, C2), 회수 콘덴서(Cr), 회수 코일(L) 및 다이오드(D1, D2)를 포함한다.
- <82> 트랜지스터(Q1)는 한쪽 단부가 전원 단자(V1)에 접속되고 다른쪽 단부가 배선(L1)을 거쳐서 노드(N1)에 접속되고 게이트에는 제어 신호(S1)가 입력된다. 트랜지스터(Q1)는 기생 용량으로서 드레인·소스간 용량(CP1)을 갖고, 트랜지스터(Q1)의 드레인·소스 사이에는 콘덴서(C1)가 병렬로 접속된다. 전원 단자(V1)에는 전압 Vsus가 인가된다.
- <83> 트랜지스터(Q2)는 한쪽 단부가 배선(L2)을 거쳐서 노드(N1)에 접속되고 다른쪽 단부가 접지 단자에 접속되고 게이트에는 제어 신호(S2)가 입력된다. 트랜지스터(Q2)는 기생 용량으로서 드레인·소스간 용량(CP2)을 갖고, 트랜지스터(Q2)의 드레인·소스 사이에는 콘덴서(C2)가 병렬로 접속된다.
- <84> 노드(N1)는, 예를 들면 480개의 서스테인 전극(13)에 접속되어 있지만, 도 3에서는 복수의 서스테인 전극(13)과 접지 단자 사이의 전체 용량에 상당하는 패널 용량(Cp)이 도시되어 있다.
- <85> 회수 콘덴서(Cr)는 노드(N3)와 접지 단자 사이에 접속되어 있다. 트랜지스터(Q3) 및 다이오드(D1)는 노드(N3)와 노드(N2) 사이에 직렬로 접속되어 있다. 다이오드(D2) 및 트랜지스터(Q4)는 노드(N2)와 노드(N3) 사이에 직렬로 접속되어 있다. 트랜지스터(Q3)의 게이트에는 제어 신호(S3)가 입력되고, 트랜지스터(Q4)의 게이트에는 제어 신호(S4)가 입력된다. 회수 코일(L)은 노드(N2)와 노드(N1) 사이에 접속되어 있다.
- <86> 본 실시예에서는 트랜지스터(Q1, Q2)가 전기 회로, 스위칭 회로 및 유지 펄스용 스위칭 회로에 상당하고, 배선(L1, L2)이 배선부에 상당하고, 콘덴서(C1, C2)가 주파수 저감 회로에 상당하고, 전원 단자(V1) 및 접지 단자가 전압원에 상당한다. 또한, 트랜지스터(Q1)가 제 1 스위칭 소자에 상당하고, 트랜지스터(Q2)가 제 2 스위칭 소자에 상당하고, 배선(L1)이 제 1 배선부에 상당하고, 배선(L2)이 제 2 배선부에 상당하고, 콘덴서(C1)가 제 1 용량성 소자에 상당하고, 콘덴서(C2)가 제 2 용량성 소자에 상당하고, 전원 단자(V1)가 제 1 전압원에 상당하고, 접지 단자가 제 2 전압원에 상당한다.
- <87> 다음에, 상기한 바와 같이 구성된 서스테인 드라이버(4)의 유지 기간의 동작에 대해서 설명한다.
- <88> 우선, 제어 신호(S2)가 로우 레벨로 되어 트랜지스터(Q2)가 오프로 되고, 제어 신호(S3)가 하이 레벨로 되어 트랜지스터(Q3)가 온으로 된다. 이 때, 제어 신호(S1)는 로우 레벨에 있어 트랜지스터(Q1)는 오프로 되고, 제어 신호(S4)는 로우 레벨에 있어 트랜지스터(Q4)는 오프로 되어 있다. 따라서, 회수 콘덴서(Cr)가 트랜지스터(Q3)

및 다이오드(D1)를 거쳐서 회수 코일(L)에 접속되고, 회수 코일(L) 및 패널 용량(Cp)에 의한 LC 공진에 의해 노드(N1)의 전압이 완만하게 상승한다. 이 때, 회수 콘덴서(Cr)의 전하가 트랜지스터(Q3), 다이오드(D1) 및 회수 코일(L)을 거쳐서 패널 용량(Cp)으로 방출된다.

- <89> 또한, 이 때, 트랜지스터(Q3), 다이오드(D1) 및 회수 코일(L)을 거쳐서 흐르는 전류는 패널 용량(Cp)에 유입될 뿐만 아니라, 배선(L1)을 거쳐서 트랜지스터(Q1)의 드레인·소스간 용량(CP1) 및 콘덴서(C1)로 흐름과 동시에, 배선(L2)을 거쳐서 트랜지스터(Q2)의 드레인·소스간 용량(CP2) 및 콘덴서(C2)로도 흐른다. 이 때문에, 배선(L1, L2)의 각 인덕턴스 성분과 트랜지스터(Q1, Q2)의 각 드레인·소스간 용량(CP1, CP2) 및 콘덴서(C1, C2)에 의해 LC 공진이 발생한다.
- <90> 그러나, 본 실시예에서는, 이 LC 공진에 기여하는 용량은 드레인·소스간 용량(CP1, CP2)과 콘덴서(C1, C2)를 각각 가산한 용량으로 되므로, 그의 공진 주파수는 드레인·소스간 용량(CP1, CP2)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 LC 공진의 공진 주파수가 30MHz 미만으로 되도록, 각 콘덴서(C1, C2)의 용량을 각 트랜지스터(Q1, Q2)의 드레인·소스간 용량(CP1, CP2)에 대해서, 예를 들어 약 5~10배로 설정하고 있다.
- <91> 여기서, 일례로서, 2000pF의 콘덴서를 FET의 드레인·소스 사이에 병렬로 접속한 경우의 드레인·소스간 용량과 드레인·소스간 전압과의 관계에 대해서 설명한다. 도 4는 2000pF의 콘덴서를 FET에 병렬로 접속한 경우와 접속하지 않는 경우의 드레인·소스간 용량 Cds(pF)와 드레인·소스간 전압 Vds(V)와의 관계를 도시하는 도면이다. 도 4에서는 FET의 드레인·소스 사이에 콘덴서를 접속하고 있지 않은 경우를 점선으로 나타내고, 2000pF의 콘덴서를 병렬로 접속한 경우를 실선으로 나타내고 있다.
- <92> 도 4에 도시하는 바와 같이, 2000pF의 콘덴서가 FET의 드레인·소스 사이에 병렬로 접속되면, 접속하지 않는 경우에 비해서 드레인·소스간 용량 Cds가 증가하는 것을 알 수 있다. 본 실시예의 경우, 도 3에 도시한 트랜지스터(Q1, Q2)의 드레인·소스간 전압 Vds가 약 200V이기 때문에, 2000pF의 콘덴서를 각 트랜지스터(Q1, Q2)의 드레인·소스 사이에 병렬로 접속하는 것에 의해, 각 트랜지스터(Q1, Q2)의 드레인·소스간 용량 Cds가 콘덴서를 접속하지 않는 경우에 비해서 약 10배정도 증가하는 것을 알 수 있다.
- <93> 상기한 바와 같이, 트랜지스터(Q1, Q2)의 드레인·소스 사이에 콘덴서(C1, C2)를 병렬로 접속하는 것에 의해, 트랜지스터(Q3)가 오프로부터 온으로 변화되었을 때에 발생하는 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1, Q2)의 드레인·소스간 용량(CP1, CP2) 및 콘덴서(C1, C2)에 의한 LC 공진의 공진 주파수가 30MHz 미만으로 되어 30MHz 이상의 불필요한 전자파의 복사가 억제된다.
- <94> 다음에, 제어 신호(S1)가 하이 레벨로 되어 트랜지스터(Q1)가 온으로 되고, 제어 신호(S3)가 로우 레벨로 되어 트랜지스터(Q3)가 오프로 된다. 따라서, 노드(N1)가 전원 단자(V1)에 접속되고 노드(N1)의 전압이 급격하게 상승하여 전압 Vsus로 고정된다.
- <95> 이 때, 전원 단자(V1)로부터 트랜지스터(Q1)를 거쳐서 흐르는 전류는 패널 용량(Cp)에 유입될 뿐만 아니라, 배선(L1, L2)을 거쳐서 트랜지스터(Q2)의 드레인·소스간 용량(CP2) 및 콘덴서(C2)에도 유입된다. 이 때문에, 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q2)의 드레인·소스간 용량(CP2) 및 콘덴서(C2)에 의해 LC 공진이 발생한다.
- <96> 이 경우에도 상기와 마찬가지로, 이 LC 공진에 기여하는 용량이 드레인·소스간 용량(CP2)과 콘덴서(C2)를 가산한 용량으로 되기 때문에, 트랜지스터(Q1)가 오프로부터 온으로 변화되었을 때에 발생하는 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q2)의 드레인·소스간 용량(CP2) 및 콘덴서(C2)에 의한 LC 공진의 공진 주파수가 30MHz 미만으로 되어, 30MHz 이상의 불필요한 전자파의 복사가 억제된다.
- <97> 다음에, 제어 신호(S1)가 로우 레벨로 되어 트랜지스터(Q1)가 오프로 되고, 제어 신호(S4)가 하이 레벨로 되어 트랜지스터(Q4)가 온으로 된다. 따라서, 회수 콘덴서(Cr)가 다이오드(D2) 및 트랜지스터(Q4)를 거쳐서 회수 코일(L)에 접속되고, 회수 코일(L) 및 패널 용량(Cp)에 의한 LC 공진에 의해 노드(N1)의 전압이 완만하게 강하한다. 이 때, 패널 용량(Cp)에 축적된 전하는 회수 코일(L), 다이오드(D2) 및 트랜지스터(Q4)를 거쳐서 회수 콘덴서(Cr)에 축적되고, 전하의 회수가 실행된다.
- <98> 또한, 이 때, 패널 용량(Cp)으로부터 흐르는 전류는 회수 코일(L), 다이오드(D2) 및 트랜지스터(Q4)를 거쳐서 회수 콘덴서(Cr)로 유입될 뿐만 아니라, 배선(L1, L2)을 거쳐서 트랜지스터(Q1, Q2)의 드레인·소스간 용량(CP1, CP2) 및 콘덴서(C1, C2)로도 흐른다. 이 때문에, 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1, Q2)의 드레인·소스간 용량(CP1, CP2) 및 콘덴서(C1, C2)에 의해 LC 공진이 발생한다.

- <99> 이 경우에도 상기와 마찬가지로, 이 LC 공진에 기여하는 용량이 드레인·소스간 용량(CP1, CP2)과 콘덴서(C1, C2)를 각각 가산한 용량으로 되기 때문에, 트랜지스터(Q4)가 오프로부터 온으로 변화되었을 때에 발생하는 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1, Q2)의 드레인·소스간 용량(CP1, CP2) 및 콘덴서(C1, C2)에 의한 LC 공진의 공진 주파수가 30MHz 미만으로 되어, 30MHz 이상의 불필요한 전자파의 복사가 억제된다.
- <100> 다음에, 제어 신호(S2)가 하이 레벨로 되어 트랜지스터(Q2)가 온으로 되고, 제어 신호(S4)가 로우 레벨로 되어 트랜지스터(Q4)가 오프로 된다. 따라서, 노드(N1)가 접지 단자에 접속되고, 노드(N1)의 전압이 급격하게 강하하여 접지 전위로 고정된다.
- <101> 이 때, 트랜지스터(Q2)를 거쳐서 접지 단자로 흐르는 전류는 패널 용량(Cp)으로부터 유입될 뿐만 아니라, 배선(L1, L2)을 거쳐서 트랜지스터(Q1)의 드레인·소스간 용량(CP1) 및 콘덴서(C1)로부터도 유입한다. 이 때문에, 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1)의 드레인·소스간 용량(CP1) 및 콘덴서(C1)에 의해 LC 공진이 발생한다.
- <102> 이 경우에도 상기와 마찬가지로, 이 LC 공진에 기여하는 용량이 드레인·소스간 용량(CP1)과 콘덴서(C1)를 가산한 용량으로 되기 때문에, 트랜지스터(Q2)가 오프로부터 온으로 변화되었을 때에 발생하는 배선(L1, L2)의 인덕턴스 성분과 트랜지스터(Q1)의 드레인·소스간 용량(CP1) 및 콘덴서(C1)에 의한 LC 공진의 공진 주파수도 30MHz 미만으로 되어, 30MHz 이상의 불필요한 전자파의 복사가 억제된다.
- <103> 상기한 동작을 유지 기간에 있어서 반복해서 실행하는 것에 의해, 도 14에 도시하는 종래의 유지 펄스 Psu와 동일한 파형을 갖는 유지 펄스 Psu가 복수의 서스테인 전극(13)에 주기적으로 인가됨과 동시에 30MHz 이상의 불필요한 전자파의 복사가 억제된다.
- <104> 다음에, 상기한 바와 같이 트랜지스터(Q1, Q2)에 콘덴서(C1, C2)를 병렬로 접속한 경우의 전자파의 복사 레벨의 저감 효과에 대해서 설명한다. 도 5는 도 1에 도시한 플라즈마 디스플레이 장치로부터 방출되는 전자파의 복사 레벨과 주파수와의 관계를 도시하는 도면이다. 도 5에서는 콘덴서(C1, C2)를 트랜지스터(Q1, Q2)의 드레인·소스 사이에 병렬로 접속한 경우를 실선으로 나타내고, 콘덴서(C1, C2)를 접속하고 있지 않은 경우를 점선으로 나타낸다.
- <105> 도 5에 도시하는 바와 같이, 콘덴서(C1, C2)를 접속하고 있지 않은 경우, 전자파의 복사 레벨은 30MHz보다 높은 주파수 f0에서 피크를 취하고, 30MHz 이상의 전자파의 복사 레벨이 높게 되어 있는 것을 알 수 있다. 한편, 콘덴서(C1, C2)를 트랜지스터(Q1, Q2)의 드레인·소스 사이에 병렬로 접속한 경우, 공진 주파수가 f0로부터 f1로 저감되어 30MHz보다 낮은 주파수 f1에서 피크를 취하게 된다. 따라서, 30MHz 이상의 전자파의 복사 레벨이 충분히 저감되어 30MHz 이상의 불필요한 전자파의 복사를 충분히 억제할 수 있다는 것을 알 수 있다.
- <106> 상기한 바와 같이, 본 실시예에서는 콘덴서(C1, C2)가 트랜지스터(Q1, Q2)의 드레인·소스 사이에 병렬로 접속되어 있기 때문에, 트랜지스터(Q1~Q4)가 오프로부터 온으로 변화되었을 때에 발생하는 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시킬 수 있다. 따라서, 30MHz 이상의 고주파 전자파의 복사를 억제할 수 있다.
- <107> 다음에, 도 1에 도시한 서스테인 드라이버(4)로서 이용되는 다른 서스테인 드라이버에 대해서 설명한다. 도 6은 본 발명의 실시예 2에 따른 서스테인 드라이버의 구성을 도시하는 회로도이다.
- <108> 도 6에 도시한 서스테인 드라이버(4a)와 도 3에 도시한 서스테인 드라이버(4)에서 다른 점은 콘덴서(C1, C2)가 생략되고, 트랜지스터(Q3, Q4)에 병렬로 접속되는 콘덴서(C3, C4)가 부가된 점이며, 그 밖의 점은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로, 동일 부분에는 동일 부호를 붙이고, 이하 상세한 설명을 생략한다.
- <109> 도 6에 도시한 바와 같이, 콘덴서(C3)는 트랜지스터(Q3)의 드레인·소스 사이에 병렬로 접속되고, 콘덴서(C4)는 트랜지스터(Q4)의 드레인·소스 사이에 병렬로 접속된다. 트랜지스터(Q3)의 한쪽 단부는 배선(L3)을 거쳐서 노드(N3)에 접속되고, 트랜지스터(Q4)의 한쪽 단부는 배선(L4)을 거쳐서 노드(N3)에 접속되어 있다. 또, 배선(L3) 및 배선(L4)은 트랜지스터(Q3) 및 트랜지스터(Q4)의 드레인·소스간 배선 전체를 가리키고 있다. 트랜지스터(Q3)는 기생 용량으로서 드레인·소스간 용량(CP3)을 갖고, 트랜지스터(Q4)는 기생 용량으로서 드레인·소스간 용량(CP4)을 갖는다. 다이오드(D1)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP5)을 갖고, 다이오드(D2)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP6)을 갖는다.
- <110> 본 실시예에서는 트랜지스터(Q3, Q4)가 전기 회로, 스위칭 회로 및 유지 펄스용 스위칭 회로에 상당하고, 배선

(L3, L4)이 배선부에 상당하고, 콘덴서(C3, C4)가 주파수 저감 회로에 상당하고, 회수 코일(L)이 인덕턴스 소자에 상당하고, 회수 콘덴서(Cr)가 회수용 용량성 소자에 상당하고, 다이오드(D1, D2)가 1 방향성 도통 소자, 트랜지스터(Q3, Q4)가 스위칭 소자에 상당한다.

- <111> 다음에, 상기한 바와 같이 구성된 서스테인 드라이버(4a)의 유지 기간의 동작에 대해서 설명한다. 도 7은 도 6에 도시한 서스테인 드라이버(4a)의 유지 기간의 동작을 설명하기 위한 타이밍도이다. 도 7에는 트랜지스터(Q1~Q4)에 입력되는 제어 신호(S1~S4) 및 노드(N1~N3)의 각 전압이 도시되어 있다. 또, 도 6에 도시한 서스테인 드라이버(4a)의 기본적인 동작은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로이므로, LC 공진의 발생 메카니즘 등의 다른 점에 대해서만 이하 상세하게 설명한다.
- <112> 우선, 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)의 인덕턴스 성분에 의한 LC 공진은 트랜지스터(Q4)가 오프 상태에 있고 또한 트랜지스터(Q4)의 드레인·소스 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 구체적으로는 도 7에 나타난 시각 t1, t2에 있어서 드레인·소스간 용량(CP4) 및 배선(L4)의 인덕턴스 성분에 의한 LC 공진이 발생한다.
- <113> 시각 t1의 경우, 제어 신호(S3)가 하이 레벨로 되어 트랜지스터(Q3)가 온으로 되고, 노드(N2)의 전위가 0V로부터 노드(N3)의 전위 약 $V_{sus}/2$ 로 상승하는 순간에 LC 공진이 발생한다. 이 때, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6), 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)을 거쳐서 고주파의 전류가 노드(N2)로부터 노드(N3)를 향해서 흐르려고 한다. 이 때문에, 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <114> 또한, 시각 t2의 경우, 노드(N1)의 전위가 회수 코일(L) 및 패널 용량(Cp)에 의한 LC 공진에 의해 피크 전압으로부터 하강하기 시작하고, 회수 코일(L)에 흐르는 전류의 방향이 노드(N1)로부터 노드(N2)로 역전되면, 다이오드(D1)가 비도통으로 되므로, 전류는 경로가 차단되고 노드(N2)의 전위는 급격하게 노드(N1)의 전위를 향해서 상승한다. 이 때, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 등의 노드(N2)에 접속되어 있는 부유 용량 및 회수 코일(L)에 의한 LC 공진을 발생시키고 노드(N2)의 전위가 링잉(ringing)하면서 상승하는 순간에 고주파의 LC 공진이 발생한다.
- <115> 이 때, 다이오드(D2)는 온으로 되고, 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)을 거쳐서 고주파의 전류가 노드(N2)로부터 노드(N3)를 향해서 흐르려고 한다. 이 때문에, 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <116> 그러나, 본 실시예에서는 트랜지스터(Q4)에 병렬로 콘덴서(C4)가 접속되어 있기 때문에, 트랜지스터(Q4)의 드레인·소스간 용량(CP4) 및 배선(L4)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 트랜지스터(Q4)의 드레인·소스간 용량(CP4)과 콘덴서(C4)를 가산한 용량으로 되므로, 그의 공진 주파수는 트레인·소스간 용량(CP4)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 이 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C4)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <117> 다음에, 트랜지스터(Q3)의 드레인·소스간 용량(CP3) 및 배선(L3)의 인덕턴스 성분에 의한 LC 공진은 트랜지스터(Q3)가 오프 상태에 있고 또한 트랜지스터(Q3)의 드레인·소스 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 구체적으로는 도 7에 나타난 시각 t3, t4에 있어서 드레인·소스간 용량(CP3) 및 배선(L3)의 인덕턴스 성분에 의한 LC 공진이 발생한다.
- <118> 시각 t3의 경우, 유지 펄스 P_{su} 의 상승시의 전력 회수 기간이 종료하고 제어 신호(S1)가 하이 레벨로 되어 트랜지스터(Q1)가 온으로 되고, 전원 단자(V1)의 전압 V_{sus} 가 노드(N2)에 인가되고 있는 상태로부터, 제어 신호(S4)가 하이 레벨로 되어 트랜지스터(Q4)가 온으로 되고, 노드(N2)의 전위가 V_{sus} 로부터 노드(N3)의 전위 약 $V_{sus}/2$ 로 하강하는 순간에 LC 공진이 발생한다.
- <119> 이 때, 배선(L3), 트랜지스터(Q3)의 드레인·소스간 용량(CP3) 및 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5)을 거쳐서 고주파의 전류가 노드(N3)로부터 노드(N2)를 향해서 흐르려고 한다. 이 때문에, 트랜지스터(Q3)의 드레인·소스간 용량(CP3) 및 배선(L3)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <120> 또한, 시각 t4의 경우, 유지 펄스 P_{su} 의 하강시의 전력 회수 기간이 종료하고 회수 코일(L)에 흐르는 전류의 방향이 노드(N2)로부터 노드(N1)로 역전되면, 다이오드(D2)가 비도통으로 되므로, 전류는 경로가 차단되고 노드(N2)의 전위는 급격하게 노드(N1)의 전위를 향해서 강하한다. 이 때, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 등의 노드(N2)에 접속되어 있는 부유 용량 및 회수 코일(L)에 의한 LC 공진을 발생시키고 노드(N2)의

전위가 링잉하면서 하강하는 순간에 고주파의 LC 공진이 발생한다.

- <121> 이 때, 다이오드(D1)는 온으로 되고, 배선(L3) 및 트랜지스터(Q3)의 드레인·소스간 용량(CP3)을 거쳐서 고주파의 전류가 노드(N3)로부터 노드(N2)를 향해서 흐르려고 한다. 이 때문에, 트랜지스터(Q3)의 드레인·소스간 용량(CP3) 및 배선(L3)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <122> 그러나, 본 실시예에서는 트랜지스터(Q3)에 병렬로 콘덴서(C3)가 접속되어 있기 때문에, 트랜지스터(Q3)의 드레인·소스간 용량(CP3) 및 배선(L3)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 트랜지스터(Q3)의 드레인·소스간 용량(CP3)과 콘덴서(C3)를 가산한 용량으로 되므로, 그의 공진 주파수는 드레인·소스간 용량(CP3)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 이 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C3)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <123> 상기한 바와 같이, 본 실시예에서도 콘덴서(C3, C4)가 트랜지스터(Q3, Q4)의 드레인·소스 사이에 병렬로 접속되어 있으므로, 배선(L3, L4)의 인덕턴스 성분과 트랜지스터(Q3, Q4)의 드레인·소스간 용량(CP3, CP4)에 의해 발생하는 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시킬 수 있다. 따라서, 30MHz 이상의 고주파 전자파의 복사를 억제할 수 있다.
- <124> 도 8은 본 발명의 실시예 3에 따른 서스테인 드라이버의 구성을 도시하는 회로도이다.
- <125> 도 8에 도시한 서스테인 드라이버(4b)와 도 3에 도시한 서스테인 드라이버(4)에서 다른 점은 콘덴서(C1, C2)가 생략되고, 다이오드(D1, D2)에 병렬로 접속되는 콘덴서(C5, C6)가 부가된 점이며, 그 밖의 점은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로, 동일 부분에는 동일 부호를 붙이고, 이하 상세한 설명을 생략한다.
- <126> 도 8에 도시한 바와 같이, 콘덴서(C5)는 다이오드(D1)의 애노드·캐소드 사이에 병렬로 접속되고, 콘덴서(C6)는 다이오드(D2)의 애노드·캐소드 사이에 병렬로 접속된다. 다이오드(D1)의 캐소드는 배선(L5)을 거쳐서 노드(N2)에 접속되고, 다이오드(D2)의 애노드는 배선(L6)을 거쳐서 노드(N2)에 접속되어 있다. 다이오드(D1)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP5)을 갖고, 다이오드(D2)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP6)을 갖는다. 또한, 트랜지스터(Q3, Q4)도 실시예 2와 마찬가지로 기생 용량(CP3, CP4)을 갖고 있다.
- <127> 본 실시예에서는 다이오드(D1, D2)가 전기 회로, 스위칭 회로 및 유지 펄스용 스위칭 회로에 상당하고, 배선(L5, L6)이 배선부에 상당하고, 콘덴서(C5, C6)가 주파수 저감 회로에 상당하고, 회수 코일(L)이 인덕턴스 소자에 상당하고, 회수 콘덴서(Cr)가 회수용 용량성 소자에 상당하고, 다이오드(D1, D2)가 1 방향성 도통 소자, 트랜지스터(Q3, Q4)가 스위칭 소자에 상당한다.
- <128> 다음에, 상기한 바와 같이 구성된 서스테인 드라이버(4b)의 유지 기간의 동작에 대해서 설명한다. 또, 도 8에 도시한 서스테인 드라이버(4b)의 기본적인 동작은 도 3 및 도 6에 도시한 서스테인 드라이버(4, 4a)와 마찬가지로, LC 공진의 발생 메카니즘 등의 다른 점에 대해서만 이하 상세히 설명한다.
- <129> 우선, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)의 인덕턴스 성분에 의한 LC 공진은 다이오드(D1)가 오프 상태에 있고 또한 다이오드(D1)의 애노드·캐소드 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 구체적으로는 도 7에 도시한 시각 t2, t3에 있어서 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)의 인덕턴스 성분에 의한 LC 공진이 발생한다.
- <130> 시각 t2의 경우, 제어 신호(S3)가 하이 레벨로 되어 트랜지스터(Q3)가 온으로 되고, 노드(N2)의 전위가 노드(N3)의 전위 약 $V_{sus}/2$ 와 동일한 전위로 되어 있는 상태로부터, 노드(N1)의 전위가 회수 코일(L) 및 패널 용량(Cp)에 의한 LC 공진에 의해 피크 전압으로부터 하강하기 시작하고, 회수 코일(L)에 흐르는 전류의 방향이 노드(N1)로부터 노드(N2)로 역전되면 다이오드(D1)가 비도통으로 되므로, 전류는 경로가 차단되고 노드(N2)의 전위는 급격하게 노드(N1)의 전위를 향해서 상승한다. 이 때, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 등의 노드(N2)에 접속되어 있는 부유 용량 및 회수 코일(L)에 의한 LC 공진을 발생시키고 노드(N2)의 전위가 링잉하면서 상승하는 순간에 고주파의 LC 공진이 발생한다.
- <131> 이 때, 다이오드(D1)는 역바이어스의 상태에 있어 오프로 되어 있지만, 트랜지스터(Q3)는 온으로 되어 있기 때문에 배선(L5) 및 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5)을 거쳐서 고주파의 전류가 노드(N2)로부터 노드(N3)를 향해서 흐르려고 한다. 이 때문에, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <132> 또한, 시각 t3의 경우, 유지 펄스 Psu의 상승시의 전력 회수 기간이 종료하고 제어 신호(S1)가 하이 레벨로 되

어 트랜지스터(Q1)가 온으로 되고, 전원 단자(V1)의 전압 V_{sus} 가 노드(N2)에 인가되고 있는 상태에서부터, 제어 신호(S4)가 하이 레벨로 되어 트랜지스터(Q4)가 온으로 되고, 노드(N2)의 전위가 V_{sus} 로부터 노드 (N3)의 전위 약 $V_{sus}/2$ 로 하강하는 순간에 LC 공진이 발생한다.

- <133> 이 때, 트랜지스터(Q3)의 드레인·소스간 용량(CP3), 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)을 거쳐서 고주파의 전류가 노드(N3)로부터 노드(N2)를 향해서 흐르려고 한다. 이 때문에, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <134> 그러나, 본 실시예에서는 다이오드(D1)에 병렬로 콘덴서(C5)가 접속되어 있기 때문에, 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5) 및 배선(L5)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 다이오드(D1)의 애노드·캐소드 사이의 용량(CP5)과 콘덴서(C5)를 가산한 용량으로 되므로, 그의 공진 주파수는 애노드·캐소드 사이의 용량(CP5)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 이 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C5)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <135> 다음에, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)의 인덕턴스 성분에 의한 LC 공진은 다이오드(D2)가 오프 상태에 있고 또한, 다이오드(D2)의 애노드·캐소드 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 구체적으로는 도 7에 도시한 시각 t_1 , t_4 에 있어서 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)의 인덕턴스 성분에 의한 LC 공진이 발생한다.
- <136> 시각 t_1 의 경우, 제어 신호(S3)가 하이 레벨로 되어 트랜지스터(Q3)가 온으로 되고, 노드(N2)의 전위가 0V로부터 노드(N3)의 전위 약 $V_{sus}/2$ 로 상승하는 순간에 LC 공진이 발생한다. 이 때, 배선(L6), 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 트랜지스터(Q4)의 드레인·소스간 용량(CP4)을 거쳐서 고주파의 전류가 노드(N2)로부터 노드(N3)를 향해서 흐르려고 한다. 이 때문에, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <137> 또한, 시각 t_4 의 경우, 유지 펄스 P_{su} 의 하강시의 전력 회수 기간이 종료하고 회수 코일(L)에 흐르는 전류의 방향이 노드(N2)로부터 노드(N1)로 역전되면 다이오드(D2)가 비도통으로 되므로, 전류는 경로가 차단되고 노드(N2)의 전위는 급격하게 노드(N1)의 전위를 향해서 강하한다. 이 때, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 등의 노드(N2)에 접속되어 있는 부유 용량 및 회수 코일(L)에 의한 LC 공진을 발생시키고 노드(N2)의 전위가 링잉하면서 하강하는 순간에 고주파의 LC 공진이 발생한다.
- <138> 이 때, 다이오드(D2)는 역바이어스의 상태에 있어 오프되어 있지만, 트랜지스터(Q4)는 온으로 되어 있으므로, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)을 거쳐서 고주파의 전류가 노드(N3)로부터 노드(N2)를 향해서 흐르려고 한다. 이 때문에, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <139> 그러나, 본 실시예에서는 다이오드(D2)에 병렬로 콘덴서(C6)가 접속되어 있기 때문에, 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6) 및 배선(L6)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 다이오드(D2)의 애노드·캐소드 사이의 용량(CP6)과 콘덴서(C6)를 가산한 용량으로 되므로, 그의 공진 주파수는 애노드·캐소드 사이의 용량(CP6)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 이 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C6)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <140> 상기한 바와 같이, 본 실시예에서도 콘덴서(C5, C6)가 다이오드(D1, D2)의 애노드·캐소드 사이에 병렬로 접속되어 있기 때문에, 배선(L5, L6)의 인덕턴스 성분과 다이오드(D1, D2)의 애노드·캐소드 사이의 용량(CP5, CP6)에 의해 발생하는 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시킬 수 있다. 따라서, 30MHz 이상의 고주파 전자파의 복사를 억제할 수 있다.
- <141> 도 9는 본 발명의 실시예 4에 따른 서스테인 드라이버의 구성을 도시하는 회로도이다.
- <142> 도 9에 도시한 서스테인 드라이버(4c)와 도 3에 도시한 서스테인 드라이버(4)에서 다른 점은 콘덴서(C1, C2)가 생략되고, 전원 단자(V1)와 노드(N2) 사이에 다이오드(D3) 및 콘덴서(C7)가 부가되고, 노드(N2)와 접지 단자 사이에 다이오드(D4) 및 콘덴서(C8)가 부가된 점이며, 그 밖의 점은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로, 동일 부분에는 동일 부호를 붙이고, 이하 상세한 설명을 생략한다.
- <143> 도 9에 도시하는 바와 같이, 다이오드(D3)는 캐소드가 전원 단자(V1)에 접속되고, 애노드가 배선(L7)을 거쳐서 노드(N2)에 접속된다. 다이오드(D3)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP7)을 갖고, 다이오드

(D3)의 애노드·캐소드 사이에는 콘덴서(C7)가 병렬로 접속된다.

- <144> 또한, 다이오드(D4)는 캐소드가 배선(L8)을 거쳐서 노드(N2)에 접속되고, 애노드가 접지 단자에 접속된다. 다이오드(D4)는 기생 용량으로서 애노드·캐소드 사이의 용량(CP8)을 갖고, 다이오드(D4)의 애노드·캐소드 사이에는 콘덴서(C8)가 병렬로 접속된다.
- <145> 다이오드(D3, D4)는 전류 클립의 목적으로 부가한 것으로서, 트랜지스터(Q3, Q4)의 내압이 낮은 경우에 트랜지스터(Q3, Q4)에 내압 이상의 전압이 걸리지 않도록 보호하고 있다. 따라서, 다이오드(D3)는 통상 오프 상태에 있어, 노드(N2)의 전위가 V_{sus} 를 초과할 때에만 온으로 되고, 다이오드(D4)는 통상 오프 상태에 있어, 노드(N2)의 전위가 0V를 하회할 때에만 온으로 된다. 따라서, 노드(N2)의 전위는 0V~ V_{sus} 의 범위에 클립된다.
- <146> 본 실시예에서는 다이오드(D3, D4)가 전기 회로 및 보호 회로에 상당하고, 배선(L7, L8)이 배선부에 상당하고, 콘덴서(C7, C8)가 주파수 저감 회로에 상당하고, 전원 단자(V1) 및 접지 단자가 전압원에 상당하고, 회수 코일(L)이 인덕턴스 소자에 상당하고, 회수 콘덴서(Cr)가 회수용 용량성 소자에 상당하고, 트랜지스터(Q3, Q4) 및 다이오드(D1, D2)가 접속 회로에 상당하고, 다이오드(D3, D4)가 1 방향성 도통 소자, 콘덴서(C7, C8)가 용량성 소자에 상당한다.
- <147> 다음에, 상기한 바와 같이 구성된 서스테인 드라이버(4c)의 유지 기간의 동작에 대해서 설명한다. 도 10은 도 9에 도시한 서스테인 드라이버(4c)의 유지 기간의 동작을 설명하기 위한 타이밍도이다. 도 10에는 트랜지스터(Q1~Q4)에 입력되는 제어 신호(S1~S4) 및 노드(N1~N3)의 각 전압이 도시되어 있다. 또, 도 9에 도시한 서스테인 드라이버(4c)의 기본적인 동작은 도 3 및 도 6에 도시한 서스테인 드라이버(4, 4a)와 마찬가지로, LC 공진의 발생 메카니즘 등의 다른 점에 대해서만 이하 상세히 설명한다.
- <148> 우선, 다이오드(D3)의 애노드·캐소드 사이의 용량(CP7) 및 배선(L7)의 인덕턴스 성분에 의한 LC 공진은 다이오드(D3)가 오프 상태에 있고 또한 다이오드(D3)의 애노드·캐소드 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 여기서, 다이오드(D3)의 캐소드측의 전위가 전원 단자(V1)에 의해 V_{sus} 로 고정되어 있으므로, 노드(N2)의 전위가 변화되는 모든 타이밍에서 다이오드(D3)의 애노드·캐소드 사이의 전압이 변화된다.
- <149> 구체적으로는 도 10에 도시하는 바와 같이 트랜지스터(Q3)가 온으로 되어 노드(N2)의 전위가 0V로부터 약 $V_{sus}/2$ 를 향해서 상승하는 순간, 즉 시각 t1, 상승시의 전력 회수 기간이 종료하고 노드(N2)의 전위가 V_{sus} 를 향해서 상승하는 순간, 즉 시각 t2, 트랜지스터(Q4)가 온으로 되어 노드(N2)의 전위가 V_{sus} 로부터 약 $V_{sus}/2$ 를 향해서 하강하는 순간, 즉 시각 t3 및 하강시의 전력 회수 기간이 종료하고 노드(N2)의 전위가 0V를 향해서 하강하는 순간, 즉 시각 t4의 각 타이밍에서 다이오드(D3)의 애노드·캐소드 사이의 전압이 변화된다. 이 때, 애노드·캐소드 사이의 용량(CP7)에 고주파의 전류가 흐르고, 다이오드(D3)의 애노드·캐소드 사이의 용량(CP7) 및 배선(L7)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <150> 그러나, 본 실시예에서는 다이오드(D3)에 병렬로 콘덴서(C7)가 접속되어 있기 때문에, 다이오드(D3)의 애노드·캐소드 사이의 용량(CP7) 및 배선(L7)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 다이오드(D3)의 애노드·캐소드 사이의 용량(CP7)과 콘덴서(C7)를 가산한 용량으로 되므로, 그의 공진 주파수는 애노드·캐소드 사이의 용량(CP7)에만 의한 공진 주파수보다도 저감된다. 구체적으로는 이 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C7)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <151> 다음에, 다이오드(D4)의 애노드·캐소드 사이의 용량(CP8) 및 배선(L8)의 인덕턴스 성분에 의한 LC 공진은 다이오드(D4)가 오프 상태에 있고 또한 다이오드(D4)의 애노드·캐소드 사이에 급격한 전압 변화가 발생하는 경우에 발생한다. 여기서, 다이오드(D4)의 애노드측의 전위가 접지 단자에 의해 0V로 고정되어 있으므로, 노드(N2)의 전위가 변화되는 모든 타이밍에서 다이오드(D3)의 애노드·캐소드 사이의 전압이 변화된다.
- <152> 따라서, 다이오드(D3)와 마찬가지로 상기한 시각 t1~t4의 각 타이밍에서 다이오드(D4)의 애노드·캐소드 사이의 전압이 변화된다. 이 때, 애노드·캐소드 사이의 용량(CP8)에 고주파의 전류가 흐르고, 다이오드(D4)의 애노드·캐소드 사이의 용량(CP8) 및 배선(L8)의 인덕턴스 성분에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <153> 그러나, 본 실시예에서는 다이오드(D4)에 병렬로 콘덴서(C8)가 접속되어 있기 때문에, 다이오드(D4)의 애노드·캐소드 사이의 용량(CP8) 및 배선(L8)의 인덕턴스 성분에 의한 LC 공진에 기여하는 용량은 다이오드(D4)의 애노드·캐소드 사이의 용량(CP8)과 콘덴서(C8)를 가산한 용량으로 되므로, 그의 공진 주파수는 애노드·캐소드 사이의 용량(CP8)에만 의한 공진 주파수보다도 저감된다. 구체적으로는, 이 LC 공진의 공진 주파수가 30MHz 미만

이 되도록, 콘덴서(C8)의 용량이 설정되어, 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.

- <154> 상기한 바와 같이, 본 실시예에서도 콘덴서(C7, C8)가 다이오드(D3, D4)의 애노드·캐소드 사이에 병렬로 접속되어 있으므로, 배선(L7, L8)의 인덕턴스 성분과 다이오드(D3, D4)의 애노드·캐소드 사이의 용량(CP7, CP8)에 의해 발생하는 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시킬 수 있다. 따라서, 30MHz 이상의 고주파 전자파의 복사를 억제할 수 있다.
- <155> 도 11은 본 발명의 실시예 5에 따른 서스테인 드라이버의 구성을 도시하는 회로도이다.
- <156> 도 11에 도시한 서스테인 드라이버(4d)와 도 3에 도시한 서스테인 드라이버(4)에서 다른 점은 도 8 및 도 9에 도시한 서스테인 드라이버(4b, 4c)와 마찬가지로 다이오드(D3, D4) 및 콘덴서(C5~C8)가 부가된 점이며, 그 밖의 점은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로, 동일 부분에는 동일 부호를 붙이고, 이하 상세한 설명을 생략한다.
- <157> 본 실시예에서는 실시예 1, 3, 4와 마찬가지로 콘덴서(C1, C2, C5~C8)가 트랜지스터(Q1, Q2) 및 다이오드(D1)~(D4)에 병렬로 접속되어 있으므로, 실시예 1, 3, 4의 각 효과를 얻을 수 있고, 각 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시켜 30MHz 이상의 고주파 전자파의 복사를 보다 억제할 수 있다. 또, 각 실시예의 조합은 상기한 예에 특히 한정되지 않고 여러 가지로 조합할 수 있으며, 조합한 각 실시예의 효과를 마찬가지로 얻을 수 있다.
- <158> 또, 상기한 각 설명에서는 구동 회로의 일례로서 서스테인 드라이버에 대해서 설명했지만, 스캔 드라이버에 대해서도 상기와 마찬가지로 해서 본 발명을 적용할 수 있으며, 그 경우에도 마찬가지로의 효과를 얻을 수 있다. 예를 들어, 본 발명을 도 1에 도시한 스캔 드라이버(3)에 적용한 경우, 다음과 같이 된다.
- <159> 도 12는 본 발명의 실시예 6에 따른 스캔 드라이버의 구성을 도시하는 회로도이다.
- <160> 도 12에 도시한 스캔 드라이버(3)와 도 3에 도시한 서스테인 드라이버(4)에서 다른 점은 초기화 기간에 있어서 초기화 펄스 Pset를 발생시키기 위해서 트랜지스터(Q31~Q36), 콘덴서(C31~C34), 저항(R31, R32), 전원(Vc1, Vc2) 및 전원 단자(V31)로 이루어지는 초기화 회로가 부가됨과 동시에 보호용의 다이오드(D3~D5)가 부가된 점이며, 그 밖의 점은 도 3에 도시한 서스테인 드라이버(4)와 마찬가지로, 동일 부분에는 동일 부호를 붙이고, 이하 상세한 설명을 생략한다.
- <161> 도 12에 도시하는 바와 같이, 트랜지스터(Q31)의 한쪽 단부는 전원 단자(V31)에 접속되고, 다른쪽 단부는 배선(L31)을 거쳐서 노드(N1)에 접속되고, 그의 게이트는 노드(N31)에 접속된다. 트랜지스터(Q31)는 기생 용량으로서 드레인·소스간 용량(CP31)을 갖고, 트랜지스터(Q31)의 드레인·소스 사이에는 콘덴서(C31)가 병렬로 접속된다. 콘덴서(C33)는 전원 단자(V31)와 노드(N31) 사이에 접속된다. 전원 단자(V31)에는 셋업 전압 Vset이 인가된다.
- <162> 트랜지스터(Q33)의 한쪽 단부는 전원(Vc1)을 거쳐서 노드(N1)에 접속되고, 다른쪽 단부는 저항(R31)의 한쪽 단부에 접속되고, 그의 게이트에는 제어 신호(S31)가 입력된다. 저항(R31)의 다른쪽 단부는 노드(N31)에 접속된다. 트랜지스터(Q35)의 한쪽 단부는 노드(N31)에 접속되고, 다른쪽 단부는 노드(N1)에 접속되고, 그의 게이트에는 제어 신호(S31)가 입력된다.
- <163> 트랜지스터(Q32)의 한쪽 단부는 접지 단자에 접속되고, 다른쪽 단부는 배선(L32)을 거쳐서 노드(N1)에 접속되고, 그의 게이트는 노드(N32)에 접속된다. 트랜지스터(Q32)는 기생 용량으로서 드레인·소스간 용량(CP32)을 갖고, 트랜지스터(Q32)의 드레인·소스 사이에는 콘덴서(C32)가 병렬로 접속된다. 콘덴서(C34)는 노드(N1)와 노드(N32) 사이에 접속된다.
- <164> 트랜지스터(Q34)의 한쪽 단부는 전원(Vc2)을 거쳐서 접지 단자에 접속되고, 다른쪽 단부는 저항(R32)의 한쪽 단부에 접속되고, 그의 게이트에는 제어 신호(S32)가 입력된다. 저항(R32)의 다른쪽 단부는 노드(N32)에 접속된다. 트랜지스터(Q36)의 한쪽 단부는 노드(N32)에 접속되고, 다른쪽 단부는 접지 단자에 접속되고, 그의 게이트에는 제어 신호(S32)가 입력된다. 또한, 다이오드(D5)와 트랜지스터(Q1)의 접속점과 노드(N2) 사이, 노드(N2)와 접지 단자 사이 및 전원 단자(V1)와 트랜지스터(Q1) 사이에 보호용 다이오드(D3~D5)가 접속된다.
- <165> 본 실시예에서는 트랜지스터(Q31, Q32)가 전기 회로, 스위칭 회로 및 초기화 펄스용 스위칭 회로에 상당하고, 배선(L31, L32)이 배선부에 상당하고, 콘덴서(C31, C32)가 주파수 저감 회로에 상당하고, 전원 단자(V31) 및 접지 단자가 전압원에 상당한다. 또한, 트랜지스터(Q31)가 제 1 스위칭 소자에 상당하고, 트랜지스터(Q32)가 제 2 스위칭 소자에 상당하고, 배선(L31)이 제 1 배선부에 상당하고, 배선(L32)이 제 2 배선부에 상당하고, 콘덴서

(C31)가 제 1 용량성 소자에 상당하고, 콘덴서(C32)가 제 2 용량성 소자에 상당하고, 전원 단자(V31)가 제 1 전압원에 상당하고, 접지 단자가 제 2 전압원에 상당한다.

- <166> 다음에, 상기한 바와 같이 구성된 초기화 회로의 동작에 대해서 설명한다. 또, 스캔 드라이버(3)의 유지 기간의 동작은 도 10에 도시한 것과 마찬가지로이다.
- <167> 우선, 초기화 펄스 Pset의 전위가 0V에 있을 때 트랜지스터(Q31, Q32)는 모두 오프 상태에 있다. 즉, 제어 신호(S31, S32)가 모두 하이 레벨로 되어 트랜지스터(Q35, Q36)가 온으로 되고, 트랜지스터(Q31, Q32)의 게이트·소스간 전압이 0V로 되어 트랜지스터(Q31, Q32)가 모두 오프 상태로 된다.
- <168> 다음에, 제어 신호(S31)가 로우 레벨로 되면, 트랜지스터(Q35)가 오프로 되고 트랜지스터(Q31)의 게이트가 노드(N1)로부터 분리된다. 이 때, 트랜지스터(Q33)는 온으로 되고, 콘덴서(C33) 및 저항(R31)에 의해 결정되는 시정수로 전원 단자(V31)로부터 전류가 트랜지스터(Q31)의 게이트로 유입하여, 트랜지스터(Q31)의 게이트의 전위가 상승하기 시작한다.
- <169> 이 상태에서 노드(N31)의 전압이 트랜지스터(Q31)를 온으로 할 수 있는 레벨에 도달하면 트랜지스터(Q31)가 온으로 되고, 트랜지스터(Q31)의 소스 전위, 즉 노드(N1)의 전위가 서서히 상승하기 시작한다. 노드(N1)의 전위가 상승하면, 전원(Vc1)의 전위도 그 상승과 함께 끌어 올려지고, 트랜지스터(Q33)는 온 상태를 계속유지한다. 이 결과, 노드(N1)의 전위가 전원 단자(V31)의 셋업 전압 Vset와 동등하게 되어 포화된다.
- <170> 다음에, 제어 신호(S31)를 하이 레벨로 되돌리면, 트랜지스터(Q35)가 온으로 되고, 트랜지스터(Q31)의 게이트의 전위는 일시에 소스 전위와 동등하게 되고, 트랜지스터(Q31)가 오프로 된다. 이 동작 직후에 제어 신호(S32)를 로우 레벨로 하면, 트랜지스터(Q36)가 오프로 됨과 동시에 트랜지스터(Q34)가 온으로 되고, 저항(R32) 및 콘덴서(C32)에 의해 결정되는 시정수로 트랜지스터(Q32)의 게이트 전위가 상승하기 시작한다.
- <171> 이 상태에서 트랜지스터(Q32)의 게이트 전위가 소정 전위까지 상승하면, 트랜지스터(Q32)가 온으로 되기 시작하므로, 노드(N1)에 축적된 전하는 트랜지스터(Q32)를 거쳐서 서서히 방전되고, 노드(N1)의 전압은 최후에는 0V까지 강하한다.
- <172> 상기한 동작에 의해, 도 2에 도시한 바와 같이 초기화 기간에 있어서 0V로부터 전압 Vset까지 램프 파형에 의해 상승하고 Vset로부터 0V까지 램프 파형에 의해 강하하는 삼각파형의 초기화 펄스 Pset가 출력된다.
- <173> 이와 같이, 트랜지스터(Q31, Q32)는 초기화 기간에 있어서 초기화 펄스 Pset를 발생시키기 위해서 이용되지만, 패널 용량(Cp)을 충전 및 방전하기 위한 전류가 흐르는 전류 공급 경로의 노드(N1)에 접속되고, 초기화 기간 이외의 기간에서는 항상 오프 상태로 되어 있다. 따라서, 노드(N1)에 대해서 트랜지스터(Q31, Q32)의 드레인·소스간 용량(CP31, CP32)이 부하로서 접속되어 있게 된다.
- <174> 여기서, 트랜지스터(Q31, Q32)의 한쪽 단부의 전위가 고정된 전위, 즉 전압 Vset 또는 접지 전위로 되어 있으므로, 노드(N1)의 전위가 변화되면 드레인·소스간 용량(CP31, CP32)에 고주파 전류가 흐른다. 특히, 유지 펄스 Psc가 상승시의 전력 회수 기간으로부터 Vsus로 클램핑되는 순간, 즉 시각 t2의 직후 및 유지 펄스 Psc가 하강시의 전력 회수 기간으로부터 접지 전위로 클램핑되는 순간, 즉 시각 t4의 직후에 고주파 전류가 흐른다. 이 때문에, 트랜지스터(Q31, Q32)의 드레인·소스간 용량(CP31, CP32) 및 배선(L31, L32)에 의해 고주파의 LC 공진이 발생하여 고주파의 전자파로서 복사된다.
- <175> 그러나, 본 실시예에서는 트랜지스터(Q31, Q32)에 각각 병렬로 콘덴서(C31, C32)가 접속되어 있기 때문에, 트랜지스터(Q31, Q32)의 드레인·소스간 용량(CP31, CP32) 및 배선(L31, L32)의 인덕턴스 성분으로 인한 LC 공진에 기여하는 용량은 트랜지스터(Q31, Q32)의 드레인·소스간 용량(CP31, CP32)과 콘덴서(C31, C32)를 각각 가산한 용량으로 되므로, 그의 공진 주파수는 드레인·소스간 용량(CP31, CP32)에만 의한 공진 주파수보다 저감된다. 구체적으로는 이들 LC 공진의 공진 주파수가 30MHz 미만으로 되도록 콘덴서(C31, C32)의 용량이 설정되어 30MHz 이상의 불필요한 전자파의 복사를 억제하고 있다.
- <176> 상기한 바와 같이, 본 실시예에서도 콘덴서(C31, C32)가 트랜지스터(Q31, Q32)의 드레인·소스 사이에 병렬로 접속되어 있기 때문에, 배선(L31, L32)의 인덕턴스 성분과 트랜지스터(Q31, Q32)의 드레인·소스간 용량(CP31, CP32)에 의해 발생하는 LC 공진의 공진 주파수를 30MHz 미만의 낮은 주파수로 이동시킬 수 있다. 따라서, 30MHz 이상의 고주파 전자파의 복사를 억제할 수 있다.

발명의 효과

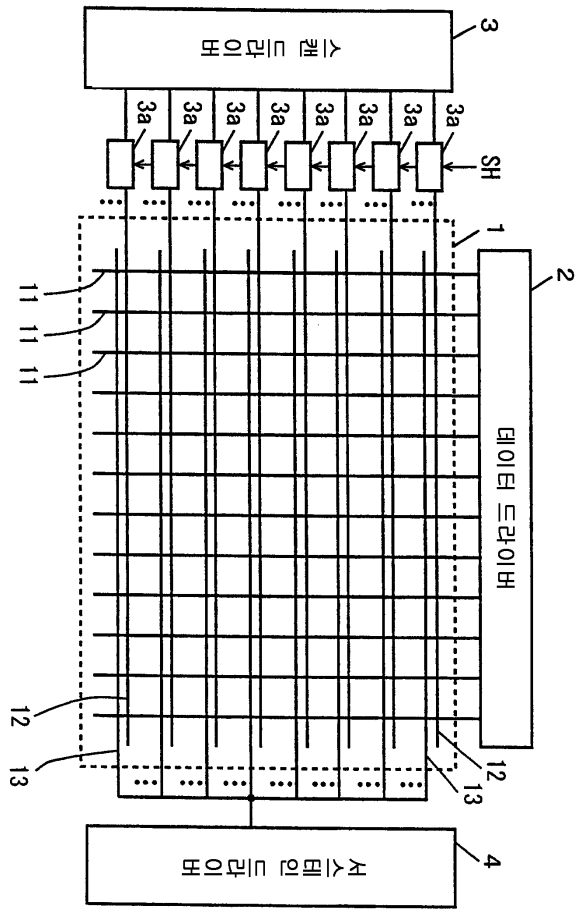
<177> 본원 발명에 의하면, 트랜지스터(Q1, Q2)의 드레인·소스 사이에 콘덴서(C1, C2)를 병렬로 접속해서 드레인·소스 사이의 전체 용량을 증가시키고, 공진 주파수를 저하시키는 것에 의해 다른 전자 기기에 영향을 미치는 주파수대의 불필요한 전자파 복사를 억제할 수 있다.

도면의 간단한 설명

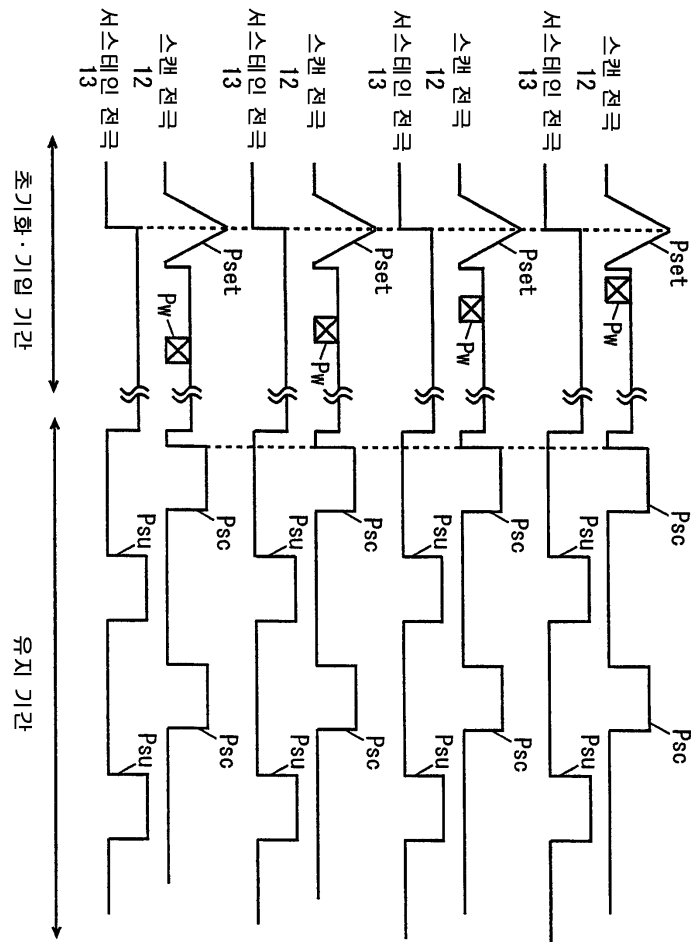
- <1> 도 1은 본 발명의 실시예 1에 따른 서스테인 드라이버를 이용한 플라즈마 디스플레이 장치의 구성을 도시하는 블럭도,
- <2> 도 2는 도 1에 도시한 PDP에 있어서의 스캔 전극 및 서스테인 전압의 구동 전압의 일례를 도시하는 타이밍도,
- <3> 도 3은 본 발명의 실시예 1에 따른 도 1에 도시한 서스테인 드라이버의 구성을 도시하는 회로도,
- <4> 도 4는 FET의 드레인·소스 사이에 콘덴서를 접속한 경우와 접속하지 않는 경우의 드레인·소스간 전압과 용량과의 관계를 도시하는 도면,
- <5> 도 5는 도 1에 도시한 플라즈마 디스플레이 장치로부터 방출되는 전자파의 복사 레벨과 주파수와의 관계를 도시하는 도면,
- <6> 도 6은 본 발명의 실시예 2에 따른 서스테인 드라이버의 구성을 도시하는 회로도,
- <7> 도 7은 도 6에 도시한 서스테인 드라이버의 유지 기간의 동작을 설명하기 위한 타이밍도,
- <8> 도 8은 본 발명의 실시예 3에 따른 서스테인 드라이버의 구성을 도시하는 회로도,
- <9> 도 9는 본 발명의 실시예 4에 따른 서스테인 드라이버의 구성을 도시하는 회로도,
- <10> 도 10은 도 9에 도시한 서스테인 드라이버의 유지 기간의 동작을 설명하기 위한 타이밍도,
- <11> 도 11은 본 발명의 실시예 5에 따른 서스테인 드라이버의 구성을 도시하는 회로도,
- <12> 도 12는 본 발명의 실시예 6에 따른 스캔 드라이버의 구성을 도시하는 회로도,
- <13> 도 13은 종래의 서스테인 드라이버의 구성을 도시하는 회로도,
- <14> 도 14는 도 13에 도시한 서스테인 드라이버의 유지 기간의 동작을 도시하는 타이밍도이다.

도면

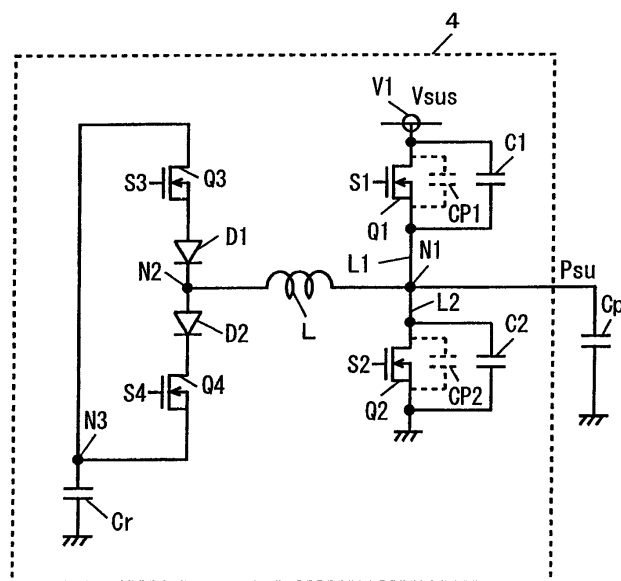
도면1



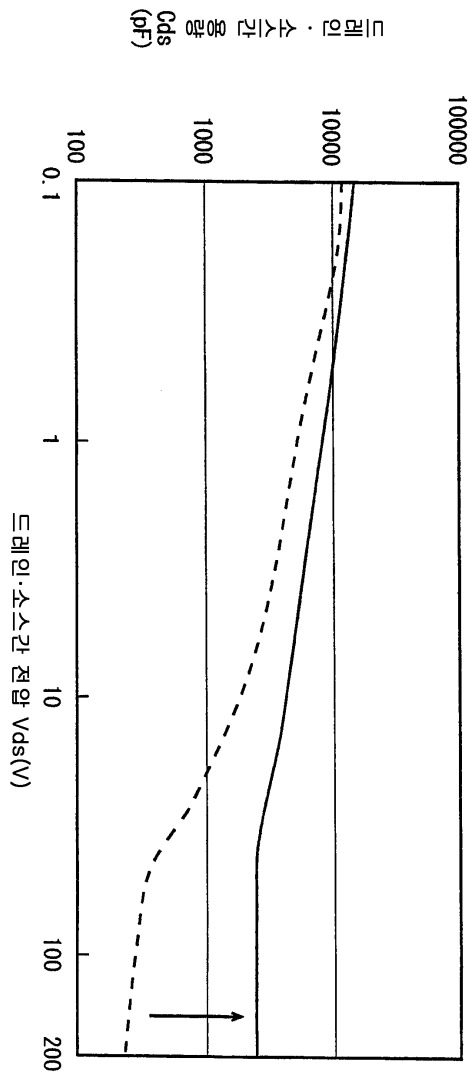
도면2



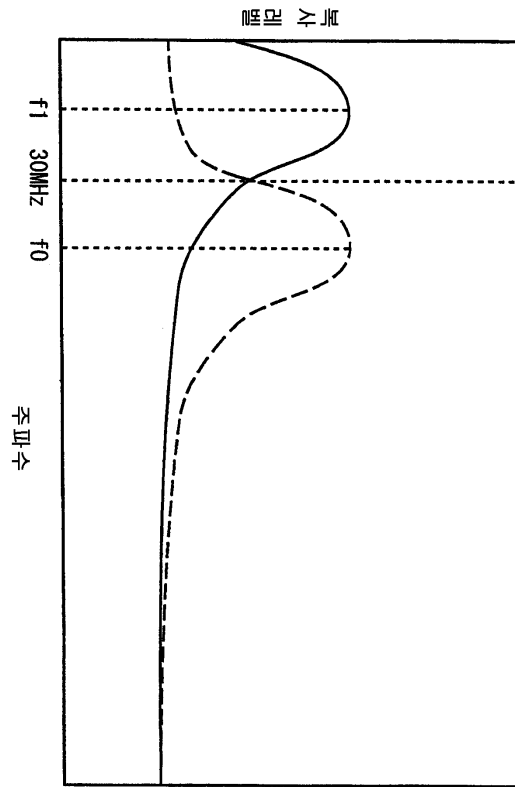
도면3



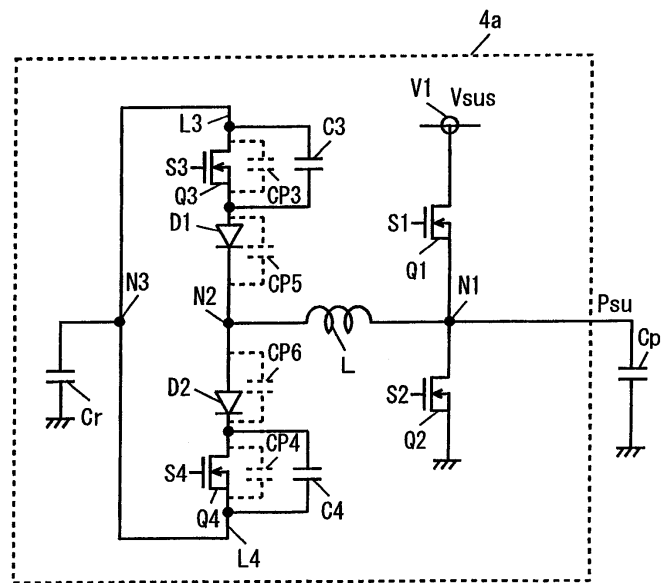
도면4



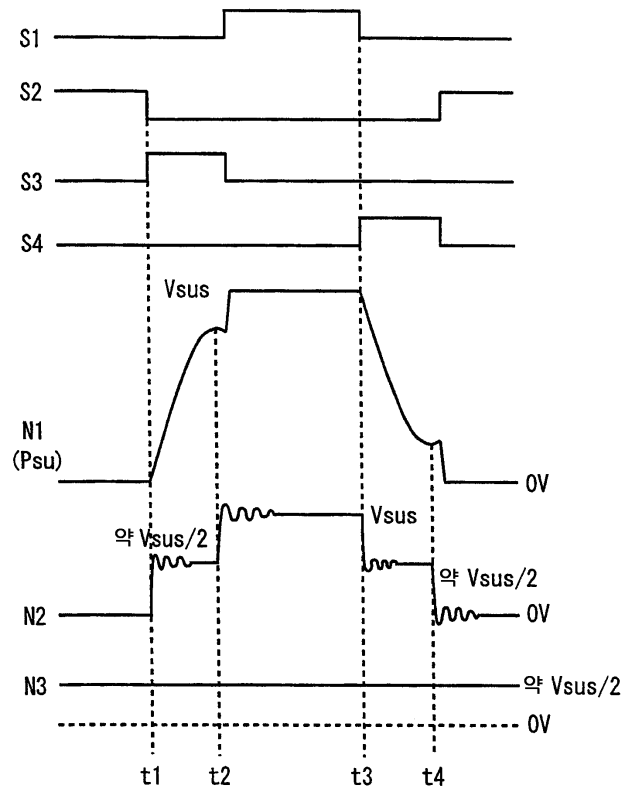
도면5



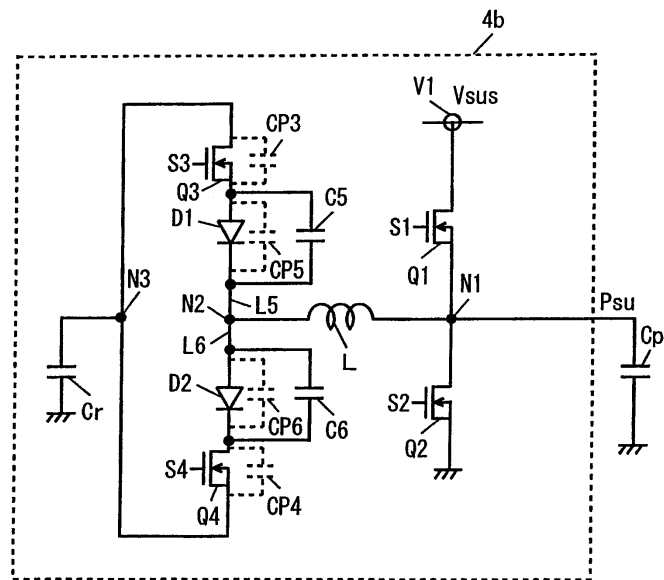
도면6



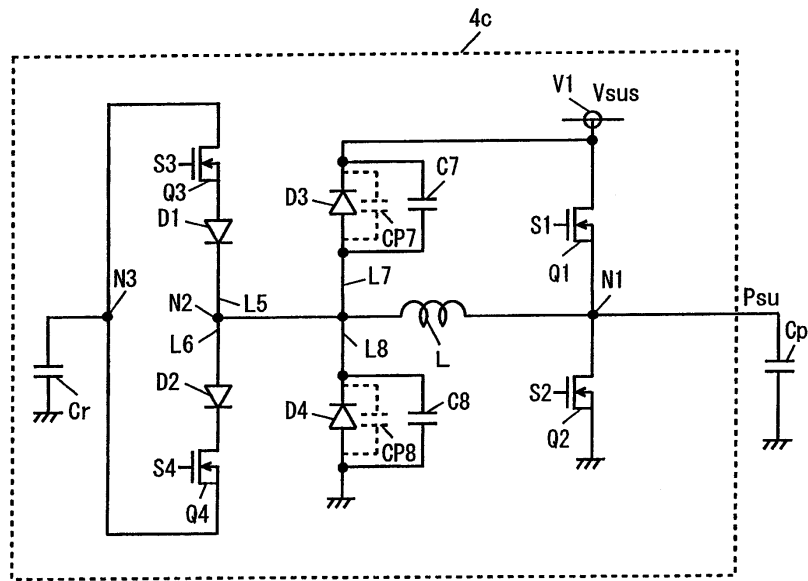
도면7



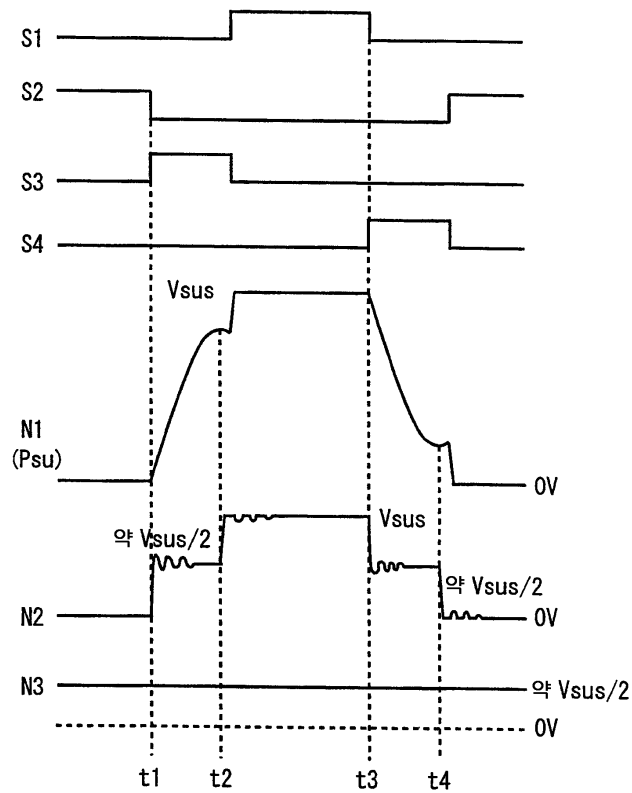
도면8



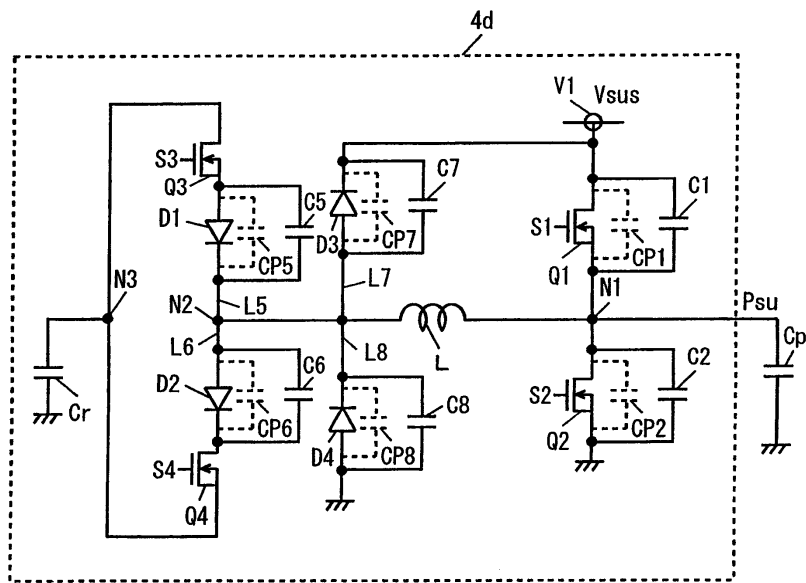
도면9



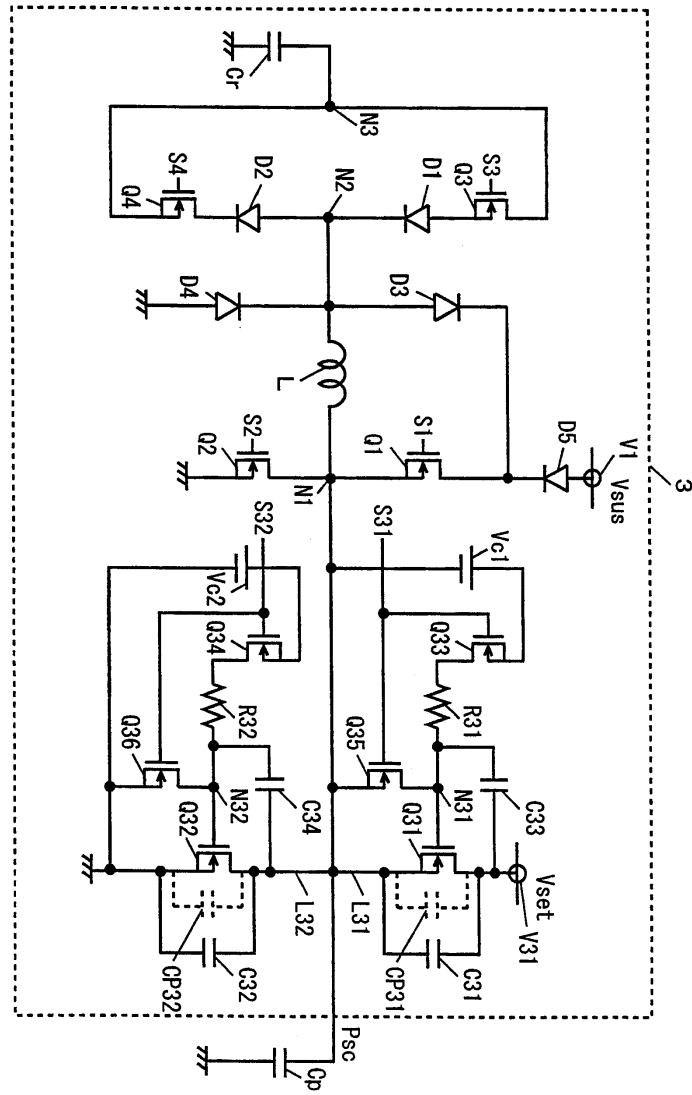
도면10



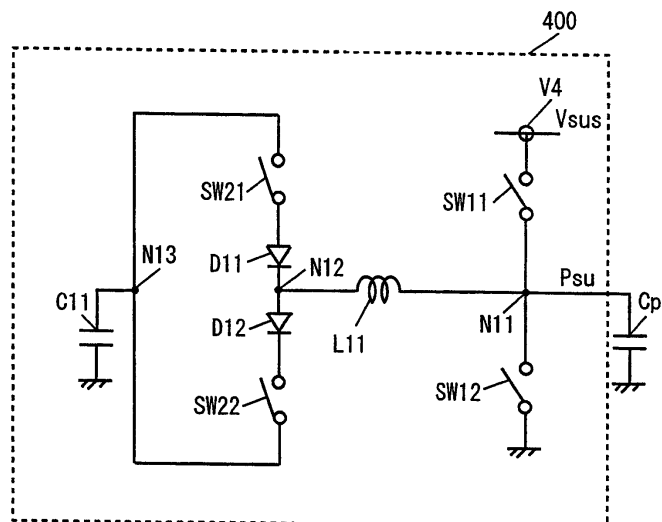
도면11



도면12



도면13



도면14

