



(12) 发明专利

(10) 授权公告号 CN 101345134 B

(45) 授权公告日 2011. 11. 23

(21) 申请号 200810128032. 4

审查员 谢正旺

(22) 申请日 2008. 07. 09

(30) 优先权数据

2007-179873 2007. 07. 09 JP

(73) 专利权人 TDK 株式会社

地址 日本东京都

(72) 发明人 富樫正明

(74) 专利代理机构 北京尚诚知识产权代理有限公司

公司 11322

代理人 龙淳

(51) Int. Cl.

H01G 4/30 (2006. 01)

H01G 4/005 (2006. 01)

H01G 4/228 (2006. 01)

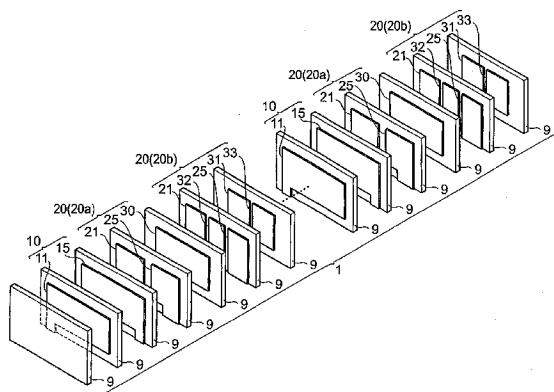
权利要求书 3 页 说明书 12 页 附图 19 页

(54) 发明名称

层叠电容器

(57) 摘要

本发明的层叠电容器,具备:电容器素体,层叠有多个绝缘体层;第1及第2端子电极,配置在电容器素体的外表面中在与多个绝缘体层的层叠方向平行的方向上延伸的一个外表面上;第1内部电极群,具有与第1端子电极连接的第1内部电极,和与第2端子电极连接的第2内部电极;第2内部电极群,具有与第1端子电极连接的第3内部电极,与第2端子电极连接的第4内部电极,不与第1及第2端子电极连接的至少一个中间内部电极,第1及第2内部电极,以在第1及第2内部电极之间以形成一个静电容量成分的方式,夹持绝缘体层而配置,第3及第4内部电极,和中间内部电极,以在第3及第4内部电极之间形成多个静电容量成分的方式,夹持绝缘体层而配置。



1. 一种层叠电容器,其特征在于,具备:

电容器素体,层叠有多个绝缘体层;

第 1 及第 2 端子电极,配置在所述电容器素体的外表面中在与所述多个绝缘体层的层叠方向平行的方向上延伸的一个外表面上;

第 1 内部电极群,具有与所述第 1 端子电极连接的第 1 内部电极,和与所述第 2 端子电极连接的第 2 内部电极;

第 2 内部电极群,具有与所述第 1 端子电极连接的第 3 内部电极,与所述第 2 端子电极连接的第 4 内部电极,和与所述第 1 以及第 2 端子电极连接的至少一个中间内部电极,

所述第 1 及第 2 内部电极,以在所述第 1 以及第 2 内部电极之间以形成一个静电容量成分的方式,夹持所述绝缘体层而配置,

所述第 3 及第 4 内部电极,和所述中间内部电极,以在所述第 3 以及第 4 内部电极之间形成多个静电容量成分的方式,夹持绝缘体层而配置,

所述第 1 内部电极具有与所述第 1 端子电极连接的第 1 引出部,

所述第 2 内部电极具有与所述第 2 端子电极连接的第 2 引出部,

所述第 3 内部电极具有与所述第 1 端子电极连接的第 3 引出部,

所述第 4 内部电极具有与所述第 2 端子电极连接的第 4 引出部,

所述第 3 以及第 4 引出部的宽度,比所述第 1 以及第 2 引出部的宽度大。

2. 如权利要求 1 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有与所述第 3 以及第 4 内部电极相对的第 1 中间内部电极。

3. 如权利要求 2 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有第 2~第 4 中间内部电极,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

4. 如权利要求 1 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有第 2~第 4 中间内部电极,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

5. 如权利要求 1 所述的层叠电容器,其特征在于:

在所述第 2 内部电极群中包含两种内部电极群,分别是具有第 1 中间内部电极的内部电极群,和具有第 2~第 4 中间内部电极的内部电极群,

所述第 1 中间内部电极,与所述第 3 以及第 4 内部电极相对,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

6. 如权利要求 1~5 中任何一项所述的层叠电容器,其特征在于:

所述第 1 以及第 2 内部电极群,在所述电容器素体内,沿着所述多个绝缘体层的层叠方向配置。

7. 如权利要求 1 ~ 5 中任何一项所述的层叠电容器,其特征在于:
配置有所述第 1 以及第 2 端子电极的所述外表面,构成相对其它部件的安装面。

8. 一种层叠电容器,其特征在于,具备:

电容器素体,层叠有多个绝缘体层;

第 1 及第 2 端子电极,配置在所述电容器素体的外表面中在与所述多个绝缘体层的层叠方向平行的方向上延伸的一个外表面上;

第 1 内部电极群,具有与所述第 1 端子电极连接的第 1 内部电极,和与所述第 2 端子电极连接的第 2 内部电极;

第 2 内部电极群,具有与所述第 1 端子电极连接的第 3 内部电极,与所述第 2 端子电极连接的第 4 内部电极,和与不与所述第 1 以及第 2 端子电极连接的至少一个中间内部电极,

所述第 1 及第 2 内部电极,以在所述第 1 以及第 2 内部电极之间以形成一个静电容量成分的方式,夹持所述绝缘体层而配置,

所述第 3 及第 4 内部电极,和所述中间内部电极,以在所述第 3 以及第 4 内部电极之间形成多个静电容量成分的方式,夹持绝缘体层而配置,

所述第 1 内部电极具有与所述第 1 端子电极连接的第 1 引出部,

所述第 2 内部电极具有与所述第 2 端子电极连接的第 2 引出部,

所述第 3 内部电极具有与所述第 1 端子电极连接的第 3 引出部,

所述第 4 内部电极具有与所述第 2 端子电极连接的第 4 引出部,

所述第 3 引出部与第 4 引出部的距离,比所述第 1 引出部与第 2 引出部的距离小。

9. 如权利要求 8 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有与所述第 3 以及第 4 内部电极相对的第 1 中间内部电极。

10. 如权利要求 9 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有第 2 ~ 第 4 中间内部电极,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

11. 如权利要求 8 所述的层叠电容器,其特征在于:

所述第 2 内部电极群,作为所述至少一个中间内部电极,具有第 2 ~ 第 4 中间内部电极,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

12. 如权利要求 8 所述的层叠电容器,其特征在于:

在所述第 2 内部电极群中包含两种内部电极群,分别是具有第 1 中间内部电极的内部电极群,和具有第 2 ~ 第 4 中间内部电极的内部电极群,

所述第 1 中间内部电极,与所述第 3 以及第 4 内部电极相对,

所述第 2 中间内部电极,与所述第 3 内部电极以及所述第 3 中间内部电极相对,

所述第 4 中间内部电极,与所述第 4 内部电极以及所述第 3 中间内部电极相对。

13. 如权利要求 8 ~ 12 中任何一项所述的层叠电容器,其特征在于:

所述第 1 以及第 2 内部电极群,在所述电容器素体内,沿着所述多个绝缘体层的层叠方向配置。

14. 如权利要求 8 ~ 12 中任何一项所述的层叠电容器,其特征在于:
配置有所述第 1 以及第 2 端子电极的所述外表面,构成相对其它部件的安装面。

层叠电容器

技术领域

[0001] 本发明涉及一种层叠电容器。

背景技术

[0002] 作为层叠电容器,具备:层叠有多个绝缘体层的电容器素体、以夹持绝缘体层并相对的方式配置的分别多个第1内部电极以及第2内部电极、配置在电容器素体的外表面的平行于多个绝缘体层的层叠方向的方向上延伸的一个外表面上的第1以及第2的端子电极;众所周知多个第1内部电极与第1端子电极连接,多个第2内部电极与第2端子电极连接(例如参照日本专利特开2004-140183号公报)。在日本专利特开2004-140183号公报记载的陶瓷电子部件中,由于第1以及第2端子电极配置在同一个外表面上,因此使层叠电容器内的电流的路径变短,可降低等效串联电感(ESL)。

发明内容

[0003] 但是,在为了去除噪声而与在电子设备的电源电路等连接的层叠电容器中,需要在宽频带区域发挥去除噪声的效果,为此,要求在宽频带区域上具有低阻抗。可是,在日本专利特开2004-140183号公报记载的层叠电容器中,没有对在宽频带区域上降低阻抗进行研究。因此,在日本专利特开2004-140183号公报记载的层叠电容器中,不能够在宽频带区域上降低阻抗,存在在宽频带区域上难以有效地去除噪声问题。

[0004] 本发明是为了解决上述问题,其目的是提供一种可维持低的等效串联电感,并在宽频带区域上具有低阻抗的层叠电容器。

[0005] 本发明所涉及的层叠电容器具备:电容器素体,层叠有多个绝缘体层;第1及第2端子电极,配置在电容器素体的外表面中在与多个绝缘体层的层叠方向平行的方向上延伸的一个外表面上;第1内部电极群,具有与第1端子电极连接的第1内部电极,和与第2端子电极连接的第2内部电极;第2内部电极群,具有与第1端子电极连接的第3内部电极,与第2端子电极连接的第4内部电极,和与第1以及第2端子电极连接的至少一个中间内部电极,第1及第2内部电极,以在第1以及第2内部电极之间以形成一个静电容量成分的方式,夹持绝缘体层而配置,第3及第4内部电极,和中间内部电极,以在第3以及第4内部电极之间形成多个静电容量成分的方式,夹持绝缘体层而配置。

[0006] 在本发明所涉及的层叠电容器中,在第1内部电极群中形成一个静电容量成分,在第2内部电极群中形成多个静电容量成分。此时,由于多个静电容量成分串联连接,因此上述多个静电容量成分的合成静电容量,比上述一个静电容量成分的静电容量小。所以,基于第1内部电极群中的一个静电容量成分的自共振频率,和基于第2内部电极群中的多个静电容量成分的自共振频率是不同的,从而可实现在宽频带区域上的低阻抗化。因为多个静电容量成分的合成静电容量比一个静电容量成分的静电容量小,所以基于上述多个静电容量成分的自共振频率比基于上述一个静电容量成分的自共振频率高。

[0007] 另外,在本发明中,由于第1以及第2端子电极配置在一个外表面上,因此形成在

层叠电容器内的电流的路径较短,从而可降低层叠电容器的等效串联电感。

[0008] 优选,第2内部电极群,作为至少一个中间内部电极,具有与第3以及第4内部电极相对的第1中间内部电极。另外,第2内部电极群,作为至少一个中间内部电极,具有第2~第4中间内部电极,第2中间内部电极,与第3内部电极以及第3中间内部电极相对,第4中间内部电极,与第4内部电极以及第3中间内部电极相对。

[0009] 优选,在第2内部电极群中,包含两种内部电极群,分别是具有第1中间内部电极的内部电极群,和具有第2~第4中间内部电极的内部电极群,上述第1中间内部电极,与上述第3以及第4内部电极相对,上述第2中间内部电极,与上述第3内部电极以及上述第3中间内部电极相对,上述第4中间内部电极,与上述第4内部电极以及上述第3中间内部电极相对。在此情况下,由于在第2内部电极群中包含了两种的内部电极群,因此可进一步实现在宽频带区域上的低阻抗化。具有第2~第4中间内部电极的内部电极群,比具有第1中间内部电极的内部电极群,具有的串联连接的静电容量成分数量多,因此其合成静电容量变小。因此,基于第1内部电极群中的一个静电容量成分的自共振频率,基于具有第1中间内部电极的内部电极群中的多个静电容量成分的自共振频率,以及基于具有第2~第4中间内部电极的内部电极群中的多个静电容量成分的自共振频率,均不相同。

[0010] 优选,第1内部电极具有与第1端子电极连接的第1引出部,第2内部电极具有与第2端子电极连接的第2引出部,第3内部电极具有与第1端子电极连接的第3引出部,第4内部电极具有与第2端子电极连接的第4引出部,第3以及第4引出部的宽度,比第1以及第2引出部的宽度大。在此情况下,在第2内部电极群中的多个静电容量成分的等效串联电感,比在第1内部电极群中的一个静电容量成分的等效串联电感低。其结果,可进一步降低层叠电容器的等效串联电感。

[0011] 但是,即使使第1以及第2引出部的宽度比第3以及第4的引出部的宽度宽,也可以降低等效串联电感。电容的自共振频率,一般是随着电容的等效串联电感变小而增高。因此,在第1以及第2引出部的宽度比第3以及第4引出部的宽度要宽的情况下,基于一个静电容量成分的自共振频率,与基于多个静电容量成分的自共振频率相接近,因此妨碍了在宽频带区域上的低阻抗化。

[0012] 优选,第1内部电极具有与第1端子电极连接的第1引出部,第2内部电极具有与第2端子电极连接的第2引出部,第3内部电极具有与第1端子电极连接的第3引出部,第4内部电极具有与第2端子电极连接的第4引出部,第3引出部与第4引出部的距离,比第1引出部与第2引出部的距离小。在此情况下,第2内部电极群中的多个静电容量成分的等效串联电感低于第1内部电极群中的一个静电容量成分的等效串联电感。其结果,可进一步降低层叠电容器的等效串联电感性。

[0013] 但是,即使使第1引出部与第2引出部的距离比第3引出部与第4引出部的距离小,也可降低等效串联电感。如上所述电容的自共振频率随着电容的等效串联电感变小而增高。因此,在第1引出部与第2引出部的距离比第3引出部与第4引出部的距离小的情况下,基于一个静电容量成分的自共振频率,和基于多个静电容量成分的自共振频率相接近,从而妨碍了在宽频带区域上的低阻抗化。

[0014] 优选,第1以及第2内部电极群,在电容器素体内沿着多个绝缘体层的层叠方向配置。

[0015] 优选,配置有所述第 1 以及第 2 端子电极的所述外表面,构成相对其它部件的安装面。

[0016] 根据本发明,能够提供一种维持低的等效串联电感,并在宽频带区域上具有低阻抗的层叠电容器。

[0017] 通过以下的详细描述和附图,可进一步充分理解本发明,但该详细描述和附图仅以举例说明的形式而给出,因此,不能将该详细描述和附图理解为对本发明的限制。

[0018] 通过以下给出的详细描述,可使本发明的可应用范围变得更清楚。但是必须理解的是,用来说明本发明的优选实施方式的详细描述和附图是仅以举例说明的形式而给出的,对于本领域技术人员而言显而易见,本发明的技术思想和范围内包括各种变化和变形方式。

附图说明

[0019] 图 1 是表示第 1 实施方式所涉及的层叠电容器的概略立体图。

[0020] 图 2 是表示第 1 实施方式所涉及的层叠电容器的概略立体图。

[0021] 图 3 是包含于第 1 实施方式所涉及的层叠电容器的电容器素体的分解立体图。

[0022] 图 4 是表示内部电极的构成的图。

[0023] 图 5 是表示内部电极的构成的图。

[0024] 图 6 是表示内部电极的构成的图。

[0025] 图 7 是表示在第 1 实施方式所涉及的层叠型滤波器中阻抗的频率特性的曲线图。

[0026] 图 8 是表示在第 1 实施方式的变形例中各个内部电极的构成的图。

[0027] 图 9 是表示在第 1 实施方式的变形例中各个内部电极的构成的图。

[0028] 图 10 是表示在第 1 实施方式的变形例中各个内部电极的构成的图。

[0029] 图 11 是表示第 2 实施方式所涉及的层叠电容器的概略立体图。

[0030] 图 12 是包含于第 2 实施方式所涉及的层叠电容器的电容器素体的分解立体图。

[0031] 图 13 是表示内部电极的构成的图。

[0032] 图 14 是表示内部电极的构成的图。

[0033] 图 15 是表示在第 2 实施方式所涉及的层叠型滤波器中阻抗的频率特性的曲线图。

[0034] 图 16 是表示在第 2 实施方式的变形例中各个内部电极的构成的图。

[0035] 图 17 是表示在第 2 实施方式的变形例中各个内部电极的构成的图。

[0036] 图 18 是表示在第 2 实施方式的变形例中各个内部电极的构成的图。

[0037] 图 19 是表示在第 2 实施方式的变形例中各个内部电极的构成的图。

具体实施方式

[0038] 以下参照附图,就有关本发明的优选实施方式加以详细地说明。另外,在说明中,在具有同一要素或同一功能的要素中使用同一符号从而省略重复说明。

[0039] 第 1 实施方式

[0040] 参照图 1 ~ 图 6 就有关第 1 实施方式所涉及的层叠电容器 C1 的构成加以说明。图 1 以及图 2 是表示第 1 实施方式所涉及的层叠电容器的概略立体图。图 3 是包含于第 1 实施方式所涉及的层叠电容器的电容器素体的分解立体图。图 4 ~ 图 6 的 (a) 以及 (b) 是表

示各个内部电极的构成的图。

[0041] 层叠电容器 C1, 如图 1 以及图 2 所示, 具备大致长方体形的电容器素体 1、第 1 端子电极 40 以及第 2 端子电极 42。

[0042] 电容器素体 1 包含互相相对的第 1 端面 2 以及第 2 端面 3、互相相对的第 1 侧面 4 以及第 2 侧面 5、互相相对的第 3 侧面 6 以及第 4 侧面 7。第 1 侧面 4 以及第 2 侧面 5 以连接第 1 以及第 2 端面 2、3 的方式在第 1 以及第 2 端面 2、3 相对的第 1 方向上延伸。第 3 侧面 6 以及第 4 侧面 7 以连接第 1 以及第 2 端面 2、3 的方式在第 1 以及第 2 端面 2、3 相对的第 1 方向上延伸。第 1 方向、第 1 与第 2 侧面 4、5 相对的第 2 方向、以及第 3 与第 4 侧面 6、7 相对的第 3 方向互相垂直。在本实施方式中, 第 2 侧面 5 成为对其他的部件 (例如电路基板或者电子部件等) 的安装面。

[0043] 电容器素体 1, 如图 3 所示, 具有多个绝缘体层 9。电容器素体 1 通过将多个绝缘体层 9 在第 1 及第 2 端面 2、3 相对的第 1 方向上进行层叠而构成, 并具有介电特性。各个绝缘体层 9 由含有例如介电体陶瓷 (BaTiO_3 类、 $\text{Ba}(\text{Ti}, \text{Zr})\text{O}_3$ 类、或者 $(\text{Ba}, \text{Ca})\text{TiO}_3$ 类等的介电体陶瓷) 的陶瓷生片的烧结体构成。在实际的层叠电容器 C1 中, 各个绝缘体层 9 以互相之间的边界不能够用目视辨认的程度而被一体化。

[0044] 层叠电容器 C1, 如图 3 所示, 具备多个第 1 内部电极群 10 以及多个第 2 内部电极群 20。各个第 1 内部电极群 10 具有第 1 内部电极 11 以及第 2 内部电极 15。各个第 2 内部电极群 20 具有第 3 内部电极 21、第 4 内部电极 25、以及第 1 中间内部电极 30; 或者具有第 3 内部电极 21、第 4 内部电极 25、第 2 中间内部电极 31、第 3 中间内部电极 32、以及第 4 中间内部电极 33。各个内部电极 11、15、21、25、30 ~ 33 (第 1 内部电极群 10 以及第 2 内部电极群 20), 配置在电容器素体 1 的内部。第 1 以及第 2 内部电极群 10、20 在电容器素体内沿着第 1 方向而被配置。各个内部电极 11、15、21、25、30 ~ 33, 作为层叠型的电气元件的内部电极, 由通常所使用的导电性材料 (例如贱金属的 Ni 等) 构成。各个内部电极 11、15、21、25、30 ~ 33 由作为含有所述导电性材料的导电性膏的烧结体来构成。

[0045] 各个第 1 内部电极 11, 如图 4(a) 所示, 具有主电极部 12、以端部露出于第 2 侧面 5 的方式从主电极部 12 延伸的第 1 引出部 13。主电极部 12 和第 1 引出部 13 一体形成。第 1 引出部 13 从主电极部 12 的第 2 侧面 5 侧的长边上的靠近第 3 侧面 6 的部分向着第 2 侧面 5 延伸。

[0046] 各个第 2 内部电极 15, 如图 4(b) 所示, 具有矩形的主电极部 16、以端部露出于第 2 侧面 5 的方式从主电极部 16 延伸的第 2 引出部 17。主电极部 16 和第 2 引出部 17 一体形成。第 2 引出部 17 从主电极部 16 的第 2 侧面 5 侧的长边上的靠近第 4 侧面 7 的部分向着第 2 侧面 5 延伸。

[0047] 第 1 内部电极 11 的主电极部 12 和第 2 内部电极 15 的主电极部 16 夹持着绝缘体层 9 相对。在绝缘体层 9 内, 与第 1 内部电极 11 的主电极部 12 和第 2 内部电极 15 的主电极部 16 重叠的部分是实质性地生成一个静电容量成分的区域。即, 第 1 内部电极 11 和第 2 内部电极 15, 以在该第 1 以及第 2 内部电极 11、15 之间形成一个静电容量成分的方式夹持着绝缘体层 9 而配置。

[0048] 各个第 3 内部电极 21, 如图 5(a) 所示, 具有矩形的主电极部 22、以端部露出于第 2 侧面 5 的方式从主电极部 22 延伸的第 3 引出部 23。主电极部 22 和第 3 引出部 23 一体

形成。第 3 引出部 23 从主电极部 22 的第 2 侧面 5 侧的长边上的靠近第 3 侧面 6 的部分向着第 2 侧面 5 延伸。主电极部 22 的面积比主电极部 12、16 的面积小。

[0049] 各个第 4 内部电极 25, 如图 5(a) 所示, 具有矩形的主电极部 26、以端部露出于第 2 侧面 5 的方式从主电极部 26 延伸的第 4 引出部 27。主电极部 26 和第 4 引出部 27 一体形成。第 4 引出部 27 从主电极部 26 的第 2 侧面 5 侧的长边上的靠近第 4 侧面 7 的部分向着第 2 侧面 5 延伸。第 3 内部电极 21 和第 4 内部电极 25 位于同一个层。主电极部 26 的面积比主电极部 12、16 的面积小。

[0050] 第 1 中间内部电极 30 位于与第 3 以及第 4 内部电极 21、25 不同的层。即, 第 1 中间内部电极 30 夹持着绝缘体层 9, 与第 3 以及第 4 内部电极 21、25 (主电极部 22、26) 相对。

[0051] 在绝缘体 9 中, 与第 3 内部电极 21 的主电极部 22 和第 1 中间内部电极 30 重叠的部分是实质性地产生一个静电容量成分的领域。在绝缘体 9 中, 第 4 内部电极 25 的主电极部 26 和第 1 中间内部电极 30 重叠的部分是实质性地产生一个静电容量成分的领域。即, 第 3 内部电极 21、第 4 内部电极 25、以及第 1 中间内部电极 30 以在该第 3 及第 4 内部电极 21、25 之间形成两个静电容量成分的方式夹持绝缘体层 9 而配置。形成于第 3 以及第 4 内部电极 21、25 之间的两个静电容量成分串联连接。

[0052] 第 3 中间内部电极 32 如图 6(a) 所示位于与第 3 以及第 4 内部电极 21、25 同一个层。即, 第 3 中间内部电极 32 位于第 3 以及第 4 内部电极 21、25 之间。第 3 及第 4 内部电极 21、25, 与第 3 中间内部电极 32 在从第 3 侧面 6 向第 4 侧面 7 的方向上按照第 3 内部电极 21、第 3 中间内部电极 32、第 4 内部电极 25 的顺序配置。

[0053] 第 2 以及第 4 中间内部电极 31、33, 如图 6(b) 所示, 位于同一个层, 第 3 及第 4 内部电极 21、25, 与第 3 中间内部电极 32 位于不同的层。即, 第 2 中间内部电极 31, 夹持着绝缘体层 9, 与第 3 内部电极 21 (主电极部 22) 以及第 3 中间内部电极 32 相对。第 4 中间内部电极 33, 夹持着绝缘体层 9, 与第 4 内部电极 25 (主电极部 26) 以及第 3 中间内部电极 32 相对。

[0054] 在绝缘体层 9 中, 与第 3 内部电极 21 的主电极部 22 和第 2 中间内部电极 31 重叠的部分是实质性地产生一个静电容量成分的领域。在绝缘体 9 中, 与第 2 内中间内部电极 31 和第 3 中间内部电极 32 重叠的部分是实质性地产生一个静电容量成分的领域。在绝缘体 9 中, 与第 3 中间内部电极 32 和第 4 中间内部电极 33 重叠的部分是实质性地产生一个静电容量成分的领域。与第 4 内部电极 25 的主电极部 26 和第 4 中间内部电极 33 重叠的部分是实质性地产生一个静电容量成分的领域。即, 第 3 内部电极 21、第 4 内部电极 25、第 2 ~ 第 4 中间内部电极 31 ~ 33, 以在该第 3 及第 4 内部电极 21、25 之间形成四个静电容量成分的方式夹持绝缘体层 9 配置。形成于第 3 以及第 4 内部电极 21、25 之间的四个静电容量成分串联连接。

[0055] 在第 2 内部电极群 20 中包含两种内部电极群, 分别是, 具有第 3 及第 4 内部电极 21、25、和第 1 中间内部电极 30 的第 2 内部电极群 20a, 以及具有第 3 及第 4 内部电极 21、25、和第 2 ~ 第 4 中间内部电极 31 ~ 33 的第 2 内部电极群 20b。

[0056] 第 3 以及第 4 引出部 23、27 的宽度 (W_2 、 W_3) 设定为比第 1 以及第 2 引出部 13、17 的宽度 (W_1) 宽。即, 在第 3 以及第 4 引出部 23、27 的露出于第 2 侧面 5 的部分的长度, 设定为比第 1 以及第 2 引出部 13、17 的露出于第 2 侧面 5 的部分的长度长。具有第 2 内部电极

群 20b 的第 3 以及第 4 内部电极 21、25 的第 3 以及第 4 引出部 23、27 的宽度 (W_3), 设定为比具有第 2 内部电极群 20a 的第 3 以及第 4 内部电极 21、25 的第 3 以及第 4 引出部 23、27 的宽度 (W_2) 宽。即, 第 2 内部电极群 20b 的第 3 以及第 4 引出部 23、27 的露出于第 2 侧面 5 的部分的长度设定为比第 2 内部电极群 20a 的第 3 以及第 4 引出部 23、27 的露出于第 2 侧面 5 的部分的长度长。各个引出部 13、17、23、27 的宽度为该引出部 13、17、23、27 在第 3 方向上的长度。

[0057] 第 1 以及第 2 端面 2、3, 在第 1 内部电极 11 和第 2 内部电极 15 的相对方向上相对。因此, 层叠电容器 C1 在安装于其他部件的状态下, 第 1 ~ 第 4 内部电极 11、15、21、25 和第 1 ~ 第 4 中间内部电极 30 ~ 33 在相对其他部件的安装面 (安装层叠电容器 C1 的面) 垂直的方向上延伸。

[0058] 第 1 端子电极 40 配置在电容器素体 1 的第 2 侧面 5 上。第 1 端子电极 40, 以完全覆盖第 1 引出部 13 的露出于第 2 侧面 5 的部分, 和第 3 引出部 23 的露出于第 2 侧面 5 的部分的方式在第 1 方向上延伸而形成。第 1 端子电极 40 与各个第 1 以及第 3 引出部 13、23 物理且电连接。由此, 全部第 1 以及第 3 内部电极 11、21 与第 1 端子电极 40 物理且电连接。

[0059] 第 2 端子电极 42 配置在电容器素体 1 的第 2 侧面 5 上。第 2 端子电极 42, 以完全覆盖第 2 引出部 17 的露出于第 2 侧面 5 的部分, 和第 4 引出部 27 的露出于第 2 侧面 5 的部分的方式在第 1 方向上延伸而形成。第 2 端子电极 42 与各个第 2 以及第 4 引出部 17、27 物理且电连接。由此, 全部第 2 以及第 4 内部电极 15、25 与第 2 端子电极 42 物理且电连接。

[0060] 第 1 以及第 2 端子电极 40、42, 通过将含有例如导电性金属粉末和玻璃粉的导电性膏涂布于电容器素体 1 的外表面并烧结而形成。根据需要, 也可以在烧结的第 1 以及第 2 端子电极 40、42 的上面形成电镀层。可以通过浸渍法或者印刷法等来进行导电性膏的涂布。第 1 以及第 2 端子电极 40、42 在电容器素体 1 的表面上互相电绝缘而形成。

[0061] 如以上所述, 在第 1 实施方式中, 在第 1 内部电极群 10 中形成一个静电容量成分, 在第 2 内部电极群 20a 中形成两个静电容量成分, 在第 2 内部电极群 20b 中形成四个静电容量成分。由第 2 内部电极群 20a 形成的两个静电容量成分串联连接, 由第 2 内部电极群 20b 形成的四个静电容量成分串联连接。因此, 由第 2 内部电极群 20b 形成的四个静电容量成分的合成静电容量, 比由第 2 内部电极群 20a 形成的两个静电容量成分的合成静电容量小, 由第 2 内部电极群 20a 形成的两个静电容量成分的合成静电容量, 比由第 1 内部电极群 10 形成的静电容量成分的静电容量小。

[0062] 一般来说, 电容的自共振频率 (f_r), 在设该电容的等效串联电感作为 L, 静电容量作为 C 时, 可由下式表示:

$$[0063] \quad f_r = (2\pi(L \times C)^{1/2})^{-1}$$

[0064] 因此, 通过改变电容器的等效串联电感或者静电容量, 可以改变电容的自共振频率。此时, 静电容量如果变小, 则自共振频率就会变高。等效串联电感如果变低, 则自共振频率就会变高。

[0065] 在第 1 实施方式中, 基于第 1 内部电极群 10 中的一个静电容量成分的自共振频率 (f_{r1})、基于第 2 内部电极群 20a 中的两个静电容量成分的自共振频率 (f_{r21}) 以及基于第 2

内部电极群 20b 中的四个静电容量成分的自共振频率 (fr_{22}) 的相互关系为：

$$[0066] \quad fr_1 < fr_{21} < fr_{22}$$

[0067] 其结果,如图 7 所示,能够实现在宽频带区域上的低阻抗化。图 7 是表示第 1 实施方式所涉及的层叠电容器 C1 的频率 (Hz)-阻抗 (Ω) 特性的曲线图。在图 7 所示的曲线图中,横轴表示频率 (Hz),纵轴表示阻抗 (Ω)。

[0068] 在本实施方式中,由于第 1 以及第 2 端子电极 40、42 配置在电容器素体 1 的第 2 侧面 5,因此形成在层叠电容器 C1 内的电流的路径比较短。其结果,可降低层叠电容器 C1 的等效串联电感。

[0069] 在本实施方式中,第 1 以及第 2 引出部 13、17 的宽度 (W_1)、第 2 内部电极群 20a 中的第 3 以及第 4 引出部 23、27 的宽度 (W_2) 以及第 2 内部电极群 20b 中的第 3 以及第 4 引出部 23、27 的宽度 (W_3) 的关系设定为：

$$[0070] \quad W_1 < W_2 < W_3$$

[0071] 由此,第 1 内部电极群 10 中的一个静电容量成分的等效串联电感 (L_1)、第 2 内部电极群 20a 中的两个静电容量成分的等效串联电感 (L_{21}) 以及第 2 内部电极群 20b 中的四个静电容量成分的等效串联电感 (L_{22}) 的关系成为：

$$[0072] \quad L_1 > L_{21} > L_{22}$$

[0073] 其结果,可进一步降低层叠电容器 C1 的等效串联电感。

[0074] 但是,即使将各个引出部 13、17、23、27 的宽度 (W_1 、 W_2 、 W_3) 的关系设定为：

$$[0075] \quad W_1 > W_2 > W_3$$

[0076] 也可以由此降低层叠电容器 C1 的等效串联电感,但是,当各个引出部 13、17、23、27 的宽度 (W_1 、 W_2 、 W_3) 的关系为：

$$[0077] \quad W_1 > W_2 > W_3 \text{ 时,}$$

[0078] 各个自共振频率 (fr_1 、 fr_{21} 、 fr_{22}) 的值就会变得相接近,妨碍在宽频带区域上的低阻抗化,因此不优选。

[0079] 以下是根据图 8~图 10 就有关第 1 实施方式所涉及的层叠电容器 C1 的变形例加以说明。本变形例所涉及的层叠电容器,与上述实施方式的层叠电容器 C1 的不同点在于第 1~第 4 内部电极 11、15、21、25 的形状。图 8~图 10 的 (a) 以及 (b) 表示在第 1 实施方式的变形例中各个内部电极的构成的图。

[0080] 如图 8~图 10 所示,第 1 引出部 13 与第 2 引出部 17 的距离 (D_1)、第 2 内部电极群 20a 中的第 3 引出部 23 与第 4 引出部 27 的距离 (D_2) 以及第 2 内部电极群 20b 中的第 3 引出部 23 与第 4 引出部 27 的距离 (D_3) 的关系设定为：

$$[0081] \quad D_1 > D_2 > D_3$$

[0082] 所谓第 1 引出部 13 与第 2 引出部 17 的距离 (D_1) 具体是指,第 1 引出部 13 和第 1 端子电极 40 的连接点,与第 2 引出部 17 和第 2 端子电极 42 的连接点之间的最短直线距离。所谓第 3 引出部 23 与第 4 引出部 27 的距离 (D_2 、 D_3) 具体是指,第 3 引出部 23 和第 1 端子电极 40 的连接点,与第 4 引出部 27 和第 2 端子电极 42 的连接点之间的最短直线距离。

[0083] 即使是在本变形例中,基于第 1 内部电极群 10 中的一个静电容量成分的自共振频率 (fr_1)、基于第 2 内部电极群 20a 中的两个静电容量成分的自共振频率 (fr_{21}) 以及基于第 2 内部电极群 20b 中的四个静电容量成分的自共振频率 (fr_{22}) 的关系仍为：

[0084] $fr_1 < fr_{21} < fr_{22}$

[0085] 其结果,能够在宽频带区域上的低阻抗化。

[0086] 第 1 内部电极群 10 中的一个静电容量成分的等效串联电感 (L_1)、第 2 内部电极群 20a 中的两个静电容量成分的等效串联电感 (L_{21}) 以及第 2 内部电极群 20b 中的四个静电容量成分的等效串联电感 (L_{22}) 的关系为:

[0087] $L_1 > L_{21} > L_{22}$

[0088] 其结果,可进一步降低层叠电容器 C1 的等效串联电感。

[0089] 但是,即使将各个引出部 13、17、23、27 之间的距离 (D_1 、 D_2 、 D_3) 的关系设定为:

[0090] $D_1 < D_2 < D_3$

[0091] 也可以由此降低层叠电容器 C1 的等效串联电感,但是,当各个引出部 13、17、23、27 之间的距离 (D_1 、 D_2 、 D_3) 的关系为:

[0092] $D_1 < D_2 < D_3$ 时,

[0093] 各个自共振频率 (fr_1 、 fr_{21} 、 fr_{22}) 的值就会变得相接近,妨碍在宽频带区域上的低阻抗化,因此不优选。

[0094] 第 2 实施方式

[0095] 参照图 11 ~ 图 14,就有关第 2 实施方式所涉及的层叠电容器 C2 的构成加以说明。图 11 是表示第 2 实施方式所涉及的层叠电容器的概略立体图。图 12 是包含于第 2 实施方式所涉及的层叠电容器的电容器素体的分解立体图。图 13 以及图 14 的 (a) 以及 (b) 是表示各个内部电极的构成的图。

[0096] 层叠电容器 C2,如图 11 所示,具备大致长方体形的电容器素体 1、第 1 端子电极 80 以及第 2 端子电极 82。在本实施方式中,第 2 侧面 5 为对其他部件(例如电路板或者电子部件)的安装面。

[0097] 层叠电容器 C2,如图 12 所示,具备多个第 1 内部电极群 10 以及多个第 2 内部电极群 20。各个第 1 内部电极群 10 具有第 1 内部电极 51 以及第 2 内部电极 55。各个第 2 内部电极群 20 具有第 3 内部电极 61、第 4 内部电极 65 以及第 1 中间内部电极 70。各个内部电极 51、55、61、65、70,配置在电容器素体 1 的内部。各个内部电极 51、55、61、65、70,作为层叠型的电气元件的内部电极,由通常所使用的导电性材料(例如贱金属的 Ni 等)构成的。各个内部电极 51、55、61、65、70 由作为含有所述导电性材料的导电性膏的烧结体来构成的。

[0098] 各个第 1 内部电极 51,如图 13(a) 所示,具有矩形的主电极部 52、以端部露出于第 1 ~ 第 3 侧面 4、5、6 的方式从主电极部 52 延伸的第 1 引出部 53。主电极部 52 和第 1 引出部 53 一体形成。第 1 引出部 53 从主电极部 52 的靠近第 3 侧面 6 的端部向第 1 ~ 第 3 侧面 4、5、6 延伸。

[0099] 各个第 2 内部电极 55,如图 13(a) 所示,具有矩形的主电极部 56、以端部露出于第 1、第 2 以及第 4 侧面 4、5、7 的方式从主电极部 56 延伸的第 2 引出部 57。主电极部 56 和第 2 引出部 57 一体形成。第 2 引出部 57 从主电极部 56 的靠近第 4 侧面 7 的端部向着第 1、第 2 以及第 4 侧面 4、5、7 延伸。

[0100] 第 1 内部电极 51 的主电极部 52 和第 2 内部电极 55 的主电极部 56 夹持着绝缘体层 9 相对。在绝缘体层 9 内,与第 1 内部电极 51 的主电极部 52 和第 2 内部电极 55 的主电

极部 56 重叠的部分是实质性地生成一个静电容量成分的区域。即,第 1 内部电极 51 和第 2 内部电极 55,以在该第 1 以及第 2 内部电极 51、55 之间形成一个静电容量成分的方式夹持着绝缘体层 9 而配置。

[0101] 各个第 3 内部电极 61,如图 14(a) 所示,具有矩形的主电极部 62、以端部露出于第 1~第 3 侧面 4、5、6 的方式从主电极部 62 延伸的第 3 引出部 63。主电极部 62 和第 3 引出部 63 一体形成。第 3 引出部 63 从主电极部 62 的靠近第 3 侧面 6 的端部向着第 1~第 3 侧面 4、5、6 延伸。主电极部 62 的面积比主电极部 52、56 的面积小。

[0102] 各个第 4 内部电极 65,如图 14(a) 所示,具有矩形的主电极部 66、以端部露出于第 1、第 2 以及第 4 侧面 4、5、7 的方式从主电极部 66 延伸的第 4 引出部 67。主电极部 66 和第 4 引出部 67 一体形成。第 4 引出部 67 从主电极部 66 的靠近第 4 侧面 7 的端部向着第 1、第 2 以及第 4 侧面 4、5、7 延伸。第 3 内部电极 61 和第 4 内部电极 65 位于同一个层。主电极部 66 的面积比主电极部 52、56 的面积小。

[0103] 第 1 中间内部电极 70 位于与第 3 以及第 4 内部电极 61、65 不同的层。即,第 1 中间内部电极 70 夹持着绝缘体层 9,与第 3 以及第 4 内部电极 61、65(主电极部 62、66) 相对。

[0104] 在绝缘体 9 中,与第 3 内部电极 61 的主电极部 62 和第 1 中间内部电极 70 重叠的部分是实质性地产生一个静电容量成分的区域。在绝缘体 9 中,与第 4 内部电极 65 的主电极部 66 和第 1 中间内部电极 70 重叠的部分是实质性地产生一个静电容量成分的区域。即,第 3 内部电极 61、第 4 内部电极 65 以及第 1 中间内部电极 70 以在该第 3 及第 4 内部电极 61、65 之间形成两个静电容量成分的方式夹持绝缘体层 9 而配置。形成于第 3 以及第 4 内部电极 61、65 之间的两个静电容量成分串联连接。

[0105] 第 1 以及第 3 引出部 53、63,跨越第 1~第 3 侧面 4、5、6 而露出,第 2 以及第 4 引出部 57、67,跨越第 1、第 2 以及第 4 侧面 4、5、7 而露出。第 3 以及第 4 引出部 63、67 的露出于电容器素体 1 的外表面的部分的长度 (X_2),设定为比第 1 以及第 2 引出部 53、57 的露出于电容器素体 1 的外表面的部分的长度 (X_1) 长。在此,各个引出部 53、57、63、67 的露出于电容器素体 1 的外表面的部分的长度 (X_1 、 X_2) 为相当于各个引出部 53、57、63、67 的宽度。

[0106] 在层叠电容器 C2 中,与层叠电容器 C1 相同在将层叠电容器 C2 安装于其他的部件的情况下,第 1~第 4 内部电极 51、55、61、65 和第 1 中间内部电极 70 在相对其他的部件的安装面(安装层叠电容器 C2 的面)垂直方向上延伸。

[0107] 第 1 端子电极 80 配置为,覆盖电容器素体 1 的第 3 侧面 6 的全体且跨越与第 3 侧面 6 相邻的四个面 2、3、4、5 的方式而配置。第 1 端子电极 80,以完全覆盖第 1 以及第 3 引出部 53、63 的露出于第 1~第 3 侧面 4、5、6 的部分的方式而形成。第 1 端子电极 80 与各个第 1 以及第 3 引出部 53、63 物理且电连接。由此,全部第 1 以及第 3 内部电极 51、61 与第 1 端子电极 80 物理且电连接。

[0108] 第 2 端子电极 82 配置为,覆盖电容器素体 1 的第 4 侧面 7 的全体且跨越与第 4 侧面 7 相邻的四个面 2、3、4、5 的方式而配置。第 2 端子电极 82,以完全覆盖第 2 以及第 4 引出部 57、67 的露出于第 1、第 2 以及第 4 侧面 4、5、7 的部分的方式而形成。第 2 端子电极 82 与各个第 2 以及第 4 引出部 57、67 物理且电连接。由此,全部第 2 以及第 4 内部电极 55、65 与第 2 端子电极 82 物理且电连接。

[0109] 第 1 以及第 2 端子电极 80、82,通过将含有例如导电性金属粉末和玻璃粉的导电

性膏涂布于电容器素体 1 的外表面并烧结而形成。根据需要,也可以在烧结的第 1 以及第 2 端子电极 80、82 的上面形成电镀层。可以通过浸渍法或者印刷法等来进行导电性膏的涂布。第 1 以及第 2 端子电极 80、82 在电容器素体 1 的表面上互相电绝缘而形成。

[0110] 如以上所述,在第 2 实施方式中,在第 1 内部电极群 10 中形成一个静电容量成分,在第 2 内部电极群 20 中形成两个静电容量成分。由第 2 内部电极群 20 形成的两个静电容量成分串联连接。因此,由第 2 内部电极群 20 形成的两个静电容量成分的合成静电容量比由第 1 内部电极群 10 形成的静电容量成分的静电容量小。

[0111] 在第 2 实施方式中,基于第 1 内部电极群 10 中的一个静电容量成分的自共振频率 (fr_1)、基于第 2 内部电极群 20 中的两个静电容量成分的自共振频率 (fr_2) 的关系成为:

$$[0112] \quad fr_1 < fr_2$$

[0113] 如图 15 所示,能够实现在宽频带区域上的低阻抗化。图 15 是表示第 2 实施方式所涉及的层叠电容器 C2 的频率 (Hz)-阻抗 (Ω) 特性的曲线图。在图 15 所示的曲线图中,横轴表示频率 (Hz),纵轴表示阻抗 (Ω)。

[0114] 在本实施方式中,由于第 1 以及第 2 端子电极 80、82 的一部分配置在电容器素体 1 的第 2 侧面 5,因此形成在层叠电容器 C2 内的电流的路径比较短。其结果,可降低层叠电容器 C2 的等效串联电感。

[0115] 在本实施方式中,第 1 以及第 2 引出部 53、57 的露出于电容器素体 1 的外表面的部分的长度 (X_1)、第 3 以及第 4 引出部 63、67 的露出于电容器素体 1 的外表面的部分的长度 (X_2) 的关系设定为:

$$[0116] \quad X_1 < X_2$$

[0117] 由此,第 1 内部电极群 10 中的一个静电容量成分的等效串联电感 (L_1)、第 2 内部电极群 20 中的两个静电容量成分的等效串联电感 (L_2) 的关系成为:

$$[0118] \quad L_1 > L_2$$

[0119] 于是,可进一步降低层叠电容器 C2 的等效串联电感。

[0120] 但是,在第 2 实施方式中,如图 13 以及图 14 所示,第 1 引出部 53 与第 2 引出部 57 的距离 (D_4)、第 3 引出部 63 与第 4 引出部 67 的距离 (D_5) 的关系设定为:

$$[0121] \quad D_4 > D_5$$

[0122] 所谓第 1 引出部 53 与第 2 引出部 57 的距离 (D_4) 具体是指,第 1 引出部 53 和第 1 端子电极 80 的连接点,与第 2 引出部 57 和第 2 端子电极 82 的连接点之间的最短直线距离。所谓第 3 引出部 63 与第 4 引出部 67 的距离 (D_5) 具体是指,第 3 引出部 63 和第 1 端子电极 80 的连接点,与第 4 引出部 67 和第 2 端子电极 82 的连接点之间的最短直线距离。

[0123] 由此,第 1 内部电极群 10 中的一个静电容量成分的等效串联电感 (L_1) 与在第 2 内部电极群 20 中的两个静电容量成分的等效串联电感 (L_2) 的关系成为:

$$[0124] \quad L_1 > L_2$$

[0125] 其结果,可进一步降低层叠电容器 C2 的等效串联电感。

[0126] 以下,根据图 16 ~ 图 19 就有关第 2 实施方式所涉及的层叠电容器 C2 的变形例加以说明。本变形例所涉及的层叠电容器,与上述实施方式的层叠电容器 C2 的不同点在于第 1 ~ 第 4 内部电极 51、55、61、65 以及第 1 中间内部电极 70 的形状。图 16 ~ 图 19 的 (a) 以及 (b) 是表示各个内部电极的构成的图。

[0127] 首先,对由图 16 以及图 17 所表示的变形例的构成加以说明。如图 16 所示,第 1 引出部 53 跨越第 2 以及第 3 侧面 5、6 而露出,第 2 引出部 57 跨越第 2 以及第 4 侧面 5、7 而露出。如图 17 所示,第 3 引出部 63 跨越第 2 以及第 3 侧面 5、6 而露出,第 4 引出部 67 跨越第 2 以及第 4 侧面 5、7 而露出。第 1 以及第 2 的引出部 53、57 的露出于电容器素体 1 的外表面的部分的长度 (X_1)、第 3 以及第 4 的引出部 63、67 的露出于电容器素体 1 的外表面的部分的长度 (X_2) 的关系设定为:

[0128] $X_1 < X_2$

[0129] 第 1 引出部 53 与第 2 引出部 57 的距离 (D_4)、第 3 引出部 63 与第 4 引出部 67 的距离 (D_5) 的关系设定为:

[0130] $D_4 > D_5$

[0131] 在由图 16 以及图 17 所表示的本变形例中,基于第 1 内部电极群 10 中的一个静电容量成分的自共振频率 (fr_1)、基于第 2 内部电极群 20 中的两个静电容量成分的自共振频率 (fr_2) 的相互关系为:

[0132] $fr_1 < fr_2$

[0133] 其结果,可实现在宽频带区域上的低阻抗化,并可进一步降低等效串联电感值。

[0134] 以下是对由图 18 以及图 19 所表示的变形例的构成加以说明。第 2 内部电极群 20,如图 19 所示,具有第 1 中间内部电极 70a 和 70b。第 1 中间内部电极 70a 和 70b 位于相同的层,且位于与第 3 以及第 4 内部电极 61、65 不相同的层。即,第 1 中间内部电极 70a 和 70b 夹持着绝缘体层 9 与第 3 以及第 4 内部电极 61、65 (主电极部 62、66) 相对。

[0135] 在绝缘体层 9 中,与第 3 内部电极 61 的主电极部 62 和第 1 中间内部电极 70a 重叠的部分是实质性地产生一个静电容量成分的领域。在绝缘体 9 中,与第 4 内中间内部电极 65 的主电极 66 和第 1 中间内部电极 70a 重叠的部分是实质性地产生一个静电容量成分的领域。即,第 3 内部电极 61 和第 4 内部电极 65 以及第 1 中间内部电极 70a,以在该第 3 及第 4 内部电极 61、65 之间形成两个静电容量成分的方式夹持绝缘体层 9 而配置。该两个静电容量成分串联连接。

[0136] 在绝缘体层 9 中,与第 3 内部电极 61 的主电极部 62 和第 1 中间内部电极 70b 重叠的部分是实质性地产生一个静电容量成分的领域。在绝缘体 9 中,与第 4 内中间内部电极 65 的主电极 66 和第 1 中间内部电极 70b 重叠的部分是实质性地产生一个静电容量成分的领域。即,第 3 内部电极 61、第 4 内部电极 65 以及第 1 中间内部电极 70b,以在该第 3 及第 4 内部电极 61、65 之间形成两个静电容量成分的方式夹持绝缘体层 9 而配置。该两个静电容量成分串联连接。

[0137] 利用第 1 中间内部电极 70a 串联连接的两个静电容量成分,与利用第 1 中间内部电极 70b 串联连接的两个静电容量成分并联连接。

[0138] 如图 18 所示,第 1 引出部 53 跨越第 1 以及第 3 侧面 4、6 而露出,同时跨越第 2 以及第 3 侧面 5、6 而露出。第 2 引出部 57 跨越第 1 以及第 4 侧面 4、7 而露出,同时跨越第 2 以及第 4 侧面 5、7 而露出。如图 19 所示,第 3 引出部 63 跨越第 1 以及第 3 侧面 4、6 而露出,同时跨越第 2 以及第 3 侧面 5、6 而露出。第 4 引出部 67 跨越第 1 以及第 4 侧面 4、7 而露出,同时跨越第 2 以及第 4 侧面 5、7 而露出。第 1 以及第 2 引出部 53、57 的露出于电容器素体 1 的外表面的部分的长度 ($X_{11}+X_{12}$)、第 3 以及第 4 引出部 63、67 的露出于电容器素

体 1 的外表面的部分的长度 ($X_{21}+X_{22}$) 的关系设定为：

$$[0139] \quad X_{11}+X_{12} < X_{21}+X_{22}$$

[0140] 第 1 引出部 53 和第 2 引出部 57 的距离 (D_4)、第 3 引出部 63 和第 4 引出部 67 的距离 (D_5) 的关系设定为：

$$[0141] \quad D_4 > D_5$$

[0142] 在由图 18 以及图 19 所示的本变形例中,基于第 1 内部电极群 10 中的一个静电容量成分的自共振频率 (fr_1)、基于第 2 内部电极群 20 中的两个静电容量成分的自共振频率 (fr_2) 的关系为：

$$[0143] \quad fr_1 < fr_2$$

[0144] 其结果,能够实现在宽频带区域上的低阻抗化,并可进一步降低等效串联电感。

[0145] 以上是就有关本发明的优选的实施方式作了说明,但本发明并不限定于上述的实施方式,只要是不脱离其要旨的范围可进行各种各样的变更。

[0146] 第 1 以及第 2 内部电极群的数目以及位置不限于所述的实施方式和变形例。包含于电容器素体 1 的绝缘体层 9 的层叠数以及各个内部电极 11、15、21、25、30 ~ 33、51、55、61、65、70、70a、70b 的层叠数并不限于由上述实施方式以及变形例所示的数目。各个内部电极 11、15、21、25、30 ~ 33、51、55、61、65、70、70a、70b 的形状也不限于由上述实施方式以及变形例所示的形状。

[0147] 第 2 内部电极群 20 的种类并不局限于上述的实施方式以及变形例中所记载的数目(一个或者两个),也可以是三个以上。在第 2 内部电极群 20 中串联连接的静电容量成分的数目也不限于在上述的实施方式以及变形例中所记载的数目(两个或者四个),也可以是三个,另外,也可以是五个以上。在第 2 实施方式中,在第 2 内部电极群 20 中虽然是两个静电容量成分进行串联连接,但是并不只限于此,如第 1 实施方式的第 2 内部电极群 20b 所示,也可以使四个静电容量成分串联连接。

[0148] 从以上对本发明的描述可明显得知,本发明可以以许多形态来进行变化。而这些变化将被认为不超过本发明的技术思想和范围。并且,以下的权利要求是有意地将对于本领域技术人员而言为显而易见的变型方式包括在其范围之内。

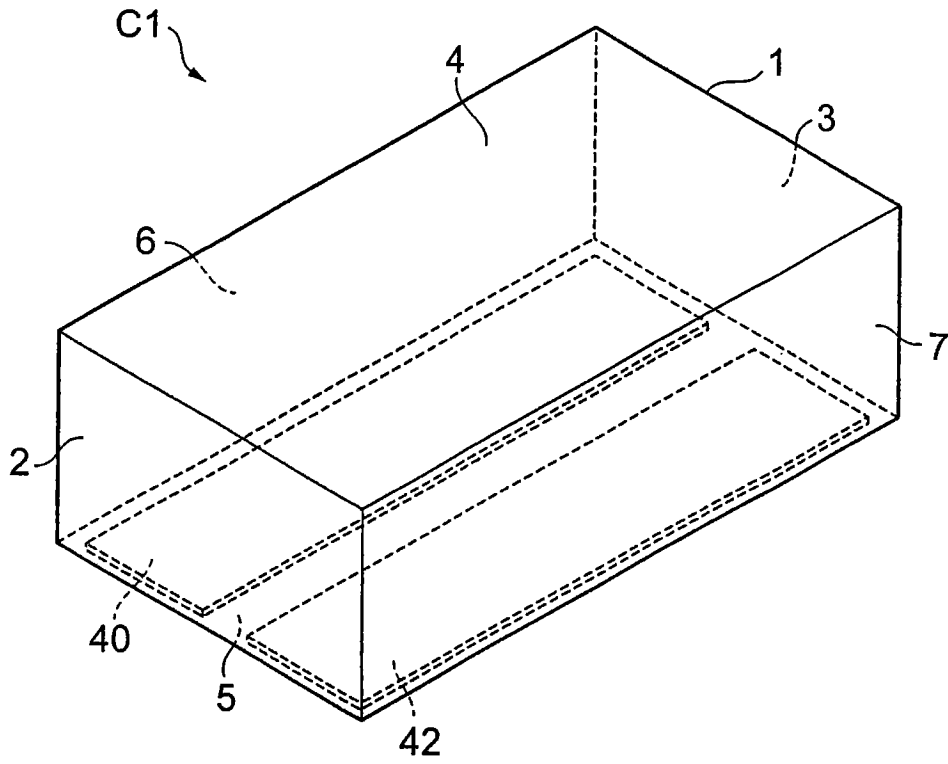


图 1

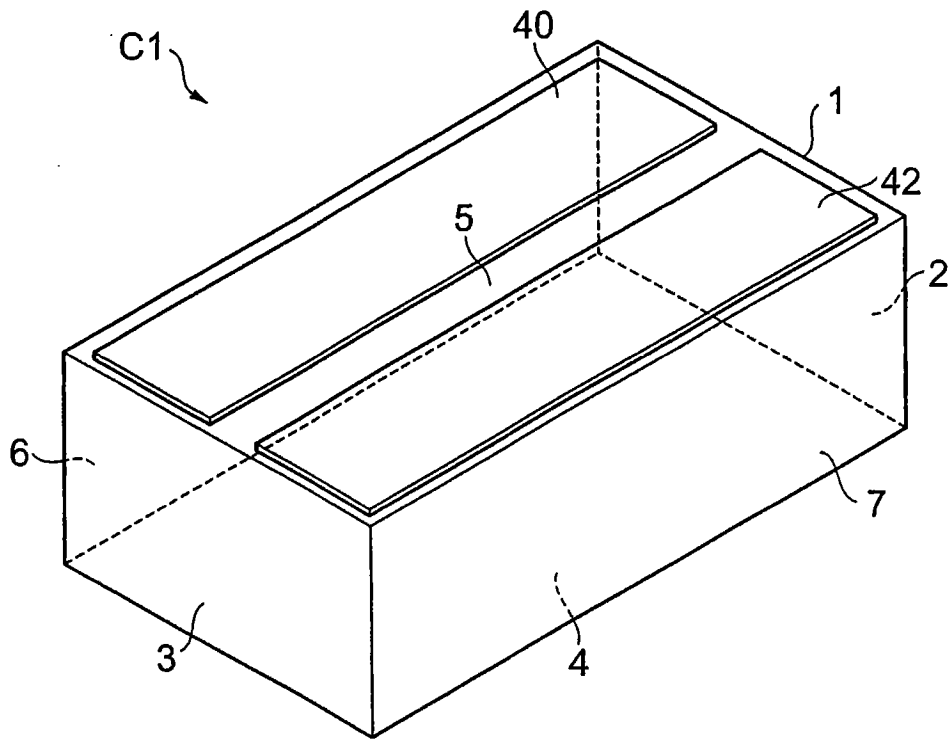


图 2

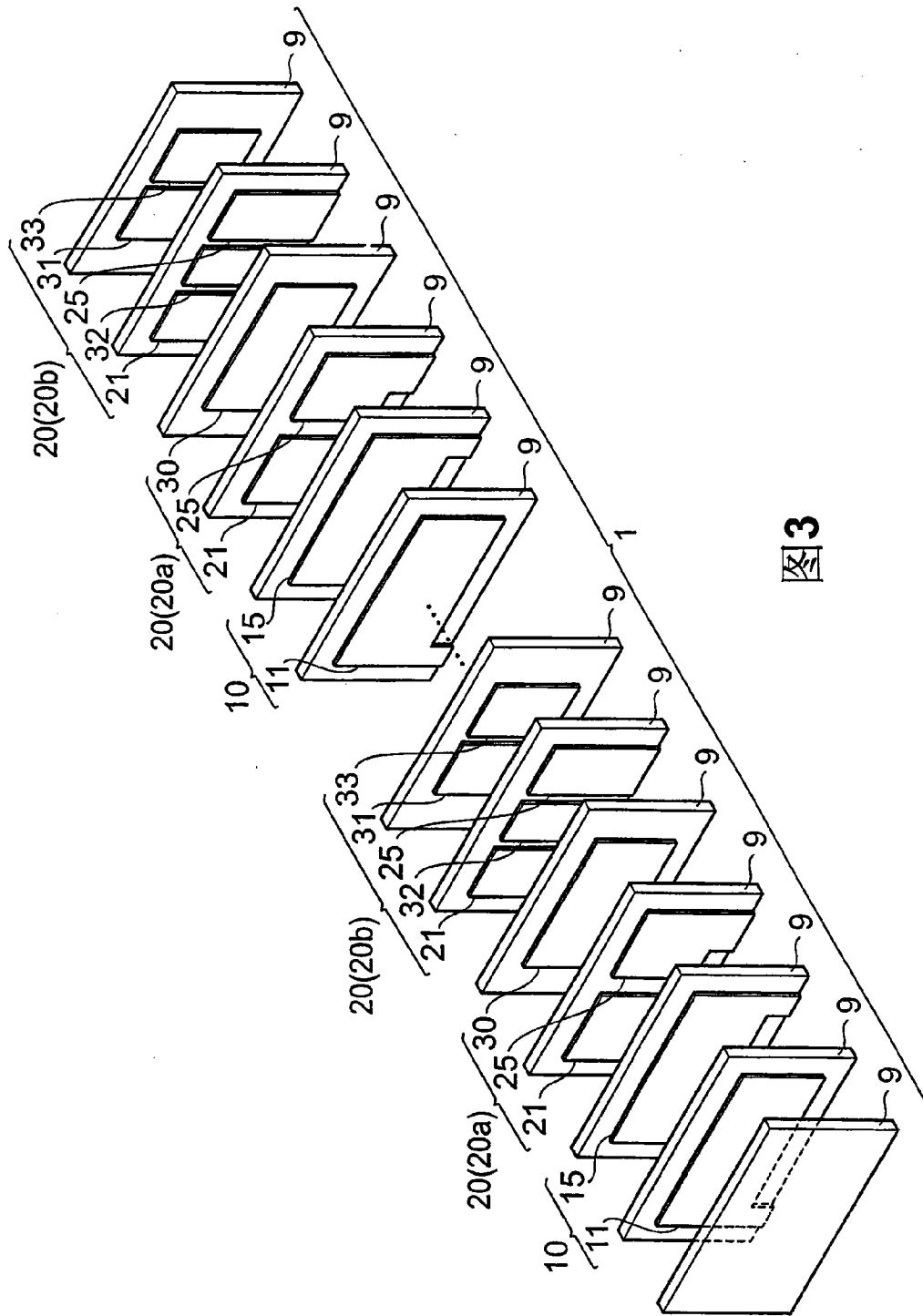


图3

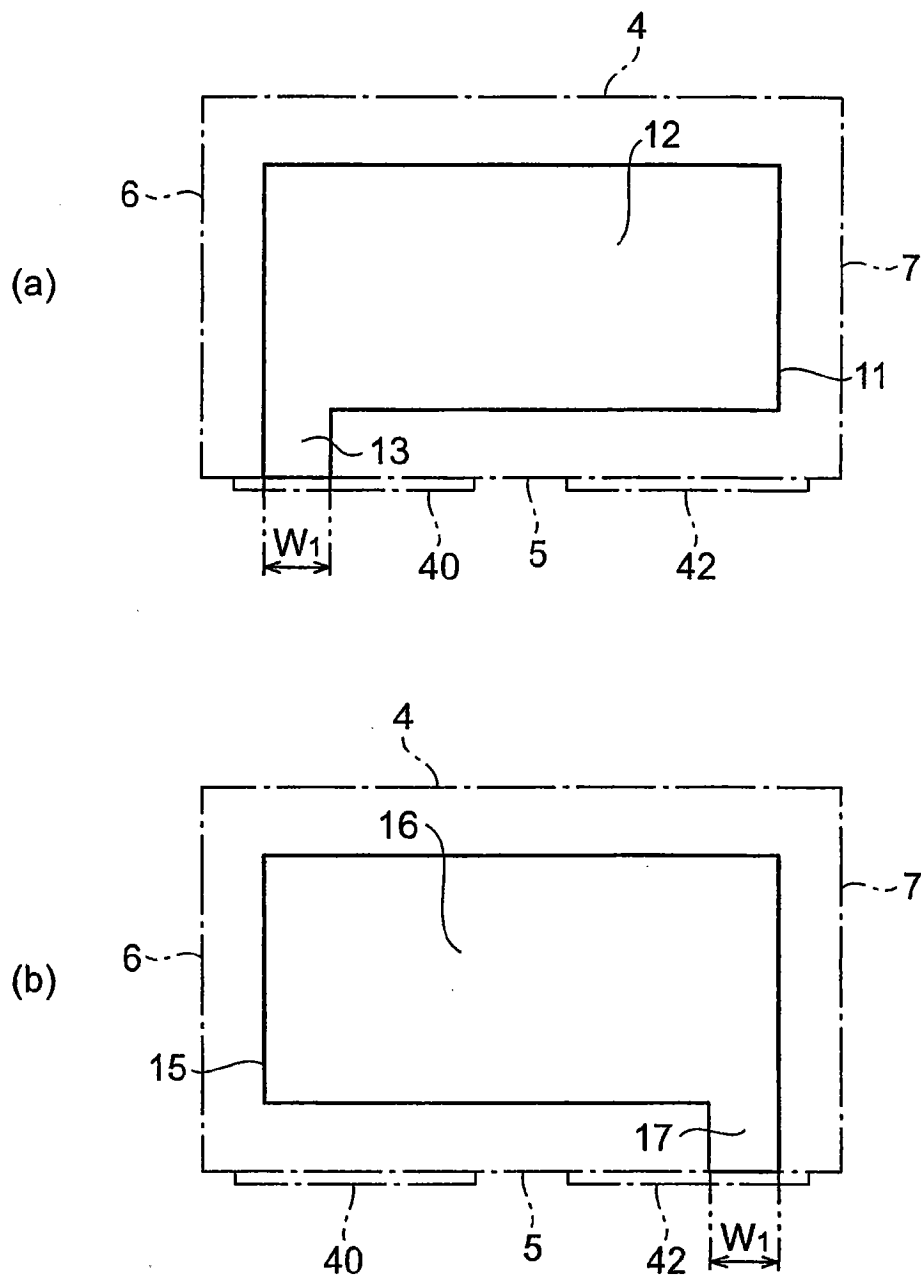


图 4

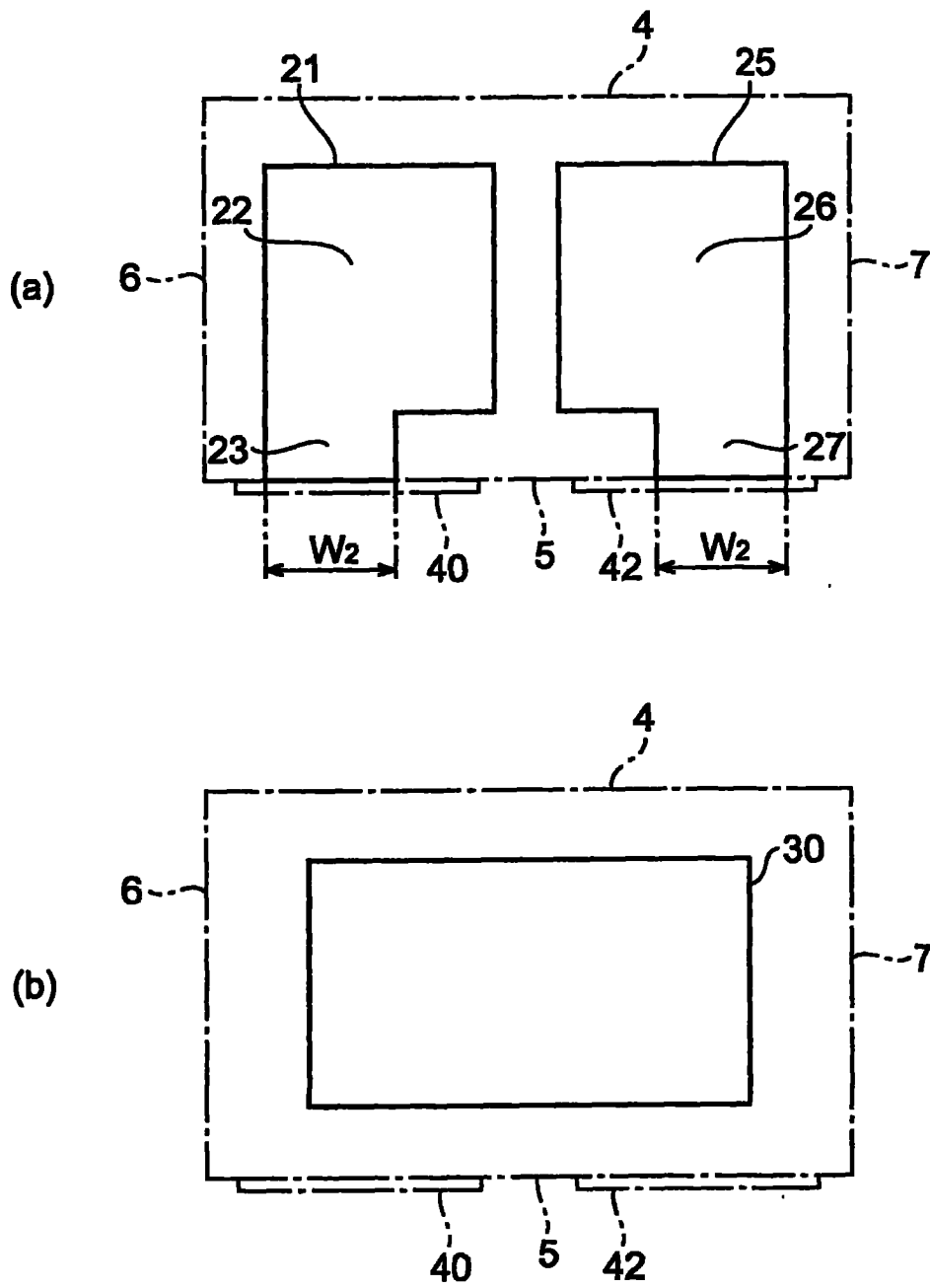


图 5

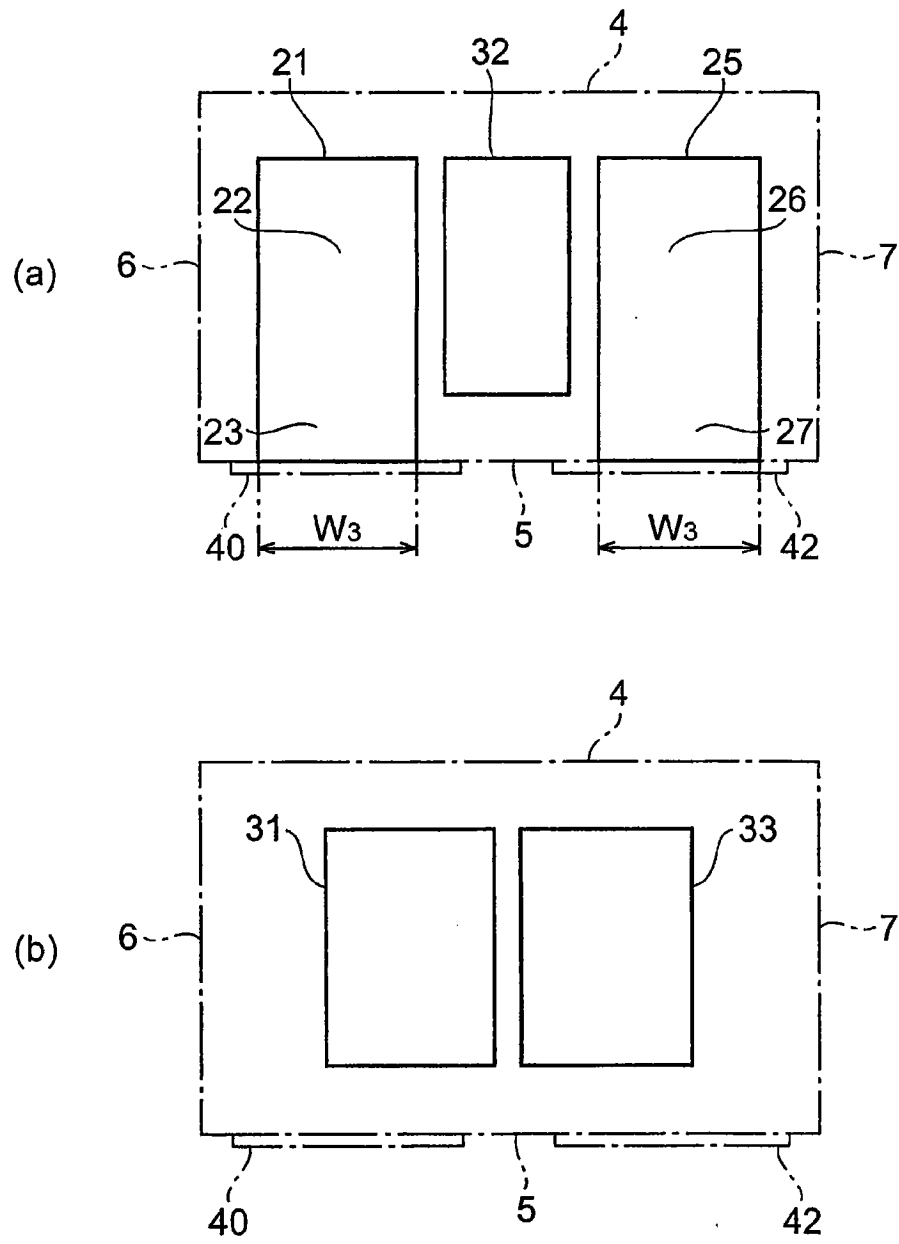


图 6

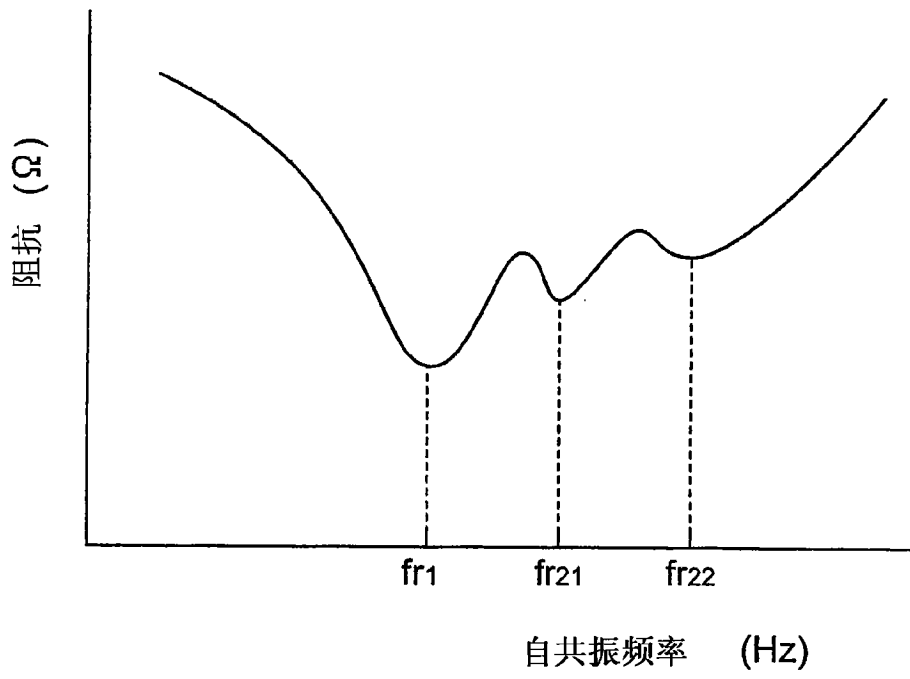


图 7

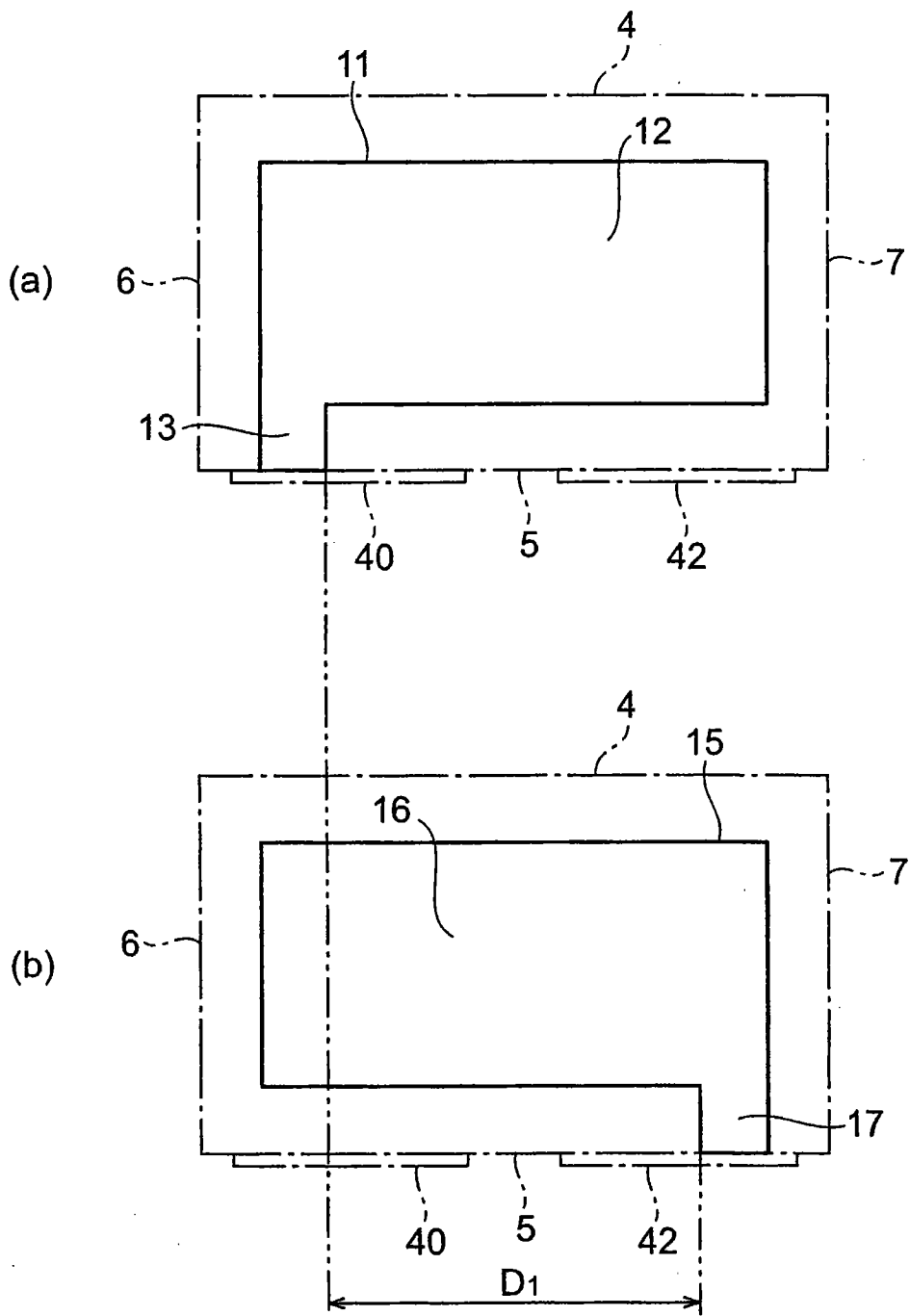


图 8

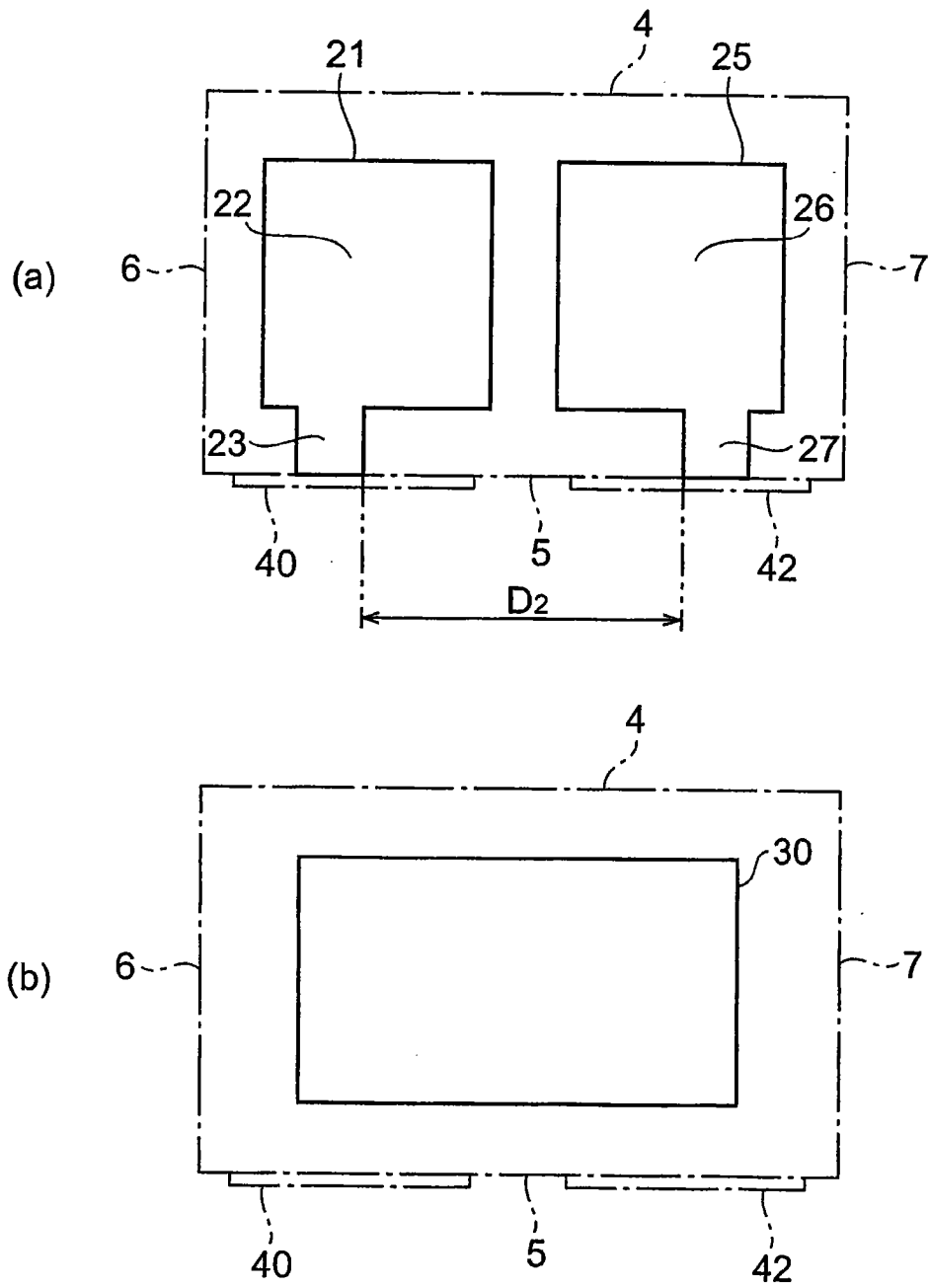


图 9

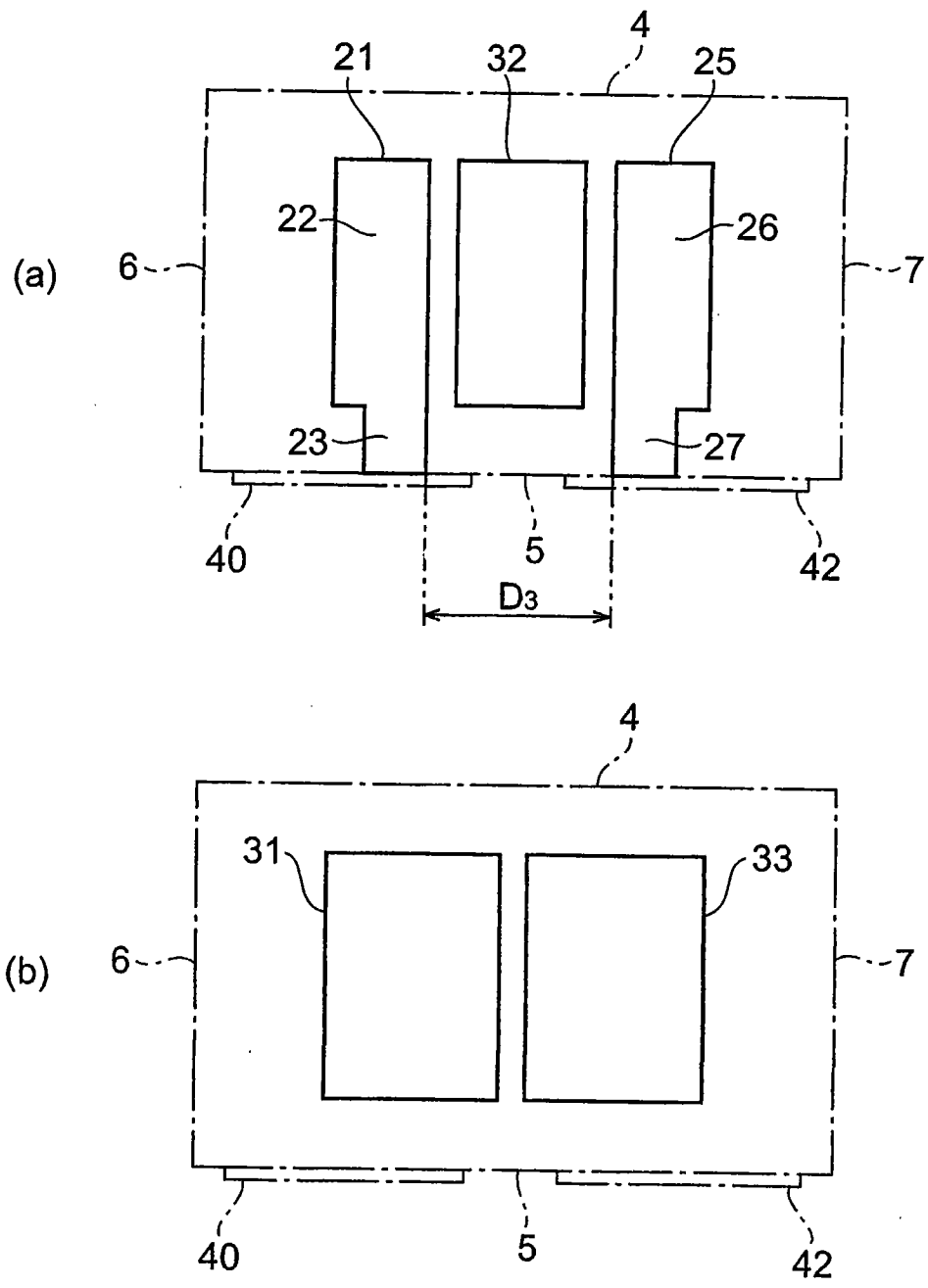


图 10

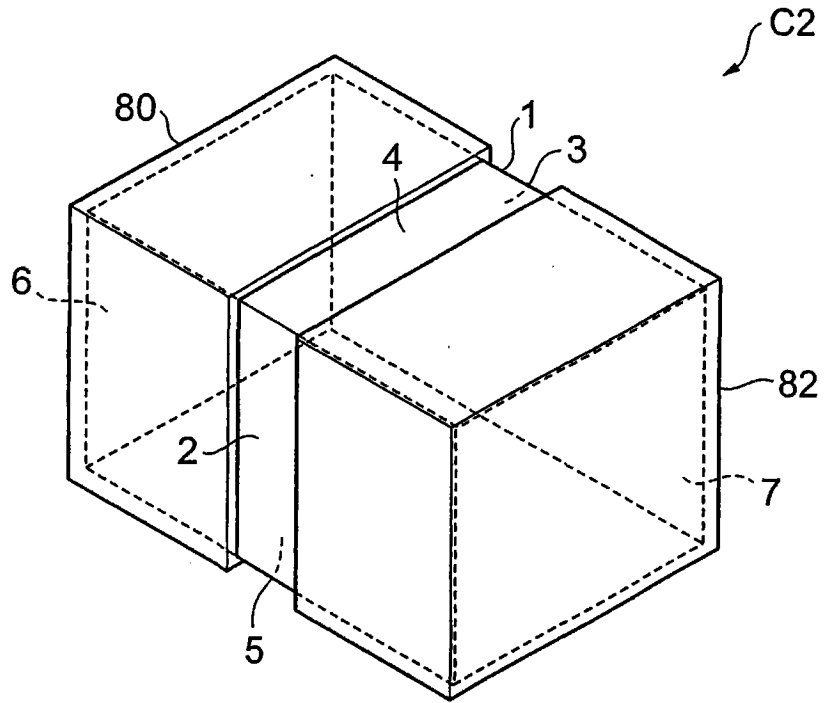
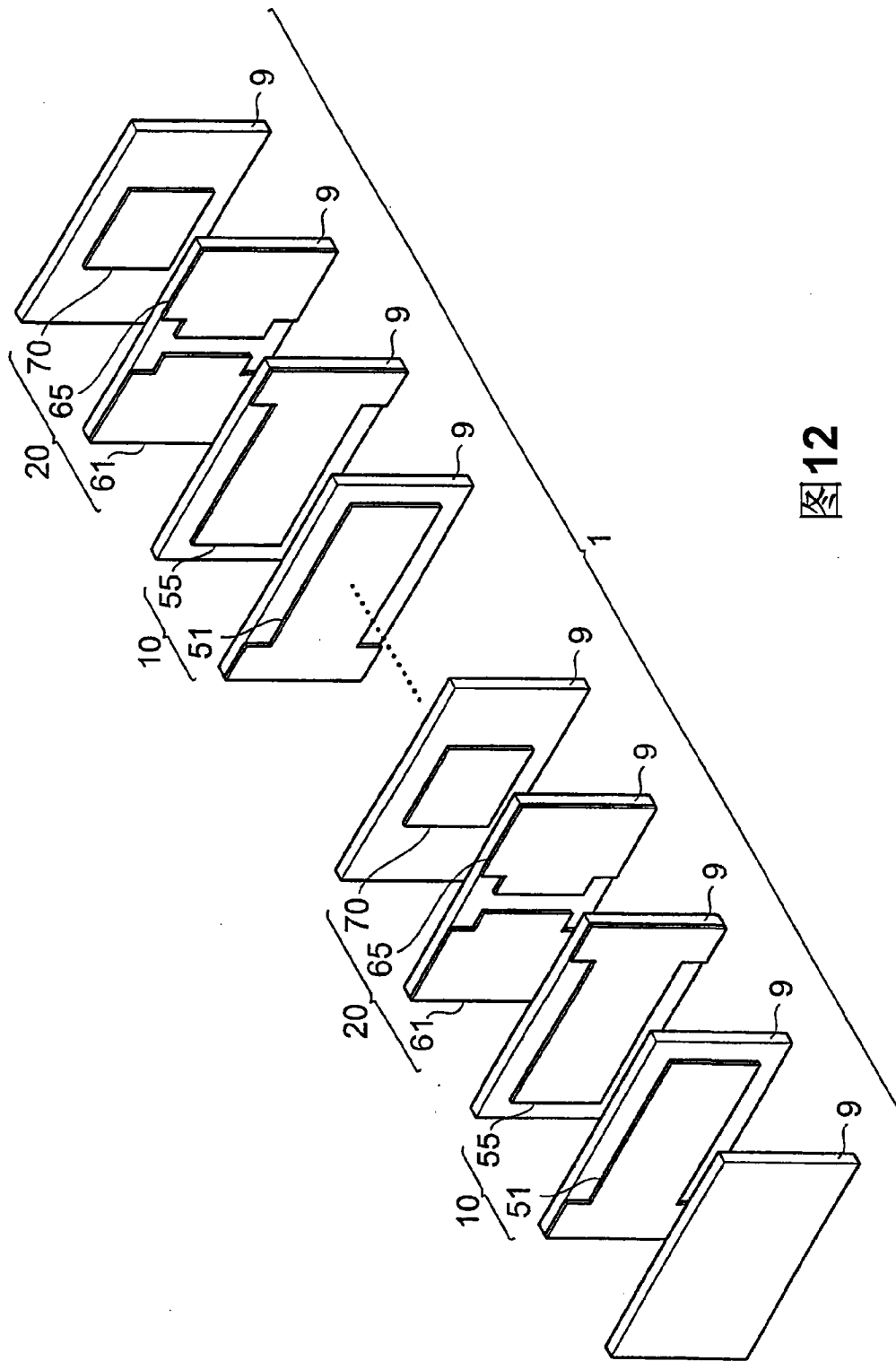


图 11



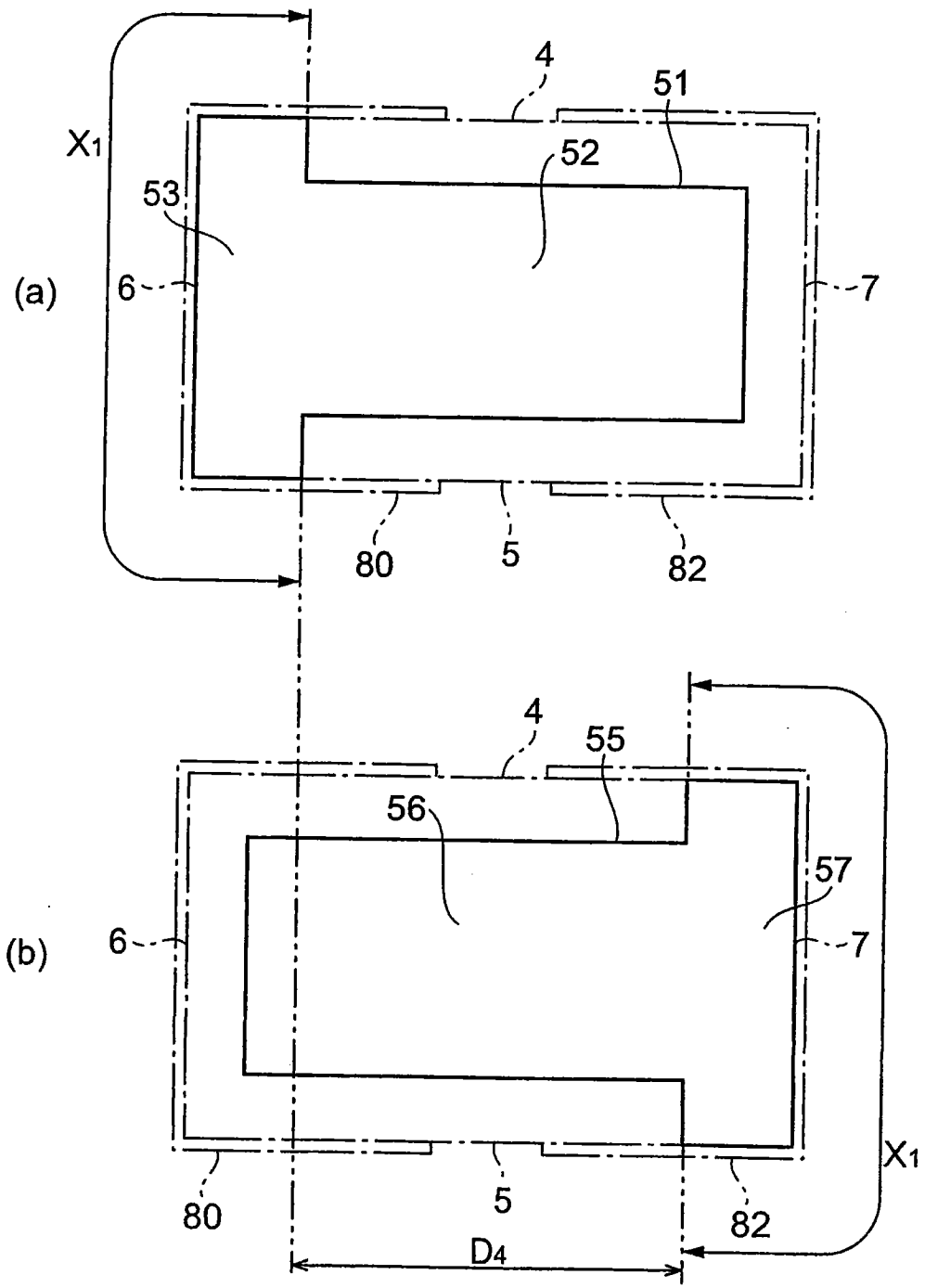


图 13

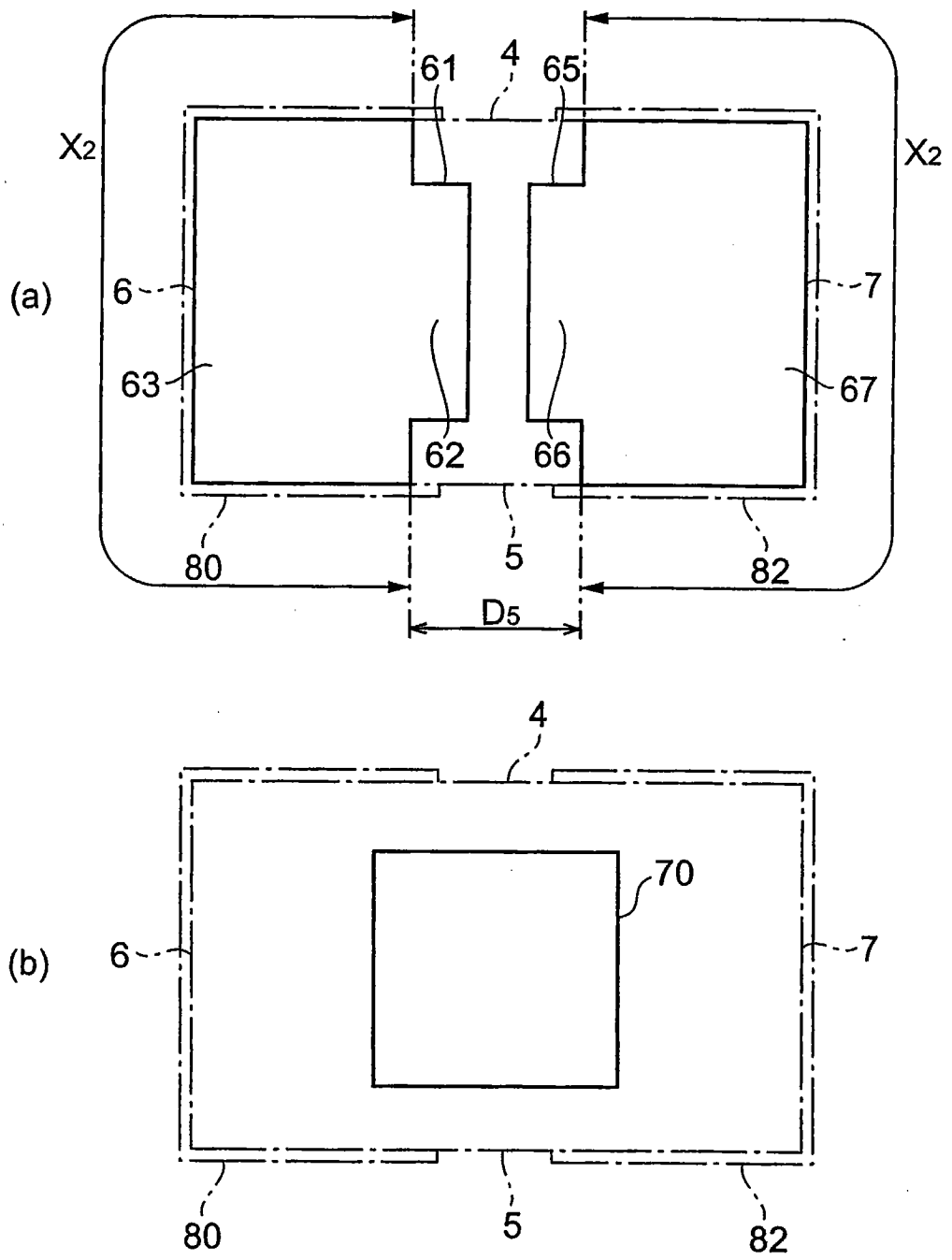


图 14

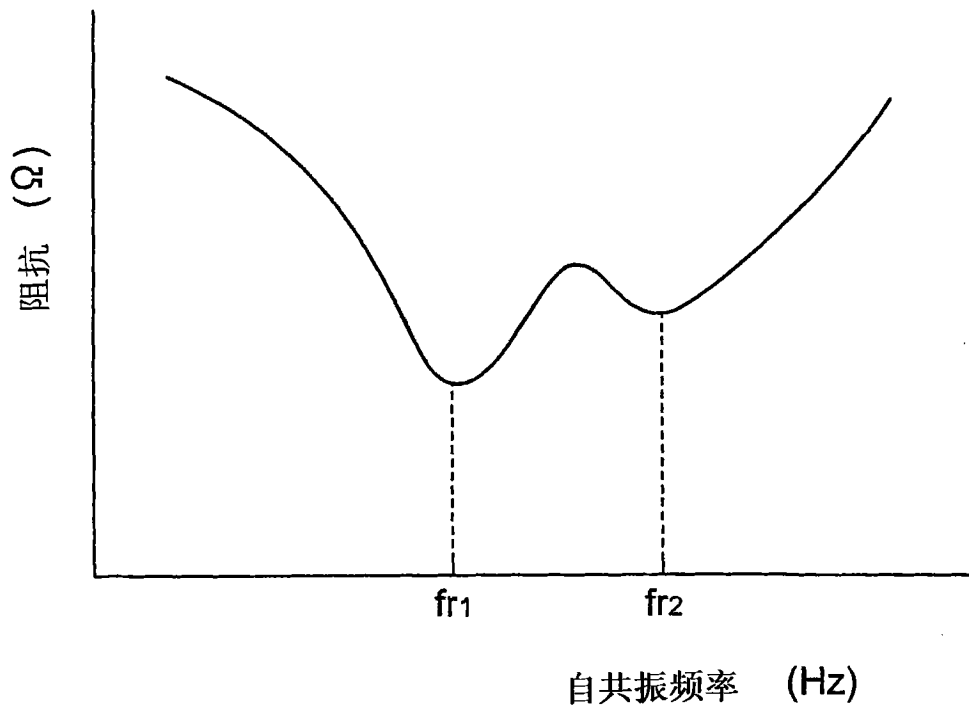


图 15

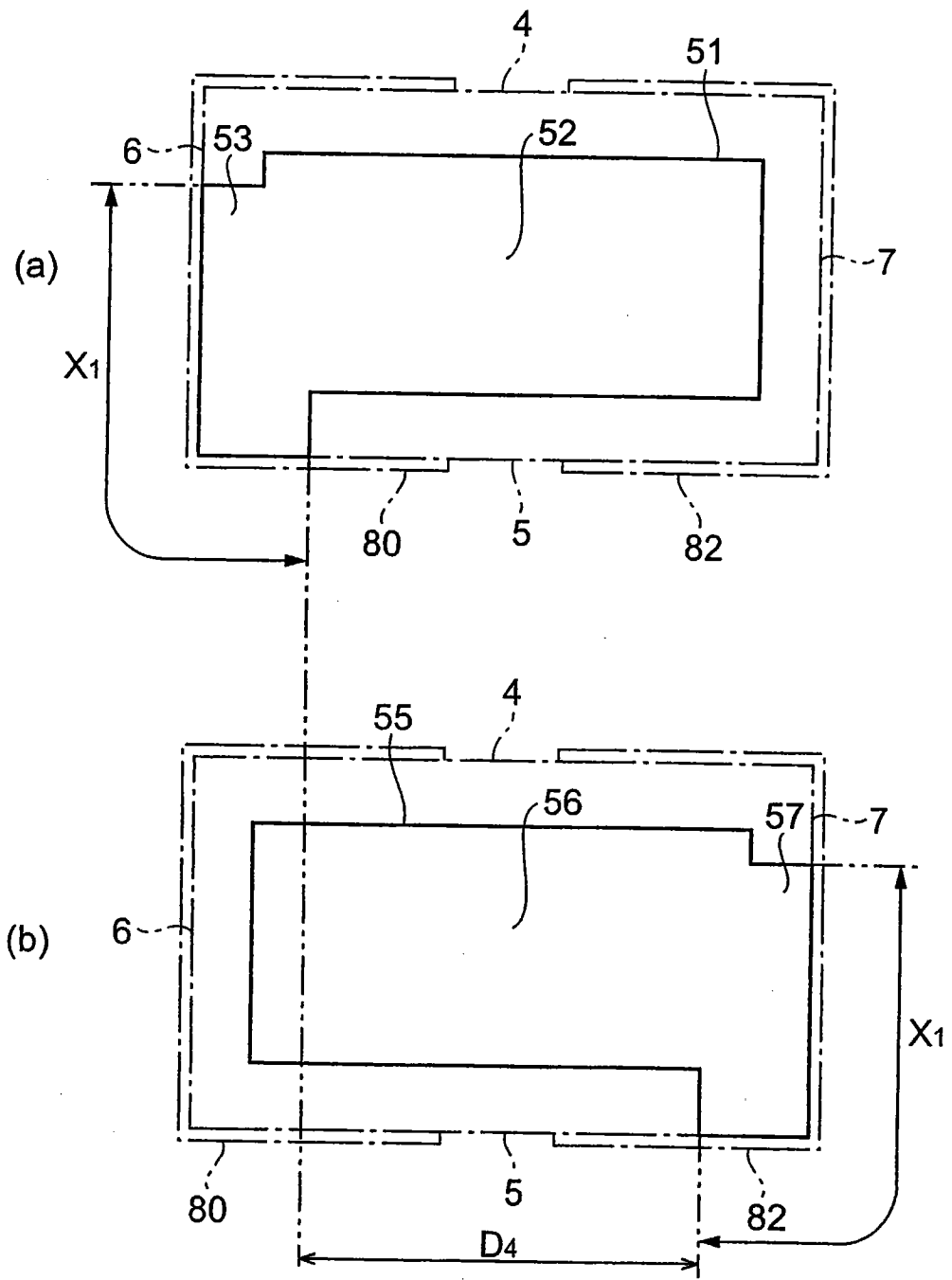


图 16

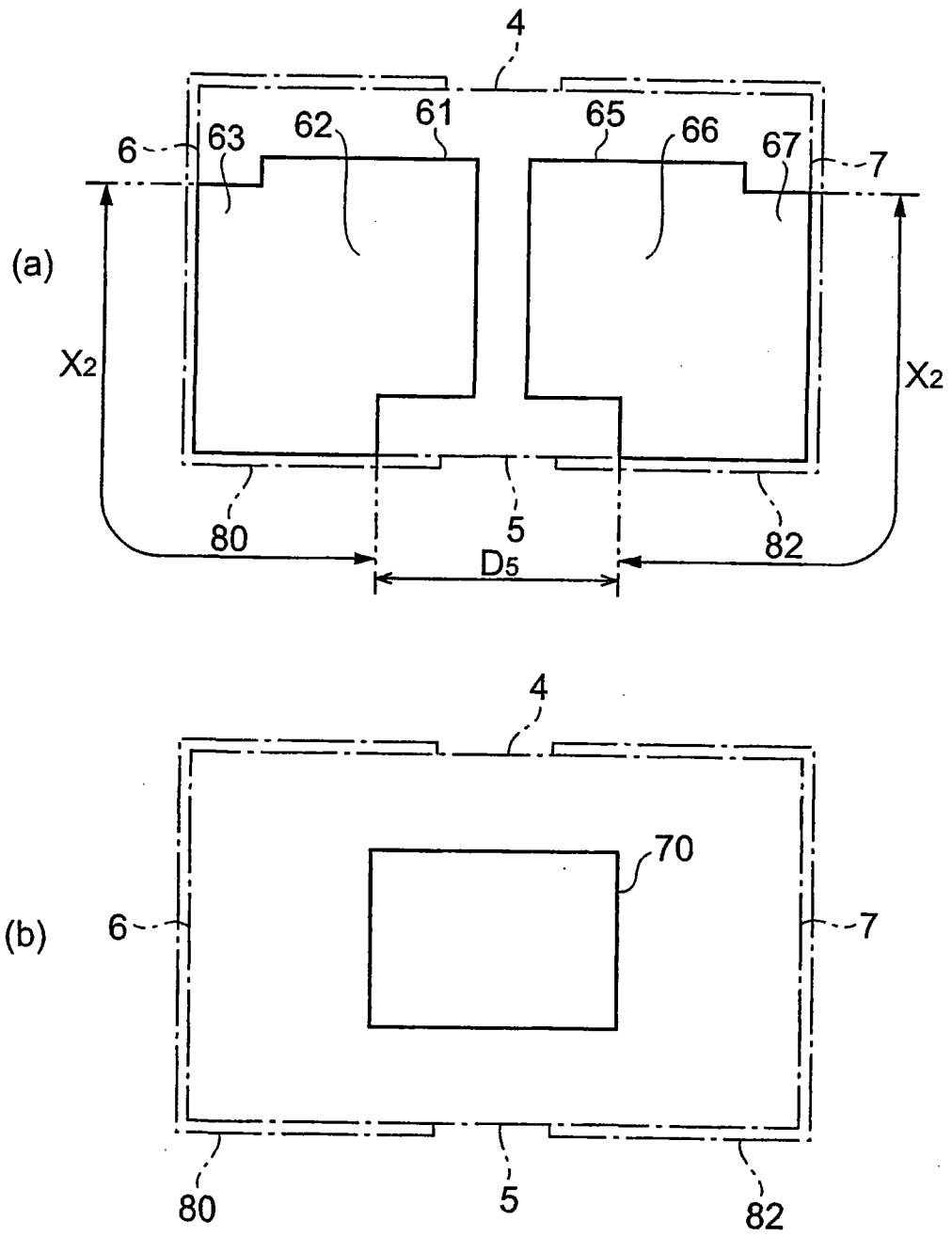


图 17

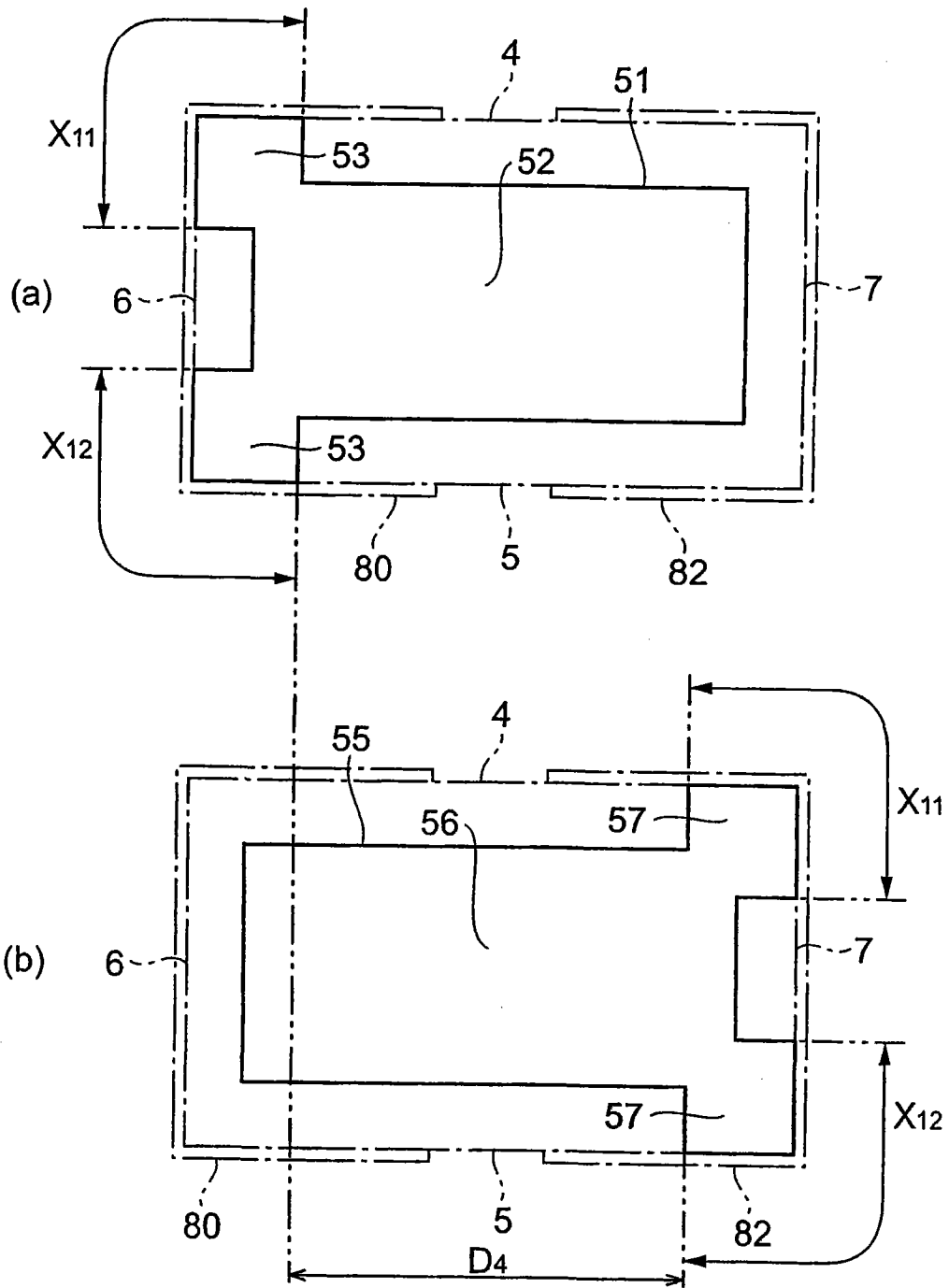


图 18

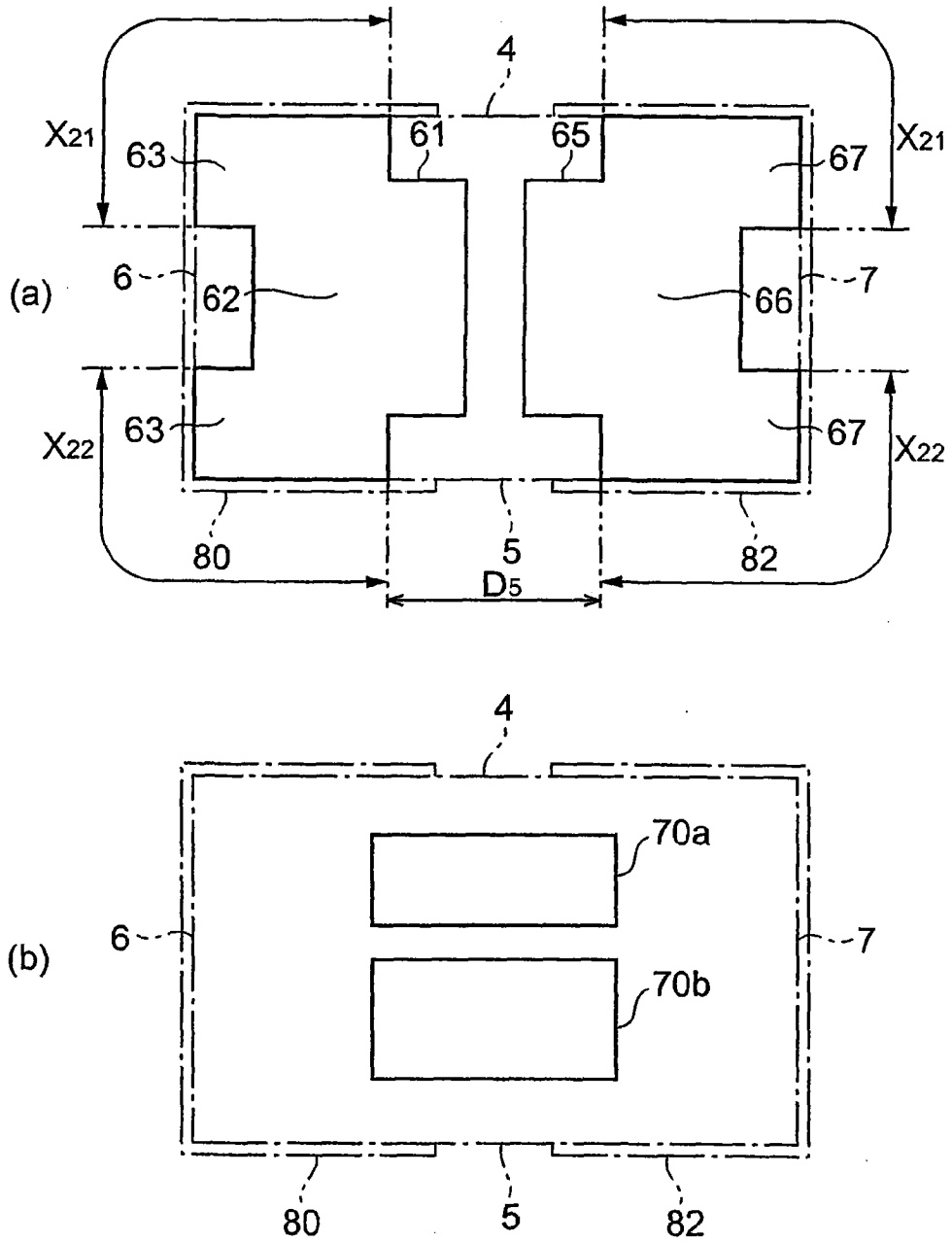


图 19