

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6005401号  
(P6005401)

(45) 発行日 平成28年10月12日 (2016. 10. 12)

(24) 登録日 平成28年9月16日 (2016. 9. 16)

(51) Int. Cl.	F I	
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78	6 1 6 L
HO 1 L 29/786 (2006. 01)	HO 1 L 29/78	6 1 8 B
C 2 3 C 14/08 (2006. 01)	HO 1 L 29/78	6 1 9 A
C 2 3 C 14/58 (2006. 01)	C 2 3 C 14/08	K
GO 2 F 1/1368 (2006. 01)	C 2 3 C 14/58	Z
請求項の数 9 (全 50 頁) 最終頁に続く		

(21) 出願番号 特願2012-121639 (P2012-121639)  
 (22) 出願日 平成24年5月29日 (2012. 5. 29)  
 (65) 公開番号 特開2013-16782 (P2013-16782A)  
 (43) 公開日 平成25年1月24日 (2013. 1. 24)  
 審査請求日 平成27年4月24日 (2015. 4. 24)  
 (31) 優先権主張番号 特願2011-129976 (P2011-129976)  
 (32) 優先日 平成23年6月10日 (2011. 6. 10)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 肥塚 純一  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 大野 普司  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 佐藤 優一  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 山崎 舜平  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

チャネル形成領域を含む酸化物半導体膜を形成し、  
 前記チャネル形成領域と重畳して前記酸化物半導体膜上にゲート絶縁膜及びゲート電極層を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、及び前記ゲート電極層上に、前記酸化物半導体膜と接する領域を有する金属元素を含む膜を形成し、

前記ゲート絶縁膜及び前記ゲート電極層をマスクとして、前記金属元素を含む膜を通過して、前記酸化物半導体膜にドーパントを導入し、

加熱処理を行い、前記金属元素を含む膜から前記酸化物半導体膜に金属元素を導入して、前記酸化物半導体膜に低抵抗領域を形成し、

前記低抵抗領域は、前記チャネル形成領域を間に挟んで設けられ、前記チャネル形成領域より抵抗が低く、前記金属元素及び前記ドーパントを有することを特徴とする半導体装置の作製方法。

【請求項 2】

請求項 1 において、

前記ドーパントを導入した酸化物半導体膜に前記金属元素を含む膜から金属元素を導入する加熱処理により、前記金属元素を含む膜を金属酸化物絶縁膜とすることを特徴とする半導体装置の作製方法。

【請求項 3】

チャンネル形成領域を含む酸化物半導体膜を形成し、  
前記チャンネル形成領域と重畳して前記酸化物半導体膜上にゲート絶縁膜及びゲート電極層を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、及び前記ゲート電極層上に、前記酸化物半導体膜と接する領域を有する金属元素を含む膜を形成し、

加熱処理を行い、前記金属元素を含む膜から前記酸化物半導体膜に金属元素を導入し、  
前記ゲート絶縁膜及び前記ゲート電極層をマスクとして、前記金属元素を含む膜を通過して、前記酸化物半導体膜にドーパントを導入して、前記酸化物半導体膜に低抵抗領域を形成し、

前記低抵抗領域は、前記チャンネル形成領域を間に挟んで設けられ、前記チャンネル形成領域より抵抗が低く、前記金属元素及び前記ドーパントを有することを特徴とする半導体装置の作製方法。

10

【請求項 4】

請求項 3 において、

前記酸化物半導体膜に前記金属元素を含む膜から金属元素を導入する加熱処理により、前記金属元素を含む膜を金属酸化物絶縁膜とすることを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、

前記酸化物半導体膜と接してソース電極層及びドレイン電極層を形成することを特徴とする半導体装置の作製方法。

20

【請求項 6】

請求項 1 乃至 5 のいずれか一項において、

前記金属元素としてアルミニウム、チタン、モリブデン、タングステン、ハフニウム、タンタル、ランタン、バリウム、マグネシウム、ジルコニウム、及びニッケルのいずれかから選択される一以上を用いることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至 6 のいずれか一項において、

前記ドーパントとしてリン、砒素、アンチモン、ホウ素、アルミニウム、窒素、アルゴン、ヘリウム、ネオン、インジウム、フッ素、塩素、チタン、及び亜鉛のいずれかから選択される一以上を用いることを特徴とする半導体装置の作製方法。

30

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、

前記金属元素を含む膜を形成する前に、前記酸化物半導体膜に加熱処理を行い、前記酸化物半導体膜中に含まれる水素若しくは水分を放出させることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 8 において、

前記酸化物半導体膜中に含まれる水素若しくは水分を放出させる加熱処理を行った後に、前記酸化物半導体膜に酸素を導入することを特徴とする半導体装置の作製方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

半導体装置及び半導体装置の作製方法に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタ（薄膜トランジスタ

50

タ（TFT）ともいう）を構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

【0004】

酸化物半導体を用いたトランジスタとしては、より高機能な半導体装置への応用のために、より高い電気特性が求められている。酸化物半導体を用いたトランジスタにおいて、高い電気特性を目的として、アルミニウム反応法を用いて低抵抗なソース領域及びドレイン領域を形成する技術などが報告がされている（例えば、非特許文献1参照。）。

【先行技術文献】

【非特許文献】

【0005】

【非特許文献1】N. Morosawaら. SID 11 DIGEST pp. 479 - 482

【発明の概要】

【発明が解決しようとする課題】

【0006】

酸化物半導体を用いたトランジスタのオン特性（例えば、オン電流や電界効果移動度）が向上すると、半導体装置において高速応答、高速駆動が可能になり、より高性能な半導体装置が実現できる。

【0007】

そこで、本発明の一形態は、高いオン特性を有する酸化物半導体を用いたトランジスタを提供することを課題の一とする。

【0008】

また、本発明の一形態は、高速応答及び高速駆動の可能なトランジスタを有する高性能の半導体装置を提供することを課題の一とする。

【課題を解決するための手段】

【0009】

チャンネル形成領域を含む酸化物半導体膜を有するトランジスタの作製工程において、該酸化物半導体膜に、金属元素を含む膜と接した状態で加熱処理することにより導入された金属元素と、注入法により該金属元素を含む膜を通過して導入されたドーパントとを含む低抵抗領域を形成する。低抵抗領域はチャンネル長方向においてチャンネル形成領域を挟んで形成する。

【0010】

金属元素を含む膜としては、金属膜、金属酸化物膜、金属窒化物膜等が挙げられる。

【0011】

金属元素を含む膜中の金属元素としては、アルミニウム（Al）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、ハフニウム（Hf）、タンタル（Ta）、ランタン（La）、バリウム（Ba）、マグネシウム（Mg）、ジルコニウム（Zr）、及びニッケル（Ni）のいずれかから選択される一以上を用いることができる。金属元素を含む膜として、上記金属元素のいずれかから選択される一以上を含む金属膜、金属酸化物膜、又は金属窒化物膜（例えば、窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を用いることができる。また、金属元素を含む膜にリン（P）、ホウ素（B）などのドーパントを含ませてもよい。

【0012】

金属元素を含む膜を酸化物半導体膜と接して形成し、金属元素を含む膜及び酸化物半導体膜とが接した状態で加熱処理を行うことによって、金属元素を含む膜から酸化物半導体膜へ金属元素を導入することができる。加熱処理は酸素雰囲気下で行うことが好ましい。加熱処理は減圧下、窒素雰囲気下でも行うことができる。また、加熱温度は100 以上700 以下、好ましくは200 以上400 以下とすればよい。なお、金属元素を含む膜

10

20

30

40

50

から酸化物半導体膜へ金属元素を導入するための加熱処理により、導電性を有する金属元素を含む膜は、絶縁性を有する金属元素を含む膜となる。例えば、金属膜から酸化物半導体膜へ金属元素を導入するための加熱処理により、金属膜は金属酸化物膜、又は金属窒化物膜となり、金属酸化物膜、又は金属窒化物膜が絶縁性を有する場合、絶縁膜として用いることができる。

**【0013】**

ドーパントは、酸化物半導体膜の導電率を変化させる不純物である。ドーパントとしては、15族元素(代表的にはリン(P)、砒素(As)、およびアンチモン(Sb))、ホウ素(B)、アルミニウム(Al)、窒素(N)、アルゴン(Ar)、ヘリウム(He)、ネオン(Ne)、インジウム(In)、フッ素(F)、塩素(Cl)、チタン(Ti)、及び亜鉛(Zn)のいずれかから選択される一以上を用いることができる。

10

**【0014】**

上記ドーパントは金属元素を含む膜に含ませてもよい。

**【0015】**

ドーパントは、注入法により、金属元素を含む膜(金属膜、金属酸化物膜、又は金属窒化物膜)を通過して、酸化物半導体膜に導入する。ドーパントの導入方法としては、イオン注入法、イオンドーピング法、プラズマイマージョンイオンインプランテーション法などを用いることができる。その際には、ドーパントの単体のイオンあるいは水素化物やフッ化物、塩化物のイオンを用いると好ましい。

**【0016】**

低抵抗領域におけるドーパントの濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$  以上  $1 \times 10^{22} \text{ atoms/cm}^3$  以下であることが好ましい。

20

**【0017】**

また、ドーパントの導入処理後、加熱処理を行ってもよい。該加熱処理は金属元素を含む膜からの金属元素の導入工程における加熱処理と兼ねてもよい。

**【0018】**

なお、作製工程において、加熱処理による金属元素を含む膜からの金属元素の導入工程、及び注入法によるドーパントの導入工程の工程順序は限定されず、どちらが先でも後でもよい。また複数回行ってもよい。

**【0019】**

例えば、金属元素を含む膜として金属膜を用い、酸素雰囲気下で加熱処理を行って、酸化物半導体膜へ金属元素を導入する場合、加熱処理前にドーパントを導入するとドーパントは金属膜を通過することとなり、加熱処理後にドーパントを導入するとドーパントは金属酸化物膜を通過することになる。

30

**【0020】**

チャンネル長方向にチャンネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜を有することにより、該トランジスタはオン特性(例えば、オン電流及び電界効果移動度)が高く、高速動作、高速応答が可能となる。

**【0021】**

よって、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

40

**【0022】**

本明細書で開示する発明の構成の一形態は、チャンネル形成領域を含む酸化物半導体膜を形成し、酸化物半導体膜において、チャンネル形成領域を挟んでチャンネル形成領域より抵抗が低く、金属元素及びドーパントを含む低抵抗領域を形成し、低抵抗領域は、酸化物半導体膜と接して金属元素を含む膜を形成し、酸化物半導体膜と金属元素を含む膜とを接した状態で加熱処理を行って金属元素を含む膜から酸化物半導体膜に金属元素を導入する工程、及び金属元素を含む膜を通過して酸化物半導体膜にドーパントを導入する工程によって形成する半導体装置の作製方法である。

**【0023】**

50

本明細書で開示する発明の構成の一形態は、チャンネル形成領域を含む酸化半導体膜を形成し、チャンネル形成領域と重畳して酸化半導体膜上にゲート絶縁膜及びゲート電極層の積層を選択的に形成し、酸化半導体膜、ゲート絶縁膜、及びゲート電極層上に酸化半導体膜の一部と接して金属元素を含む膜を形成し、ゲート絶縁膜及びゲート電極層をマスクとして、酸化半導体膜に金属元素を含む膜を通過してドーパントを選択的に導入し、ドーパントを導入した酸化半導体膜、及び金属元素を含む膜を加熱しドーパントを導入した酸化半導体膜に金属元素を含む膜から金属元素を導入し、酸化半導体膜においてチャンネル形成領域を挟んでチャンネル形成領域より抵抗が低く、金属元素及びドーパントを含む低抵抗領域を形成する半導体装置の作製方法である。

【0024】

10

本明細書で開示する発明の構成の一形態は、チャンネル形成領域を含む酸化半導体膜を形成し、チャンネル形成領域と重畳して酸化半導体膜上にゲート絶縁膜及びゲート電極層の積層を選択的に形成し、酸化半導体膜、ゲート絶縁膜、及びゲート電極層上に酸化半導体膜の一部と接して金属元素を含む膜を形成し、酸化半導体膜、及び金属元素を含む膜を加熱し酸化半導体膜に金属元素を含む膜から金属元素を導入し、ゲート絶縁膜及びゲート電極層をマスクとして、金属元素を導入した酸化半導体膜に金属元素を含む膜を通過してドーパントを選択的に導入し、酸化半導体膜においてチャンネル形成領域を挟んでチャンネル形成領域より抵抗が低く、金属元素及びドーパントを含む低抵抗領域を形成する半導体装置の作製方法である。

【0025】

20

また、上記構成において、金属元素を含む膜の形成工程前の酸化半導体膜に水素若しくは水分を放出させる加熱処理（脱水化又は脱水素化処理）を行ってもよい。

【0026】

また、脱水化又は脱水素化処理によって、酸化半導体を構成する主成分材料である酸素が同時に脱離して減少してしまうおそれがある。酸化半導体膜において、酸素が脱離した箇所では酸素欠損が存在し、該酸素欠損に起因してトランジスタの電気的特性変動を招くドナー準位が生じてしまう。

【0027】

よって、脱水化又は脱水素化処理を行った酸化半導体膜に、酸素を供給することが好ましい。酸化半導体膜へ酸素を供給することにより、膜中の酸素欠損を補填することができる。

30

【0028】

例えば、酸素の供給源となる酸素を多く（過剰に）含む酸化半導体絶縁膜を酸化半導体膜と接して設けることによって、該酸化半導体絶縁膜から酸化半導体膜へ酸素を供給することができる。上記構成において、加熱工程を行った酸化半導体膜及び酸化半導体絶縁膜を少なくとも一部が接した状態で加熱工程を行うことによって酸化半導体膜への酸素の供給を行ってもよい。

【0029】

また、脱水化又は脱水素化処理を行った酸化半導体膜に、酸素（少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかを含む）を導入して膜中に酸素を供給してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法、プラズマ処理などを用いることができる。

40

【0030】

さらに、好ましくはトランジスタに設けられる酸化半導体膜は、酸化半導体が結晶状態における化学量論的組成比に対し、酸素の含有量が過剰な領域が含まれている膜の状態とする。この場合、酸素の含有量は、酸化半導体の化学量論的組成比を超える程度とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量を超える程度とする。酸化半導体の格子間に酸素が存在する場合もある。

【0031】

水素若しくは水分を酸化半導体から除去し、不純物が極力含まれないように高純度化し

50

、酸素を供給して酸素欠損を補填することによりI型（真性）の酸化物半導体、又はI型（真性）に限りなく近い酸化物半導体とすることができる。そうすることにより、酸化物半導体のフェルミ準位（ $E_f$ ）を真性フェルミ準位（ $E_i$ ）と同じレベルにまですることができる。よって、該酸化物半導体膜をトランジスタに用いることで、酸素欠損に起因するトランジスタのしきい値電圧 $V_{th}$ のばらつき、しきい値電圧のシフト $V_{th}$ を低減することができる。

【発明の効果】

【0032】

酸化物半導体接して形成された金属元素を含む膜からの金属元素の導入、及び注入法によるドーパントの導入によって、酸化物半導体膜に金属元素及びドーパントを含む低抵抗領域を形成する。チャンネル長方向にチャンネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜を有することにより、該トランジスタはオン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能となる。

10

【0033】

よって、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【図面の簡単な説明】

【0034】

【図1】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図2】半導体装置及び半導体装置の作製方法の一形態を説明する図。

20

【図3】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図4】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図5】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図6】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図7】半導体装置の一形態を説明する図。

【図8】半導体装置及び半導体装置の作製方法の一形態を説明する図。

【図9】半導体装置の一形態を説明する図。

【図10】半導体装置の一形態を説明する図。

【図11】半導体装置の一形態を説明する図。

【図12】半導体装置の一形態を説明する図。

30

【図13】電子機器を示す図。

【発明を実施するための形態】

【0035】

以下では、本明細書に開示する発明の実施の形態について図面を用いて詳細に説明する。ただし、本明細書に開示する発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本明細書に開示する発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、第1、第2として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

40

【0036】

（実施の形態1）

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図1を用いて説明する。本実施の形態では、半導体装置の一例として酸化物半導体膜を有するトランジスタを示す。

【0037】

トランジスタの構造は特に限定されず、例えばトップゲート構造、又はボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャンネル形成領域が一つ形成されるシングルゲート構造でも、2つ形成されるダブルゲート構造もしくは3つ形成されるトリプルゲート構造であってもよい。また、チャンネル形成領域の上下

50

にゲート絶縁膜を介して配置された2つのゲート電極層を有する、デュアルゲート型でもよい。

【0038】

図1(A)乃至(F)に示すトランジスタ440は、トップゲート構造のトランジスタの例である。

【0039】

図1(F)に示すように、トランジスタ440は、絶縁膜436が設けられた絶縁表面を有する基板400上に、チャネル形成領域409、低抵抗領域404a、404b、低抵抗領域406a、406bを含む酸化物半導体膜403、ソース電極層405a、ドレイン電極層405b、ゲート絶縁膜402、ゲート電極層401を有する。トランジスタ440上には、金属元素を含む膜407が形成されている。

10

【0040】

図1(A)乃至(F)にトランジスタ440の作製方法の一例を示す。

【0041】

まず、絶縁表面を有する基板400上に絶縁膜436を形成する。

【0042】

絶縁表面を有する基板400に使用することができる基板に大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有していることが必要となる。例えば、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板、セラミック基板、石英基板、サファイア基板などを用いることができる。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板などを適用することもでき、これらの基板上に半導体素子が設けられたものを、基板400として用いてもよい。

20

【0043】

また、基板400として、可撓性基板を用いて半導体装置を作製してもよい。可撓性を有する半導体装置を作製するには、可撓性基板上に酸化物半導体膜403を含むトランジスタ440を直接作製してもよいし、他の作製基板上に酸化物半導体膜403を含むトランジスタ440を作製し、その後可撓性基板に剥離、転置してもよい。なお、作製基板から可撓性基板に剥離、転置するために、作製基板と酸化物半導体膜を含むトランジスタとの間に剥離層を設けるとよい。

30

【0044】

絶縁膜436としては、プラズマCVD法又はスパッタリング法等により、酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ハフニウム、酸化ガリウム、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム、又はこれらの混合材料を用いて形成することができる。

【0045】

絶縁膜436は、単層でも積層でもよいが、酸化物半導体膜403に接する膜には酸化物絶縁膜を用いることが好ましい。本実施の形態では絶縁膜436としてスパッタリング法を用いて形成する酸化シリコン膜を用いる。

【0046】

次に、絶縁膜436上に酸化物半導体膜403を形成する。

40

【0047】

絶縁膜436は、酸化物半導体膜403と接するため、膜中(バルク中)に少なくとも化学量論的組成比を超える量の酸素が存在することが好ましい。例えば、絶縁膜436として、酸化シリコン膜を用いる場合には、 $SiO_2 +$  (ただし、 $> 0$ )とする。このような絶縁膜436を用いることで、酸化物半導体膜403に酸素を供給することができ、特性を良好にすることができる。酸化物半導体膜403へ酸素を供給することにより、膜中の酸素欠損を補填することができる。

【0048】

例えば、酸素の供給源となる酸素を多く(過剰に)含む絶縁膜436を酸化物半導体膜4

50

03と接して設けることによって、該絶縁膜436から酸化物半導体膜403へ酸素を供給することができる。酸化物半導体膜403及び絶縁膜436を少なくとも一部が接した状態で加熱処理を行うことによって酸化物半導体膜403への酸素の供給を行ってもよい。

【0049】

酸化物半導体膜403の形成工程において、酸化物半導体膜403に水素、又は水がなるべく含まれないようにするために、酸化物半導体膜403の成膜の前処理として、スパッタリング装置の予備加熱室で絶縁膜436が形成された基板を予備加熱し、基板及び絶縁膜436に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。

10

【0050】

酸化物半導体膜403に用いる酸化物半導体としては、少なくともインジウム(In)あるいは亜鉛(Zn)を含むことが好ましい。特にInとZnを含むことが好ましい。また、該酸化物を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム(Ga)を有することが好ましい。また、スタビライザーとしてスズ(Sn)を有することが好ましい。また、スタビライザーとしてハフニウム(Hf)を有することが好ましい。また、スタビライザーとしてアルミニウム(Al)を有することが好ましい。

【0051】

また、他のスタビライザーとして、ランタノイドである、ランタン(La)、セリウム(Ce)、プラセオジウム(Pr)、ネオジウム(Nd)、サマリウム(Sm)、ユウロピウム(Eu)、ガドリニウム(Gd)、テルビウム(Tb)、ジスプロシウム(Dy)、ホルミウム(Ho)、エルビウム(Er)、ツリウム(Tm)、イッテルビウム(Yb)、ルテチウム(Lu)のいずれか一種あるいは複数種を有してもよい。

20

【0052】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、二元系金属の酸化物であるIn-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物、三元系金属の酸化物であるIn-Ga-Zn系酸化物(IGZOとも表記する)、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、四元系金属の酸化物であるIn-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、In-Hf-Al-Zn系酸化物を用いることができる。

30

【0053】

なお、ここで、例えば、In-Ga-Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

40

【0054】

また、酸化物半導体として、 $InMO_3(ZnO)_m$  ( $m > 0$ 、且つ、 $m$ は整数でない)で表記される材料を用いてもよい。なお、 $M$ は、Ga、Fe、Mn及びCoから選ばれた一の金属元素または複数の金属元素を示す。また、酸化物半導体として、 $In_2SnO_5(ZnO)_n$  ( $n > 0$ 、且つ、 $n$ は整数)で表記される材料を用いてもよい。

【0055】

例えば、 $In : Ga : Zn = 1 : 1 : 1$  ( $= 1/3 : 1/3 : 1/3$ )あるいはIn : G

50



a : Zn = 2 : 2 : 1 (= 2 / 5 : 2 / 5 : 1 / 5) の原子比の In - Ga - Zn 系酸化物やその組成の近傍の酸化物を用いることができる。あるいは、In : Sn : Zn = 1 : 1 (= 1 / 3 : 1 / 3 : 1 / 3)、In : Sn : Zn = 2 : 1 : 3 (= 1 / 3 : 1 / 6 : 1 / 2) あるいは In : Sn : Zn = 2 : 1 : 5 (= 1 / 4 : 1 / 8 : 5 / 8) の原子比の In - Sn - Zn 系酸化物やその組成の近傍の酸化物を用いるとよい。

【0056】

しかし、これらに限られず、必要とする半導体特性（移動度、しきい値、ばらつき等）に応じて適切な組成のものを用いればよい。また、必要とする半導体特性を得るために、キャリア濃度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間結合距離、密度等を適切なものとするのが好ましい。

10

【0057】

例えば、In - Sn - Zn 系酸化物では比較的容易に高い移動度が得られる。しかしながら、In - Ga - Zn 系酸化物でも、バルク内欠陥密度を低くすることにより移動度を上げることができる。

【0058】

なお、例えば、In、Ga、Zn の原子数比が In : Ga : Zn = a : b : c ( a + b + c = 1 ) である酸化物の組成が、原子数比が In : Ga : Zn = A : B : C ( A + B + C = 1 ) の酸化物の組成の近傍であるとは、a、b、c が、 $(a - A)^2 + (b - B)^2 + (c - C)^2 \leq r^2$  を満たすことをいう。r としては、例えば、0.05 とすればよい。他の酸化物でも同様である。

20

【0059】

酸化物半導体は単結晶でも、非単結晶でもよい。後者の場合、アモルファスでも、多結晶でもよい。また、アモルファス中に結晶性を有する部分を含む構造でも、非アモルファスでもよい。

【0060】

アモルファス状態の酸化物半導体は、比較的容易に平坦な表面を得ることができるため、これを用いてトランジスタを作製した際の界面散乱を低減でき、比較的容易に、比較的高い移動度を得ることができる。

【0061】

また、結晶性を有する酸化物半導体では、よりバルク内欠陥を低減することができ、表面の平坦性を高めればアモルファス状態の酸化物半導体以上の移動度を得ることができる。表面の平坦性を高めるためには、平坦な表面上に酸化物半導体を形成することが好ましく、具体的には、平均面粗さ (Ra) が 1 nm 以下、好ましくは 0.3 nm 以下、より好ましくは 0.1 nm 以下の表面上に形成するとよい。

30

【0062】

なお、Ra は、JIS B0601 で定義されている算術平均粗さを面に対して適用できるように三次元に拡張したものであり、「基準面から指定面までの偏差の絶対値を平均した値」と表現でき、以下の式にて定義される。

【0063】

【数1】

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

40

【0064】

なお、上記において、 $S_0$  は、測定面（座標  $(x_1, y_1)$   $(x_1, y_2)$   $(x_2, y_1)$   $(x_2, y_2)$  の 4 点で表される四角形の領域）の面積を指し、 $Z_0$  は測定面の平均高さを指す。Ra は原子間力顕微鏡 (AFM: Atomic Force Microscope) にて評価可能である。

【0065】

よって、絶縁膜 436 において酸化物半導体膜 403 が接して形成される領域に、平坦化処理を行ってもよい。平坦化処理としては、特に限定されないが、研磨処理（例えば、化

50

学的機械研磨 (Chemical Mechanical Polishing: CMP) 法)、ドライエッチング処理、プラズマ処理を用いることができる。

【0066】

プラズマ処理としては、例えば、アルゴンガスを導入してプラズマを発生させる逆スパッタリングを行うことができる。逆スパッタリングとは、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。逆スパッタリングを行うと、絶縁膜436の表面に付着している粉状物質(パーティクル、ごみともいう)を除去することができる。

【0067】

平坦化処理として、研磨処理、ドライエッチング処理、プラズマ処理は複数回行ってもよく、それらを組み合わせて行ってもよい。また、組み合わせて行う場合、工程順も特に限定されず、絶縁膜436表面の凹凸状態に合わせて適宜設定すればよい。

【0068】

酸化物半導体膜403として、結晶を含み、結晶性を有する酸化物半導体膜(結晶性酸化物半導体膜)を用いることができる。結晶性酸化物半導体膜における結晶状態は、結晶軸の方向が無秩序な状態でも、一定の配向性を有する状態であってもよい。

【0069】

例えば、結晶性酸化物半導体膜として、表面に概略垂直なc軸を有している結晶を含む酸化物半導体膜を用いることができる。

【0070】

表面に概略垂直なc軸を有している結晶を含む酸化物半導体層(以下、結晶性酸化物半導体層ともいう)は、単結晶構造ではなく、非晶質構造でもない構造であり、c軸配向を有した結晶(C Axis Aligned Crystal; CAACとも呼ぶ)を含む酸化物を有する。

【0071】

CAAC-OSとは、c軸配向し、かつab面、表面または界面の方向から見て三角形または六角形状の原子配列を有し、c軸においては、金属原子が層状または金属原子と酸素原子とが層状に配列しており、ab面(あるいは表面または界面)においては、a軸またはb軸の向きが異なる(c軸を中心に回転した)結晶を含む酸化物半導体のことである。

【0072】

広義に、CAAC-OSとは、非単結晶であって、そのab面に垂直な方向から見て、三角形もしくは六角形、または正三角形もしくは正六角形の原子配列を有し、かつc軸方向に垂直な方向から見て金属原子が層状または金属原子と酸素原子が層状に配列した相を含む材料をいう。

【0073】

CAAC-OSは単結晶ではないが、非晶質のみから形成されているものでもない。また、CAAC-OSは結晶化した部分(結晶部分)を含むが、1つの結晶部分と他の結晶部分の境界を明確に判別できないこともある。

【0074】

CAAC-OSを構成する酸素の一部は窒素で置換されてもよい。また、CAAC-OSを構成する個々の結晶部分のc軸は一定の方向(例えば、CAAC-OSが形成される基板面やCAAC-OSの表面や膜面、界面等に垂直な方向)に揃っていてもよい。あるいは、CAAC-OSを構成する個々の結晶部分のab面の法線は一定の方向(例えば、基板面、表面、膜面、界面等に垂直な方向)を向いていてもよい。

【0075】

該結晶性酸化物半導体膜とすることで、可視光や紫外光の照射によるトランジスタの電気的特性変化をより抑制し、信頼性の高い半導体装置とすることができる。

【0076】

10

20

30

40

50

c軸配向を有した結晶性酸化物半導体膜を得る方法としては、3つ挙げられる。1つ目は、成膜温度を200以上500以下として酸化物半導体膜の成膜を行い、表面に概略垂直にc軸配向させる方法である。2つ目は、膜厚を薄く成膜した後、200以上700以下の加熱処理を行い、表面に概略垂直にc軸配向させる方法である。3つ目は、一層目の膜厚を薄く成膜した後、200以上700以下の加熱処理を行い、2層目の成膜を行い、表面に概略垂直にc軸配向させる方法である。

【0077】

酸化物半導体膜403の膜厚は、1nm以上200nm以下（好ましくは5nm以上30nm以下）とし、スパッタリング法、MBE（Molecular Beam Epitaxy）法、CVD法、パルスレーザ堆積法、ALD（Atomic Layer Deposition）法等を適宜用いることができる。また、酸化物半導体膜403は、スパッタリングターゲット表面に対し、概略垂直に複数の基板表面がセットされた状態で成膜を行うスパッタ装置、所謂CPスパッタ装置（Columnar Plasma Sputtering system）を用いて成膜してもよい。

10

【0078】

なお、酸化物半導体膜403は、成膜時に酸素が多く含まれるような条件（例えば、酸素100%の雰囲気下でスパッタリング法により成膜を行うなど）で成膜して、酸素を多く含む（好ましくは酸化物半導体が結晶状態における化学量論的組成比に対し、酸素の含有量が過剰な領域が含まれている）膜とすることが好ましい。

20

【0079】

酸化物半導体膜403をスパッタリング法で作製するためのターゲットとしては、例えば、組成比として、 $In_2O_3 : Ga_2O_3 : ZnO = 1 : 1 : 2$  [mol比]の酸化物ターゲットを用い、In-Ga-Zn膜を成膜する。また、このターゲットの材料及び組成に限定されず、例えば、 $In_2O_3 : Ga_2O_3 : ZnO = 1 : 1 : 1$  [mol比]の金属酸化物ターゲットを用いてもよい。

【0080】

また、金属酸化物ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜とすることができる。

【0081】

酸化物半導体膜を、成膜する際に用いるスパッタリングガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

30

【0082】

減圧状態に保持された成膜室内に基板を保持する。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて基板400上に酸化物半導体膜403を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水（ $H_2O$ ）など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した酸化物半導体膜403に含まれる不純物の濃度を低減できる。

40

【0083】

また、絶縁膜436と酸化物半導体膜403とを大気に解放せずに連続的に形成することが好ましい。絶縁膜436と酸化物半導体膜403とを大気に曝露せずに連続して形成すると、絶縁膜436表面に水素や水分などの不純物が吸着することを防止することができる。

【0084】

また、酸化物半導体膜403に、過剰な水素（水や水酸基を含む）を除去（脱水化または脱水素化）するための加熱処理を行ってもよい。加熱処理の温度は、300以上700

50

以下、または基板の歪み点未満とする。加熱処理は減圧下又は窒素雰囲気下などで行うことができる。例えば、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体膜に対して窒素雰囲気下450において1時間の加熱処理を行う。

【0085】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

10

【0086】

例えば、加熱処理として、650 ~ 700の高温に加熱した不活性ガス中に基板を入れ、数分間加熱した後、基板を不活性ガス中から出すGRTAを行ってもよい。

【0087】

なお、脱水化又は脱水素化のための加熱処理は、酸化物半導体膜403の形成後、金属元素を含む膜の形成前、及び酸化物半導体膜403への酸素の導入工程前であれば、トランジスタ440の作製工程においてどのタイミングで行ってもよい。

20

【0088】

脱水化又は脱水素化のための加熱処理を、酸化物半導体膜が島状に加工される前に行うと、絶縁膜436に含まれる酸素が加熱処理によって放出されるのを防止することができるため好ましい。

【0089】

なお、加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上好ましくは7N(99.99999%)以上(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

30

【0090】

また、加熱処理で酸化物半導体膜403を加熱した後、同じ炉に高純度の酸素ガス、高純度の一酸化二窒素ガス、又は超乾燥エア(CRDS(キャビティリングダウンレーザー分光法)方式の露点計を用いて測定した場合の水分量が20ppm(露点換算で-55)以下、好ましくは1ppm以下、より好ましくは10ppb以下の空気)を導入してもよい。酸素ガスまたは一酸化二窒素ガスに、水、水素などが含まれないことが好ましい。または、熱処理装置に導入する酸素ガスまたは一酸化二窒素ガスの純度を、6N以上好ましくは7N以上(即ち、酸素ガスまたは一酸化二窒素ガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。酸素ガス又は一酸化二窒素ガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体膜403を高純度化及び電氣的にI型(真性)化することができる。

40

【0091】

なお、酸化物半導体膜は、島状に加工してもよいし、形状を加工せず、膜状のままでもよい。また、酸化物半導体膜を素子ごとに分離する絶縁膜からなる素子分離領域を設けてもよい。

【0092】

本実施の形態では、成膜された酸化物半導体膜をフォトリソグラフィ工程により島状の酸化物半導体膜403に加工する。また、島状の酸化物半導体膜403を形成するためのレ

50

ジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0093】

なお、酸化物半導体膜のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。例えば、酸化物半導体膜のウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液などを用いることができる。また、ITO07N（関東化学社製）を用いてもよい。

【0094】

次いで、酸化物半導体膜403上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。該導電膜は後の加熱処理に耐えられる材料を用いる。ソース電極層、及びドレイン電極層に用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。また、Al、Cuなどの金属膜の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を積層させた構成としても良い。また、ソース電極層、及びドレイン電極層に用いる導電膜としては、導電性の金属酸化物で形成してもよい。導電性の金属酸化物としては酸化インジウム（ $In_2O_3$ ）、酸化スズ（ $SnO_2$ ）、酸化亜鉛（ $ZnO$ ）、酸化インジウム酸化スズ（ $In_2O_3$   $SnO_2$ ）、酸化インジウム酸化亜鉛（ $In_2O_3$   $ZnO$ ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0095】

フォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層405a、ドレイン電極層405bを形成した後、レジストマスクを除去する。本実施の形態では、ソース電極層405a、ドレイン電極層405bとして膜厚10nmのタングステン膜を形成する。このようにソース電極層405a、ドレイン電極層405bの膜厚が薄いと、上に形成されるゲート絶縁膜442の被覆性が良好となる他、ソース電極層405a、ドレイン電極層405bを通過してソース電極層405a、ドレイン電極層405b下の酸化物半導体膜403にもドーパントを導入することができる。

【0096】

次いで、酸化物半導体膜403、ソース電極層405a、及びドレイン電極層405bを覆うゲート絶縁膜442を形成する（図1（A）参照）。

【0097】

なお、ゲート絶縁膜442の被覆性を向上させるために、酸化物半導体膜403、ソース電極層405a、及びドレイン電極層405b表面にも上記平坦化処理を行ってもよい。特にゲート絶縁膜442として膜厚の薄い絶縁膜を用いる場合、酸化物半導体膜403、ソース電極層405a、及びドレイン電極層405b表面の平坦性が良好であることが好ましい。

【0098】

ゲート絶縁膜442の膜厚は、1nm以上100nm以下とし、スパッタリング法、MBE法、CVD法、パルスレーザ堆積法、ALD法等を適宜用いることができる。また、ゲート絶縁膜442は、スパッタリングターゲット表面に対し、概略垂直に複数の基板表面がセットされた状態で成膜を行うスパッタ装置、所謂CPスパッタ装置を用いて成膜してもよい。

【0099】

ゲート絶縁膜442の材料としては、酸化シリコン膜、酸化ガリウム膜、酸化アルミニウム膜、窒化シリコン膜、酸化窒化シリコン膜、酸化窒化アルミニウム膜、または窒化酸化シリコン膜を用いて形成することができる。ゲート絶縁膜442は、酸化物半導体膜403と接する部分において酸素を含むことが好ましい。特に、ゲート絶縁膜442は、膜中

10

20

30

40

50

(バルク中)に少なくとも化学量論的組成比を超える量の酸素が存在することが好ましく、例えば、ゲート絶縁膜442として、酸化シリコン膜を用いる場合には、 $\text{SiO}_2 +$  (ただし、 $> 0$ )とする。本実施の形態では、ゲート絶縁膜442として、 $\text{SiO}_2 +$  (ただし、 $> 0$ )である酸化シリコン膜を用いる。この酸化シリコン膜をゲート絶縁膜442として用いることで、酸化半導体膜403に酸素を供給することができ、特性を良好にすることができる。さらに、ゲート絶縁膜442は、作製するトランジスタのサイズやゲート絶縁膜442の段差被覆性を考慮して形成することが好ましい。

#### 【0100】

また、ゲート絶縁膜442の材料として酸化ハフニウム、酸化イットリウム、ハフニウムシリケート( $\text{HfSi}_x\text{O}_y$  ( $x > 0$ ,  $y > 0$ ))、窒素が添加されたハフニウムシリケート( $\text{HfSiO}_x\text{N}_y$  ( $x > 0$ ,  $y > 0$ ))、ハフニウムアルミネート( $\text{HfAl}_x\text{O}_y$  ( $x > 0$ ,  $y > 0$ ))、酸化ランタンなどのhigh-k材料を用いることでゲートリーク電流を低減できる。さらに、ゲート絶縁膜442は、単層構造としても良いし、積層構造としても良い。

10

#### 【0101】

そして、ゲート電極層401をプラズマCVD法又はスパッタリング法等により、ゲート絶縁膜442上に形成する。ゲート電極層401の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジウム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて形成することができる。また、ゲート電極層401としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜、ニッケルシリサイドなどのシリサイド膜を用いてもよい。ゲート電極層401は、単層構造としてもよいし、積層構造としてもよい。

20

#### 【0102】

また、ゲート電極層401の材料は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を適用することもできる。また、上記導電性材料と、上記金属材料の積層構造とすることもできる。

#### 【0103】

また、ゲート絶縁膜442と接するゲート電極層401の一層として、窒素を含む金属酸化物膜、具体的には、窒素を含むIn-Ga-Zn-O膜や、窒素を含むIn-Sn-O膜や、窒素を含むIn-Ga-O膜や、窒素を含むIn-Zn-O膜や、窒素を含むSn-O膜や、窒素を含むIn-O膜や、金属窒化物膜(InN、SnNなど)を用いることができる。これらの膜は5電子ボルト、好ましくは5.5電子ボルト以上の仕事関数を有し、ゲート電極層として用いた場合、トランジスタの電気特性のしきい値電圧をプラスにすることができ、所謂ノーマリーオフのスイッチング素子を実現できる。

30

#### 【0104】

次に、ゲート電極層401をマスクとしてゲート絶縁膜442をエッチングして、酸化半導体膜403の一部を露出させ、ゲート絶縁膜402を形成する(図1(B)参照)。

#### 【0105】

次いで、酸化半導体膜403、ソース電極層405a、ドレイン電極層405b、ゲート絶縁膜402、ゲート電極層401上に、酸化半導体膜403の一部と接して、金属元素を含む膜417を形成する(図1(C)参照)。

40

#### 【0106】

金属元素を含む膜417としては、金属膜、金属酸化物膜、金属窒化物膜等が挙げられる。

#### 【0107】

金属元素を含む膜中の金属元素としては、アルミニウム(Al)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、ハフニウム(Hf)、タンタル(Ta)、ランタン(La)、バリウム(Ba)、マグネシウム(Mg)、ジルコニウム(Zr)、及びニ

50

ッケル (Ni) のいずれかから選択される一以上を用いることができる。金属元素を含む膜として、上記金属元素のいずれかから選択される一以上を含む金属膜、金属酸化物膜、又は金属窒化物膜 (例えば、窒化チタン膜、窒化モリブデン膜、窒化タングステン膜) を用いることができる。また、金属元素を含む膜にリン (P)、ホウ素 (B) などのドーパントを含ませてもよい。本実施の形態において金属元素を含む膜 417 は導電性を有する。

#### 【0108】

金属元素を含む膜 417 は、プラズマ CVD 法、スパッタリング法、又は蒸着法等により成膜することができる。金属元素を含む膜 417 の膜厚は 5 nm 以上 30 nm 以下とすればよい。

10

#### 【0109】

本実施の形態では、金属元素を含む膜 417 として膜厚 10 nm のアルミニウム膜をスパッタリング法によって形成する。

#### 【0110】

次に、ゲート絶縁膜 402 及びゲート電極層 401 をマスクとして、酸化物半導体膜 403 に金属元素を含む膜 417、ソース電極層 405a、及びドレイン電極層 405b を通過してドーパント 421 を選択的に導入し、低抵抗領域 414a、414b を形成する (図 1 (D) 参照)。

#### 【0111】

本実施の形態では、ソース電極層 405a、及びドレイン電極層 405b を薄膜とするため、ソース電極層 405a、及びドレイン電極層 405b 下の酸化物半導体膜にもドーパント 421 が導入され、低抵抗領域 414a、414b が形成される例を示す。ソース電極層 405a、及びドレイン電極層 405b の膜厚や、ドーパント 421 の導入条件によってはソース電極層 405a、及びドレイン電極層 405b 下の酸化物半導体膜 403 にはドーパント 421 が導入されない場合、導入されても濃度が低くソース電極層 405a、又はドレイン電極層 405b 下以外の低抵抗領域と比べて抵抗が高い領域となる場合もある。

20

#### 【0112】

ドーパント 421 は、酸化物半導体膜 403 の導電率を変化させる不純物である。ドーパント 421 としては、15 族元素 (代表的にはリン (P)、砒素 (As)、およびアンチモン (Sb))、ホウ素 (B)、アルミニウム (Al)、窒素 (N)、アルゴン (Ar)、ヘリウム (He)、ネオン (Ne)、インジウム (In)、フッ素 (F)、塩素 (Cl)、チタン (Ti)、及び亜鉛 (Zn) のいずれかから選択される一以上を用いることができる。

30

#### 【0113】

上記ドーパントは金属元素を含む膜 417 に含ませてもよい。

#### 【0114】

ドーパント 421 は、注入法により、金属元素を含む膜 417、ソース電極層 405a、及びドレイン電極層 405b を通過して、酸化物半導体膜 403 に導入する。ドーパント 421 の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法などを用いることができる。その際には、ドーパント 421 の単体のイオンあるいは水素化物やフッ化物、塩化物のイオンを用いると好ましい。

40

#### 【0115】

ドーパント 421 の導入工程は、加速電圧、ドーズ量などの注入条件、また通過させる金属元素を含む膜 417 の膜厚を適宜設定して制御すればよい。例えば、ホウ素を用いて、イオン注入法でホウ素イオンの注入を行う場合、加速電圧 15 kV、ドーズ量を  $1 \times 10^{15} \text{ ions/cm}^2$  とすればよい。好ましくはドーズ量を  $1 \times 10^{13} \text{ ions/cm}^2$  以上  $5 \times 10^{16} \text{ ions/cm}^2$  以下とすればよい。

#### 【0116】

低抵抗領域におけるドーパント 421 の濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$  以上 1

50

$\times 10^{22}$  atoms/cm<sup>3</sup> 以下であることが好ましい。

【0117】

ドーパントを導入する際に、基板400を加熱しながら行ってもよい。

【0118】

なお、酸化物半導体膜403にドーパント421を導入する処理は、複数回行ってもよく、ドーパントの種類も複数種用いてもよい。

【0119】

また、ドーパント421の導入処理後、加熱処理を行ってもよい。加熱条件としては、温度300以上700以下、好ましくは300以上450以下で1時間、酸素雰囲気下で行うことが好ましい。また、窒素雰囲気下、減圧下、大気（超乾燥エア）下で加熱処理を行ってもよい。

10

【0120】

酸化物半導体膜403を結晶性酸化物半導体膜とした場合、ドーパント421の導入により、一部非晶質化する場合がある。この場合、ドーパント421の導入後に加熱処理を行うことによって、酸化物半導体膜403の結晶性を回復することができる。

【0121】

次に、金属元素を含む膜417及び酸化物半導体膜403の一部が接した状態で加熱処理を行う。加熱処理は酸素雰囲気下で行うことが好ましい。加熱処理は減圧下、窒素雰囲気下でも行うことができる。また、加熱温度は100以上700以下、好ましくは200以上400以下とすればよい。

20

【0122】

例えば、加熱処理装置の一つである電気炉に基板を導入し、金属元素を含む膜417及び酸化物半導体膜403に対して酸素雰囲気下300において1時間の加熱処理を行う。

【0123】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性ガスが用いられる。

30

【0124】

例えば、加熱処理として、650～700の高温に加熱した不活性ガス中に基板を入れ、数分間加熱した後、基板を不活性ガス中から出すGRTAを行ってもよい。

【0125】

加熱処理は、窒素、酸素、超乾燥空気（水の含有量が20ppm以下、好ましくは1ppm以下、より好ましくは10ppb以下の空気）、または希ガス（アルゴン、ヘリウムなど）の雰囲気下で行えばよいが、上記窒素、酸素、超乾燥空気、または希ガス等の雰囲気中に水、水素などが含まれないことが好ましい。また、加熱処理装置に導入する窒素、酸素、または希ガスの純度を、6N（99.9999%）以上好ましくは7N（99.99999%）以上（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

40

【0126】

加熱処理により、金属元素を含む膜417から酸化物半導体膜403へ金属元素が導入され、低抵抗領域404a、404bが形成される。よって酸化物半導体膜403において、チャンネル形成領域409を挟んで、ドーパント及び金属元素を含む低抵抗領域404a、404b、ドーパントを含む低抵抗領域406a、406bが形成される。なお、ドー

50



パント及び金属元素を含む低抵抗領域404a、404bの方が、ドーパントを含む低抵抗領域406a、406bより、低抵抗とすることができる。

【0127】

本実施の形態では、ドーパントとしてホウ素、金属元素としてアルミニウムを用いたため、低抵抗領域404a、404bはホウ素及びアルミニウムを含み、低抵抗領域406a、406bにはホウ素が含まれる。

【0128】

また、金属元素を含む膜417から酸化物半導体膜403へ金属元素を導入するための加熱処理により、金属元素を含む膜417は、金属元素を含む膜407となる。例えば金属元素を含む膜417として用いた金属膜は、金属元素を含む膜407として金属酸化物絶縁膜となる。このような金属酸化物膜は絶縁膜として用いることができる。本実施の形態では金属元素を含む膜417としてアルミニウム膜を用いたため、加熱処理により酸化アルミニウム膜となる。酸化アルミニウム膜は金属酸化物絶縁膜なので、絶縁膜として用いることができる。

【0129】

以上の工程で、本実施の形態のトランジスタ440が作製される(図1(E)参照)。チャネル長方向にチャネル形成領域409を挟んで低抵抗領域404a、404b、低抵抗領域406a、406bを含む酸化物半導体膜403を有することにより、該トランジスタ440はオン特性(例えば、オン電流及び電界効果移動度)が高く、高速動作、高速応答が可能となる。

【0130】

低抵抗領域404a、404b、低抵抗領域406a、406bはソース領域、又はドレイン領域として機能させることができる。低抵抗領域404a、404bを設けることによって、低抵抗領域404a、404bの間に形成されるチャネル形成領域409に加わる電界を緩和させることができる。また、低抵抗領域406a、406bにおいて酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとを電氣的に接続させることによって、酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとの接触抵抗を低減することができる。

【0131】

金属酸化物絶縁膜である金属元素を含む膜407上に他の絶縁膜を積層してもよい。

【0132】

また、金属元素を含む膜407は除去してもよい。例えば金属元素を含む膜407が導電性を有する場合、図6のように、金属元素を含む膜407を除去し、別の絶縁膜416を形成することができる。

【0133】

図6(A)は、図1(E)と対応しており、トランジスタ440を覆うように金属元素を含む膜407が形成されている。金属元素を含む膜407が絶縁性の場合、このまま絶縁膜として用いることができるが、導電性を有する場合や、他の絶縁膜を設けたい場合、金属元素を含む膜407を除去する(図6(B)参照)。

【0134】

そして、トランジスタ440を覆うように絶縁膜416を形成する(図6(C)参照)。

【0135】

絶縁膜416は、スパッタリング法など、絶縁膜416に水、水素等の不純物を混入させない方法を適宜用いて形成することが好ましい。また、絶縁膜416としては酸素を過剰に含む膜とすると、酸化物半導体膜403への酸素の供給源となるために好ましい。

【0136】

本実施の形態では、絶縁膜416として膜厚100nmの酸化シリコン膜を、スパッタリング法を用いて成膜する。酸化シリコン膜のスパッタリング法による成膜は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。

10

20

30

40

50

## 【 0 1 3 7 】

酸化物半導体膜の成膜時と同様に、絶縁膜 4 1 6 の成膜室内の残留水分を除去するためには、吸着型の真空ポンプ（クライオポンプなど）を用いることが好ましい。クライオポンプを用いて排気した成膜室で成膜した絶縁膜 4 1 6 に含まれる不純物の濃度を低減できる。また、絶縁膜 4 1 6 の成膜室内の残留水分を除去するための排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。

## 【 0 1 3 8 】

絶縁膜 4 1 6 を、成膜する際に用いるスパッタガスとしては、水素、水、水酸基又は水素化合物などの不純物が除去された高純度ガスを用いることが好ましい。

## 【 0 1 3 9 】

絶縁膜 4 1 6 を積層する場合、酸化シリコン膜の他に、代表的に酸化アルミニウム膜、酸化窒化シリコン膜、酸化窒化アルミニウム膜、又は酸化ガリウム膜などの無機絶縁膜を用いることができる。例えば、絶縁膜 4 1 6 として酸化シリコン膜と酸化アルミニウム膜との積層を用いることができる。

## 【 0 1 4 0 】

酸化物半導体膜 4 0 3 上に設けられる金属元素を含む膜 4 0 7、又は絶縁膜 4 1 6 として用いることのできる酸化アルミニウム膜は、水素、水分などの不純物、及び酸素の両方に対して膜を通過させない遮断効果（ブロック効果）が高い。

## 【 0 1 4 1 】

従って、酸化アルミニウム膜は、作製工程中及び作製後において、変動要因となる水素、水分などの不純物の酸化物半導体膜 4 0 3 への混入、及び酸化物半導体を構成する主成分材料である酸素の酸化物半導体膜 4 0 3 からの放出を防止する保護膜として機能する。

## 【 0 1 4 2 】

また、トランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン系樹脂、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low - k 材料）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

## 【 0 1 4 3 】

本実施の形態では、金属元素を含む膜 4 0 7 又は絶縁膜 4 1 6 上に平坦化絶縁膜 4 1 5 を形成する。また、金属元素を含む膜 4 0 7 又は絶縁膜 4 1 6、及び平坦化絶縁膜 4 1 5 にソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b に達する開口を形成し、開口にソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b と電気的に接続する配線層 4 6 5 a、配線層 4 6 5 b を形成する（図 1（F）、図 6（D）参照）。

## 【 0 1 4 4 】

また、図 3（A）乃至（F）で示すように、ソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b を配線層 4 6 5 a、配線層 4 6 5 b のように、金属元素を含む膜 4 0 7、絶縁膜 4 1 6 上に設けてもよい。

## 【 0 1 4 5 】

図 3 の場合、図 1 のように酸化物半導体膜 4 0 3 の一部を覆ってソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b が形成されていないので、ゲート電極層 4 0 1 と重畳するチャネル形成領域 4 0 9 以外の領域には、金属元素及びドーパントが導入される。よって酸化物半導体膜 4 0 3 において、チャネル形成領域 4 0 9 を挟んで形成される低抵抗領域は、すべて金属元素及びドーパントを含む低抵抗領域 4 0 4 a、4 0 4 b であるトランジスタ 4 4 5 となる。

## 【 0 1 4 6 】

なお、図 3（F）に示す半導体装置の一例は、トランジスタ 4 4 5 上には金属酸化物絶縁膜となった金属元素を含む膜 4 0 7 と絶縁膜 4 1 6 とが積層されており、金属元素を含む膜 4 0 7 と絶縁膜 4 1 6 とに形成された低抵抗領域 4 0 4 a、4 0 4 b に達する開口にソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b が形成されている。

10

20

30

40

50

## 【0147】

また、図7(A)(B)に示すように、ゲート電極層401の側面にサイドウォール構造の側壁絶縁層412a、412bを設けてもよい。側壁絶縁層412a、412bは、ゲート電極層401を覆う絶縁膜を形成した後、これをRIE(Reactive Ion Etching: 反応性イオンエッチング)法による異方性のエッチングによって加工し、ゲート電極層401の側壁に自己整合的にサイドウォール構造の側壁絶縁層412a、412bを形成すればよい。ここで、絶縁膜について特に限定はないが、例えば、TEOS(Tetraethyl-Ortho-Silicate)若しくはシラン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性のよい酸化シリコンを用いることができる。絶縁膜は熱CVD、プラズマCVD、常圧CVD、バイアスECRCVD、スパッタリング等の方法によって形成することができる。また、低温酸化(LTO: Low Temperature Oxidation)法により形成する酸化シリコンを用いてもよい。

10

## 【0148】

図7(A)(B)の場合、ゲート絶縁膜402はゲート電極層401、及び側壁絶縁層412a、412bをマスクとしてゲート絶縁膜をエッチングして形成することができる。

## 【0149】

また、図7(A)(B)では、絶縁膜をエッチングする際、ゲート電極層401上の絶縁膜を除去し、ゲート電極層401を露出させるが、絶縁膜をゲート電極層401上に残すような形状に側壁絶縁層412a、412bを形成してもよい。また、後工程でゲート電極層401上に保護膜を形成してもよい。このようにゲート電極層401を保護することによって、エッチング加工する際、ゲート電極層の膜減りを防ぐことができる。なお、エッチング方法は、ドライエッチング法でもウェットエッチング法でもよく、種々のエッチング方法を用いることができる。

20

## 【0150】

側壁絶縁層412a、412bの形成工程を、ドーパントの導入工程より先に行う場合は、図7(A)で示すように、ドーパントの導入工程時に側壁絶縁層412a、412bもマスクとなるため、側壁絶縁層412a、412b下の酸化物半導体膜403にはドーパントが導入されない構造のトランジスタ420aとなる。

## 【0151】

一方、側壁絶縁層412a、412bの形成工程を、ドーパントの導入工程より後に行う場合は、図7(B)で示すように、ドーパントの導入工程時に側壁絶縁層412a、412bはマスクとならないため、側壁絶縁層412a、412b下の酸化物半導体膜403にはドーパントが導入されドーパントを含む低抵抗領域406c、406dを含む構造のトランジスタ420bとなる。

30

## 【0152】

高純度化され、酸素欠損が補填された酸化物半導体膜403は、水素、水などの不純物が十分に除去されており、酸化物半導体膜403中の水素濃度は $5 \times 10^{19}$  atoms/cm<sup>3</sup>以下、好ましくは $5 \times 10^{18}$  atoms/cm<sup>3</sup>以下である。なお、酸化物半導体膜403中の水素濃度は、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)で測定されるものである。

40

## 【0153】

このような酸化物半導体膜403中にはキャリアが極めて少なく(ゼロに近い)、キャリア濃度は $1 \times 10^{14}$ /cm<sup>3</sup>未満、好ましくは $1 \times 10^{12}$ /cm<sup>3</sup>未満、さらに好ましくは $1 \times 10^{11}$ /cm<sup>3</sup>未満である。

## 【0154】

本実施の形態を用いて作製した、高純度化し、酸素欠損を補填する酸素を過剰に含む酸化物半導体膜403を用いたトランジスタ440は、オフ状態における電流値(オフ電流値)を、チャンネル幅1μm当たり室温にて100zA/μm(1zA(zeptoアンペア)は $1 \times 10^{-21}$ A)以下、好ましくは10zA/μm以下、より好ましくは1zA/μm

50

以下、さらに好ましくは $100\text{ yA} / \mu\text{m}$ 以下レベルにまで低くすることができる。

【0155】

以上のように、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【0156】

(実施の形態2)

本実施の形態では、半導体装置及び半導体装置の作製方法の他の一形態を、図2を用いて説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0157】

本実施の形態では、開示する発明に係る半導体装置の作製方法において、酸化物半導体膜への金属元素の導入工程を、ドーパントの導入工程より先に行う例を示す。

【0158】

図2(A)乃至(D)に本実施の形態のトランジスタ440の作製方法の一例を示す。

【0159】

図2(A)は、図1(C)と対応しており、絶縁膜436が設けられた絶縁表面を有する基板400上に、酸化物半導体膜403、ソース電極層405a、ドレイン電極層405b、ゲート絶縁膜402、ゲート電極層401、金属元素を含む膜417が形成されている。

【0160】

本実施の形態では、金属元素を含む膜417として膜厚10nmのアルミニウム膜をスパッタリング法によって形成する。

【0161】

次に、金属元素を含む膜417及び酸化物半導体膜403の一部が接した状態で加熱処理を行う。加熱処理は酸素雰囲気下で行うことが好ましい。加熱処理は減圧下、窒素雰囲気下でも行うことができる。また、加熱温度は100 以上700 以下、好ましくは200 以上400 以下とすればよい。

【0162】

例えば、加熱処理装置の一つである電気炉に基板を導入し、金属元素を含む膜417及び酸化物半導体膜403に対して酸素雰囲気下300 において1時間の加熱処理を行う。

【0163】

加熱処理により、金属元素を含む膜417から酸化物半導体膜403へ金属元素が導入され、低抵抗領域426a、426bが形成される(図2(B)参照)。低抵抗領域426a、426bは金属元素を含む。

【0164】

また、金属元素を含む膜417から酸化物半導体膜403へ金属元素を導入するための加熱処理により、金属元素を含む膜417は、金属元素を含む膜407となる。例えば金属元素を含む膜417として用いた金属膜は、金属元素を含む膜407として金属酸化物絶縁膜となる。このような金属酸化物膜は絶縁膜として用いることができる。本実施の形態では金属元素を含む膜417としてアルミニウム膜を用いたため、加熱処理により酸化アルミニウム膜となる。酸化アルミニウム膜は金属酸化物絶縁膜なので、絶縁膜として用いることができる。

【0165】

次に、ゲート絶縁膜402及びゲート電極層401をマスクとして、酸化物半導体膜403に金属元素を含む膜407、ソース電極層405a、及びドレイン電極層405bを通過してドーパント421を選択的に導入し、低抵抗領域404a、404bを形成する。

【0166】

本実施の形態では、ソース電極層405a、及びドレイン電極層405bを薄膜とするため、ソース電極層405a、及びドレイン電極層405b下の酸化物半導体膜にもドーパ

10

20

30

40

50

ント421が導入され、低抵抗領域406a、406bが形成される例を示す。ソース電極層405a、及びドレイン電極層405bの膜厚や、ドーパント421の導入条件によってはソース電極層405a、及びドレイン電極層405b下の酸化物半導体膜403にはドーパント421が導入されない場合もある。

【0167】

本実施の形態では、ドーパント421としてホウ素を用いて、イオン注入法でホウ素イオンの注入を行う。

【0168】

よって酸化物半導体膜403において、チャンネル形成領域409を挟んで、ドーパント及び金属元素を含む低抵抗領域404a、404b、ドーパントを含む低抵抗領域406a、406bが形成される。なお、ドーパント及び金属元素を含む低抵抗領域404a、404bの方が、ドーパントを含む低抵抗領域406a、406bより、低抵抗とすることができる。

10

【0169】

以上の工程で、本実施の形態のトランジスタ440が作製される(図2(C)参照)。チャンネル長方向にチャンネル形成領域409を挟んで低抵抗領域404a、404b、低抵抗領域406a、406bを含む酸化物半導体膜403を有することにより、該トランジスタ440はオン特性(例えば、オン電流及び電界効果移動度)が高く、高速動作、高速応答が可能となる。

【0170】

20

低抵抗領域404a、404b、低抵抗領域406a、406bはソース領域、又はドレイン領域として機能させることができる。低抵抗領域404a、404bを設けることによって、低抵抗領域404a、404bの間に形成されるチャンネル形成領域409に加わる電界を緩和させることができる。また、低抵抗領域406a、406bにおいて酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとを電氣的に接続させることによって、酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとの接触抵抗を低減することができる。

【0171】

本実施の形態では、金属元素を含む膜407上に平坦化絶縁膜415を形成する。また、金属元素を含む膜407、及び平坦化絶縁膜415にソース電極層405a、ドレイン電極層405bに達する開口を形成し、開口にソース電極層405a、ドレイン電極層405bと電氣的に接続する配線層465a、配線層465bを形成する(図2(D)参照)。

30

【0172】

以上のように、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【0173】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【0174】

(実施の形態3)

40

本実施の形態では、半導体装置及び半導体装置の作製方法の他の一形態を、図4を用いて説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0175】

本実施の形態では、上記実施の形態1及び実施の形態2とソース電極層及びドレイン電極層と酸化物半導体膜との接続構造が異なるトランジスタの作製方法の例を示す。

【0176】

図4(A)乃至(F)に本実施の形態におけるトランジスタ450の作製方法の一例を示す。

50

## 【0177】

まず、基板400上に絶縁膜436を形成する。

## 【0178】

次いで、絶縁膜436上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。

## 【0179】

フォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層405a、ドレイン電極層405bを形成した後、レジストマスクを除去する。

## 【0180】

そして絶縁膜436、ソース電極層405a、及びドレイン電極層405b上に酸化物半導体膜403を形成する。酸化物半導体膜403を覆うようにゲート絶縁膜442を形成する（図4（A）参照）。

## 【0181】

ゲート電極層401をゲート絶縁膜442上に形成する。

## 【0182】

次に、ゲート電極層401をマスクとしてゲート絶縁膜442をエッチングして、酸化物半導体膜403の一部を露出させ、ゲート絶縁膜402を形成する（図4（B）参照）。

## 【0183】

次いで、ソース電極層405a、ドレイン電極層405b、酸化物半導体膜403、ゲート絶縁膜402、ゲート電極層401上に、酸化物半導体膜403の一部と接して、金属元素を含む膜417を形成する（図4（C）参照）。

## 【0184】

本実施の形態では、金属元素を含む膜417として膜厚10nmのアルミニウム膜をスパッタリング法によって形成する。

## 【0185】

次に、ゲート絶縁膜402及びゲート電極層401をマスクとして、酸化物半導体膜403に金属元素を含む膜417を通過してドーパント421を選択的に導入し、低抵抗領域414a、414bを形成する（図4（D）参照）。

## 【0186】

本実施の形態ではドーパント421としてリンを用いて、イオン注入法で、酸化物半導体膜403にリンイオンの注入を行う。

## 【0187】

低抵抗領域におけるドーパント421の濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下であることが好ましい。

## 【0188】

また、ドーパント421の導入処理後、加熱処理を行ってもよい。加熱条件としては、温度300以上700以下、好ましくは300以上450以下で1時間、酸素雰囲気下で行うことが好ましい。また、窒素雰囲気下、減圧下、大気（超乾燥エア）下で加熱処理を行ってもよい。

## 【0189】

次に、金属元素を含む膜417及び酸化物半導体膜403の一部が接した状態で加熱処理を行う。加熱処理は酸素雰囲気下で行うことが好ましい。加熱処理は減圧下、窒素雰囲気下でも行うことができる。また、加熱温度は100以上700以下、好ましくは200以上400以下とすればよい。

## 【0190】

例えば、加熱処理装置の一つである電気炉に基板を導入し、金属元素を含む膜417及び酸化物半導体膜403に対して酸素雰囲気下300において1時間の加熱処理を行う。

## 【0191】

加熱処理により、金属元素を含む膜417から酸化物半導体膜403へ金属元素が導入さ

10

20

30

40

50

れ、低抵抗領域 404a、404b が形成される。よって酸化物半導体膜 403 において、チャンネル形成領域 409 を挟んで、ドーパント及び金属元素を含む低抵抗領域 404a、404b が形成される。なお、ドーパント及び金属元素を含む低抵抗領域 404a、404b は、低抵抗とすることができる。

【0192】

本実施の形態では、ドーパントとしてリン、金属元素としてアルミニウムを用いたため、低抵抗領域 404a、404b はリン及びアルミニウムが含まれる。

【0193】

また、金属元素を含む膜 417 から酸化物半導体膜 403 へ金属元素を導入するための加熱処理により、金属元素を含む膜 417 は、金属元素を含む膜 407 となる。例えば金属元素を含む膜 417 として用いた金属膜は、金属元素を含む膜 407 として金属酸化物絶縁膜となる。このような金属酸化物膜は絶縁膜として用いることができる。本実施の形態では金属元素を含む膜 417 としてアルミニウム膜を用いたため、加熱処理により酸化アルミニウム膜となる。酸化アルミニウム膜は金属酸化物絶縁膜なので、絶縁膜として用いることができる。

【0194】

以上の工程で、本実施の形態のトランジスタ 450 が作製される（図 4（E）参照）。チャンネル長方向にチャンネル形成領域 409 を挟んで低抵抗領域 404a、404b を含む酸化物半導体膜 403 を有することにより、該トランジスタ 450 はオン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能となる。

【0195】

低抵抗領域 404a、404b はソース領域、又はドレイン領域として機能させることができる。低抵抗領域 404a、404b を設けることによって、低抵抗領域 404a、404b の間に形成されるチャンネル形成領域 409 に加わる電界を緩和させることができる。また、低抵抗領域 404a、404b において酸化物半導体膜 403 とソース電極層 405a 及びドレイン電極層 405b とを電氣的に接続させることによって、酸化物半導体膜 403 とソース電極層 405a 及びドレイン電極層 405b との接触抵抗を低減することができる。

【0196】

本実施の形態では、金属元素を含む膜 407 上に平坦化絶縁膜 415 を形成する。また、金属元素を含む膜 407、及び平坦化絶縁膜 415 にソース電極層 405a、ドレイン電極層 405b に達する開口を形成し、開口にソース電極層 405a、ドレイン電極層 405b と電氣的に接続する配線層 465a、配線層 465b を形成する（図 4（F）参照）。

【0197】

以上のように、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【0198】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【0199】

（実施の形態 4）

本実施の形態では、半導体装置及び半導体装置の作製方法の他の一形態を、図 5 を用いて説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0200】

本実施の形態では、開示する発明に係る半導体装置の作製方法において、酸化物半導体膜への金属元素の導入工程を、ドーパントの導入工程より先に行う例を示す。

【0201】

図 5（A）乃至（D）に本実施の形態のトランジスタ 450 の作製方法の一例を示す。

10

20

30

40

50

## 【0202】

図5(A)は、図4(C)と対応しており、絶縁膜436が設けられた絶縁表面を有する基板400上に、ソース電極層405a、ドレイン電極層405b、酸化物半導体膜403、ゲート絶縁膜402、ゲート電極層401、金属元素を含む膜417が形成されている。

## 【0203】

本実施の形態では、金属元素を含む膜417として膜厚10nmのアルミニウム膜をスパッタリング法によって形成する。

## 【0204】

次に、金属元素を含む膜417及び酸化物半導体膜403の一部が接した状態で加熱処理を行う。加熱処理は酸素雰囲気中で行えばよい。

10

## 【0205】

例えば、加熱処理装置の一つである電気炉に基板を導入し、金属元素を含む膜417及び酸化物半導体膜403に対して酸素雰囲気下300において1時間の加熱処理を行う。

## 【0206】

加熱処理により、金属元素を含む膜417から酸化物半導体膜403へ金属元素が導入され、低抵抗領域426a、426bが形成される(図5(B)参照)。低抵抗領域426a、426bは金属元素を含む。

## 【0207】

また、金属元素を含む膜417から酸化物半導体膜403へ金属元素を導入するための加熱処理により、金属元素を含む膜417は、金属元素を含む膜407となる。例えば金属元素を含む膜417として用いた金属膜は、金属元素を含む膜407として金属酸化物絶縁膜となる。このような金属酸化物膜は絶縁膜として用いることができる。本実施の形態では金属元素を含む膜417としてアルミニウム膜を用いたため、加熱処理により酸化アルミニウム膜となる。酸化アルミニウム膜は金属酸化物絶縁膜なので、絶縁膜として用いることができる。

20

## 【0208】

次に、ゲート絶縁膜402及びゲート電極層401をマスクとして、酸化物半導体膜403に金属元素を含む膜407、ソース電極層405a、及びドレイン電極層405bを通過してドーパント421を選択的に導入し、低抵抗領域404a、404bを形成する。

30

## 【0209】

本実施の形態では、ドーパント421としてリンを用いて、イオン注入法でリンイオンの注入を行う。

## 【0210】

よって酸化物半導体膜403において、チャンネル形成領域409を挟んで、ドーパント及び金属元素を含む低抵抗領域404a、404bが形成される。ドーパント及び金属元素を含む低抵抗領域404a、404bは、低抵抗とすることができる。

## 【0211】

以上の工程で、本実施の形態のトランジスタ450が作製される(図5(C)参照)。チャンネル長方向にチャンネル形成領域409を挟んで低抵抗領域404a、404bを含む酸化物半導体膜403を有することにより、該トランジスタ450はオン特性(例えば、オン電流及び電界効果移動度)が高く、高速動作、高速応答が可能となる。

40

## 【0212】

低抵抗領域404a、404bはソース領域、又はドレイン領域として機能させることができる。低抵抗領域404a、404bを設けることによって、低抵抗領域404a、404bの間に形成されるチャンネル形成領域409に加わる電界を緩和させることができる。また、低抵抗領域404a、404bにおいて酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとを電氣的に接続させることによって、酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとの接触抵抗を低減することができる。

50



## 【 0 2 1 3 】

本実施の形態では、金属元素を含む膜 4 0 7 上に平坦化絶縁膜 4 1 5 を形成する。また、金属元素を含む膜 4 0 7、及び平坦化絶縁膜 4 1 5 にソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b に達する開口を形成し、開口にソース電極層 4 0 5 a、ドレイン電極層 4 0 5 b と電氣的に接続する配線層 4 6 5 a、配線層 4 6 5 b を形成する（図 5（D）参照）。

## 【 0 2 1 4 】

以上のように、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

## 【 0 2 1 5 】

本実施の形態は、他の実施の形態と適宜組み合わせる実施することが可能である。

## 【 0 2 1 6 】

（実施の形態 5）

本実施の形態では、半導体装置及び半導体装置の作製方法の他の一形態を、図 8 を用いて説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

## 【 0 2 1 7 】

本実施の形態では、ボトムゲート構造のトランジスタの例を示す。図 8（A）乃至（F）に示すトランジスタ 4 1 0 は、チャンネル保護型（チャンネルストップ型ともいう）と呼ばれるボトムゲート構造の一つであり逆スタガ型トランジスタともいう。

## 【 0 2 1 8 】

図 8（A）乃至（F）にトランジスタ 4 1 0 の作製方法の一例を示す。

## 【 0 2 1 9 】

まず、絶縁表面を有する基板 4 0 0 上に導電膜を形成した後、第 1 のフォトリソグラフィ工程によりゲート電極層 4 0 1 を形成する。

## 【 0 2 2 0 】

ゲート電極層 4 0 1 上にゲート絶縁膜 4 0 2 を形成する。そしてゲート電極層 4 0 1、及びゲート絶縁膜 4 0 2 上に酸化物半導体膜 4 0 3 を形成する。

## 【 0 2 2 1 】

ゲート電極層 4 0 1 と重畳する酸化物半導体膜 4 0 3 上にチャンネル保護膜として機能する絶縁膜 4 2 7 を形成する（図 8（A）参照）。

## 【 0 2 2 2 】

絶縁膜 4 2 7 は絶縁膜 4 1 6 と同様な材料及び方法で形成すればよく、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ハフニウム膜、又は酸化ガリウム膜、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜の単層又は積層を用いることができる。

## 【 0 2 2 3 】

酸化物半導体膜 4 0 3 と接する絶縁膜 4 2 7（絶縁膜 4 2 7 が積層構造であった場合、酸化物半導体膜 4 0 3 と接する膜）を、酸素を多く含む状態とすると、酸化物半導体膜 4 0 3 へ酸素を供給する供給源として好適に機能させることができる。

## 【 0 2 2 4 】

次いで、ゲート電極層 4 0 1、ゲート絶縁膜 4 0 2、酸化物半導体膜 4 0 3、絶縁膜 4 2 7 上に、酸化物半導体膜 4 0 3 の一部と接して、金属元素を含む膜 4 1 7 を形成する（図 8（B）参照）。

## 【 0 2 2 5 】

本実施の形態では、金属元素を含む膜 4 1 7 として膜厚 1 0 n m のアルミニウム膜をスパッタリング法によって形成する。

## 【 0 2 2 6 】

10

20

30

40

50

次に、ゲート絶縁膜402及びゲート電極層401をマスクとして、酸化物半導体膜403に金属元素を含む膜417を通過してドーパント421を選択的に導入し、低抵抗領域414a、414bを形成する(図8(C)参照)。

【0227】

本実施の形態では、チャンネル保護膜として機能する絶縁膜427をドーパント421導入工程におけるマスクとして用いるが、別途レジストマスクを形成して、ドーパント421を選択的に導入してもよい。また、チャンネル保護膜を設けないチャンネルエッチ型のトランジスタなどの場合は、別途レジストマスクを形成してドーパントを選択的に導入すればよい。

【0228】

本実施の形態ではドーパント421としてボロンを用いて、イオン注入法で、酸化物半導体膜403にボロンイオンの注入を行う。

【0229】

低抵抗領域におけるドーパント421の濃度は、 $5 \times 10^{18} / \text{cm}^3$ 以上 $1 \times 10^{22} / \text{cm}^3$ 以下であることが好ましい。

【0230】

また、ドーパント421の導入処理後、加熱処理を行ってもよい。

【0231】

次に、金属元素を含む膜417及び酸化物半導体膜403の一部が接した状態で加熱処理を行う。加熱処理は酸素雰囲気中に行えばよい。

【0232】

例えば、加熱処理装置の一つである電気炉に基板を導入し、金属元素を含む膜417及び酸化物半導体膜403に対して酸素雰囲気下300において1時間の加熱処理を行う。

【0233】

加熱処理により、金属元素を含む膜417から酸化物半導体膜403へ金属元素が導入され、低抵抗領域404a、404bが形成される。よって酸化物半導体膜403において、チャンネル形成領域409を挟んで、ドーパント及び金属元素を含む低抵抗領域404a、404bが形成される。なお、ドーパント及び金属元素を含む低抵抗領域404a、404bは、低抵抗とすることができる。

【0234】

本実施の形態では、ドーパントとしてボロン、金属元素としてアルミニウムを用いたため、低抵抗領域404a、404bはボロン及びアルミニウムが含まれる。

【0235】

また、金属元素を含む膜417から酸化物半導体膜403へ金属元素を導入するための加熱処理により、金属元素を含む膜417は、金属元素を含む膜407となる(図8(D)参照)。

【0236】

次に、金属元素を含む膜407を除去し、低抵抗領域404a、404bと接してソース電極層405a、ドレイン電極層405bを形成する。なお、金属元素を含む膜407が導電性を有する場合は、除去せず、ソース電極層405a、ドレイン電極層405bをマスクとしてエッチング加工することによって、ソース電極層405a、ドレイン電極層405bの一部として用いてもよい。

【0237】

以上の工程で、本実施の形態のトランジスタ410が作製される(図8(E)参照)。チャンネル長方向にチャンネル形成領域409を挟んで低抵抗領域404a、404bを含む酸化物半導体膜403を有することにより、該トランジスタ410はオン特性(例えば、オン電流及び電界効果移動度)が高く、高速動作、高速応答が可能となる。

【0238】

低抵抗領域404a、404bはソース領域、又はドレイン領域として機能させることができる。低抵抗領域404a、404bを設けることによって、低抵抗領域404a、4

10

20

30

40

50

04bの間に形成されるチャネル形成領域409に加わる電界を緩和させることができる。また、低抵抗領域404a、404bにおいて酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとを電氣的に接続させることによって、酸化物半導体膜403とソース電極層405a及びドレイン電極層405bとの接触抵抗を低減することができる。

【0239】

本実施の形態では、トランジスタ410上に保護膜として絶縁膜416を形成する(図8(F)参照)。

【0240】

以上のように、電気特性の高い該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

10

【0241】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【0242】

(実施の形態6)

本実施の形態では、半導体装置の作製方法の他の一形態を説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0243】

なお、本実施の形態は、実施の形態1乃至5のいずれかで示したトランジスタ440、445、420a、420b、450、410に適用できる。

20

【0244】

本実施の形態では、開示する発明に係る半導体装置の作製方法において、脱水化又は脱水素化処理を行った酸化物半導体膜403に、酸素(少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかを含む)を導入して膜中に酸素を供給する例を示す。

【0245】

脱水化又は脱水素化処理によって、酸化物半導体を構成する主成分材料である酸素が同時に脱離して減少してしまうおそれがある。酸化物半導体膜403において、酸素が脱離した箇所では酸素欠損が存在し、該酸素欠損に起因してトランジスタの電気的特性変動を招くドナー準位が生じてしまう。

30

【0246】

よって、脱水化又は脱水素化処理を行った酸化物半導体膜403に、酸素を供給することが好ましい。酸化物半導体膜403へ酸素を供給することにより、膜中の酸素欠損を補填することができる。該酸化物半導体膜をトランジスタに用いることで、酸素欠損に起因するトランジスタのしきい値電圧 $V_{th}$ のばらつき、しきい値電圧のシフト $V_{th}$ を低減することができる。また、しきい値電圧をプラスシフトさせ、トランジスタをノーマリーオフ化することもできる。

【0247】

また、本実施の形態では酸化物半導体膜403への酸素導入を例として説明するが、酸素の導入は酸化物半導体膜403と接するゲート絶縁膜402、ゲート絶縁膜442、絶縁膜436、金属元素を含む膜407、絶縁膜416、絶縁膜427などに行ってもよい。酸化物半導体膜403と接するゲート絶縁膜402、ゲート絶縁膜442、絶縁膜436、金属元素を含む膜407、絶縁膜416、絶縁膜427に酸素を導入し、酸素過剰とすることによって、酸化物半導体膜403への酸素の供給を行うことができる。

40

【0248】

酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法、プラズマ処理などを用いることができる。

【0249】

酸素の導入工程は、酸化物半導体膜403に酸素導入する場合、酸化物半導体膜403に直接導入してもよいし、ゲート絶縁膜や絶縁膜などの他の膜を通過して酸化物半導体膜へ

50

導入してもよい。酸素を他の膜を通過して導入する場合は、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法などを用いればよいが、酸素を露出された酸化物半導体膜へ直接導入する場合は、プラズマ処理なども用いることができる。

【0250】

酸化物半導体膜403への酸素の導入は、トランジスタ440、445、420a、420b、450においては、露出した酸化物半導体膜403に対して、ソース電極層405a、ドレイン電極層405b形成後、ゲート絶縁膜442、又はゲート絶縁膜402形成後、ゲート電極層401形成後、金属元素を含む膜417形成後、金属元素を含む膜407形成後、絶縁膜416形成後、又は平坦化絶縁膜415形成後に行うことができる。

10

【0251】

また、酸化物半導体膜403への酸素の導入は、トランジスタ410においては、露出した酸化物半導体膜403に対して、絶縁膜427形成後、金属元素を含む膜417形成後、金属元素を含む膜407形成後、ソース電極層405a、ドレイン電極層405b形成後、又は絶縁膜416形成後に行うことができる。

【0252】

このように、酸化物半導体膜への酸素の導入は、脱水化又は脱水素化処理を行った後であればよく、特に限定されない。また、上記脱水化又は脱水素化処理を行った酸化物半導体膜への酸素の導入は複数回行ってよい。

【0253】

例えば、酸素の導入工程によって導入された酸化物半導体膜403における酸素濃度を  $1 \times 10^{18} \text{ atoms/cm}^3$  以上  $5 \times 10^{21} \text{ atoms/cm}^3$  以下とするのが好ましい。

20

【0254】

なお、酸化物半導体において、酸素は主たる成分材料の一つである。このため、酸化物半導体膜中の酸素濃度を、SIMS (Secondary Ion Mass Spectrometry) などの方法を用いて、正確に見積もることは難しい。つまり、酸化物半導体膜に酸素が意図的に添加されたか否かを判別することは困難であるといえる。

【0255】

ところで、酸素には<sup>17</sup>Oや<sup>18</sup>Oといった同位体が存在し、自然界におけるこれらの存在比率はそれぞれ酸素原子全体の0.037%、0.204%程度であることが知られている。つまり、酸化物半導体膜中におけるこれら同位体の濃度は、SIMSなどの方法によって見積もることができる程度になるから、これらの濃度を測定することで、酸化物半導体膜中の酸素濃度をより正確に見積もることが可能な場合がある。よって、これらの濃度を測定することで、酸化物半導体膜に意図的に酸素が添加されたか否かを判別してもよい。

30

【0256】

また、本実施の形態のように、酸素を直接酸化物半導体膜へ導入する場合は、酸化物半導体膜と接する絶縁膜を、必ずしも酸素を多く含む膜とする必要はない。もちろん、酸化物半導体膜と接する絶縁膜を、酸素を多く含む膜とし、さらに酸素を直接酸化物半導体膜

40

【0257】

導入した酸素が再度酸化物半導体膜から脱離しないように、また、水素、水などの水素を含む不純物が酸化物半導体膜へ再度混入しないように、酸素、水素、水などの水素を含む不純物に対して遮断効果(ブロック効果)が高い膜を酸化物半導体膜を覆う絶縁膜として設けることが好ましい。例えば、水素、水分などの不純物、及び酸素の両方に対して遮断効果(ブロック効果)が高い酸化アルミニウム膜などを用いるとよい。

【0258】

また、酸化物半導体膜へ酸素を導入した後、加熱工程を行うことが好ましい。

【0259】

50

脱水化又は脱水素化処理を行った酸化物半導体膜に、酸素を導入して膜中に酸素を供給することによって、酸化物半導体膜を高純度化、及び電氣的にI型（真性）化することができる。

【0260】

高純度化し、電氣的にI型（真性）化した酸化物半導体膜を有するトランジスタは、電氣的特性変動が抑制されており、電氣的に安定である。

【0261】

以上のように、安定した電氣的特性を有する酸化物半導体を用いた半導体装置を提供することができる。よって、信頼性の高い半導体装置を提供することができる。

【0262】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【0263】

（実施の形態7）

実施の形態1乃至6のいずれかで一例を示したトランジスタを用いて表示機能を有する半導体装置（表示装置ともいう）を作製することができる。また、トランジスタを含む駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0264】

図9（A）において、第1の基板4001上に設けられた画素部4002を囲むようにして、シール材4005が設けられ、第2の基板4006によって封止されている。図9（A）においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された走査線駆動回路4004、信号線駆動回路4003が実装されている。また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC（Flexible printed circuit）4018a、4018bから供給されている。

【0265】

図9（B）（C）において、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。図9（B）（C）においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。図9（B）（C）においては、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0266】

また図9（B）（C）においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装してもよいし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装してもよい。

【0267】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG（Chip On Glass）方法、ワイヤボンディング方法、或いはTAB（Tape Automated Bonding）方法などを用いることができる。図9（A）は、COG方法により信号線駆動回路4003、走査線駆動回路4004を実装する例であり、図9（B）は、COG方法により信号線駆動回路4003を実装する例であり、図9（C）は、TAB方法により信号線駆動回路4003を実装する例である。

【0268】

10

20

30

40

50

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

【0269】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクタ、例えばFPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0270】

また第1の基板上に設けられた画素部及び走査線駆動回路は、トランジスタを複数有しており、実施の形態1乃至6のいずれかで一例を示したトランジスタを適用することができる。

10

【0271】

表示装置に設けられる表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）、を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機EL（Electro Luminescence）、有機EL等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【0272】

半導体装置の一形態について、図9及び図10を用いて説明する。図10は、図9（A）のM-Nにおける断面図に相当する。

20

【0273】

図9及び図10で示すように、半導体装置は接続端子電極4015及び端子電極4016を有しており、接続端子電極4015及び端子電極4016はFPC4018が有する端子と異方性導電膜4019を介して、電氣的に接続されている。

【0274】

接続端子電極4015は、第1の電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

【0275】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図9及び図10では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。図10（A）では、トランジスタ4010、4011上には絶縁膜4020が設けられ、図10（B）ではさらに、絶縁膜4021が設けられている。なお、絶縁膜4023は下地膜として機能する絶縁膜である。

30

【0276】

トランジスタ4010、トランジスタ4011としては、実施の形態1乃至6のいずれかで示したトランジスタを適用することができる。本実施の形態では、実施の形態1で示したトランジスタ440と同様な構造を有するトランジスタを適用する例を示す。

40

【0277】

トランジスタ4010及びトランジスタ4011はチャネル長方向にチャネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜を有するトランジスタである。よって、トランジスタ4010及びトランジスタ4011は、オン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能である。また、微細化も達成できる。

【0278】

よって、図9及び図10で示す本実施の形態の半導体装置として高性能及び高信頼性の半導体装置を提供することができる。

【0279】

画素部4002に設けられたトランジスタ4010は表示素子と電氣的に接続し、表示パ

50

ネルを構成する。表示素子は表示を行うことができれば特に限定されず、様々な表示素子を用いることができる。

【0280】

図10(A)に表示素子として液晶素子を用いた液晶表示装置の例を示す。図10(A)において、表示素子である液晶素子4013は、第1の電極層4030、第2の電極層4031、及び液晶層4008を含む。なお、液晶層4008を挟持するように配向膜として機能する絶縁膜4032、4033が設けられている。第2の電極層4031は第2の基板4006側に設けられ、第1の電極層4030と第2の電極層4031とは液晶層4008を介して積層する構成となっている。

【0281】

また4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層4008の膜厚(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いてもよい。

【0282】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料(液晶組成物)は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0283】

また、液晶層4008に、配向膜を用いないブルー相を発現する液晶組成物を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は、液晶及びカイラル剤を混合させた液晶組成物を用いて発現させることができる。また、ブルー相が発現する温度範囲を広げるために、ブルー相を発現する液晶組成物に重合性モノマー及び重合開始剤などを添加し、高分子安定化させる処理を行って液晶層を形成することもできる。ブルー相を発現する液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。酸化物半導体膜を用いるトランジスタは、静電気の影響によりトランジスタの電気的な特性が著しく変動して設計範囲を逸脱する恐れがある。よって酸化物半導体膜を用いるトランジスタを有する液晶表示装置にブルー相を発現する液晶組成物を用いることはより効果的である。

【0284】

また、液晶材料の固有抵抗は、 $1 \times 10^9 \text{ } \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \text{ } \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \text{ } \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、20 で測定した値とする。

【0285】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。本明細書に開示する酸化物半導体膜を有するトランジスタを用いることにより、各画素における液晶容量に対して1/3以下、好ましくは1/5以下の容量の大きさを有する保持容量を設ければ充分である。

【0286】

本明細書に開示する酸化物半導体膜を用いたトランジスタは、オフ状態における電流値(オフ電流値)を低くすることができる。よって、画像信号等の電気信号の保持時間を長くことができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0287】

また、本明細書に開示する酸化物半導体膜を用いたトランジスタは、高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバートランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。よって、半導体装置として高信頼化も達成できる。

**【0288】**

液晶表示装置には、TN (Twisted Nematic) モード、IPS (In - Plane - Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro - cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどを用いることができる。

10

**【0289】**

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi - Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV (Advanced Super View) モードなどを用いることができる。また、VA型の液晶表示装置にも適用することができる。VA型の液晶表示装置とは、液晶表示パネルの液晶分子の配列を制御する方式の一種である。VA型の液晶表示装置は、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。また、画素 (ピクセル) をいくつかの領域 (サブピクセル) に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

20

**【0290】**

また、表示装置において、ブラックマトリクス (遮光層)、偏光部材、位相差部材、反射防止部材などの光学部材 (光学基板) などは適宜設ける。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

30

**【0291】**

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB (Rは赤、Gは緑、Bは青を表す) の三色に限定されない。例えば、RGBW (Wは白を表す)、又はRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

40

**【0292】**

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

**【0293】**

有機EL素子は、発光素子に電圧を印加することにより、一对の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア (電子および正孔) が再結合することにより、発光性の有機化合物が励起状態を形成

50



し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0294】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。

10

【0295】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透光性であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【0296】

図10(B)に表示素子として発光素子を用いた発光装置の例を示す。表示素子である発光素子4513は、画素部4002に設けられたトランジスタ4010と電気的に接続している。なお発光素子4513の構成は、第1の電極層4030、電界発光層4511、第2の電極層4031の積層構造であるが、示した構成に限定されない。発光素子4513から取り出す光の方向などに合わせて、発光素子4513の構成は適宜変えることができる。

20

【0297】

隔壁4510は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第1の電極層4030上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0298】

電界発光層4511は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでもよい。

30

【0299】

発光素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4031及び隔壁4510上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC膜等を形成することができる。また、第1の基板4001、第2の基板4006、及びシール材4005によって封止された空間には充填材4514が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(貼り合わせフィルム、紫外線硬化樹脂フィルム等)やカバー材でパッケージング(封入)することが好ましい。

【0300】

充填材4514としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC(ポリビニルクロライド)、アクリル、ポリイミド、エポキシ樹脂、シリコン樹脂、PVB(ポリビニルブチラル)またはEVA(エチレンビニルアセテート)を用いることができる。例えば充填材として窒素を用いればよい。

40

【0301】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板(楕円偏光板を含む)、位相差板( / 4板、 / 2板)、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0302】

50

また、表示装置として、電子インクを駆動させる電子ペーパーを提供することも可能である。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）とも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

#### 【0303】

電気泳動表示装置は、様々な形態が考えられ得るが、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの（無色を含む）とする。

10

#### 【0304】

このように、電気泳動表示装置は、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。

#### 【0305】

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

#### 【0306】

なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

20

#### 【0307】

また、電子ペーパーとして、ツイストボール表示方式を用いる表示装置も適用することができる。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第1の電極層及び第2の電極層の間に配置し、第1の電極層及び第2の電極層に電位差を生じさせての球形粒子の向きを制御することにより、表示を行う方法である。

30

#### 【0308】

なお、図9及び図10において、第1の基板4001、第2の基板4006としては、ガラス基板の他、可撓性を有する基板も用いることができ、例えば透光性を有するプラスチック基板などを用いることができる。プラスチックとしては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、透光性が必要でなければ、アルミニウムやステンレスなどの金属基板（金属フィルム）を用いてもよい。例えば、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

#### 【0309】

本実施の形態では、絶縁膜4020として金属元素を含む膜が加熱処理により金属酸化物絶縁膜となった酸化アルミニウム膜を用いる。

40

#### 【0310】

酸化物半導体膜上に絶縁膜4020として設けられた酸化アルミニウム膜は、水素、水分などの不純物、及び酸素の両方に対して膜を透過させない遮断効果（ブロック効果）が高い。

#### 【0311】

従って、酸化アルミニウム膜は、作製工程中及び作製後において、変動要因となる水素、水分などの不純物の酸化物半導体膜への混入、及び酸化物半導体を構成する主成分材料である酸素の酸化物半導体膜からの放出を防止する保護膜として機能する。

50

## 【0312】

また、平坦化絶縁膜として機能する絶縁膜4021は、アクリル、ポリイミド、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁膜を形成してもよい。

## 【0313】

絶縁膜4021の形成法は、特に限定されず、その材料に応じて、スパッタリング法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法等）、印刷法（スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。

10

## 【0314】

表示装置は光源又は表示素子からの光を透過させて表示を行う。よって光が透過する画素部に設けられる基板、絶縁膜、導電膜などの薄膜はすべて可視光の波長領域の光に対して透光性とする。

## 【0315】

表示素子に電圧を印加する第1の電極層及び第2の電極層（画素電極層、共通電極層、対向電極層などともいう）においては、取り出す光の方向、電極層が設けられる場所、及び電極層のパターン構造によって透光性、反射性を選択すればよい。

## 【0316】

第1の電極層4030、第2の電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物、グラフェンなどの透光性を有する導電性材料を用いることができる。

20

## 【0317】

また、第1の電極層4030、第2の電極層4031はタングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

30

## 【0318】

また、第1の電極層4030、第2の電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

## 【0319】

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

40

## 【0320】

以上のように実施の形態1乃至6のいずれかで示したトランジスタを適用することで、様々な機能を有する半導体装置を提供することができる。

## 【0321】

（実施の形態8）

実施の形態1乃至6のいずれかで一例を示したトランジスタを用いて、対象物の情報を読み取るイメージセンサ機能を有する半導体装置を作製することができる。

## 【0322】

50

図 1 1 ( A ) に、イメージセンサ機能を有する半導体装置の一例を示す。図 1 1 ( A ) はフォトセンサの等価回路であり、図 1 1 ( B ) はフォトセンサの一部を示す断面図である。

【 0 3 2 3 】

フォトダイオード 6 0 2 は、一方の電極がフォトダイオードリセット信号線 6 5 8 に、他方の電極がトランジスタ 6 4 0 のゲートに電氣的に接続されている。トランジスタ 6 4 0 は、ソース又はドレインの一方がフォトセンサ基準信号線 6 7 2 に、ソース又はドレインの他方がトランジスタ 6 5 6 のソース又はドレインの一方に電氣的に接続されている。トランジスタ 6 5 6 は、ゲートがゲート信号線 6 5 9 に、ソース又はドレインの他方がフォトセンサ出力信号線 6 7 1 に電氣的に接続されている。

10

【 0 3 2 4 】

なお、本明細書における回路図において、酸化物半導体膜を用いるトランジスタと明確に判明できるように、酸化物半導体膜を用いるトランジスタの記号には「OS」と記載している。図 1 1 ( A ) において、トランジスタ 6 4 0、トランジスタ 6 5 6 は実施の形態 1 乃至 6 に示したトランジスタが適用でき、酸化物半導体膜を用いるトランジスタである。本実施の形態では、実施の形態 1 で示したトランジスタ 4 4 0 と同様な構造を有するトランジスタを適用する例を示す。

【 0 3 2 5 】

図 1 1 ( B ) は、フォトセンサにおけるフォトダイオード 6 0 2 及びトランジスタ 6 4 0 に示す断面図であり、絶縁表面を有する基板 6 0 1 ( T F T 基板 ) 上に、センサとして機能するフォトダイオード 6 0 2 及びトランジスタ 6 4 0 が設けられている。フォトダイオード 6 0 2、トランジスタ 6 4 0 の上には接着層 6 0 8 を用いて基板 6 1 3 が設けられている。

20

【 0 3 2 6 】

トランジスタ 6 4 0 上には絶縁膜 6 3 1、層間絶縁膜 6 3 3、層間絶縁膜 6 3 4 が設けられている。フォトダイオード 6 0 2 は、層間絶縁膜 6 3 3 上に設けられ、層間絶縁膜 6 3 3 上に形成した電極層 6 4 1 と、層間絶縁膜 6 3 4 上に設けられた電極層 6 4 2 との間に、層間絶縁膜 6 3 3 側から順に第 1 半導体膜 6 0 6 a、第 2 半導体膜 6 0 6 b、及び第 3 半導体膜 6 0 6 c を積層した構造を有している。

【 0 3 2 7 】

電極層 6 4 1 は、層間絶縁膜 6 3 4 に形成された導電層 6 4 3 と電氣的に接続し、電極層 6 4 2 は電極層 6 4 1 を介して導電層 6 4 5 と電氣的に接続している。導電層 6 4 5 は、トランジスタ 6 4 0 のゲート電極層と電氣的に接続しており、フォトダイオード 6 0 2 はトランジスタ 6 4 0 と電氣的に接続している。

30

【 0 3 2 8 】

ここでは、第 1 半導体膜 6 0 6 a として p 型の導電性を有する半導体膜と、第 2 半導体膜 6 0 6 b として高抵抗な半導体膜 ( I 型半導体膜 )、第 3 半導体膜 6 0 6 c として n 型の導電性を有する半導体膜を積層する p i n 型のフォトダイオードを例示している。

【 0 3 2 9 】

第 1 半導体膜 6 0 6 a は p 型半導体膜であり、p 型を付与する不純物元素を含むアモルファスシリコン膜により形成することができる。第 1 半導体膜 6 0 6 a の形成には 1 3 族の不純物元素 ( 例えばボロン ( B ) ) を含む半導体材料ガスを用いて、プラズマ C V D 法により形成する。半導体材料ガスとしてはシラン (  $\text{SiH}_4$  ) を用いればよい。または、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$  等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、L P C V D 法、気相成長法、又はスパッタリング法等を用いればよい。第 1 半導体膜 6 0 6 a の膜厚は 1 0 n m 以上 5 0 n m 以下となるよう形成することが好ましい。

40

50

## 【0330】

第2半導体膜606bは、I型半導体膜（真性半導体膜）であり、アモルファスシリコン膜により形成する。第2半導体膜606bの形成には、半導体材料ガスを用いて、アモルファスシリコン膜をプラズマCVD法により形成する。半導体材料ガスとしては、シラン（ $\text{SiH}_4$ ）を用いればよい。または、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ 等を用いてもよい。第2半導体膜606bの形成は、LPCVD法、気相成長法、スパッタリング法等により行ってもよい。第2半導体膜606bの膜厚は200nm以上1000nm以下となるように形成することが好ましい。

## 【0331】

第3半導体膜606cは、n型半導体膜であり、n型を付与する不純物元素を含むアモルファスシリコン膜により形成する。第3半導体膜606cの形成には、15族の不純物元素（例えばリン（P））を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン（ $\text{SiH}_4$ ）を用いればよい。または、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、又はスパッタリング法等を用いればよい。第3半導体膜606cの膜厚は20nm以上200nm以下となるよう形成することが好ましい。

## 【0332】

また、第1半導体膜606a、第2半導体膜606b、及び第3半導体膜606cは、アモルファス半導体ではなく、多結晶半導体を用いて形成してもよいし、微結晶（セミアモルファス半導体（*Semi Amorphous Semiconductor*: SAS））を用いて形成してもよい。

## 【0333】

微結晶半導体は、ギブスの自由エネルギーを考慮すれば非晶質と単結晶の中間的な準安定状態に属するものである。すなわち、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する。柱状または針状結晶が基板表面に対して法線方向に成長している。微結晶半導体の代表例である微結晶シリコンは、そのラマンスペクトルが単結晶シリコンを示す $520\text{cm}^{-1}$ よりも低波数側に、シフトしている。即ち、単結晶シリコンを示す $520\text{cm}^{-1}$ とアモルファスシリコンを示す $480\text{cm}^{-1}$ の間に微結晶シリコンのラマンスペクトルのピークがある。また、未結合手（ダングリングボンド）を終端するため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。さらに、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで、安定性が増し良好な微結晶半導体膜が得られる。

## 【0334】

この微結晶半導体膜は、周波数が数十MHz～数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などの珪素を含む化合物を水素で希釈して形成することができる。また、珪素を含む化合物（例えば水素化珪素）及び水素に加え、ヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して微結晶半導体膜を形成することができる。これらのときの珪素を含む化合物（例えば水素化珪素）に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、更に好ましくは100倍とする。さらには、シリコンを含む気体中に、 $\text{CH}_4$ 、 $\text{C}_2\text{H}_6$ 等の炭化物気体、 $\text{GeH}_4$ 、 $\text{GeF}_4$ 等のゲルマニウム化気体、 $\text{F}_2$ 等を混入させてもよい。

## 【0335】

また、光電効果で発生した正孔の移動度は電子の移動度に比べて小さいため、pin型の

10

20

30

40

50

フォトダイオードは p 型の半導体膜側を受光面とする方がよい特性を示す。ここでは、p i n 型のフォトダイオードが形成されている基板 6 0 1 の面からフォトダイオード 6 0 2 が受ける光を電気信号に変換する例を示す。また、受光面とした半導体膜側とは逆の導電型を有する半導体膜側からの光は外乱光となるため、電極層は遮光性を有する導電膜を用いるとよい。また、n 型の半導体膜側を受光面として用いることもできる。

【 0 3 3 6 】

層間絶縁膜 6 3 3、層間絶縁膜 6 3 4 としては、絶縁性材料を用いて、その材料に応じて、スパッタリング法、プラズマ C V D 法、S O G 法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法等）、印刷法（スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いて形成することができる。

10

【 0 3 3 7 】

本実施の形態では、絶縁膜 6 3 1 として金属元素を含む膜が加熱処理によって金属酸化物絶縁膜となった酸化アルミニウム膜を用いる。絶縁膜 6 3 1 はスパッタリング法やプラズマ C V D 法によって形成することができる。

【 0 3 3 8 】

酸化物半導体膜上に絶縁膜 6 3 1 として設けられた酸化アルミニウム膜は、水素、水分などの不純物、及び酸素の両方に対して膜を透過させない遮断効果（ブロック効果）が高い。

【 0 3 3 9 】

従って、酸化アルミニウム膜は、作製工程中及び作製後において、変動要因となる水素、水分などの不純物の酸化物半導体膜への混入、及び酸化物半導体を構成する主成分材料である酸素の酸化物半導体膜からの放出を防止する保護膜として機能する。

20

【 0 3 4 0 】

層間絶縁膜 6 3 3、6 3 4 としては、表面凹凸を低減するため平坦化絶縁膜として機能する絶縁膜が好ましい。層間絶縁膜 6 3 3、6 3 4 としては、例えばポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機絶縁材料を用いることができる。また上記有機絶縁材料の他に、低誘電率材料（l o w - k 材料）、シロキサン系樹脂、P S G（リンガラス）、B P S G（リンボロンガラス）等の単層、又は積層を用いることができる。

30

【 0 3 4 1 】

フォトダイオード 6 0 2 に入射する光 6 2 2 を検出することによって、被検出物の情報を読み取ることができる。なお、被検出物の情報を読み取る際にバックライトなどの光源を用いることができる。

【 0 3 4 2 】

以上のように、チャネル長方向にチャネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜を有するトランジスタは、オン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能である。また、微細化も達成できる。よって、該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【 0 3 4 3 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

40

【 0 3 4 4 】

（実施の形態 9）

実施の形態 1 乃至 6 のいずれかで一例を示したトランジスタは、複数のトランジスタを積層する集積回路を有する半導体装置に好適に用いることができる。本実施の形態では、半導体装置の一例として、記憶媒体（メモリ素子）の例を示す。

【 0 3 4 5 】

本実施の形態では、単結晶半導体基板に作製された第 1 のトランジスタであるトランジスタ 1 4 0 と絶縁膜を介してトランジスタ 1 4 0 の上方に半導体膜を用いて作製された第 2

50

のトランジスタであるトランジスタ162を含む半導体装置を作製する。実施の形態1乃至6のいずれかで一例を示したトランジスタは、トランジスタ162に好適に用いることができる。本実施の形態では、トランジスタ162として実施の形態1で示したトランジスタ440と同様な構造を有するトランジスタを用いる例を示す。

#### 【0346】

積層するトランジスタ140、トランジスタ162の半導体材料、及び構造は、同一でもよいし異なってもよい。本実施の形態では、記憶媒体（メモリ素子）の回路に好適な材料及び構造のトランジスタをそれぞれ用いる例である。

#### 【0347】

図12は、半導体装置の構成の一例である。図12(A)には、半導体装置の断面を、図12(B)には、半導体装置の平面を、それぞれ示す。ここで、図12(A)は、図12(B)のC1-C2およびD1-D2における断面に相当する。また、図12(C)には、上記半導体装置をメモリ素子として用いる場合の回路図の一例を示す。図12(A)および図12(B)に示される半導体装置は、下部に第1の半導体材料を用いたトランジスタ140を有し、上部に第2の半導体材料を用いたトランジスタ162を有する。本実施の形態では、第1の半導体材料を酸化物半導体以外の半導体材料とし、第2の半導体材料を酸化物半導体とする。酸化物半導体以外の半導体材料としては、例えば、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、またはガリウムヒ素等を用いることができ、単結晶半導体を用いるのが好ましい。他に、有機半導体材料などを用いてもよい。このような半導体材料を用いたトランジスタは、高速動作が容易である。一方で、酸化物半導体を用いたトランジスタは、その特性により長時間の電荷保持を可能とする。

#### 【0348】

図12における半導体装置の作製方法を図12(A)乃至(C)を用いて説明する。

#### 【0349】

トランジスタ140は、半導体材料（例えば、シリコンなど）を含む基板185に設けられたチャネル形成領域116と、チャネル形成領域116を挟むように設けられた不純物領域120と、不純物領域120に接する金属化合物領域124と、チャネル形成領域116上に設けられたゲート絶縁膜108と、ゲート絶縁膜108上に設けられたゲート電極110とを有する。

#### 【0350】

半導体材料を含む基板185は、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板などを適用することができる。なお、一般に「SOI基板」は、絶縁表面上にシリコン半導体膜が設けられた構成の基板をいうが、本明細書等においては、絶縁表面上にシリコン以外の材料からなる半導体膜が設けられた構成の基板も含む。つまり、「SOI基板」が有する半導体膜は、シリコン半導体膜に限定されない。また、SOI基板には、ガラス基板などの絶縁基板上に絶縁膜を介して半導体膜が設けられた構成のものが含まれるものとする。

#### 【0351】

SOI基板の作製方法としては、鏡面研磨ウェハに酸素イオンを注入した後、高温加熱することにより、表面から一定の深さに酸化層を形成させるとともに、表面層に生じた欠陥を消滅させて作る方法、水素イオン照射により形成された微小ポイドの熱処理による成長を利用して半導体基板を劈開する方法や、絶縁表面上に結晶成長により単結晶半導体膜を形成する方法等を用いることができる。

#### 【0352】

例えば、単結晶半導体基板の一つの面からイオンを添加して、単結晶半導体基板の一つの面から一定の深さに脆弱化層を形成し、単結晶半導体基板の一つの面上、又は素子基板上のどちらか一方に絶縁膜を形成する。単結晶半導体基板と素子基板を、絶縁膜を挟んで重ね合わせた状態で、脆弱化層に亀裂を生じさせ、単結晶半導体基板を脆弱化層で分離する熱処理を行い、単結晶半導体基板より半導体膜として単結晶半導体膜を素子基板上に形成する。上記方法を用いて作製されたSOI基板も好適に用いることができる。

## 【0353】

基板185上にはトランジスタ140を囲むように素子分離絶縁層106が設けられている。なお、高集積化を実現するためには、図12に示すようにトランジスタ140がサイドウォールとなる側壁絶縁層を有しない構成とすることが望ましい。一方で、トランジスタ140の特性を重視する場合には、ゲート電極110の側面にサイドウォールとなる側壁絶縁層を設け、不純物濃度が異なる領域を含む不純物領域120を設けてもよい。

## 【0354】

単結晶半導体基板を用いたトランジスタ140は、高速動作が可能である。このため、当該トランジスタを読み出し用のトランジスタとして用いることで、情報の読み出しを高速に行うことができる。トランジスタ140を覆うように絶縁膜を2層形成する。トランジスタ162および容量素子164の形成前の処理として、該絶縁膜2層にCMP処理を施して、平坦化した絶縁膜128、絶縁膜130を形成し、同時にゲート電極110の上面を露出させる。

10

## 【0355】

絶縁膜128、絶縁膜130は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。絶縁膜128、絶縁膜130は、プラズマCVD法又はスパッタリング法等を用いて形成することができる。

## 【0356】

また、ポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)等を用いることができる。有機材料を用いる場合、スピコート法、印刷法などの湿式法によって絶縁膜128、絶縁膜130を形成してもよい。

20

## 【0357】

なお、絶縁膜130において、半導体膜と接する膜は酸化シリコン膜を用いる。

## 【0358】

本実施の形態では、絶縁膜128としてスパッタリング法により膜厚50nmの酸化窒化シリコン膜を形成し、絶縁膜130としてスパッタリング法により膜厚550nmの酸化シリコン膜を形成する。

30

## 【0359】

CMP処理により十分に平坦化した絶縁膜130上に半導体膜を形成する。本実施の形態では、半導体膜としてIn-Ga-Zn系酸化物ターゲットを用いてスパッタリング法により酸化物半導体膜を形成する。

## 【0360】

次に酸化物半導体膜を選択的にエッチングして島状の酸化物半導体膜144を形成する。酸化物半導体膜144上にソース電極またはドレイン電極142a、ソース電極またはドレイン電極142bを形成する。

## 【0361】

酸化物半導体膜上にゲート絶縁膜146、ゲート電極層148を形成する。ゲート電極層148は、導電層を形成した後に、当該導電層を選択的にエッチングすることによって形成することができる。ゲート絶縁膜146はゲート電極層148をマスクとして絶縁膜をエッチングして形成する。

40

## 【0362】

ゲート絶縁膜146として、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、窒化酸化アルミニウム膜、酸化ハフニウム膜、又は酸化ガリウム膜を形成することができる。

## 【0363】

ゲート電極110、ソース電極またはドレイン電極142a、ソース電極またはドレイン

50



電極 1 4 2 b に用いることのできる導電層は、スパッタリング法をはじめとする P V D 法や、プラズマ C V D 法などの C V D 法を用いて形成することができる。また、導電層の材料としては、A l、C r、C u、T a、T i、M o、W から選ばれた元素や、上述した元素を成分とする合金等を用いることができる。M n、M g、Z r、B e、N d、S c のいずれか、またはこれらを複数組み合わせ合わせた材料を用いてもよい。

【 0 3 6 4 】

導電層は、単層構造であってもよいし、2 層以上の積層構造としてもよい。例えば、チタン膜や窒化チタン膜の単層構造、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜が積層された 2 層構造、窒化チタン膜上にチタン膜が積層された 2 層構造、チタン膜とアルミニウム膜とチタン膜とが積層された 3 層構造などが挙げられる。なお、導電層を、チタン膜や窒化チタン膜の単層構造とする場合には、テーパ形状を有するソース電極またはドレイン電極 1 4 2 a、およびソース電極またはドレイン電極 1 4 2 b への加工が容易であるというメリットがある。

10

【 0 3 6 5 】

次に、酸化物半導体膜 1 4 4、ゲート絶縁膜 1 4 6、ゲート電極層 1 4 8 上に、酸化物半導体膜 1 4 4 の一部と接して、金属元素を含む膜を形成する。本実施の形態では、金属元素を含む膜としてアルミニウム膜を形成する。

【 0 3 6 6 】

金属元素を含む膜を通過して、酸化物半導体膜 1 4 4 にドーパント（本実施の形態ではボロン）を導入し、ドーパントを含む酸化物半導体膜 1 4 4 と金属元素を含む膜を接した状態で加熱処理を行う。加熱処理により、金属元素を含む膜から酸化物半導体膜 1 4 4 へ金属元素が導入され、酸化物半導体膜 1 4 4 にドーパント及び金属元素を含む低抵抗領域が形成される。よって、チャンネル形成領域を挟んでドーパント及び金属元素を含む低抵抗領域を含む酸化物半導体膜 1 4 4 を有するトランジスタ 1 6 2 を作製することができる。

20

【 0 3 6 7 】

チャンネル長方向にチャンネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜 1 4 4 を有することにより、該トランジスタ 1 6 2 はオン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能となる。

【 0 3 6 8 】

低抵抗領域はソース領域、又はドレイン領域として機能させることができる。低抵抗領域を設けることによって、低抵抗領域の間に形成されるチャンネル形成領域に加わる電界を緩和させることができる。また、低抵抗領域において酸化物半導体膜 1 4 4 とソース電極またはドレイン電極 1 4 2 a、およびソース電極またはドレイン電極 1 4 2 b とを電氣的に接続させることによって、酸化物半導体膜 1 4 4 とソース電極またはドレイン電極 1 4 2 a、およびソース電極またはドレイン電極 1 4 2 b との接触抵抗を低減することができる。

30

【 0 3 6 9 】

また、金属元素を含む膜からの金属元素を導入するための加熱処理により、金属元素を含む膜は、金属元素を含む膜 1 5 0 となる。例えば金属元素を含む膜として用いた金属膜は、金属元素を含む膜 1 5 0 として金属酸化物絶縁膜となる。このような金属酸化物膜は絶縁膜として用いることができる。本実施の形態では金属元素を含む膜としてアルミニウム膜を用いたため、加熱処理により酸化アルミニウム膜となる。酸化アルミニウム膜は金属酸化物絶縁膜なので、絶縁膜として用いることができる。

40

【 0 3 7 0 】

酸化物半導体膜 1 4 4 上に金属元素を含む膜 1 5 0 として設けられた酸化アルミニウム膜は、水素、水分などの不純物、及び酸素の両方に対して膜を通過させない遮断効果（ブロック効果）が高い。

【 0 3 7 1 】

従って、酸化アルミニウム膜は、作製工程中及び作製後において、変動要因となる水素、水分などの不純物の酸化物半導体膜 1 4 4 への混入、及び酸化物半導体を構成する主成分

50

材料である酸素の酸化物半導体膜 144 からの放出を防止する保護膜として機能する。

【0372】

また、金属元素を含む膜 150 を除去、または金属元素を含む膜 150 上に積層して別途絶縁膜を形成してもよい。

【0373】

絶縁膜としては、プラズマ CVD 法又はスパッタリング法等を用いて、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、窒化酸化アルミニウム膜、酸化ハフニウム膜、又は酸化ガリウム膜を用いることができる。

【0374】

金属元素を含む膜 150 上において、ソース電極またはドレイン電極 142a と重畳する領域に電極層 153 を形成する。

【0375】

次にトランジスタ 162、及び金属元素を含む膜 150 上に、絶縁膜 152 を形成する。絶縁膜 152 は、スパッタリング法や CVD 法などを用いて形成することができる。また、酸化シリコン、酸化窒化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム等の無機絶縁材料を含む材料を用いて形成することができる。

【0376】

次に、ゲート絶縁膜 146、金属元素を含む膜 150、及び絶縁膜 152 に、ソース電極またはドレイン電極 142b にまで達する開口を形成する。当該開口の形成は、マスクなどを用いた選択的なエッチングにより行われる。

【0377】

その後、上記開口にソース電極またはドレイン電極 142b に接する配線 156 を形成する。なお、図 12 にはソース電極またはドレイン電極 142b と配線 156 との接続箇所は図示していない。

【0378】

配線 156 は、スパッタリング法をはじめとする PVD 法や、プラズマ CVD 法などの CVD 法を用いて導電層を形成した後、当該導電層をエッチング加工することによって形成される。また、導電層の材料としては、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素や、上述した元素を成分とする合金等を用いることができる。Mn、Mg、Zr、Be、Nd、Sc のいずれか、またはこれらを複数組み合わせた材料を用いてもよい。詳細は、ソース電極またはドレイン電極 142a などと同様である。

【0379】

以上の工程でトランジスタ 162 及び容量素子 164 が完成する。トランジスタ 162 は、高純度化し、酸素欠損を補填する酸素を過剰に含む酸化物半導体膜 144 を有するトランジスタである。よって、トランジスタ 162 は、電気的特性変動が抑制されており、電氣的に安定である。容量素子 164 は、ソース電極またはドレイン電極 142a、および電極層 153、で構成される。

【0380】

容量が不要の場合は、容量素子 164 を設けない構成とすることも可能である。

【0381】

図 12 (C) には、上記半導体装置をメモリ素子として用いる場合の回路図の一例を示す。図 12 (C) において、トランジスタ 162 のソース電極またはドレイン電極の一方と、容量素子 164 の電極の一方と、トランジスタ 140 のゲート電極とは、電氣的に接続されている。また、第 1 の配線 (1st Line: ソース線とも呼ぶ) とトランジスタ 140 のソース電極とは、電氣的に接続され、第 2 の配線 (2nd Line: ビット線とも呼ぶ) とトランジスタ 140 のドレイン電極とは、電氣的に接続されている。また、第 3 の配線 (3rd Line: 第 1 の信号線とも呼ぶ) とトランジスタ 162 のソース電極またはドレイン電極の他方とは、電氣的に接続され、第 4 の配線 (4th Line: 第 2 の信号線とも呼ぶ) と、トランジスタ 162 のゲート電極とは、電氣的に接続され

10

20

30

40

50

ている。そして、第5の配線（5th Line：ワード線とも呼ぶ）と、容量素子164の電極の他方は電氣的に接続されている。

【0382】

酸化物半導体を用いたトランジスタ162は、オフ電流が極めて小さいという特徴を有しているため、トランジスタ162をオフ状態とすることで、トランジスタ162のソース電極またはドレイン電極の一方と、容量素子164の電極の一方と、トランジスタ140のゲート電極とが電氣的に接続されたノード（以下、ノードFG）の電位を極めて長時間にわたって保持することが可能である。そして、容量素子164を有することにより、ノードFGに与えられた電荷の保持が容易になり、また、保持された情報の読み出しが容易になる。

10

【0383】

半導体装置に情報を記憶させる場合（書き込み）は、まず、第4の配線の電位を、トランジスタ162がオン状態となる電位にして、トランジスタ162をオン状態とする。これにより、第3の配線の電位が、ノードFGに供給され、ノードFGに所定量の電荷が蓄積される。ここでは、異なる二つの電位レベルを与える電荷（以下、ロー（Low）レベル電荷、ハイ（High）レベル電荷という）のいずれかが与えられるものとする。その後、第4の配線の電位を、トランジスタ162がオフ状態となる電位にして、トランジスタ162をオフ状態とすることにより、ノードFGが浮遊状態となるため、ノードFGには所定の電荷が保持されたままの状態となる。以上のように、ノードFGに所定量の電荷を蓄積及び保持させることで、メモリセルに情報を記憶させることができる。

20

【0384】

トランジスタ162のオフ電流は極めて小さいため、ノードFGに供給された電荷は長時間にわたって保持される。したがって、リフレッシュ動作が不要となるか、または、リフレッシュ動作の頻度を極めて低くすることが可能となり、消費電力を十分に低減することができる。また、電力の供給がない場合であっても、長期にわたって記憶内容を保持することが可能である。

【0385】

記憶された情報を読み出す場合（読み出し）は、第1の配線に所定の電位（定電位）を与えた状態で、第5の配線に適切な電位（読み出し電位）を与えると、ノードFGに保持された電荷量に応じて、トランジスタ140は異なる状態をとる。一般に、トランジスタ140をnチャネル型とすると、ノードFGにHighレベル電荷が保持されている場合のトランジスタ140の見かけのしきい値 $V_{th\_H}$ は、ノードFGにLowレベル電荷が保持されている場合のトランジスタ140の見かけのしきい値 $V_{th\_L}$ より低くなるためである。ここで、見かけのしきい値とは、トランジスタ140を「オン状態」とするために必要な第5の配線の電位をいうものとする。したがって、第5の配線の電位を $V_{th\_H}$ と $V_{th\_L}$ の間の電位 $V_0$ とすることにより、ノードFGに保持された電荷を判別できる。例えば、書き込みにおいて、Highレベル電荷が与えられていた場合には、第5の配線の電位が $V_0$ （ $> V_{th\_H}$ ）となれば、トランジスタ140は「オン状態」となる。Lowレベル電荷が与えられていた場合には、第5の配線の電位が $V_0$ （ $< V_{th\_L}$ ）となっても、トランジスタ140は「オフ状態」のままである。このため、第5の配線の電位を制御して、トランジスタ140のオン状態またはオフ状態を読み出す（第2の配線の電位を読み出す）ことで、記憶された情報を読み出すことができる。

30

40

【0386】

また、記憶させた情報を書き換える場合においては、上記の書き込みによって所定量の電荷を保持したノードFGに、新たな電位を供給することで、ノードFGに新たな情報に係る電荷を保持させる。具体的には、第4の配線の電位を、トランジスタ162がオン状態となる電位にして、トランジスタ162をオン状態とする。これにより、第3の配線の電位（新たな情報に係る電位）が、ノードFGに供給され、ノードFGに所定量の電荷が蓄積される。その後、第4の配線の電位をトランジスタ162がオフ状態となる電位にして、トランジスタ162をオフ状態とすることにより、ノードFGには、新たな情報に係る

50

電荷が保持された状態となる。すなわち、ノードFGに第1の書き込みによって所定量の電荷が保持された状態で、第1の書き込みと同様の動作（第2の書き込み）を行うことで、記憶させた情報を上書きすることが可能である。

【0387】

本実施の形態で示すトランジスタ162は、本明細書に開示する、高純度化され、酸素を過剰に含む酸化物半導体膜を酸化物半導体膜144に用いることで、トランジスタ162のオフ電流を十分に低減することができる。そして、このようなトランジスタを用いることで、極めて長期にわたり記憶内容を保持することが可能な半導体装置が得られる。

【0388】

以上のように、チャネル長方向にチャネル形成領域を挟んで低抵抗領域を含む酸化物半導体膜を有するトランジスタは、オフ電流が低く、オン特性（例えば、オン電流及び電界効果移動度）が高く、高速動作、高速応答が可能である。また、微細化も達成できる。よって、該トランジスタを用いることで高性能及び高信頼性の半導体装置を提供することができる。

【0389】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【0390】

（実施の形態10）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明した半導体装置を具備する電子機器の例について説明する。

【0391】

図13(A)は、ノート型のパーソナルコンピュータであり、本体3001、筐体3002、表示部3003、キーボード3004などによって構成されている。実施の形態1乃至9のいずれかで示した半導体装置を表示部3003に適用することにより、高性能及び高信頼性なノート型のパーソナルコンピュータとすることができる。

【0392】

図13(B)は、携帯情報端末(PDA)であり、本体3021には表示部3023と、外部インターフェイス3025と、操作ボタン3024等が設けられている。また操作用の付属品としてスタイラス3022がある。実施の形態1乃至9のいずれかで示した半導体装置を表示部3023に適用することにより、より高性能及び高信頼性な携帯情報端末(PDA)とすることができる。

【0393】

図13(C)は、電子書籍の一例を示している。例えば、電子書籍は、筐体2701および筐体2703の2つの筐体で構成されている。筐体2701および筐体2703は、軸部2711により一体とされており、該軸部2711を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

【0394】

筐体2701には表示部2705が組み込まれ、筐体2703には表示部2707が組み込まれている。表示部2705および表示部2707は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図13(C)では表示部2705）に文章を表示し、左側の表示部（図13(C)では表示部2707）に画像を表示することができる。実施の形態1乃至9のいずれかで示した半導体装置を表示部2705、表示部2707に適用することにより、高性能及び高信頼性な電子書籍とすることができる。表示部2705として半

10

20

30

40

50

透過型、又は反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想されるため、太陽電池を設け、太陽電池による発電、及びバッテリーでの充電を行えるようにしてもよい。なおバッテリーとしては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0395】

また、図13(C)では、筐体2701に操作部などを備えた例を示している。例えば、筐体2701において、電源2721、操作キー2723、スピーカ2725などを備えている。操作キー2723により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子(イヤホン端子、USB端子など)、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

10

【0396】

また、電子書籍は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0397】

図13(D)は、携帯電話であり、筐体2800及び筐体2801の二つの筐体で構成されている。筐体2801には、表示パネル2802、スピーカー2803、マイクロフォン2804、ポインティングデバイス2806、カメラ用レンズ2807、外部接続端子2808などを備えている。また、筐体2800には、携帯電話の充電を行う太陽電池セル2810、外部メモリスロット2811などを備えている。また、アンテナは筐体2801内部に内蔵されている。実施の形態1乃至9のいずれかで示した半導体装置を表示パネル2802に適用することにより、高性能及び高信頼性な携帯電話とすることができる。

20

【0398】

また、表示パネル2802はタッチパネルを備えており、図13(D)には映像表示されている複数の操作キー2805を点線で示している。なお、太陽電池セル2810で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

【0399】

表示パネル2802は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル2802と同一面上にカメラ用レンズ2807を備えているため、テレビ電話が可能である。スピーカー2803及びマイクロフォン2804は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体2800と筐体2801は、スライドし、図13(D)のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

30

【0400】

外部接続端子2808はACアダプタ及びUSBケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット2811に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

40

【0401】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

【0402】

図13(E)は、デジタルビデオカメラであり、本体3051、表示部(A)3057、接眼部3053、操作スイッチ3054、表示部(B)3055、バッテリー3056などによって構成されている。実施の形態1乃至9のいずれかで示した半導体装置を表示部(A)3057、表示部(B)3055に適用することにより、高性能及び高信頼性なデジタルビデオカメラとすることができる。

50

【0403】

図13(F)は、テレビジョン装置の一例を示している。テレビジョン装置は、筐体9601に表示部9603が組み込まれている。表示部9603により、映像を表示することが可能である。また、ここでは、スタンド9605により筐体9601を支持した構成を示している。実施の形態1乃至9のいずれかで示した半導体装置を表示部9603に適用することにより、高性能及び高信頼性なテレビジョン装置とすることができる。

【0404】

テレビジョン装置の操作は、筐体9601が備える操作スイッチや、別体のリモコン操作機により行うことができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

10

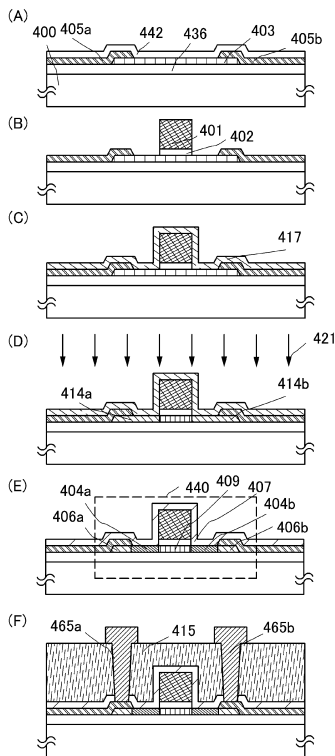
【0405】

なお、テレビジョン装置は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向(送信者から受信者)または双方向(送信者と受信者間、あるいは受信者間同士など)の情報通信を行うことも可能である。

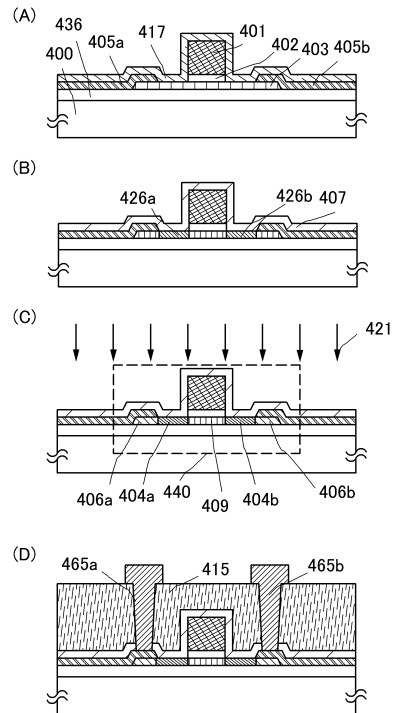
【0406】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

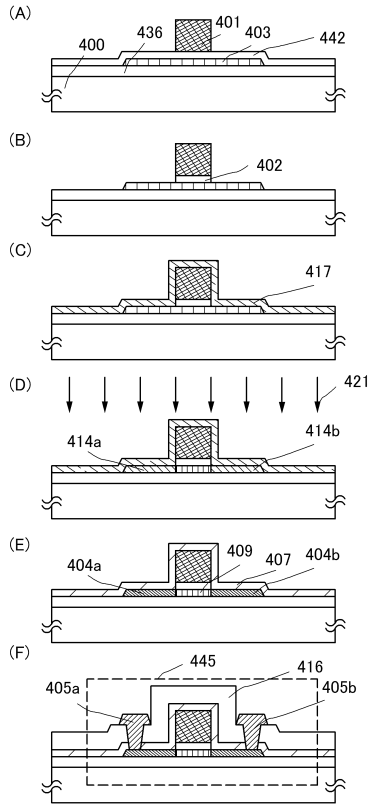
【図1】



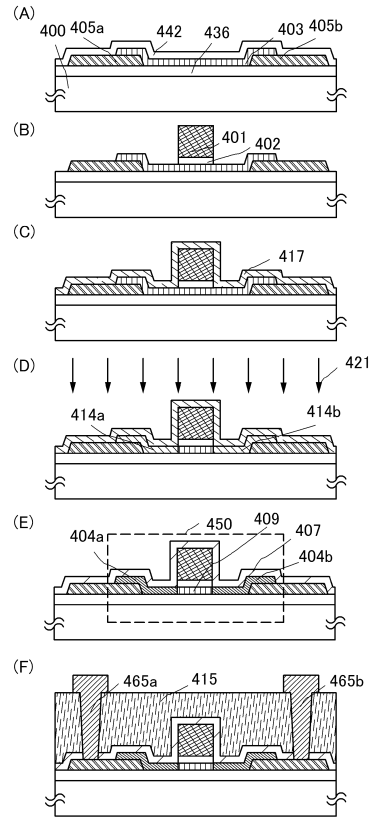
【図2】



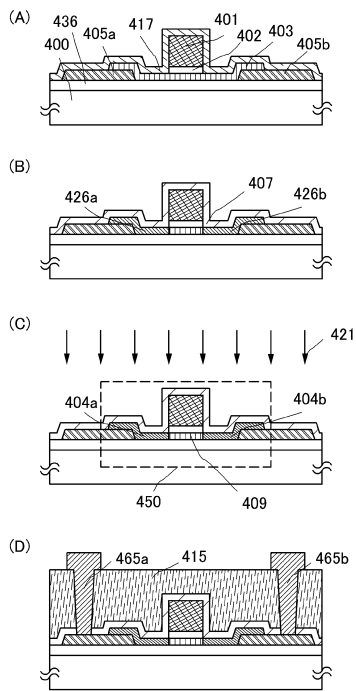
【 図 3 】



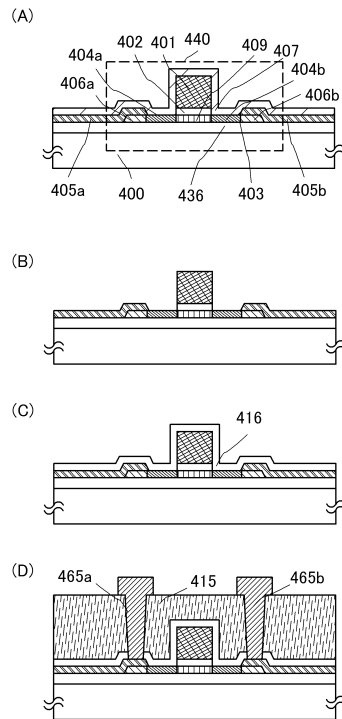
【 図 4 】



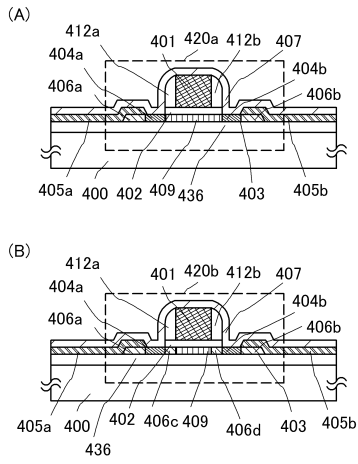
【 図 5 】



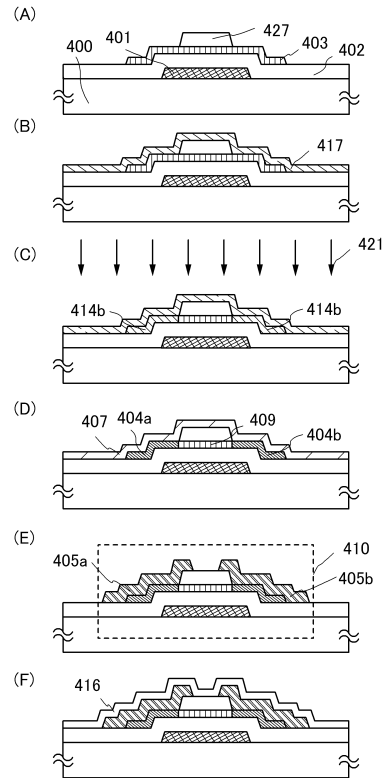
【 図 6 】



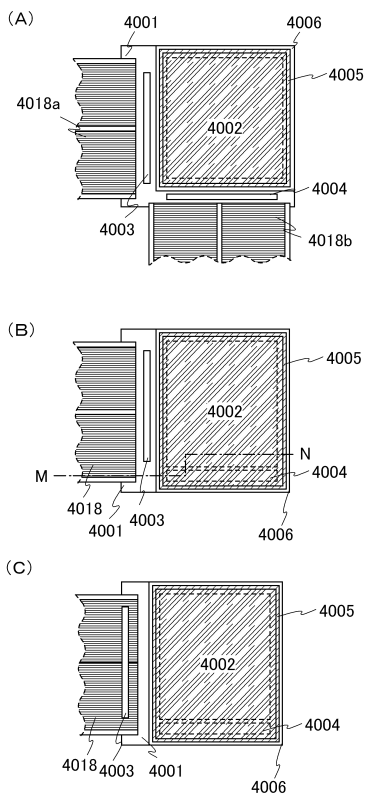
【 図 7 】



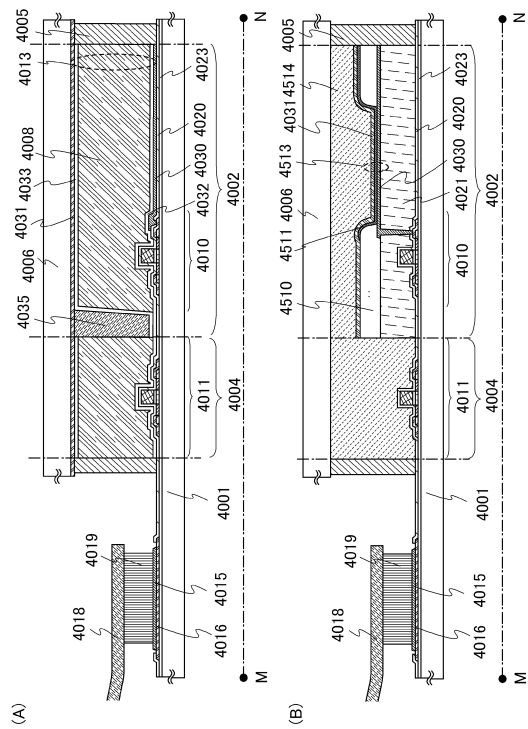
【 図 8 】



【 図 9 】

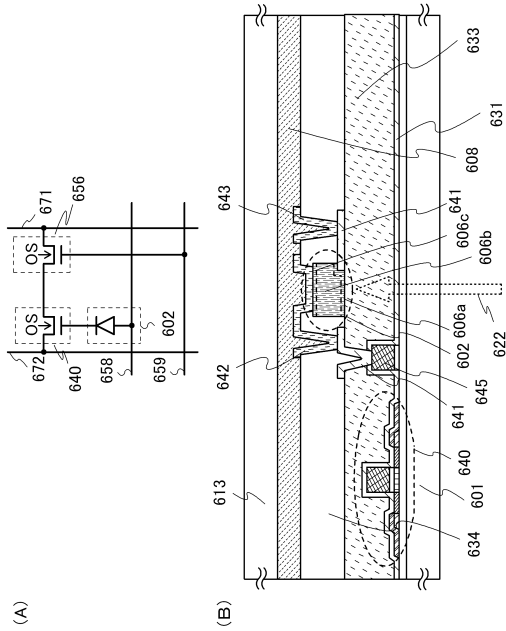


【 図 10 】

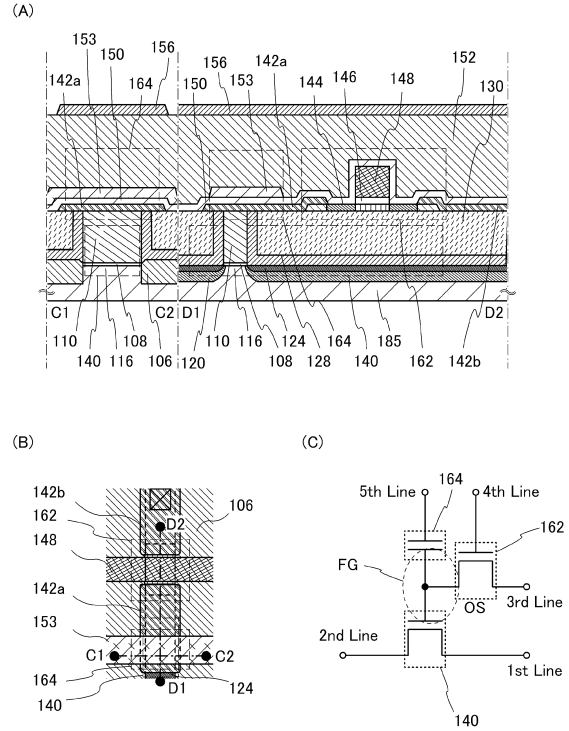




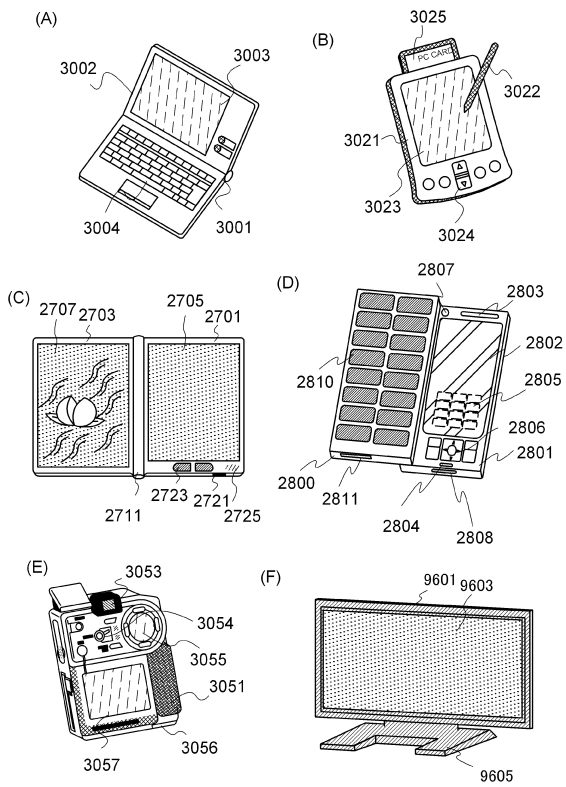
【図 1 1】



【図 1 2】



【図 1 3】



## フロントページの続き

(51) Int.Cl.		F I
H 0 1 L 21/385 (2006.01)		G 0 2 F 1/1368
H 0 1 L 21/425 (2006.01)		H 0 1 L 21/385
H 0 1 L 21/8242 (2006.01)		H 0 1 L 21/425
H 0 1 L 27/108 (2006.01)		H 0 1 L 27/10 3 2 1
H 0 1 L 21/8247 (2006.01)		H 0 1 L 27/10 4 3 4
H 0 1 L 27/115 (2006.01)		H 0 1 L 27/10 4 4 1
H 0 1 L 27/105 (2006.01)		H 0 1 L 27/14 C
H 0 1 L 27/146 (2006.01)		H 0 1 L 29/78 3 7 1
H 0 1 L 29/788 (2006.01)		H 0 5 B 33/14 A
H 0 1 L 29/792 (2006.01)		H 0 5 B 33/14 Z
H 0 1 L 51/50 (2006.01)		
H 0 5 B 33/14 (2006.01)		

審査官 市川 武宜

- (56)参考文献 特開2010-093070(JP,A)  
 特開2010-205987(JP,A)  
 特開2011-109084(JP,A)  
 特表2009-528670(JP,A)  
 特開2011-228622(JP,A)  
 米国特許出願公開第2008/0258140(US,A1)  
 特開2008-219008(JP,A)  
 特表2006-508548(JP,A)

## (58)調査した分野(Int.Cl., DB名)

C 2 3 C 1 4 / 0 8  
 C 2 3 C 1 4 / 5 8  
 G 0 2 F 1 / 1 3 6 8  
 H 0 1 L 2 1 / 3 3 6  
 H 0 1 L 2 1 / 3 8 5  
 H 0 1 L 2 1 / 4 2 5  
 H 0 1 L 2 1 / 8 2 4 2  
 H 0 1 L 2 1 / 8 2 4 7  
 H 0 1 L 2 7 / 1 0 5  
 H 0 1 L 2 7 / 1 0 8  
 H 0 1 L 2 7 / 1 1 5  
 H 0 1 L 2 7 / 1 4 6  
 H 0 1 L 2 9 / 7 8 6  
 H 0 1 L 2 9 / 7 8 8  
 H 0 1 L 2 9 / 7 9 2  
 H 0 1 L 5 1 / 5 0  
 H 0 5 B 3 3 / 1 4