



(12)发明专利申请

(10)申请公布号 CN 108701738 A

(43)申请公布日 2018. 10. 23

(21)申请号 201780010691.5

(74)专利代理机构 永新专利商标代理有限公司
72002

(22)申请日 2017.02.02

代理人 郭毅

(30)优先权数据

102016001387.7 2016.02.09 DE

(51)Int.Cl.

H01L 31/167(2006.01)

(85)PCT国际申请进入国家阶段日

H01L 31/0304(2006.01)

2018.08.09

(86)PCT国际申请的申请数据

PCT/EP2017/000121 2017.02.02

(87)PCT国际申请的公布数据

W02017/137151 DE 2017.08.17

(71)申请人 阿聚尔斯佩西太阳能有限责任公司

地址 德国海尔伯隆

(72)发明人 C·韦希特尔 D·富尔曼

W·古特 C·佩珀

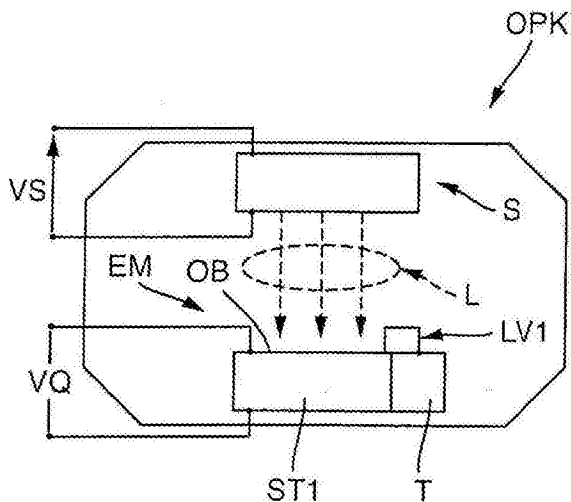
权利要求书2页 说明书5页 附图5页

(54)发明名称

接收器模块

(57)摘要

一种接收器模块(EM),其具有数量N个彼此串联连接的、构造成半导体二极管的部分电压源,使得所述部分电压源产生源电压,并且所述部分电压源中的每个具有带有p-n结的半导体二极管,各个部分电压源的部分源电压彼此具有小于20%的偏差,分别在两个彼此相继的部分电压源之间构造有隧道二极管,并且所述部分电压源的数量N大于等于2,在所述第一堆叠(ST1)上,光(L)在所述上侧处照射到所述第一堆叠(ST1)的表面(OB)上,所述第一堆叠(ST1)在所述表面(OB)上具有第一电接通部并且在所述下侧上具有第二电接通部,所述堆叠布置在半导体衬底上,并且所述半导体衬底与所述堆叠以及晶体管(T)单片地连接,其中,所述晶体管(T)的控制输入端与所述两个电接通部中的一个连接。



1. 一种接收器模块 (EM), 其具有:

数量N个彼此串联连接的、构造成半导体二极管的部分电压源, 使得所述数量N个部分电压源产生源电压, 其中, 所述部分电压源中的每个具有带有p-n结的半导体二极管 (D1, D2, D3, D4, D5), 并且所述半导体二极管 (D1, D2, D3, D4, D5) 具有p掺杂的吸收层, 其中, 所述p型吸收层由p掺杂的钝化层钝化, 所述钝化层具有比所述p型吸收层的带隙更大的带隙, 并且所述半导体二极管 (D1, D2, D3, D4, D5) 具有n型吸收层, 其中, 所述n型吸收层由n掺杂的钝化层钝化, 所述钝化层具有比所述n型吸收层的带隙更大的带隙,

分别在两个彼此相继的部分电压源之间构造有隧道二极管 (T1, T2; T3, T4), 其中,

所述部分电压源与所述隧道二极管 (T1, T2, T3, T4) 一起单片地集成并且共同构成具有上侧和下侧的第一堆叠 (ST1), 所述部分电压源的数量N大于等于2,

在所述第一堆叠 (ST1) 上, 光 (L) 在所述上侧处照射到所述第一堆叠 (ST1) 的表面 (OB) 上, 所述第一堆叠 (ST1) 在所述表面 (OB) 上具有第一电接通部并且在所述下侧上具有第二电接通部,

所述第一堆叠 (ST1) 具有小于 $12\mu\text{m}$ 的总厚度,

所述堆叠布置在半导体衬底上, 所述半导体二极管的半导体材料由III-V族材料构成, 其特征在于,

所述接收器模块 (EM) 的衬底包括锗或砷化镓,

在所述接收器模块 (EM) 的所述第一堆叠 (ST1) 的下侧附近构造有环绕的、凸肩状的边缘,

所述隧道二极管 (T1, T2, T3, T4) 在所述半导体二极管 (D1, D2, D3, D4, D5) 之间具有多个半导体层, 所述多个半导体层具有比所述半导体二极管 (D1, D2, D3, D4, D5) 的p/n型吸收层的带隙更大的带隙,

各个部分电压源的部分源电压彼此具有小于20%的偏差, 并且

所述半导体衬底与所述堆叠以及所述晶体管单片地连接, 其中, 所述晶体管的控制输入端与所述两个电接通部中的一个连接,

所述接收器模块 (EM) 不具有量子阱结构。

2. 根据权利要求1所述的接收器模块 (EM), 其特征在于, 所述晶体管布置在所述第一堆叠 (ST1) 的表面上或与所述第一堆叠侧向相邻地布置。

3. 根据权利要求1或2所述的接收器模块 (EM), 其特征在于, 所述晶体管布置在所述第一堆叠与所述衬底之间。

4. 根据权利要求1至3中任一项或多项所述的接收器模块 (EM), 其特征在于, 在所述晶体管与所述第一堆叠 (ST1) 之间构造有一距离。

5. 根据权利要求1至4中任一项或多项所述的接收器模块 (EM), 其特征在于, 所述晶体管构造成集成电路的一部分。

6. 根据权利要求1至5中任一项或多项所述的接收器模块 (EM), 其特征在于, 所述堆叠上侧上的被照射到的表面 (OB) 的大小基本上相应于所述第一堆叠 (ST1) 在上侧上的面的大小。

7. 根据权利要求1至6中任一项或多项所述的接收器模块 (EM), 其特征在于, 在300K的情况下, 只要借助具有确定波长的光 (L) 照射所述第一堆叠 (ST1), 则所述第一堆叠 (ST1) 具

有大于2.3伏特的源电压(VQ1),其中,在从所述第一堆叠(ST1)的上侧到所述堆叠的下侧的光入射方向上,半导体二极管的p型和n型吸收层的总厚度从最上面的二极管(D1)向最下面的二极管(D3-D5)增大。

8.根据权利要求1至7中任一项或多项所述的接收器模块(EM),其特征在于,所述接收器模块(EM)的所述部分电压源的部分源电压彼此具有小于10%的偏差。

9.根据权利要求1至8中任一项或多项所述的接收器模块(EM),其特征在于,所述接收器模块(EM)的所述半导体二极管(D1,D2,D3,D4,D5)分别具有相同的半导体材料。

10.根据权利要求1至9中任一项或多项所述的接收器模块(EM),其特征在于,所述第一堆叠(ST1)具有小于 2mm^2 或小于 1mm^2 的基面。

11.根据权利要求1至10中任一项或多项所述的接收器模块(EM),其特征在于,在所述第一堆叠(ST1)的上侧上构造有第一接通部,所述第一接通部构造成所述边缘附近的环绕的金属接通部,或构造成所述边缘(R)处的单个接通面(K1)。

12.根据权利要求1至11中任一项或多项所述的接收器模块(EM),其特征在于,所述第二接通部由所述衬底构成。

13.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,在所述接收器模块(EM)中构造有第二堆叠(ST2),所述第一堆叠(ST1)与所述第二堆叠(ST2)彼此相邻地布置在所述衬底上,并且所述两个堆叠(ST1,ST2)彼此串联连接,使得所述第一堆叠(ST1)的源电压(VQ1)与所述第二堆叠(ST2)的源电压(VQ2)相加。

14.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,在所述接收器模块(EM)的所述半导体二极管(D1,D2,D3,D4,D5)中的一个中,在所述p型吸收层与所述n型吸收层之间构造有本征层。

15.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,所述接收器模块(EM)的所述堆叠(ST1)的半导体层同时包括含砷化物层和含磷化物层。

16.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,在所述隧道二极管(T1,T2,T3,T4)中,具有更大带隙的半导体层分别由如下材料构成:所述材料具有改变的化学计量和/或具有与所述半导体二极管(D1,D2,D3,D4,D5)的p/n型吸收层不同的元素组成。

17.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,所述晶体管构造成横向的或纵向的构件。

18.根据以上权利要求中任一项或多项所述的接收器模块(EM),其特征在于,所述接收器模块(EM)以及所述晶体管不具有多重量子阱结构。

接收器模块

技术领域

[0001] 本发明涉及一种接收器模块。

背景技术

[0002] 接收器模块在光电耦合器中是充分已知的。简单的光电耦合器具有发送器模块和接收器模块,其中,这两个模块是电隔离、但光耦合的。由US4 996 577已知这种实施方式。还由US 2006/0048811A1、US 8 350 208B1和WO 2013/067969A1已知光学构件。由US 2011/0 005 570A1和DE 40 05835A1已知包括多重太阳能电池的接收器模块。

[0003] 此外,由US 4 127 862、US 6 239 354B1、DE 10 2010 001 420A1、Nader M.Kalkhoran等人的《Cobalt disilicide intercell ohmic contacts for multijunction photovoltaic energy converters》(Appl.Phys.Lett.64,1980(1994))和A.Bett等人的《III-V Solar cells under monochromatic illumination》(光伏专家会议,2008年,PVSC'08,第33届IEEE,第1-5页,ISBN:978-1-4244-1640-0)已知可缩放的电压源或由III-V族材料构成的太阳能电池。

发明内容

[0004] 在该背景下,本发明的任务在于说明一种扩展现有技术的设备。

[0005] 该任务通过具有权利要求1的特征的接收器模块解决。本发明的有利构型是从属权利要求的主题。

[0006] 在本发明的主题中,提供一种接收器模块,该接收器模块具有数量N个彼此串联连接的、构造成半导体二极管的部分电压源,使得数量N个部分电压源产生源电压。

[0007] 部分电压源中的每个具有带有pn结的半导体二极管,其中,半导体二极管具有p掺杂的吸收层。p型吸收层由p掺杂的钝化层钝化,该钝化层具有比p型吸收层的带隙更大的带隙。

[0008] 半导体二极管具有n型吸收层,其中,n型吸收层由n掺杂的钝化层钝化,该钝化层具有比n型吸收层的带隙更大的带隙。

[0009] 各个部分电压源的部分源电压彼此具有小于20%的偏差。分别在两个彼此相继的部分电压源之间构造有隧道二极管,其中,部分电压源与隧道二极管一起单片地集成并且共同构成具有上侧和下侧的第一堆叠。

[0010] 部分电压源的数量N大于等于2,并且光在第一堆叠的上侧处照射到所述半导体二极管中的一个的表面上。第一堆叠在表面上具有第一电接通部并且在下侧上具有第二电接通部。

[0011] 第一堆叠具有小于12 μm 的总厚度并且布置在半导体衬底上,其中,该半导体衬底与该堆叠以及晶体管单片地连接。

[0012] 该晶体管的控制输入端与两个电接通部连接。

[0013] 可以理解,在借助经调制的光照射时,接收器模块产生经调制的直流电压。应说明

的是,优选借助光照射构造在堆叠上侧上的二极管的整个上侧。也可以理解,光的相应于光波长的光子能量至少大于或等于半导体二极管的吸收层的带隙能量。

[0014] 此外可以理解的是,“具有确定波长的光”的表述尤其表示LED的光,在此,发射光谱通常是高斯型的并且在典型的850nm-LED情况下例如具有20-30nm的半值宽度。优选地,接收器模块仅在约850nm的红外范围内进行吸收。

[0015] 应说明的是,深入研究以令人惊讶的方式表明,与现有技术不同,以有利的方式借助当前的单片堆叠方案产生高于2V的源电压。

[0016] 可以理解,部分电压源的数量N优选大于10并且第一堆叠的源电压的大小主要由部分源电压相加所确定。

[0017] 应说明的是,接收器模块不具有多重量子阱结构。可以理解,晶体管也不具有多重量子阱结构。

[0018] 根据本发明的设备的优点是,通过依次连接多个部分电压源,可以实现具有高于4伏特或更高电压值的电压源,并且借助单片集成的结构可以建立简单的、成本有利的以及可靠的电压源,该电压源用于给与堆叠的至少一个接通部连接的晶体管供电。

[0019] 另一优点是,与具有硅二极管的目前的横向布置相比,借助堆叠状布置导致大面积节省。尤其仅须由发送二极管或光源照射接收器模块的第一堆叠的明显较小的接收面,以便产生用于给晶体管供能的能量。

[0020] 在一种扩展方案中,晶体管布置在第一堆叠的表面上或与第一堆叠侧向相邻地布置。优选地,晶体管构造成横向的或纵向的构件。在另一扩展方案中,晶体管布置在第一堆叠与衬底之间。

[0021] 在一种实施方式中,在晶体管与第一堆叠之间构造有一距离。优选地,晶体管构造成集成电路的一部分。

[0022] 在一种扩展方案中,堆叠上侧上的被照射到的表面的大小基本上相应于第一堆叠在上侧上的面的大小。在一种扩展方案中,在300K的情况下,只要借助具有确定波长的光照射第一堆叠,则第一堆叠具有大于2.3伏特的源电压,其中,在从第一堆叠的上侧到该堆叠的下侧的光入射方向上,半导体二极管的p型和n型吸收层的总厚度从最上面的二极管向最下面的二极管增大。

[0023] 在一种实施方式中,接收器模块的部分电压源的部分源电压彼此具有小于10%的偏差。

[0024] 优选地,接收器模块的半导体二极管分别具有相同的半导体材料。术语“相同的半导体材料”包括具有相同元素的那些半导体化合物。可以理解,在此相同的半导体化合物也可以包含不同的化学计量和不同的掺杂剂。

[0025] 在一种扩展方案中,第一堆叠具有小于 2mm^2 或小于 1mm^2 的基面。在另一扩展方案中,在第一堆叠的上侧上构造有第一接通部,该第一接通部构造成边缘附近的环绕的金属接通部,或构造成边缘处的单个接通面。优选地,第二接通部由衬底构成。

[0026] 在一种扩展方案中,接收器模块具有第二堆叠。第一堆叠和第二堆叠彼此相邻布置在衬底上。这两个堆叠彼此串联连接,使得第一堆叠的源电压与第二堆叠的源电压相加。

[0027] 在一种实施方式中,在半导体二极管中的至少一个中,在p型吸收层与n型吸收层之间构造有本征层。优选地,半导体二极管和晶体管的半导体材料和/或接收器模块的衬底

由III-V族材料构成。最优选地,接收器模块的衬底包括或由锗或砷化镓构成。

[0028] 在另一扩展方案中,接收器模块的堆叠的半导体层同时包括含砷化物层和含磷化物层。

[0029] 在一种实施方式中,电压源在接收器模块的堆叠的下侧附近具有环绕的、凸肩状的边缘。这种边缘也可以称为阶梯。

[0030] 优选地,半导体二极管之间的隧道二极管具有多个半导体层,这些半导体层具有比半导体二极管的p/n型吸收层的带隙更大的带隙。具有更大带隙的半导体层分别由如下材料构成:该材料具有改变的化学计量和/或具有与半导体二极管的p/n型吸收层不同的元素组成。

附图说明

[0031] 以下参照附图进一步阐述本发明。在此,同种类的部分借助相同附图标记标注。所示的实施方式是高度示意性的,也就是说,距离以及横向和纵向延伸不是按比例,并且只要未特别说明,彼此也不具有可推导出的几何关系。附图示出:

[0032] 图1示出作为光电耦合器的集成在壳体中的接收器模块与发送器模块;

[0033] 图2以第一实施方式示出接收单元EM的图示;

[0034] 图3以第二实施方式示出接收单元EM的图示;

[0035] 图4以第三实施方式示出接收单元EM的图示;

[0036] 图5以第四实施方式示出接收单元EM的图示;

[0037] 图6示出封装的光电耦合器中的接收单元EM的第一堆叠的详细结构,该接收单元具有可缩放的电压源;

[0038] 图7示出具有可缩放的电压源的光电耦合器的第二实施方式,该电压源具有多个堆叠;

[0039] 图8示出堆叠ST1的一种实施方式,该堆叠总共具有五个二极管,所述二极管具有不同厚度的吸收区域;

[0040] 图9示出具有环绕的凸肩状阶梯的堆叠。

具体实施方式

[0041] 图1示出作为光电耦合器OPK的集成在壳体中的接收器模块EM与发送器模块S。发送器模块S具有用于施加馈电电压 V_S 的两个电连接端。

[0042] 接收器模块具有第一堆叠ST1和晶体管T,该第一堆叠具有表面OB。发送单元S的光L在几乎垂直的方向上照射到第一堆叠ST1的表面OB上。

[0043] 第一堆叠ST1具有多个串联连接的二极管(未示出)并且被实施成可缩放的电压源VQ。第一堆叠ST1借助第一导线LV1与晶体管T连接。可以理解,术语“可缩放性”针对的是整个第一堆叠ST1的源电压大小。可以理解,光电耦合器OPK当前是封装的,也就是说,所提到的构件集成在共同的壳体中。

[0044] 在图2中以第一实施方式示出接收单元EM的详细图示。以下仅阐述与图1的区别。

[0045] 在优选由Ge构成的衬底SUB上布置有第一堆叠ST1。在第一堆叠ST1的表面OB上直接布置有晶体管T。在此,构造成双极型纵向构件的晶体管T具有发射极E、基极B和集电极C。

可以理解,晶体管T的发射极E、基极B和集电极C还分别配属有相应掺杂的半导体层。在此,基极B布置在发射器E上方并且布置在集电极C下方。在集电极C与基极B之间形成阶梯,也就是说,为了进行接通,基极层被蚀刻露出(freigeätzt)。

[0046] 发射极E材料锁合地布置在第一堆叠ST1的表面OB上。将晶体管T上侧上的集电极C以及第一堆叠ST1的表面OB、即电压源VQ的第一接通部向外引导。晶体管T的加载有正电位的基极B借助第二导线LV2与衬底层SUB、即与电压源VQ的第二接通部连接。为了接通,衬底层SUB具有凸肩STU。

[0047] 衬底层SUB、第一堆叠ST1和晶体管T构成堆叠状的单片布置。

[0048] 图3以第二实施方式示出接收单元EM的图示。以下仅阐述与图2的区别。

[0049] 直接布置在第一堆叠ST1的表面OB上的晶体管T构造成具有源极S、栅极G和漏极D的横向MOS构件。晶体管T上侧的加载有负电位的源极S借助第一导线LV1与第一堆叠ST1的表面OB、即与电压源VQ的第一接通部连接。晶体管T的加载有正电位的栅极G借助第二导线LV2与衬底层SUB、即与电压源VQ的第二接通部连接。

[0050] 图4以第三实施方式示出接收单元EM的图示。以下仅阐述与图3的区别。

[0051] 晶体管T上侧的加载有负电位的栅极G借助第一导线LV1与第一堆叠ST1的表面OB、即与电压源VQ的第一接通部连接。晶体管T的加载有正电位的源极S借助第二导线LV2与衬底层SUB、即与电压源VQ的第二接通部连接。

[0052] 图5以第三实施方式示出接收单元EM的图示。以下仅阐述与图3和图4的区别。

[0053] 在衬底层SUB上,在第一晶体管T旁边构造有另一横向MOS衬底晶体管TSUB。

[0054] MOS晶体管构造在第一堆叠ST1旁边或下方。晶体管T的栅极G借助导线LV1与第一堆叠ST1的表面连接并且与衬底晶体管TSUB的栅极G连接。晶体管T的源极S借助导线LV2与衬底晶体管TSUB的漏极D连接。衬底晶体管T的源极S借助导线LV3与另外的晶体管TW的漏极D连接。

[0055] 图6示出封装的光电耦合器OPK中的接收单元EM的第一堆叠的详细结构,该接收单元具有可缩放的电压源VQ。以下仅阐述与上述附图的区别。

[0056] 电压源VQ具有带有上侧和下侧的第一堆叠ST1,该第一堆叠具有数量N等于3个二极管。第一堆叠ST1具有由第一二极管D1、第一隧道二极管T1、第二二极管D2、第二隧道二极管T2以及第三二极管D3构成的串联电路。在第一堆叠ST1的上侧上构造有第一电压连接端VSUP1,并且在第一堆叠ST1的下侧上构造有第二电压连接端VSUP2。在此,源电压基本上由各个二极管D1至D3的部分电压组成。为此,第一堆叠ST1借助偏转镜SP受到发送单元S的发送二极管SD的光子流L。只要发送二极管SD发送经调制的光子流,则在第一堆叠ST1中,第一堆叠ST1的源电压VQ1也被调制。

[0057] 第一堆叠ST1实施成单片构造的块(Block),该第一堆叠包括二极管D1至D3以及隧道二极管T1和T2。晶体管T与两个电压连接端VSUP1和VSUP2连接。可以理解,发送单元S和接收单元EM分别具有两个彼此电隔离的连接端。

[0058] 图7示出图6的光电耦合器的另一实施方式,该光电耦合器具有第一堆叠ST1与第二堆叠ST2的有利串联连接。以下仅阐述与图6的区别。如第一堆叠ST1那样,第二堆叠ST2具有由三个二极管构成的串联电路,在这三个二极管之间构造有隧道二极管。两个堆叠ST1和ST2彼此串联连接,使得只要这两个堆叠ST1和ST2都受到发送二极管SD的光子流L,则第一

堆叠ST1的源电压VQ1与第二堆叠ST2的源电压VQ2相加。在此为了清楚起见未示出晶体管T。第一电压连接端VSUP1、第二电压连接端VSUP2和第三电压连接端VSUP3可以以有利的方式与未示出的晶体管电路连接并且在此附加地向外引导。

[0059] 在一种未示出的实施方式中,两个堆叠ST1和ST2彼此具有不同数量的、分别串联连接的二极管。在另一未示出的实施方式中,第一堆叠ST1和/或第二堆叠ST2至少具有多于三个串联连接的二极管。由此,可以缩放电压源VQ的电压大小。优选地,数量N处于4至8之间的范围内。

[0060] 在图8中示出第一堆叠ST1的半导体层的有利串联连接的实施方式。以下仅阐述与图6的区别。第一堆叠ST1包括总共五个串联连接的部分电压源,所述部分电压源构造成二极管D1至D5。光L照射到第一二极管D1的表面OB上。表面OB几乎或完全被照射到(ausgeleuchtet)。在两个彼此相继的二极管D1-D5之间分别构造有隧道二极管T1-T4。随着各个二极管D1至D5到表面OB的距离增大,吸收区域的厚度增大,从而最下面的二极管D5具有最厚的吸收区域。在总体上,第一堆叠ST1的总厚度小于等于 $12\mu\text{m}$ 。在最下面的二极管D5下方构造有衬底SUB。

[0061] 在图9中示出第一堆叠ST1的半导体层的有利串联连接的实施方式,该堆叠具有环绕的凸肩状阶梯。以下仅阐述与上述附图的区别。在第一堆叠ST1的表面OB上,在边缘R处构造有第一金属连接接通部K1。第一连接接通部K1与第一电压连接端VSUP1连接(未示出)。衬底SUB具有上侧OS,其中,衬底SUB的上侧OS与最下面的、即第五二极管D5连接。在此可以理解,在第五二极管被布置在衬底上并且与衬底的上侧OS材料锁合地连接之前,在衬底上外延地产生有薄的晶核层和缓冲层。衬底SUB的上侧OS具有比第一堆叠ST1下侧上的面更大的表面。由此形成环绕的阶梯STU。在衬底SUB的下侧上构造有全面的第二金属接通部K2。第二连接接通部K2与第二电压连接端VSUP2连接(未示出)。

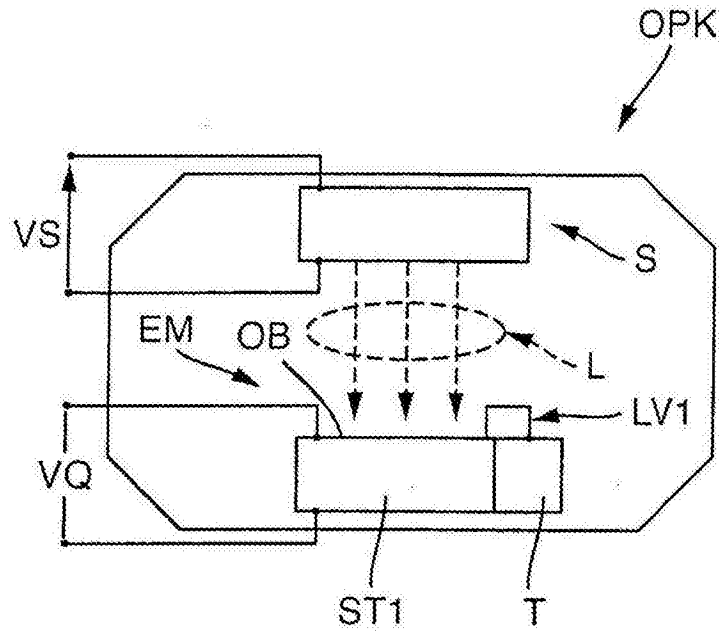


图1

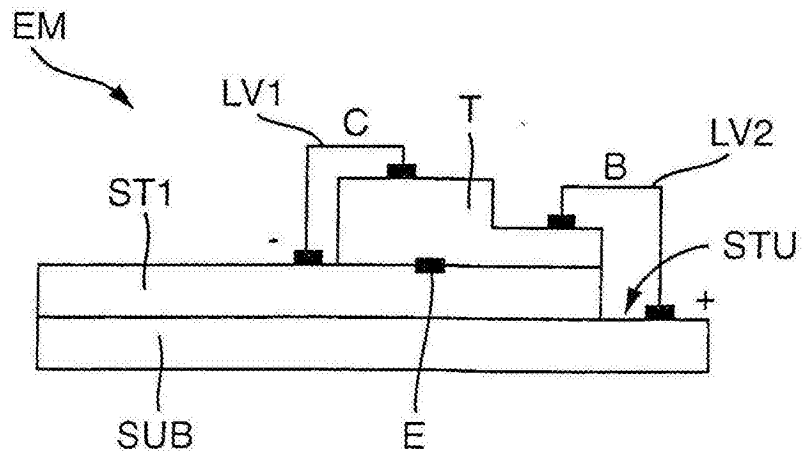


图2

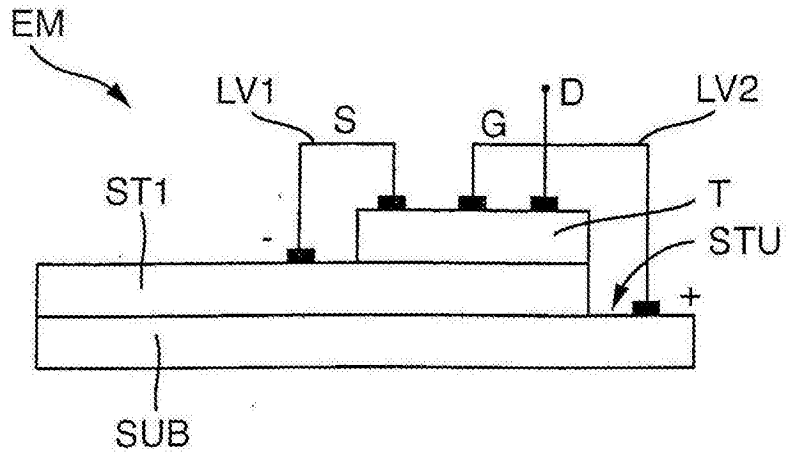


图3

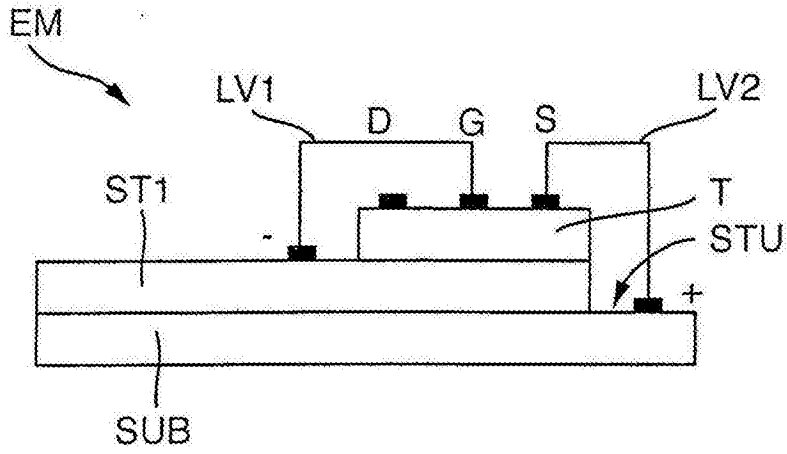


图4

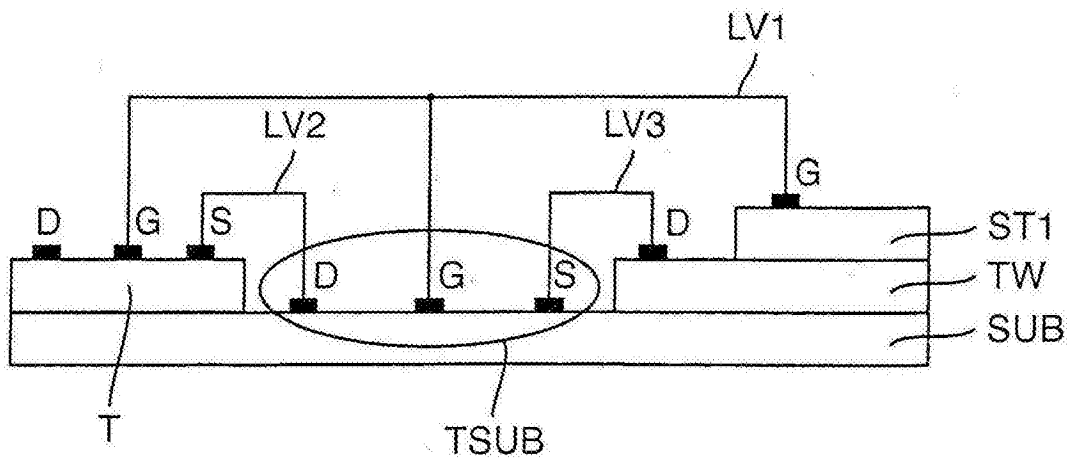


图5

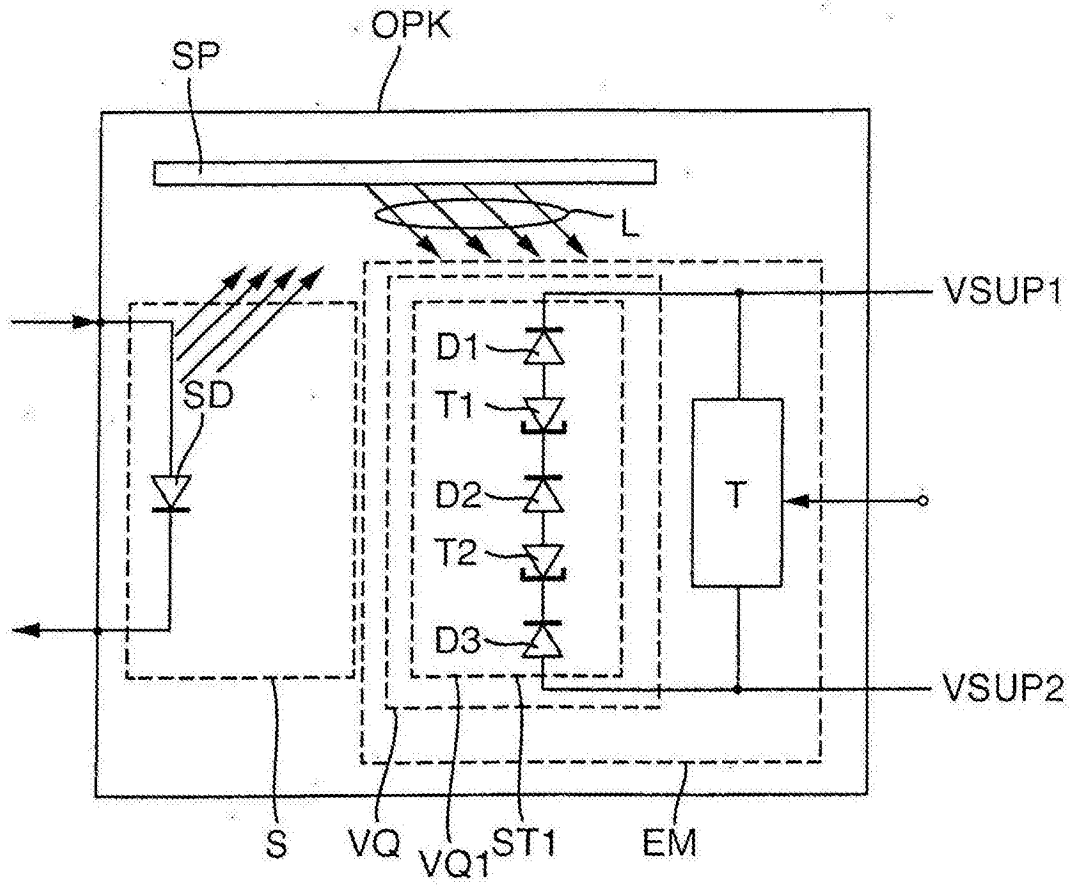


图6

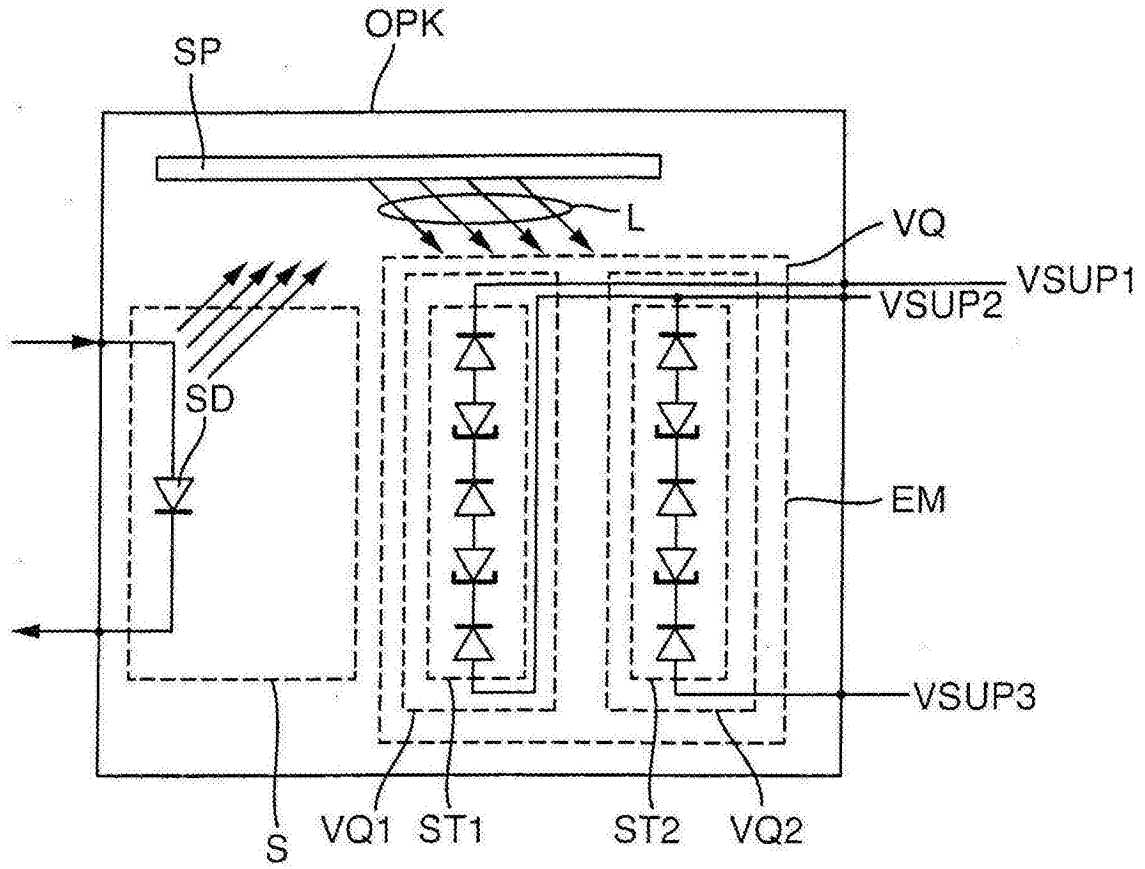


图7

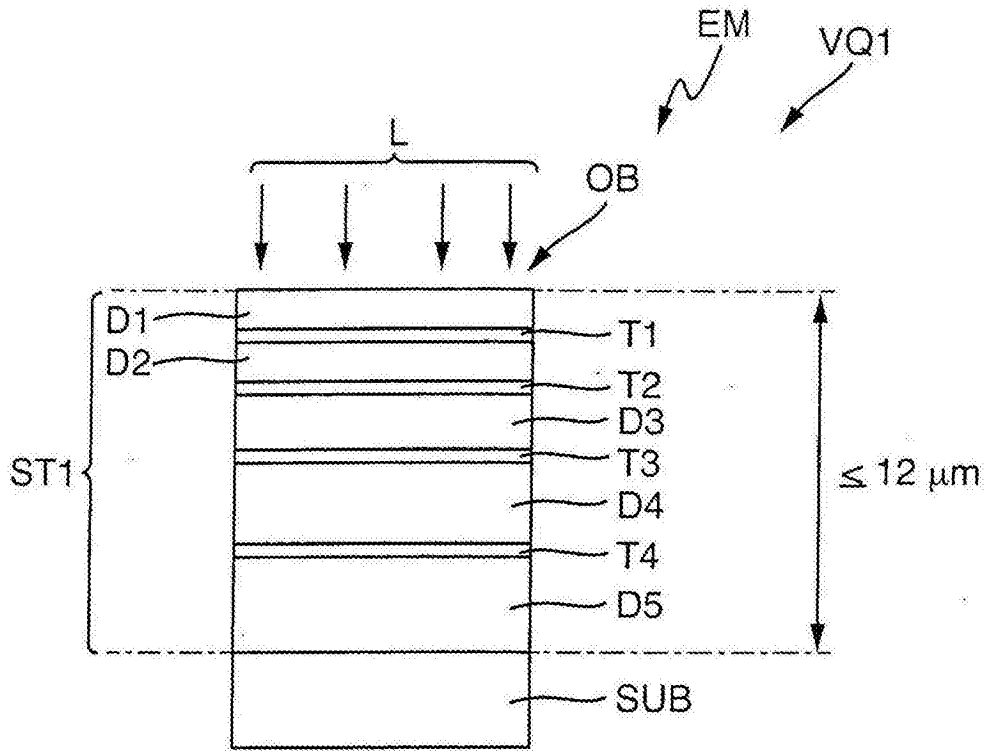


图8

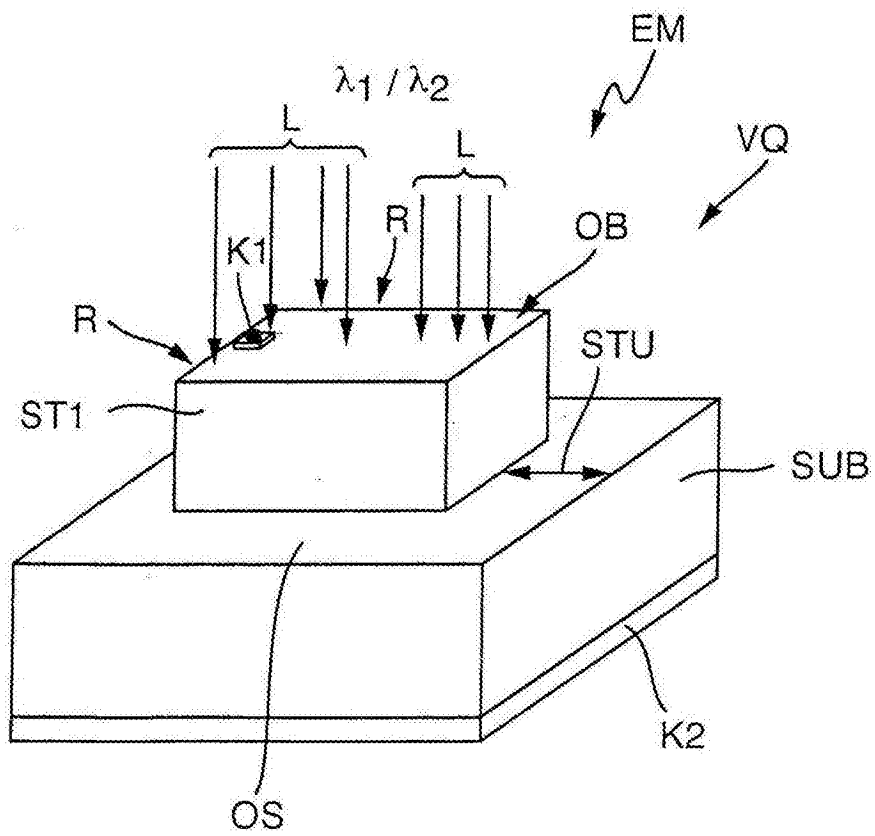


图9