



# (12)发明专利申请

(10)申请公布号 CN 106169498 A

(43)申请公布日 2016. 11. 30

(21)申请号 201610617990.2

H01L 29/10(2006.01)

(22)申请日 2016.07.30

(71)申请人 北京工业大学

地址 100124 北京市朝阳区平乐园100号

(72)发明人 金冬月 赵馨仪 张万荣 郭燕玲

陈蕊 王利凡

(74)专利代理机构 北京思海天达知识产权代理有限公司 11203

代理人 刘萍

(51) Int. Cl.

H01L 29/737(2006.01)

H01L 29/16(2006.01)

H01L 29/165(2006.01)

H01L 29/06(2006.01)

H01L 29/08(2006.01)

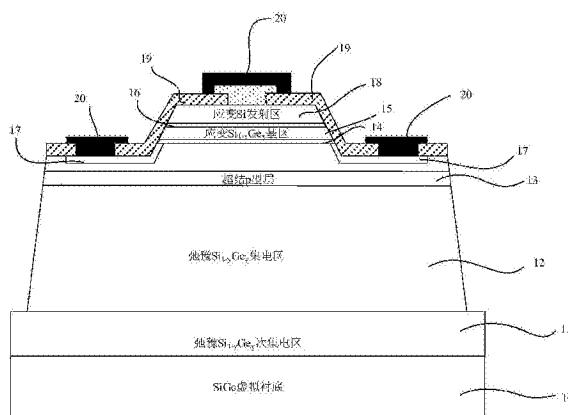
权利要求书1页 说明书4页 附图7页

## (54)发明名称

高热稳定性超结应变Si/SiGe异质结双极晶体管

## (57)摘要

本发明公开了一种具有高热稳定性的超结应变Si/SiGe异质结双极晶体管。所述晶体管采用SiGe虚拟衬底结构，其上分别外延生长弛豫Si<sub>1-y</sub>Ge<sub>y</sub>次集电区、弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区、应变Si<sub>1-x</sub>Ge<sub>x</sub>基区和应变Si发射区。所述晶体管通过在弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区引入与应变Si<sub>1-x</sub>Ge<sub>x</sub>基区平行的超结p型层达到改善集电结空间电荷区电场分布、降低峰值电子温度、抑制碰撞电离和提高器件击穿电压的目的。同时，超结p型层的引入，将有效降低弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区的掺杂浓度和声子散射几率、提高弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区热导率。所述晶体管兼具大电流增益和高击穿电压特性，且内部温度分布显著降低，特征频率温度敏感性得到改善，可在较宽的工作温度范围内实现高热稳定性工作。



1. 一种高热稳定性超结应变Si/SiGe异质结双极晶体管,其特征在在于:

包括依次形成的SiGe虚拟衬底(10),弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 次集电区(11),弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12),超结p型层(13),本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 下缓冲层(14),应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15),本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 上缓冲层(16) $\text{Si}_{1-x}\text{Ge}_x$ 外基区(17),应变Si发射区(18);

所述超结p型层(13)位于所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)内,同时平行于应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15)且位于本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 下缓冲层(14)下方100nm处;

所述超结p型层(13)的掺杂浓度与弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)的掺杂浓度相等,同时所述超结p型层可由一层或多层p型层组成,其中p型层总厚度不超过50nm,且当多层时各个p型层之间的间距为50nm。

2. 根据权利要求1所述的高热稳定性超结应变Si/SiGe异质结双极晶体管,其特征在在于:所述应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15)中的Ge组分含量 $x$ 大于或等于0.3,且所述应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15)中的Ge组分含量 $x$ 与所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 次集电区(11)和所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)中的Ge组分含量 $y$ 需满足 $0 < y < x$ 。

## 高热稳定性超结应变Si/SiGe异质结双极晶体管

### 技术领域

[0001] 本发明涉及应变硅异质结双极晶体管,特别是应用于点对点无线通信系统(>120GHz)、卫星系统、光纤系统、4G/5G移动通信系统等射频和微波领域的高热稳定性超结应变Si/SiGe异质结双极晶体管。

### 背景技术

[0002] 与传统SiGe异质结双极晶体管(heterojunction bipolar transistor,HBT)相比,应变Si/SiGe HBT具有大电流增益、高电流处理能力和优异的高频特性。特别是随着应变技术在第四代SiGe工艺的全面展开,应变Si/SiGe HBT将在面向太赫兹应用的传感器、成像仪、高宽带模拟-数字转换器、汽车雷达以及高线性放大器等领域中扮演越来越重要的角色。

[0003] 应变Si/SiGe HBT采用SiGe虚拟衬底结构,可有效降低器件中衬底对基区SiGe外延层应力的影响,进而提高基区Ge组分,增大器件的电流增益。同时,较大的电流增益又可用于折中基区电阻、减小基区宽度,最终大幅度提升器件的高频特性。然而,虚拟衬底应变Si/SiGe HBT的集电区为SiGe材料,与Si材料相比,其击穿电场较低,使得器件击穿电压下降,进而导致系统输出功率的降低。此外,SiGe材料的热导率远低于Si材料的热导率,使得自加热效应在应变Si/SiGe HBT中更加显著。当器件工作在大电流时,自加热效应易引起静态工作点的漂移,加剧热不稳定性,从而严重限制了器件的高功率稳定工作。可见,如何设计出既具有大电流增益、高击穿电压,又可有效削弱自加热效应,从而实现高热稳定性的应变Si/SiGe HBT,具有重要的理论和实际意义。

### 发明内容

[0004] 本发明公开了一种具有高热稳定性的超结应变Si/SiGe异质结双极晶体管。

[0005] 一种高热稳定性超结应变Si/SiGe异质结双极晶体管,其特征在于:

[0006] 包括依次形成的SiGe虚拟衬底(10),弛豫Si<sub>1-y</sub>Ge<sub>y</sub>次集电区(11),弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12),超结p型层(13),本征应变Si<sub>1-x</sub>Ge<sub>x</sub>下缓冲层(14),应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15),本征应变Si<sub>1-x</sub>Ge<sub>x</sub>上缓冲层(16)Si<sub>1-x</sub>Ge<sub>x</sub>外基区(17),应变Si发射区(18);

[0007] 所述超结p型层(13)位于所述弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12)内,同时平行于应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15)且位于本征应变Si<sub>1-x</sub>Ge<sub>x</sub>下缓冲层(14)下方100nm处;

[0008] 所述超结p型层(13)的掺杂浓度与弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12)的掺杂浓度相等,同时所述超结p型层由一层或多层p型层组成,其中p型层总厚度不超过50nm,且当多层时各个p型层之间的间距为50nm。

[0009] 进一步,所述应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15)中的Ge组分含量x大于或等于0.3,且所述应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15)中的Ge组分含量x与所述弛豫Si<sub>1-y</sub>Ge<sub>y</sub>次集电区(11)和所述弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12)中的Ge组分含量y需满足0<y<x。

[0010] 所述晶体管通过在SiGe虚拟衬底上依次外延生长弛豫Si<sub>1-y</sub>Ge<sub>y</sub>次集电区、弛豫

Si<sub>1-y</sub>Ge<sub>y</sub>集电区、应变Si<sub>1-x</sub>Ge<sub>x</sub>基区和应变Si发射区得到。其中通过发射区采用拉应变Si材料、基区采用压应变SiGe材料来调节应力,在实现发射区与基区界面处的晶格匹配的同时,也维持了应变Si/SiGe HBT更高的基区Ge组分和更大的电流增益。

[0011] 所述晶体管通过在弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区引入与应变Si<sub>1-x</sub>Ge<sub>x</sub>基区平行的超结p型层,不仅可以改善集电结空间电荷区电场分布、降低峰值电子温度、抑制碰撞电离和提高器件击穿电压,还可有效降低弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区的掺杂浓度和声子散射几率、提高弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区热导率,从而有效降低器件内部的温度分布,改善器件特征频率随温度变化的敏感性。

[0012] 与常规应变Si/SiGe异质结双极晶体管相比,本发明所述的高热稳定性超结应变Si/SiGe异质结双极晶体管在具有大电流增益和高击穿电压特性的同时,器件内部的温度分布和特征频率随工作温度变化的敏感性得到显著改善,从而有效提高了应变Si/SiGe异质结双极晶体管的热稳定性。

### 附图说明

[0013] 结合附图所进行的下列描述,可进一步理解本发明的目的和优点。在这些附图中:

[0014] 图1示例了本发明实施例1的纵向剖面示意图;

[0015] 图2示例了本发明实施例1的掺杂浓度分布图;

[0016] 图3示例了本发明实施例2的纵向剖面示意图;

[0017] 图4示例了本发明实施例2的掺杂浓度分布图;

[0018] 图5示例了本发明实施例1、实施例2对器件电流增益的改善;

[0019] 图6示例了本发明实施例1、实施例2对器件击穿电压BV<sub>CEO</sub>的改善;

[0020] 图7(a)示例了常规器件温度分布;

[0021] 图7(b)示例了发明实施例1温度分布;

[0022] 图7(c)示例了发明实施例2温度分布;

[0023] 图8示例了本发明实施例1、实施例2对器件特征频率随温度变化敏感性的改善;

### 具体实施方式

[0024] 本发明实施例以具有单个发射极指的超结应变Si/SiGe HBT为例,对本发明内容进行具体表述。本发明涉及领域并不限制于此。

[0025] 实施例1:

[0026] 图1示出了具有一层超结p型层的应变Si/SiGe异质结双极晶体管的纵向剖面结构,包括依次外延生长的n<sup>+</sup>掺杂的SiGe虚拟衬底(10),其Ge含量逐渐从0渐变为0.15;n<sup>+</sup>掺杂的弛豫Si<sub>1-y</sub>Ge<sub>y</sub>次集电区(11),其Ge组分y=0.15;n<sup>-</sup>掺杂的弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12),其Ge组分y=0.15;超结p型层(13),本征应变Si<sub>1-x</sub>Ge<sub>x</sub>下缓冲层(14);p<sup>+</sup>掺杂的应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15),其Ge组分含量x=0.3;本征应变Si<sub>1-x</sub>Ge<sub>x</sub>上缓冲层(16);p<sup>+</sup>掺杂的SiGe外基区(17);n掺杂的应变Si发射区(18);二氧化硅(SiO<sub>2</sub>)层(19)和金属引线(20)。

[0027] 所述超结p型层(13)位于所述弛豫Si<sub>1-y</sub>Ge<sub>y</sub>集电区(12)内,同时平行于应变Si<sub>1-x</sub>Ge<sub>x</sub>基区(15)且位于本征应变Si<sub>1-x</sub>Ge<sub>x</sub>下缓冲层(14)下方100nm处,其厚度为50nm;,浓度为5×10<sup>17</sup>cm<sup>-3</sup>。

[0028] 图2示出了具有一层超结p型层应变Si/SiGe异质结双极晶体管的掺杂浓度分布。可以看出,本发明实施例1在所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)内引入了一层超结p型层,且超结p型层内的杂质浓度与 $n^-$ 集电区内杂质浓度相同。

[0029] 本发明所述的具有高热稳定性的超结应变Si/SiGe异质结双极晶体管不仅可以设计为有一层超结p型层结构,还可根据器件的应用需要设计为多层超结p型层来进一步增大电流增益和击穿电压、改善器件内部的温度分布和特征频率温度敏感性,从而有效提高器件的热稳定性。

[0030] 为此,本发明进一步以具有二层超结p型层的应变Si/SiGe异质结双极晶体管为例,给出适用于具有多层超结p型层的高热稳定性应变Si/SiGe异质结双极晶体管的设计。

[0031] 实施例2:

[0032] 图3示出了具有二层超结p型层的应变Si/SiGe异质结双极晶体管的纵向剖面结构,包括依次外延生长的 $n^+$ 掺杂的SiGe虚拟衬底(10),其Ge含量逐渐从0渐变为0.15; $n^+$ 掺杂的弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 次集电区(11),其Ge组分 $y=0.15$ ; $n^-$ 掺杂的弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12),其Ge组分 $y=0.15$ ;二层超结p型层下层(131);二层超结p型层上层(132);本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 下缓冲层(14); $p^+$ 掺杂的应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15),其Ge组分含量 $x=0.3$ ;本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 上缓冲层(16); $p^+$ 掺杂的 $\text{Si}_{1-x}\text{Ge}_x$ 外基区(17), $n$ 掺杂的应变Si发射区(18);二氧化硅( $\text{SiO}_2$ )层(19)和金属引线(20)。

[0033] 所述二层超结p型层下层(131)和所述二层超结p型层上层(132)均位于所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)内,且同时平行于应变 $\text{Si}_{1-x}\text{Ge}_x$ 基区(15)。其中,所述二层超结p型层上层(132)位于本征应变 $\text{Si}_{1-x}\text{Ge}_x$ 下缓冲层(14)下方100nm处,其厚度为20nm;,浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 。所述二层超结p型层下层(131)位于所述二层超结p型层上层(132)下方50nm处,其厚度为30nm;,浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 。

[0034] 图4示出了二层超结层应变Si/SiGe异质结双极晶体管的掺杂浓度分布。可以看出,本发明实施例2在所述弛豫 $\text{Si}_{1-y}\text{Ge}_y$ 集电区(12)内引入了二层超结p型层,即所述二层超结p型层下层(131)和所述二层超结p型层上层(132),且二层超结p型层内的杂质浓度与 $n^-$ 集电区内杂质浓度相同。

[0035] 为了更好的展现本发明晶体管的性能,以本发明实施例为例,采用商用半导体仿真工具Silvaco TCAD分别对本发明实施例1、实施例2和常规应变Si/SiGe异质结双极晶体管进行器件建模及工艺仿真,并提取了相关的电学特性和频率特性。

[0036] 图5示例了本发明实施例1、实施例2电流增益 $\beta$ 随集电极电流 $I_c$ 变化的关系曲线,并与常规应变Si/SiGe HBT进行了比较。可以看出,本发明实施例2具有最高的峰值电流增益,与常规应变Si/SiGe HBT相比提高了6.8%,同时实施例1保持了与常规应变Si/SiGe HBT相同的峰值电流增益。

[0037] 图6示例了本发明实施例1、实施例2的基极电流 $I_B$ 与工作电压 $V_{CE}$ 的关系曲线,并与常规应变Si/SiGe HBT进行了比较。可以看出,本发明实施例1、实施例2的基极开路集电极-发射极间击穿电压 $BV_{CEO}$ 分别为2.5V和3V,与常规的应变Si/SiGe HBT相比, $BV_{CEO}$ 分别提高了25%和50%。

[0038] 图7(a)、(b)和(c)分别示例了常规应变Si/SiGe HBT、发明实施例1和发明实施例2的纵向剖面结构温度分布。可以看出,实施例1、实施例2的内部峰值温度分别为326.42K和

324K,与常规应变Si/SiGe HBT相比,分别降低了8.12K和10.54K,且实施例1、实施例2的内部温度分布均低于常规应变Si/SiGe HBT的内部温度分布。

[0039] 图8示例了本发明实施例1、实施例2的特征频率 $f_T$ 随温度变化的关系曲线图,并与常规应变Si/SiGe HBT进行了比较。可以看出,当工作温度在300K~380K范围变化时,与常规应变Si/SiGe HBT相比,本发明实施例1、实施例2的特征频率随温度变化的敏感性改善高达53.3%和53.2%,有利于器件的稳定工作。

[0040] 上述结果均显示了本发明实施例的优越性,本发明对设计和制造可在射频微波功率领域稳定工作的兼具大电流增益、高击穿电压和、有高热稳定性的应变Si/SiGe HBT具有重要的指导意义。

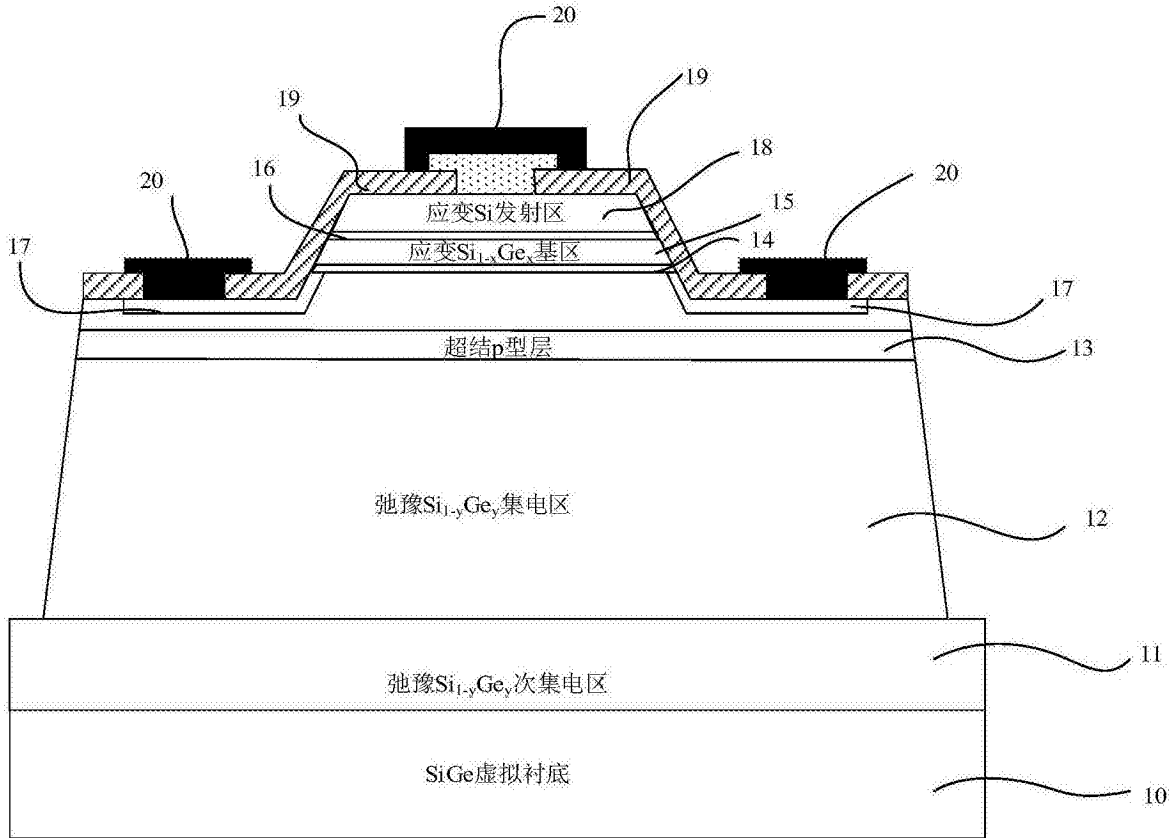


图1

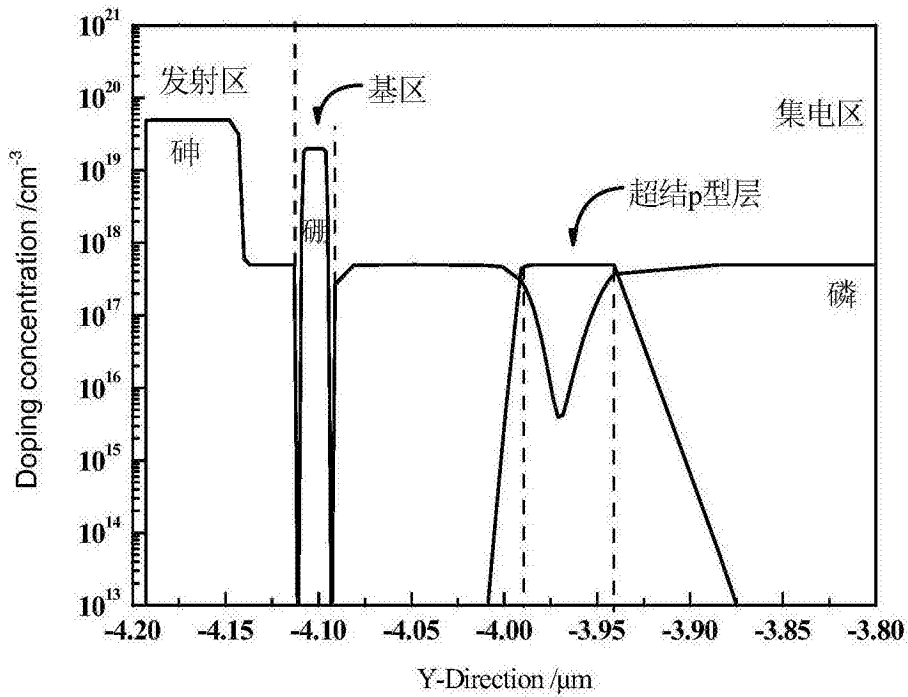


图2

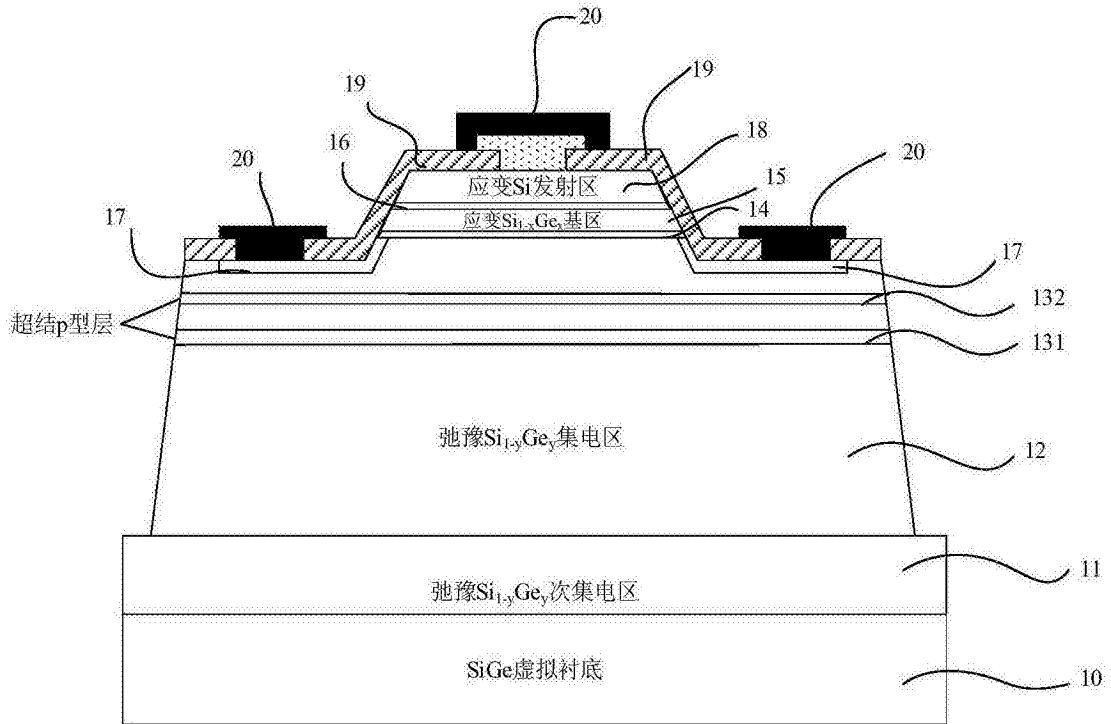


图3

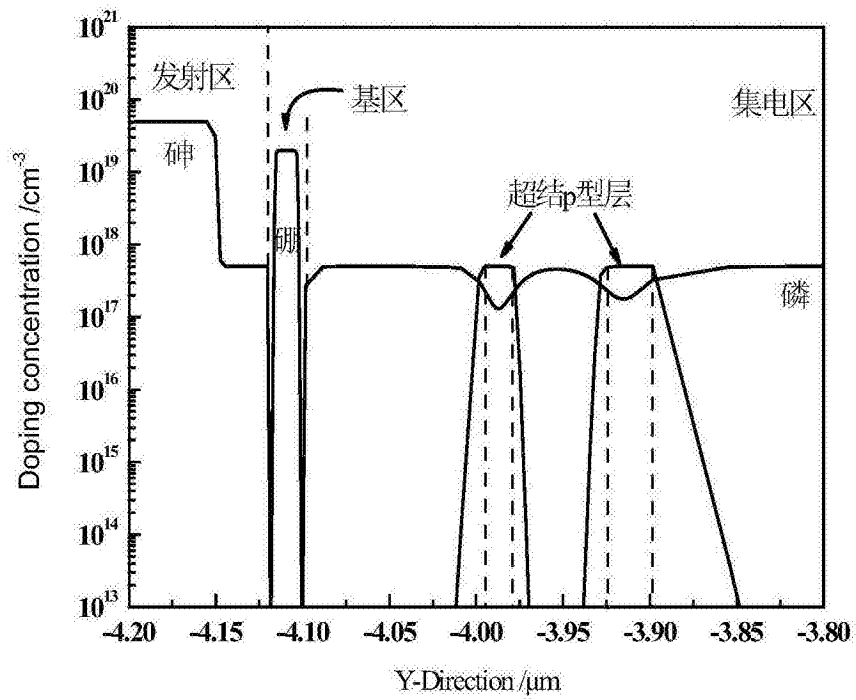


图4



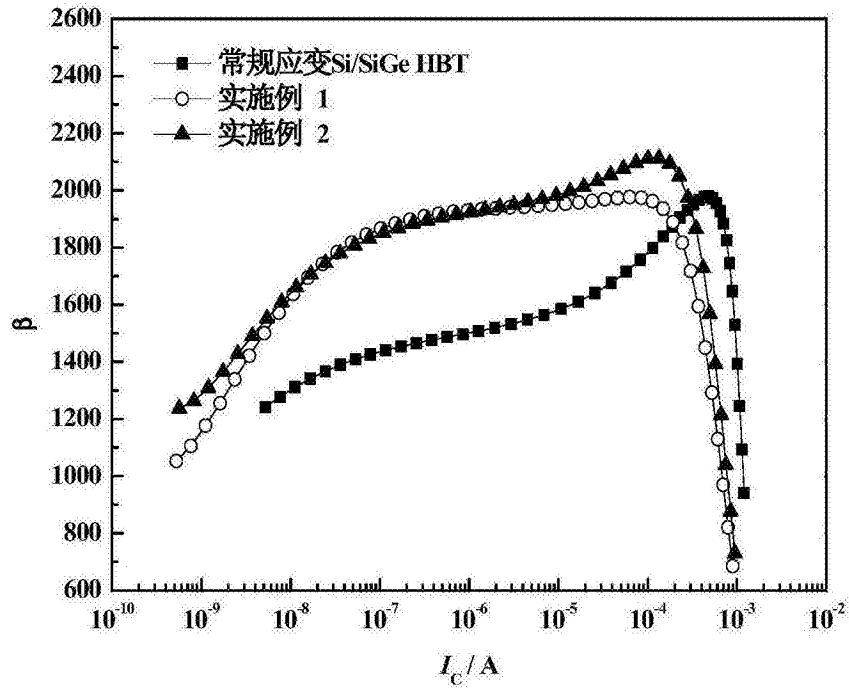


图5

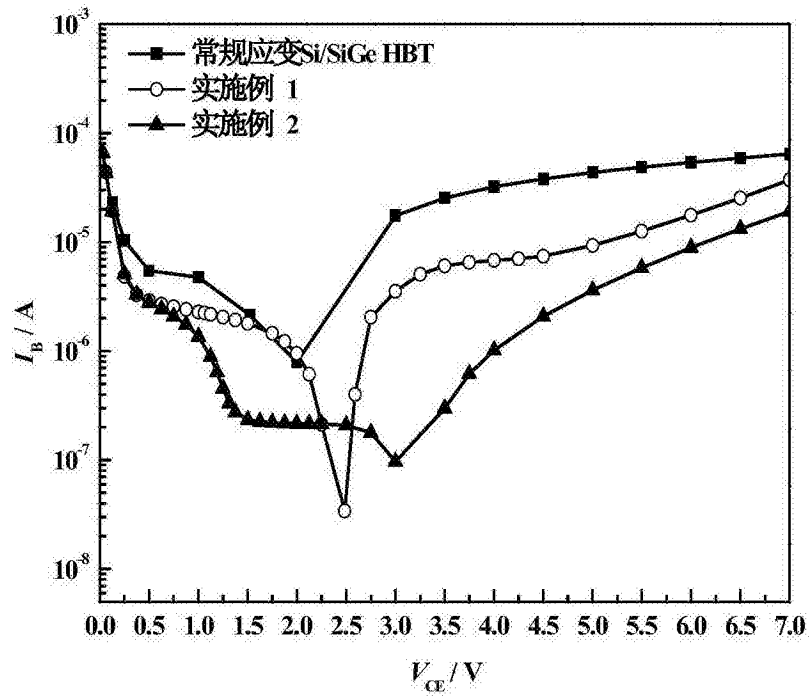
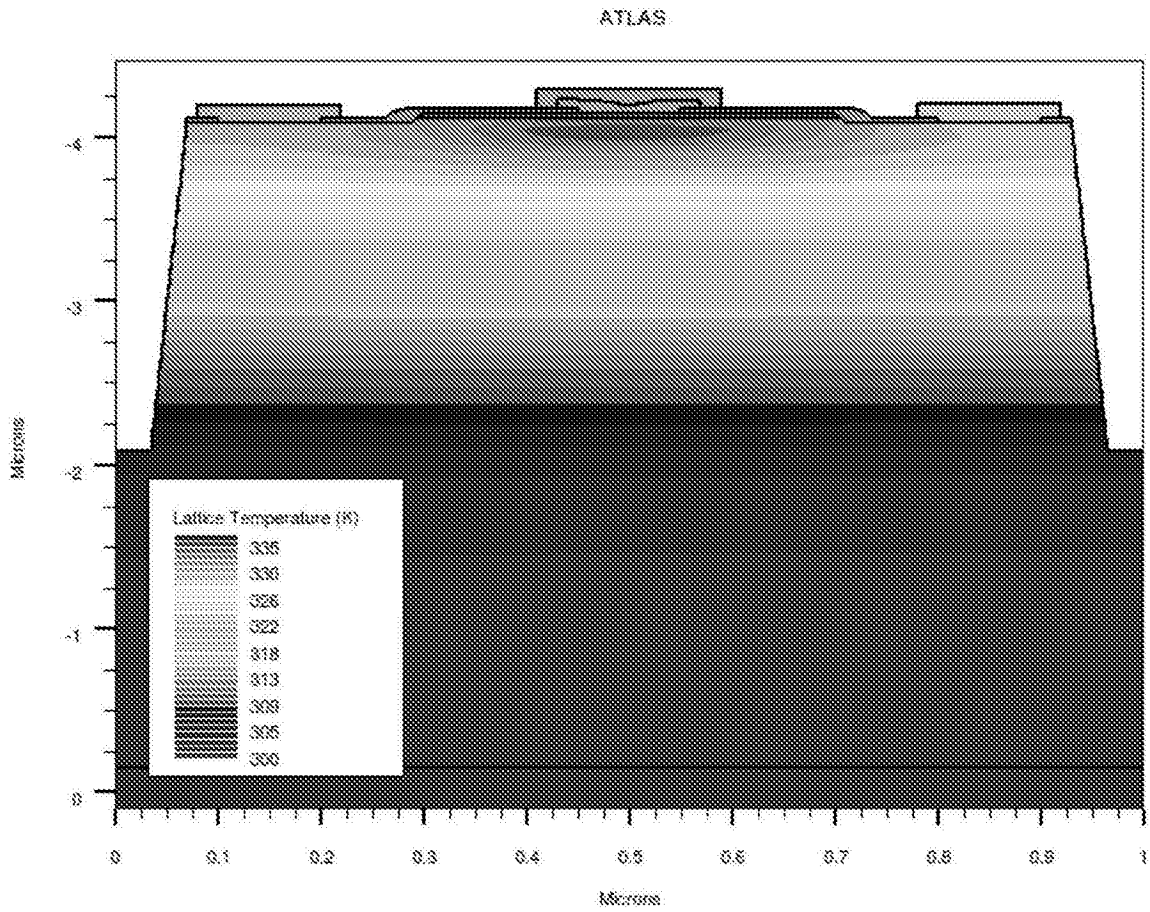
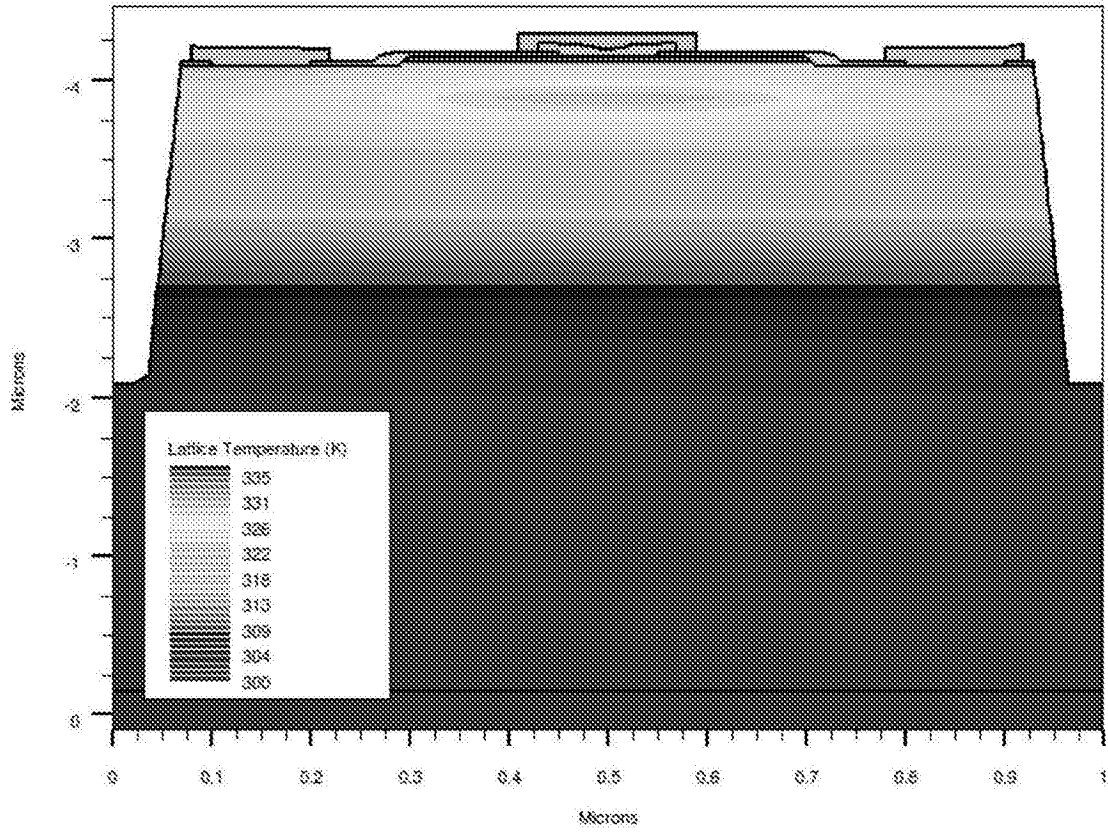


图6

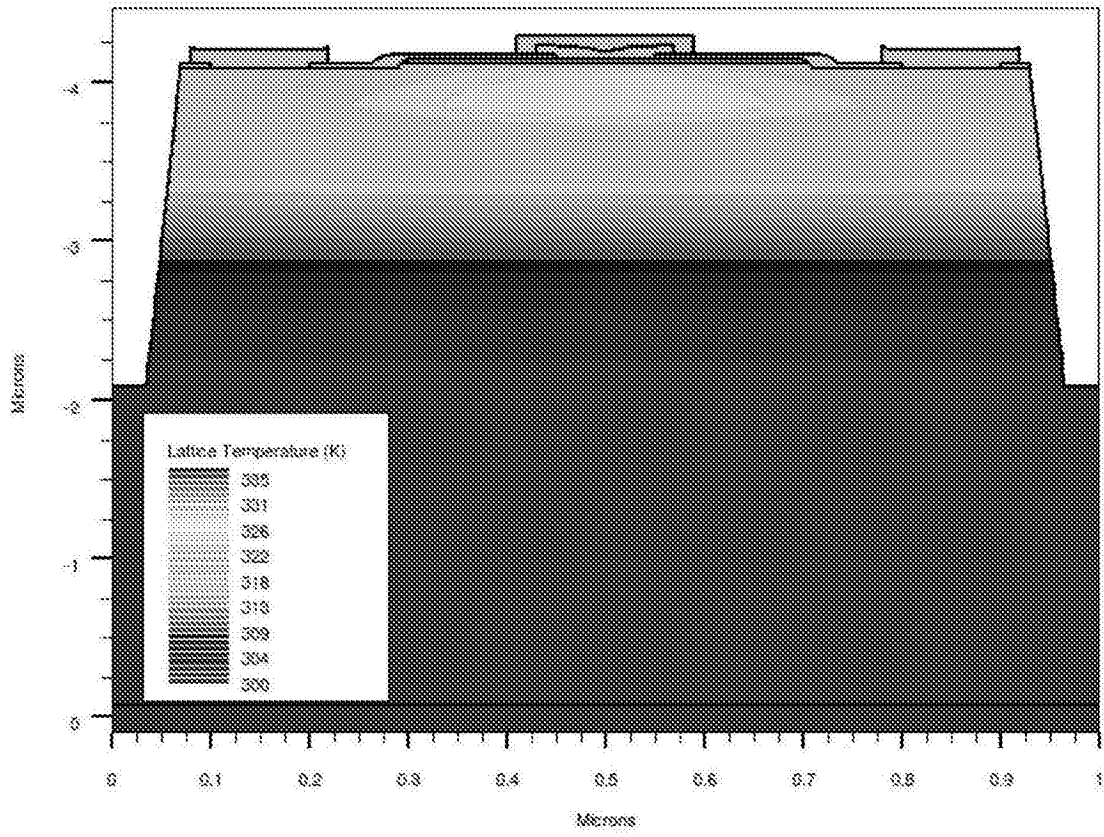


ATLAS



(b)

ATLAS



(c)

图7

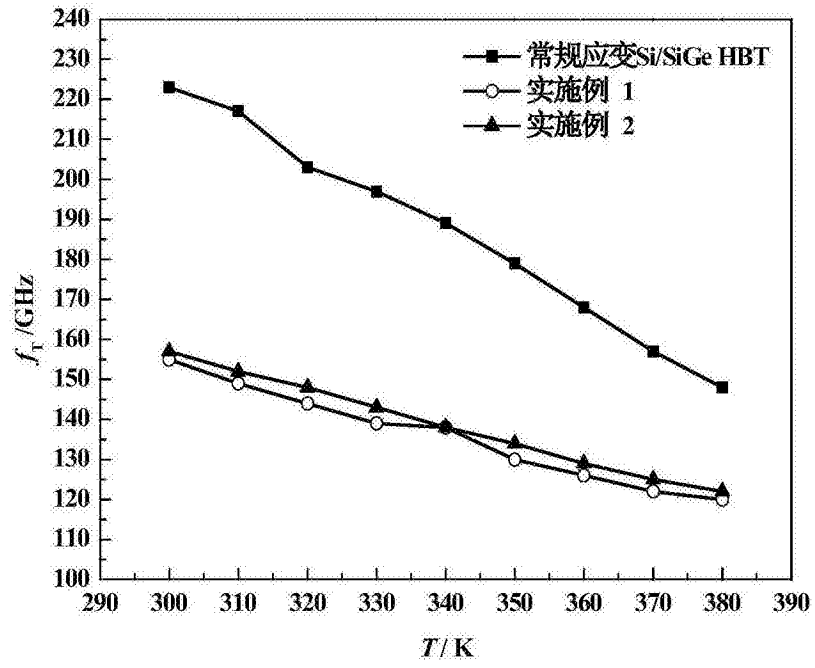


图8